



등록특허 10-2749088



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2024년12월31일  
(11) 등록번호 10-2749088  
(24) 등록일자 2024년12월27일

(51) 국제특허분류(Int. Cl.)  
G02B 6/122 (2006.01) G02B 6/136 (2006.01)  
(52) CPC특허분류  
G02B 6/122 (2013.01)  
G02B 6/136 (2013.01)  
(21) 출원번호 10-2022-0008676  
(22) 출원일자 2022년01월20일  
심사청구일자 2022년01월20일  
(65) 공개번호 10-2023-0112428  
(43) 공개일자 2023년07월27일  
(56) 선행기술조사문헌  
JP2019049612 A\*  
JP2011180595 A  
KR1020150004178 A  
US20140233878 A1  
\*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
한양대학교 에리카산학협력단  
경기도 안산시 상록구 한양대학로 55  
(72) 발명자  
김영현  
경기도 안산시 상록구 한양대학로 55, 제2과학기술  
술관 502-1호  
배영주  
서울특별시 동작구 보라매로 70, 102-1102(신대방  
동, 보라매e편한세상아파트)  
(74) 대리인  
박상열, 최내윤

전체 청구항 수 : 총 13 항

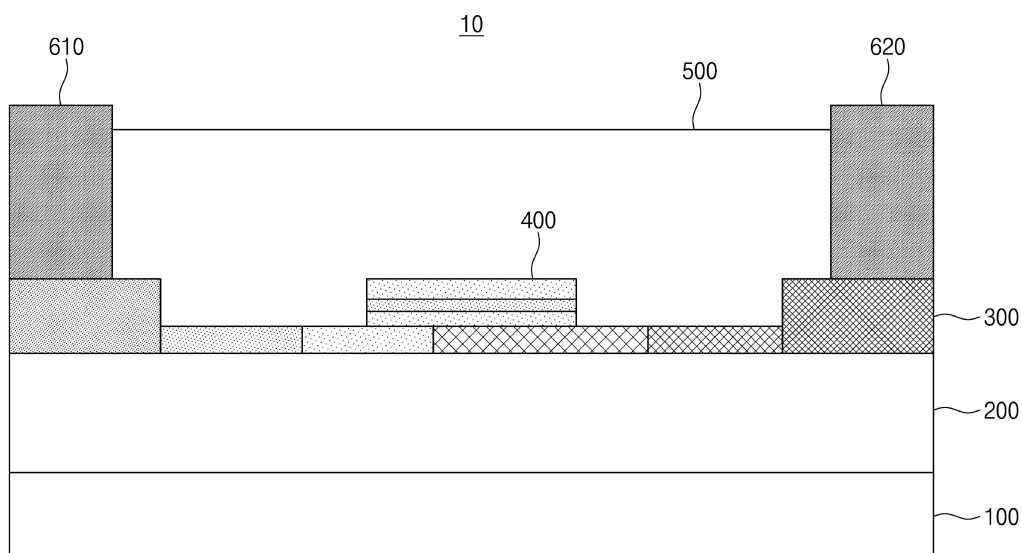
심사관 : 송병준

(54) 발명의 명칭 L형 PN 접합을 갖는 광 위상 이동기 및 그 제조 방법

(57) 요약

광 위상 이동기가 제공된다. 상기 광 위상 이동기는 제1 도전형으로 도핑된 제1 슬랩 영역과 제2 도전형으로 도핑된 제2 슬랩 영역이 옆으로 나란히 배치되어 PN 접합을 이루는 슬랩(slab) 도파로, 및 일측이 상기 제1 슬랩 영역과 접촉되고 타측이 상기 제2 슬랩 영역과 접촉되도록 상기 슬랩 도파로 상에 배치되는 릿(rib) 도파로를 포함하고, 상기 릿 도파로는 순차적으로 적층된 제1 내지 제3 릿 도파로층을 포함하되, 상기 제1 및 제3 릿 도파로층은 실리콘(Si)을 포함하고, 상기 제2 릿 도파로층은 실리콘-게르마늄(SiGe)을 포함할 수 있다.

대표도



(52) CPC특허분류

G02B 2006/12061 (2013.01)

G02B 2006/12097 (2013.01)

G02B 2006/12142 (2013.01)

G02B 2006/12176 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	2111091912
과제번호	2021R1G1A1091912
부처명	과학기술정보통신부
과제관리(전문)기관명	한국연구재단
연구사업명	생애 첫 연구 (이공분야기초연구사업 / 생애 첫 연구사업)
연구과제명	Si 집적광학기반의 고성능 KTN 광위상이동기의 수치계산 및 성능 최적화
기 여 율	1/1
과제수행기관명	한양대학교 에리카 산학협력단
연구기간	2021.09.01 ~ 2022.08.31

---

## 명세서

### 청구범위

#### 청구항 1

제1 도전형으로 도핑된 제1 슬랩 영역과 제2 도전형으로 도핑된 제2 슬랩 영역이 옆으로 나란히 배치되어 PN 접합을 이루는 슬랩(slab) 도파로; 및

일측이 상기 제1 슬랩 영역과 접촉되고 타측이 상기 제2 슬랩 영역과 접촉되도록 상기 슬랩 도파로 상에 배치되는 릿(rib) 도파로를 포함하고,

상기 릿 도파로는 순차적으로 적층된 제1 내지 제3 릿 도파로층을 포함하되,

상기 제1 및 제3 릿 도파로층은 실리콘(Si)을 포함하고, 상기 제2 릿 도파로층은 실리콘-게르마늄(SiGe)을 포함하며,

광 위상 이동기에 역전압이 인가되는 경우 상기 제2 릿 도파로층 내 전자와 정공의 농도가 변화되어 상기 제2 릿 도파로층의 굴절률이 변화되고,

상기 굴절률 변화에 의해 상기 제2 릿 도파로층을 통과하는 빛의 위상이 제어되는 것을 포함하는 것을 포함하는 광 위상 이동기.

#### 청구항 2

삭제

#### 청구항 3

제1 도전형으로 도핑된 제1 슬랩 영역과 제2 도전형으로 도핑된 제2 슬랩 영역이 옆으로 나란히 배치되어 PN 접합을 이루는 슬랩(slab) 도파로; 및

일측이 상기 제1 슬랩 영역과 접촉되고 타측이 상기 제2 슬랩 영역과 접촉되도록 상기 슬랩 도파로 상에 배치되는 릿(rib) 도파로를 포함하고,

상기 릿 도파로는 순차적으로 적층된 제1 내지 제3 릿 도파로층을 포함하되,

상기 제1 및 제3 릿 도파로층은 실리콘(Si)을 포함하고, 상기 제2 릿 도파로층은 실리콘-게르마늄(SiGe)을 포함하며,

상기 슬랩 도파로와 인접하게 배치된 상기 제1 릿 도파로층의 두께는, 상기 제3 슬랩 도파로층의 두께보다 얇은 것을 포함하는 광 위상 이동기.

#### 청구항 4

제1 도전형으로 도핑된 제1 슬랩 영역과 제2 도전형으로 도핑된 제2 슬랩 영역이 옆으로 나란히 배치되어 PN 접합을 이루는 슬랩(slab) 도파로; 및

일측이 상기 제1 슬랩 영역과 접촉되고 타측이 상기 제2 슬랩 영역과 접촉되도록 상기 슬랩 도파로 상에 배치되는 릿(rib) 도파로를 포함하고,

상기 릿 도파로는 순차적으로 적층된 제1 내지 제3 릿 도파로층을 포함하되,

상기 제1 및 제3 릿 도파로층은 실리콘(Si)을 포함하고, 상기 제2 릿 도파로층은 실리콘-게르마늄(SiGe)을 포함하며,

상기 제1 슬랩 영역과 상기 제2 슬랩 영역 사이, 및 상기 제2 슬랩 영역과 상기 제1 릿 도파로층 사이에는 공핍

층이 형성되고,

광 위상 이동기에 역전압이 인가되는 경우, 상기 공핍층의 면적이 증가되는 것을 포함하는 광 위상 이동기.

#### 청구항 5

제4 항에 있어서,

상기 제1 내지 제3 립 도파로층은, 상기 제1 도전형으로 도핑된 것을 포함하는 광 위상 이동기.

#### 청구항 6

제4 항에 있어서,

상기 제1 슬랩 영역은 제1 도핑 농도를 갖는 제1-1 슬랩 영역, 상기 제1 도핑 농도보다 낮은 제2 도핑 농도를 갖는 제1-2 슬랩 영역, 및 상기 제2 도핑 농도보다 낮은 제3 도핑 농도를 갖는 제1-3 슬랩 영역을 포함하되, 상기 제1-1 내지 제1-3 슬랩 영역은 옆으로 서로 나란히 배치되고,

상기 제2 슬랩 영역은 제1 도핑 농도를 갖는 제2-1 슬랩 영역, 상기 제1 도핑 농도보다 낮은 제2 도핑 농도를 갖는 제2-2 슬랩 영역, 및 상기 제2 도핑 농도보다 낮은 제3 도핑 농도를 갖는 제2-3 슬랩 영역을 포함하되, 상기 제2-1 내지 제2-3 슬랩 영역은 옆으로 서로 나란히 배치되는 것을 포함하는 광 위상 이동기.

#### 청구항 7

제6 항에 있어서,

상기 슬랩 도파로는, 상기 제1-3 슬랩 영역과 상기 제2-3 슬랩 영역이 접촉되도록 배치된 것을 포함하는 광 위상 이동기.

#### 청구항 8

제7 항에 있어서,

상기 제1-1 슬랩 영역의 두께는, 상기 제1-2 슬랩 영역 및 상기 제1-3 슬랩 영역의 두께보다 두껍고,

상기 제2-1 슬랩 영역의 두께는, 상기 제2-2 슬랩 영역 및 상기 제2-3 슬랩 영역의 두께보다 두꺼운 것을 포함하는 광 위상 이동기.

#### 청구항 9

제4 항에 있어서,

상기 제2 슬랩 영역과 상기 제1 립 도파로층이 중첩되는 면적이 상대적으로 넓어지는 경우 광 변조 효율은 향상되는 반면 광 변조 속도는 저하되고,

상기 제2 슬랩 영역과 상기 제1 립 도파로층이 중첩되는 면적이 상대적으로 좁아지는 경우 광 변조 효율은 감소되는 반면 광 변조 속도는 향상되는 것을 포함하는 광 위상 이동기.

#### 청구항 10

제4 항에 있어서,

상기 립 도파로는,

실리콘-게르마늄(SiGe)을 포함하고, 상기 제3 립 도파로층 상에 배치되는 제4 립 도파로층; 및  
실리콘(Si)을 포함하고, 상기 제4 립 도파로층 상에 배치되는 제5 립 도파로층을 더 포함하는 광 위상 이동기.

#### 청구항 11

베이스 기판, 절연층, 및 실리콘(Si)층이 순차적으로 적층된 기판 구조체를 준비하는 단계;

상기 실리콘층의 중앙부 레벨이 양단의 레벨보다 낮도록 상기 실리콘층의 중앙부를 식각하여, 상기 실리콘층의 중앙부에 제1 빈 공간을 형성하는 단계;

식각된 상기 실리콘층의 제1 영역을 제1 도전형으로 도핑하고 제1 영역과 옆으로 나란히 배치된 제2 영역을 제2 도전형으로 도핑하여, 상기 제1 영역 및 상기 제2 영역에 의해 PN 접합을 이루는 슬랩(slab) 도파로를 형성하는 단계;

상기 슬랩 도파로의 중앙부에 형성된 상기 제1 빈 공간 내에 마스크를 증착하는 단계;

상기 제1 영역의 일부 및 상기 제2 영역의 일부가 노출되도록 상기 마스크를 식각하여, 상기 슬랩 도파로와 상기 마스크 사이에 제2 빈 공간을 형성하는 단계;

상기 제2 빈 공간 내에 제1 내지 제3 립 도파로층이 순차적으로 적층된 립 도파로를 형성하는 단계; 및

상기 슬랩 도파로의 제1 영역 및 제2 영역 상에 각각 전극을 형성하는 단계를 포함하되,

상기 제1 및 제3 립 도파로층은 실리콘(Si)을 포함하고, 상기 제2 립 도파로층은 실리콘-게르마늄(SiGe)을 포함하는 광 위상 이동기의 제조 방법.

#### 청구항 12

제11 항에 있어서,

상기 제2 빈 공간 내에 상기 립 도파로를 형성하는 단계는,

상기 슬랩 도파로로부터 실리콘(Si)을 성장시켜, 상기 제2 빈 공간 내에 제1 립 도파로층을 형성하는 단계;

상기 제1 립 도파로층으로부터 실리콘-게르마늄(Si-Ge)을 성장시켜, 상기 제1 립 도파로층 상에 제2 립 도파로층을 형성하는 단계; 및

상기 제2 립 도파로층으로부터 실리콘(Si)을 성장시켜, 상기 제2 립 도파로층 상에 제3 립 도파로층을 형성하는 단계를 포함하는 광 위상 이동기의 제조 방법.

#### 청구항 13

베이스 기판, 절연층, 및 실리콘(Si)층이 순차적으로 적층된 기판 구조체를 준비하는 단계;

상기 실리콘층의 중앙부 레벨이 양단의 레벨보다 낮도록 상기 실리콘층의 중앙부를 식각하여, 상기 실리콘층의 중앙부에 빈 공간을 형성하는 단계;

식각된 상기 실리콘층의 제1 영역을 제1 도전형으로 도핑하고 제1 영역과 옆으로 나란히 배치된 제2 영역을 제2 도전형으로 도핑하여, 상기 제1 영역 및 상기 제2 영역에 의해 PN 접합을 이루는 슬랩(slab) 도파로를 형성하는 단계;

상기 슬랩 도파로의 표면 프로파일을 따라 제1 내지 제3 립 도파로층을 순차적으로 형성하여, 상기 슬랩 도파로의 중앙부에 형성된 상기 빈 공간 내부를 상기 제1 내지 제3 립 도파로층이 적층된 립(rib) 도파로로 채우는 단계;

상기 빈 공간 내부를 채우는 상기 립 도파로는 잔존시키고 상기 슬랩 도파로의 양단에 형성된 상기 립 도파로는 제거하여, 상기 슬랩 도파로의 양단의 상부면과 상기 빈 공간 내부를 채우는 상기 립 도파로 상부면의 레벨이

같도록 평탄화시키는 단계;

상기 슬랩 도파로의 상기 제1 영역의 일부 및 상기 제2 영역의 일부가 노출되도록 상기 빈 공간 내부를 채우는 상기 립 도파로를 식각하는 단계; 및

상기 슬랩 도파로의 제1 영역 및 제2 영역 상에 각각 전극을 형성하는 단계를 포함하는 광 위상 이동기의 제조 방법.

#### 청구항 14

제13 항에 있어서,

상기 제1 및 제3 립 도파로층은 실리콘(Si)을 포함하고, 상기 제2 립 도파로층은 실리콘-게르마늄(SiGe)을 포함하는 광 위상 이동기의 제조 방법.

### 발명의 설명

#### 기술 분야

[0001] 본 발명은 광 위상 이동기 및 그 제조 방법에 관한 것으로서, 보다 구체적으로는 L형(L-shaped) PN접합을 갖는 광 위상 이동기 및 그 제조 방법에 관련된 것이다.

#### 배경 기술

[0002] 도 1은 종래의 마하-젠더 광변조기의 평면도이고, 도 2는 종래의 링변조기의 평면도이다. 도 1 및 도 2를 참조하여 광 위상 이동기에 대해 설명된다.

[0003] 마하-젠더 광변조기는 마하-젠더 간섭계를 이용한다. 마하-젠더 간섭계는 단일 근원에서 두 도파관으로 빛을 쪼개고, 서로 다른 도파관을 거쳐 도출되는 빔 사이의 위상차를 결정하는데 사용되는 장치이다. 마하-젠더 광변조기는 빛이 나누어지는 두 팔에 광 위상 이동기(10)를 포함한다.

[0004] 한편, 링변조기는 링의 공진현상을 이용한 광변조기로서, 일반적으로 스스로 루프되는 광학 도파관으로 구성된다. 구체적으로, 링변조기는 광경로의 길이가 정확히 특정 파장과 일치할 때 공진이 발생하고, 빛이 도파관을 지나가면서 공진을 통해 특정한 파장의 빛만 링 모양의 광 위상 이동기(10)를 지나게 된다.

[0005] 상술된 바와 같이, 광 위상 이동기(Optical phase shifter)는 광변조기에 사용되는 것으로서, 물질의 굴절률 변화에 의해 빛의 위상을 제어하는 기능을 갖는다. 종래에는 광 위상 이동기의 주요 물질로서 실리콘(Si)이 사용되었지만, 실리콘의 물성 한계로 인해 광 위상 이동기의 효율이 낮은 문제점이 발생되었다. 이에 따라, 광 위상 이동기의 효율을 향상시킬 수 있는 다양한 방법에 관한 연구들이 이루어지고 있다.

### 발명의 내용

#### 해결하려는 과제

[0006] 본 발명이 해결하고자 하는 일 기술적 과제는, L형 PN 접합을 갖는 광 위상 이동기 및 그 제조 방법을 제공하는 데 있다.

[0007] 본 발명이 해결하고자 하는 다른 기술적 과제는, 광 변조 효율 향상시킬 수 있는 광 위상 이동기 및 그 제조 방법을 제공하는 데 있다.

[0008] 본 발명이 해결하고자 하는 또 다른 기술적 과제는, 공정 과정이 간소화된 광 위상 이동기의 제조 방법을 제공하는 데 있다.

[0009] 본 발명이 해결하고자 하는 또 다른 기술적 과제는, 광 변조기의 성능을 향상시킬 수 있는 광 위상 이동기 및 그 제조 방법을 제공하는 데 있다.

[0010] 본 발명이 해결하고자 하는 기술적 과제는 상술된 것에 제한되지 않는다.

## 과제의 해결 수단

- [0011] 상술된 기술적 과제들을 해결하기 위해 본 발명은 광 위상 이동기를 제공한다.
- [0012] 일 실시 예에 따르면, 상기 광 위상 이동기는 제1 도전형으로 도핑된 제1 슬랩 영역과 제2 도전형으로 도핑된 제2 슬랩 영역이 옆으로 나란히 배치되어 PN 접합을 이루는 슬랩(slab) 도파로, 및 일측이 상기 제1 슬랩 영역과 접촉되고 타측이 상기 제2 슬랩 영역과 접촉되도록 상기 슬랩 도파로 상에 배치되는 릿(rib) 도파로를 포함하고, 상기 릿 도파로는 순차적으로 적층된 제1 내지 제3 릿 도파로층을 포함하되, 상기 제1 및 제3 릿 도파로층은 실리콘(Si)을 포함하고, 상기 제2 릿 도파로층은 실리콘-게르마늄(SiGe)을 포함할 수 있다.
- [0013] 일 실시 예에 따르면, 상기 광 위상 이동기에 역전압이 인가되는 경우 상기 제2 릿 도파로층 내 전자와 정공의 농도가 변화되어 상기 제2 릿 도파로층의 굴절률이 변화되고, 상기 굴절률 변화에 의해 상기 제2 릿 도파로층을 통과하는 빛의 위상이 제어되는 것을 포함하는 것을 포함할 수 있다.
- [0014] 일 실시 예에 따르면, 상기 슬랩 도파로와 인접하게 배치된 상기 제1 릿 도파로층의 두께는, 상기 제3 슬랩 도파로층의 두께보다 얇은 것을 포함할 수 있다.
- [0015] 일 실시 예에 따르면, 상기 제1 슬랩 영역과 상기 제2 슬랩 영역 사이, 및 상기 제2 슬랩 영역과 상기 제1 릿 도파로층 사이에는 공핍층이 형성되고, 상기 광 위상 이동기에 역전압이 인가되는 경우, 상기 공핍층의 면적이 증가되는 것을 포함할 수 있다.
- [0016] 일 실시 예에 따르면, 상기 제1 내지 제3 릿 도파로층은, 상기 제1 도전형으로 도핑된 것을 포함할 수 있다.
- [0017] 일 실시 예에 따르면, 상기 제1 슬랩 영역은 제1 도핑 농도를 갖는 제1-1 슬랩 영역, 상기 제1 도핑 농도보다 낮은 제2 도핑 농도를 갖는 제1-2 슬랩 영역, 및 상기 제2 도핑 농도보다 낮은 제3 도핑 농도를 갖는 제1-3 슬랩 영역을 포함하되, 상기 제1-1 내지 제1-3 슬랩 영역은 옆으로 서로 나란히 배치되고, 상기 제2 슬랩 영역은 제1 도핑 농도를 갖는 제2-1 슬랩 영역, 상기 제1 도핑 농도보다 낮은 제2 도핑 농도를 갖는 제2-2 슬랩 영역, 및 상기 제2 도핑 농도보다 낮은 제3 도핑 농도를 갖는 제2-3 슬랩 영역을 포함하되, 상기 제2-1 내지 제2-3 슬랩 영역은 옆으로 서로 나란히 배치되는 것을 포함할 수 있다.
- [0018] 일 실시 예에 따르면, 상기 슬랩 도파로는, 상기 제1-3 슬랩 영역과 상기 제2-3 슬랩 영역이 접촉되도록 배치된 것을 포함할 수 있다.
- [0019] 일 실시 예에 따르면, 상기 제1-1 슬랩 영역의 두께는, 상기 제1-2 슬랩 영역 및 상기 제1-3 슬랩 영역의 두께보다 두껍고, 상기 제2-1 슬랩 영역의 두께는, 상기 제2-2 슬랩 영역 및 상기 제2-3 슬랩 영역의 두께보다 두꺼운 것을 포함할 수 있다.
- [0020] 일 실시 예에 따르면, 상기 제2 슬랩 영역과 상기 제1 릿 도파로층이 중첩되는 면적이 상대적으로 넓어지는 경우 광 변조 효율은 향상되는 반면 광 변조 속도는 저하되고, 상기 제2 슬랩 영역과 상기 제1 릿 도파로층이 중첩되는 면적이 상대적으로 좁아지는 경우 광 변조 효율은 감소되는 반면 광 변조 속도는 향상되는 것을 포함할 수 있다.
- [0021] 일 실시 예에 따르면, 상기 릿 도파로는, 실리콘-게르마늄(SiGe)을 포함하고, 상기 제3 릿 도파로층 상에 배치되는 제4 릿 도파로층, 및 실리콘(Si)을 포함하고, 상기 제4 릿 도파로층 상에 배치되는 제5 릿 도파로층을 더 포함할 수 있다.
- [0023] 상술된 기술적 과제들을 해결하기 위해 본 발명은 광 위상 이동기의 제조 방법을 제공한다.
- [0024] 일 실시 예에 따르면, 상기 광 위상 이동기의 제조 방법은 베이스 기판, 절연층, 및 실리콘(Si)층이 순차적으로 적층된 기판 구조체를 준비하는 단계, 상기 실리콘층의 중앙부 레벨이 양단의 레벨보다 낮도록 상기 실리콘층의 중앙부를 식각하여, 상기 실리콘층의 중앙부에 제1 빈 공간을 형성하는 단계, 식각된 상기 실리콘층의 제1 영역을 제1 도전형으로 도핑하고 제1 영역과 옆으로 나란히 배치된 제2 영역을 제2 도전형으로 도핑하여, 상기 제1 영역 및 상기 제2 영역에 의해 PN 접합을 이루는 슬랩(slab) 도파로를 형성하는 단계, 상기 슬랩 도파로의 중앙부에 형성된 상기 제1 빈 공간 내에 마스크를 증착하는 단계, 상기 제1 영역의 일부 및 상기 제2 영역의 일부가 노출되도록 상기 마스크를 식각하여, 상기 슬랩 도파로와 상기 마스크 사이에 제2 빈 공간을 형성하는 단계, 상기 제2 빈 공간 내에 제1 내지 제3 릿 도파로층이 순차적으로 적층된 릿 도파로를 형성하는 단계, 및 상기 슬랩 도파로의 제1 영역 및 제2 영역 상에 각각 전극을 형성하는 단계를 포함하되, 상기 제1 및 제3 릿 도파로층은 실리콘(Si)을 포함하고, 상기 제2 릿 도파로층은 실리콘-게르마늄(SiGe)을 포함할 수 있다.

[0025] 일 실시 예에 따르면, 상기 제2 빈 공간 내에 상기 립 도파로를 형성하는 단계는, 상기 슬랩 도파로로부터 실리콘(Si)을 성장시켜, 상기 제2 빈 공간 내에 제1 립 도파로층을 형성하는 단계, 상기 제1 립 도파로층으로부터 실리콘-게르마늄(Si-Ge)을 성장시켜, 상기 제1 립 도파로층 상에 제2 립 도파로층을 형성하는 단계, 및 상기 제2 립 도파로층으로부터 실리콘(Si)을 성장시켜, 상기 제2 립 도파로층 상에 제3 립 도파로층을 형성하는 단계를 포함할 수 있다.

[0027] 다른 실시 예에 따르면, 상기 광 위상 이동기의 제조 방법은 베이스 기판, 절연층, 및 실리콘(Si)층이 순차적으로 적층된 기판 구조체를 준비하는 단계, 상기 실리콘층의 중앙부 레벨이 양단의 레벨보다 낮도록 상기 실리콘층의 중앙부를 식각하여, 상기 실리콘층의 중앙부에 빈 공간을 형성하는 단계, 식각된 상기 실리콘층의 제1 영역을 제1 도전형으로 도핑하고 제1 영역과 옆으로 나란히 배치된 제2 영역을 제2 도전형으로 도핑하여, 상기 제1 영역 및 상기 제2 영역에 의해 PN 접합을 이루는 슬랩(slab) 도파로를 형성하는 단계, 상기 슬랩 도파로의 표면 프로파일을 따라 제1 내지 제3 립 도파로층을 순차적으로 형성하여, 상기 슬랩 도파로의 중앙부에 형성된 상기 빈 공간 내부를 상기 제1 내지 제3 립 도파로층이 적층된 립(rib) 도파로로 채우는 단계, 상기 빈 공간 내부를 채우는 상기 립 도파로는 잔존시키고 상기 슬랩 도파로의 양단에 형성된 상기 립 도파로는 제거하여, 상기 슬랩 도파로의 양단의 상부면과 상기 빈 공간 내부를 채우는 상기 립 도파로 상부면의 레벨이 같도록 평탄화시키는 단계, 상기 슬랩 도파로의 상기 제1 영역의 일부 및 상기 제2 영역의 일부가 노출되도록 상기 빈 공간 내부를 채우는 상기 립 도파로를 식각하는 단계, 및 상기 슬랩 도파로의 제1 영역 및 제2 영역 상에 각각 전극을 형성하는 단계를 포함할 수 있다.

[0028] 다른 실시 예에 따르면, 상기 제1 및 제3 립 도파로층은 실리콘(Si)을 포함하고, 상기 제2 립 도파로층은 실리콘-게르마늄(SiGe)을 포함할 수 있다.

### 발명의 효과

[0029] 본 발명의 실시 예에 따른 광 위상 이동기는 제1 도전형으로 도핑된 제1 슬랩 영역과 제2 도전형으로 도핑된 제2 슬랩 영역이 옆으로 나란히 배치되어 PN 접합을 이루는 슬랩(slab) 도파로, 및 일측이 상기 제1 슬랩 영역과 접촉되고 타측이 상기 제2 슬랩 영역과 접촉되도록 상기 슬랩 도파로 상에 배치되는 립(rib) 도파로를 포함하고, 상기 립 도파로는 순차적으로 적층된 제1 내지 제3 립 도파로층을 포함하되, 상기 제1 및 제3 립 도파로층은 실리콘(Si)을 포함하고, 상기 제2 립 도파로층은 실리콘-게르마늄(SiGe)을 포함할 수 있다. 또한, 상기 슬랩 도파로와 인접하게 배치된 상기 제1 립 도파로층의 두께는, 상기 제3 슬랩 도파로층의 두께보다 얇을 수 있다.

[0030] 이에 따라, 상기 립 도파로 내 전자와 정공의 농도 변화가 상기 제2 립 도파로층에서 집중적으로 발생할 수 있다. 이로 인해, 유효 굴절률의 변화량이 증가되어 상기 광 위상 이동기를 포함하는 광변조기의 광변조 효율이 향상될 수 있다.

### 도면의 간단한 설명

[0031] 도 1은 종래의 마하-젠더 광변조기의 평면도이다.

도 2는 종래의 링변조기의 평면도이다.

도 3은 본 발명의 제1 실시 예에 따른 광 위상 이동기를 설명하기 위한 도면이다.

도 4는 본 발명의 제1 실시 예에 따른 광 위상 이동기가 포함하는 슬랩 도파로를 설명하기 위한 도면이다.

도 5는 본 발명의 제1 실시 예에 따른 광 위상 이동기가 포함하는 립 도파로를 설명하기 위한 도면이다.

도 6은 본 발명의 제1 실시 예에 따른 광 위상 이동기 내 공핍층을 설명하기 위한 도면이다.

도 7은 본 발명의 제2 실시 예에 따른 광 위상 이동기를 설명하기 위한 도면이다.

도 8은 본 발명의 제2 실시 예에 따른 광 위상 이동기가 포함하는 립 도파로를 설명하기 위한 도면이다.

도 9는 본 발명의 제1 실시 예에 따른 광 위상 이동기의 제조 방법 중 S110 단계를 설명하기 위한 도면이다.

도 10은 본 발명의 제1 실시 예에 따른 광 위상 이동기의 제조 방법 중 S120 단계를 설명하기 위한 도면이다.

도 11은 본 발명의 제1 실시 예에 따른 광 위상 이동기의 제조 방법 중 S130 단계를 설명하기 위한 도면이다.



도 12는 본 발명의 제1 실시 예에 따른 광 위상 이동기의 제조 방법 중 S140 단계를 설명하기 위한 도면이다.  
 도 13은 본 발명의 제1 실시 예에 따른 광 위상 이동기의 제조 방법 중 S150 단계를 설명하기 위한 도면이다.  
 도 14는 본 발명의 제1 실시 예에 따른 광 위상 이동기의 제조 방법 중 S160 단계를 설명하기 위한 도면이다.  
 도 15는 본 발명의 제1 실시 예에 따른 광 위상 이동기의 제조 방법 중 S170 단계를 설명하기 위한 도면이다.  
 도 16은 본 발명의 제2 실시 예에 따른 광 위상 이동기의 제조 방법 중 S210 단계, S220 단계, 및 S230 단계를 설명하기 위한 도면이다.  
 도 17은 본 발명의 제2 실시 예에 따른 광 위상 이동기의 제조 방법 중 S241 단계를 설명하기 위한 도면이다.  
 도 18은 본 발명의 제2 실시 예에 따른 광 위상 이동기의 제조 방법 중 S242 단계를 설명하기 위한 도면이다.  
 도 19는 본 발명의 제2 실시 예에 따른 광 위상 이동기의 제조 방법 중 S243 단계를 설명하기 위한 도면이다.  
 도 20은 본 발명의 제2 실시 예에 따른 광 위상 이동기의 제조 방법 중 S250 단계를 설명하기 위한 도면이다.  
 도 21은 본 발명의 제2 실시 예에 따른 광 위상 이동기의 제조 방법 중 S260 단계를 설명하기 위한 도면이다.  
 도 22는 본 발명의 제2 실시 예에 따른 광 위상 이동기의 제조 방법 중 S270 단계를 설명하기 위한 도면이다.  
 도 23은 본 발명의 실험 예 및 비교 예들에 따른 광 위상 이동기의 유효 굴절률 변화량을 비교한 그래프이다.  
 도 24는 본 발명의 실험 예 및 비교 예들에 따른 광 위상 이동기의 변조 효율을 비교하는 그래프이다.

### 발명을 실시하기 위한 구체적인 내용

- [0032] 이하, 첨부된 도면들을 참조하여 본 발명의 바람직한 실시 예를 상세히 설명할 것이다. 그러나 본 발명의 기술적 사상은 여기서 설명되는 실시 예에 한정되지 않고 다른 형태로 구체화될 수도 있다. 오히려, 여기서 소개되는 실시 예는 개시된 내용이 철저하고 완전해질 수 있도록 그리고 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 제공되는 것이다.
- [0033] 본 명세서에서, 어떤 구성요소가 다른 구성요소 상에 있다고 언급되는 경우에 그것은 다른 구성요소 상에 직접 형성될 수 있거나 또는 그들 사이에 제 3의 구성요소가 개재될 수도 있다는 것을 의미한다. 또한, 도면들에 있어서, 막 및 영역들의 두께는 기술적 내용의 효과적인 설명을 위해 과장된 것이다.
- [0034] 또한, 본 명세서의 다양한 실시 예 들에서 제1, 제2, 제3 등의 용어가 다양한 구성요소들을 기술하기 위해서 사용되었지만, 이들 구성요소들이 이 같은 용어들에 의해서 한정되어서는 안 된다. 이들 용어들은 단지 어느 구성요소를 다른 구성요소와 구별시키기 위해서 사용되었을 뿐이다. 따라서, 어느 한 실시 예에 제 1 구성요소로 언급된 것이 다른 실시 예에서는 제 2 구성요소로 언급될 수도 있다. 여기에 설명되고 예시되는 각 실시 예는 그것의 상보적인 실시 예도 포함한다. 또한, 본 명세서에서 '및/또는'은 전후에 나열한 구성요소들 중 적어도 하나를 포함하는 의미로 사용되었다.
- [0035] 명세서에서 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한 복수의 표현을 포함한다. 또한, "포함하다" 또는 "가지다" 등의 용어는 명세서상에 기재된 특징, 숫자, 단계, 구성요소 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징이나 숫자, 단계, 구성요소 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 배제하는 것으로 이해되어서는 안 된다. 또한, 본 명세서에서 "연결"은 복수의 구성 요소를 간접적으로 연결하는 것, 및 직접적으로 연결하는 것을 모두 포함하는 의미로 사용된다.
- [0036] 또한, 하기에서 본 발명을 설명함에 있어 관련된 공지 기능 또는 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략할 것이다.
- [0038] 도 3은 본 발명의 제1 실시 예에 따른 광 위상 이동기를 설명하기 위한 도면이고, 도 4는 본 발명의 제1 실시 예에 따른 광 위상 이동기가 포함하는 슬랩 도파로를 설명하기 위한 도면이고, 도 5는 본 발명의 제1 실시 예에 따른 광 위상 이동기가 포함하는 립 도파로를 설명하기 위한 도면이고, 도 6은 본 발명의 제1 실시 예에 따른 광 위상 이동기 내 공핍층을 설명하기 위한 도면이다.
- [0039] 도 3은 도 1 및 도 2의 T-T' 단면을 도시한다. 도 3을 참조하면, 본 발명의 제1 실시 예에 따른 광 위상 이동기 (10)는 베이스 기판(100), 절연층(200), 슬랩 도파로(300), 립 도파로(400), 보호층(500), 제1 전극(610), 및 제2 전극(620)을 포함할 수 있다. 이하, 각 구성에 대해 설명된다.

- [0040] 상기 슬랩(slab) 도파로(300)는 상기 베이스 기관(100) 상에 배치될 수 있다. 일 실시 예에 따르면, 상기 베이스 기관(100)은 실리콘(Si) 도파로일 수 있다. 상기 슬랩 도파로(300)와 상기 베이스 기관(100) 사이에는 절연층(200)이 배치될 수 있다. 일 실시 예에 따르면, 상기 절연층(200)은 실리콘 산화물( $\text{SiO}_2$ )을 포함할 수 있다.
- [0041] 상기 슬랩 도파로(300)는 L형(L-shaped)의 PN 접합 구조를 가질 수 있다. 이하, 도 4를 참조하여 상기 슬랩 도파로(300)가 보다 구체적으로 설명된다.
- [0042] 상기 슬랩 도파로(300)는 실리콘(Si)을 포함하되, 제1 도전형으로 도핑된 제1 슬랩 영역(310)과 제2 도전형으로 도핑된 제2 슬랩 영역(320)을 포함할 수 있다. 상기 제1 영역(310) 및 상기 제2 영역(320)은 옆으로 나란히 배치되어 PN 접합을 이룰 수 있다. 예를 들어, 상기 제1 도전형은 p형을 포함할 수 있다. 이와 달리, 상기 제2 도전형은 n형을 포함할 수 있다. 즉, 상기 제1 영역(310)은 p형 도펀트가 도핑된 실리콘(p-Si)을 포함하는 반면, 상기 제2 영역(320)은 n형 도펀트가 도핑된 실리콘(n-Si)을 포함할 수 있다. 상기 제1 영역(310)은 붕소(B)의 도핑을 통해 p형 도핑이 이루어지고, 상기 제2 영역(320)은 인(P)의 도핑을 통해 n형 도핑이 이루어질 수 있다.
- [0043] 상기 제1 슬랩 영역(310)은 제1-1 슬랩 영역(311), 제1-2 슬랩 영역(312), 및 제1-3 슬랩 영역(313)을 포함할 수 있다. 상기 제1-1 슬랩 영역(311) 내지 제1-3 슬랩 영역(313)은 옆으로 나란히 배치될 수 있다. 또한, 상기 제1-1 슬랩 영역(311) 내지 제1-3 슬랩 영역(313)은 서로 다른 도핑 농도를 가질 수 있다.
- [0044] 예를 들어, 상기 제1-1 슬랩 영역(311)은 제1 도핑 농도를 가질 수 있다. 이와 달리, 상기 제1-2 슬랩 영역(312)은 상기 제1 도핑 농도보다 낮은 제2 도핑 농도를 가질 수 있다. 이와 달리, 상기 제1-3 슬랩 영역(313)은 상기 제2 도핑 농도보다 낮은 제3 도핑 농도를 가질 수 있다. 구체적으로, 상기 제1 도핑 농도는  $10^{20} \text{ cm}^{-3}$ 일 수 있다. 이와 달리, 상기 제2 도핑 농도는  $10^{19} \text{ cm}^{-3}$ 일 수 있다. 이와 달리, 상기 제3 도핑 농도는  $10^{18} \text{ cm}^{-3}$ 일 수 있다. 즉, 상기 제1 슬랩 영역(310)은  $\text{p}^{++}\text{-Si}$ 를 포함하는 제1-1 슬랩 영역(311),  $\text{p}^{+}\text{-Si}$ 를 포함하는 제1-2 슬랩 영역(312), 및  $\text{p-Si}$ 를 포함하는 제1-3 슬랩 영역(313)이 옆으로 나란히 배치될 수 있다.
- [0045] 일 실시 예에 따르면, 상기 제1-1 슬랩 영역(311)의 두께( $t_2$ )는 상기 제1-2 슬랩 영역(312) 및 상기 제1-3 슬랩 영역(313)의 두께( $t_1$ )보다 두꺼울 수 있다. 예를 들어, 상기 제1-1 슬랩 영역(311)의 두께( $t_2$ )는 215nm일 수 있다. 이와 달리, 상기 제1-2 슬랩 영역(312) 및 상기 제1-3 슬랩 영역(313)의 두께( $t_1$ )는 60 nm일 수 있다. 이에 따라, 상기 제1 영역(310)은 상기 제1-1 슬랩 영역(311) 내지 상기 제1-3 슬랩 영역(313)에 의해 L 형상(L-shape)을 가질 수 있다.
- [0046] 상기 제2 슬랩 영역(320)은 제2-1 슬랩 영역(321), 제2-2 슬랩 영역(322), 및 제2-3 슬랩 영역(323)을 포함할 수 있다. 상기 제2-1 슬랩 영역(321) 내지 제2-3 슬랩 영역(323)은 옆으로 나란히 배치될 수 있다. 또한, 상기 제2-1 슬랩 영역(321) 내지 제2-3 슬랩 영역(323)은 서로 다른 도핑 농도를 가질 수 있다.
- [0047] 예를 들어, 상기 제2-1 슬랩 영역(321)은 제1 도핑 농도를 가질 수 있다. 이와 달리, 상기 제2-2 슬랩 영역(322)은 상기 제1 도핑 농도보다 낮은 제2 도핑 농도를 가질 수 있다. 이와 달리, 상기 제2-3 슬랩 영역(323)은 상기 제2 도핑 농도보다 낮은 제3 도핑 농도를 가질 수 있다. 구체적으로, 상기 제1 도핑 농도는  $10^{20} \text{ cm}^{-3}$ 일 수 있다. 이와 달리, 상기 제2 도핑 농도는  $10^{19} \text{ cm}^{-3}$ 일 수 있다. 이와 달리, 상기 제3 도핑 농도는  $10^{18} \text{ cm}^{-3}$ 일 수 있다. 즉, 상기 제2 슬랩 영역(320)은  $\text{n}^{++}\text{-Si}$ 를 포함하는 제2-1 슬랩 영역(321),  $\text{n}^{+}\text{-Si}$ 를 포함하는 제2-2 슬랩 영역(322), 및  $\text{n-Si}$ 를 포함하는 제2-3 슬랩 영역(323)이 옆으로 나란히 배치될 수 있다.
- [0048] 일 실시 예에 따르면, 상기 제2-1 슬랩 영역(321)의 두께( $t_2$ )는 상기 제2-2 슬랩 영역(322) 및 상기 제2-3 슬랩 영역(323)의 두께( $t_1$ )보다 두꺼울 수 있다. 예를 들어, 상기 제2-1 슬랩 영역(321)의 두께( $t_2$ )는 215nm일 수 있다. 이와 달리, 상기 제2-2 슬랩 영역(322) 및 상기 제2-3 슬랩 영역(323)의 두께( $t_1$ )는 60 nm일 수 있다. 이에 따라, 상기 제2 영역(320)은 상기 제2-1 슬랩 영역(321) 내지 상기 제2-3 슬랩 영역(323)에 의해 L 형상(L-shape)을 가질 수 있다.
- [0049] 상기 제1 슬랩 영역(310) 및 상기 제2 슬랩 영역(320)이 각각 상기 제1-1 내지 1-3 슬랩 영역(311, 312, 313)과 상기 제2-1 내지 2-3 슬랩 영역(321, 322, 323)을 포함하는 경우, 상기 제1-3 슬랩 영역(313)과 상기 제2-3 슬랩 영역(323)이 서로 접촉되도록 배치될 수 있다. 상기 제1-3 슬랩 영역(313)과 상기 제2-3 슬랩 영역(323)사

이로 정의되는 제1 PN 접합 영역( $A_1$ )에는 공핍층이 형성될 수 있다.

- [0050] 도 5 및 도 6을 참조하면, 상기 슬랩 도파로(300) 상에 림(rib) 도파로(400)가 배치될 수 있다. 일 실시 예에 따르면, 상기 림 도파로(400)는 일측이 상기 제1-3 슬랩 영역(313)과 접촉되고 타측이 상기 제2-3 슬랩 영역(323)과 접촉되도록 배치될 수 있다. 예를 들어, 상기 림 도파로(400)의 두께( $t_0$ )는 160 nm이고 폭( $w_0$ )은 500 nm일 수 있다.
- [0051] 상기 림 도파로(400)는 제1 도파로층(410), 제2 도파로층(420), 및 제3 도파로층(430)을 포함할 수 있다. 상기 제1 도파로층(410)은 상기 슬랩 도파로(300)와 접촉되도록 배치되고, 상기 제2 도파로층(420) 및 상기 제3 도파로층(430)은 상기 제1 도파로층(410) 상에 순차적으로 적층된 형태를 가질 수 있다.
- [0052] 일 실시 예에 따르면, 상기 제1 도파로층(410) 및 상기 제3 도파로층(410)은 실리콘(Si)을 포함하는 반면, 상기 제2 도파로층(430)은 실리콘-게르마늄(Si-Ge)을 포함할 수 있다. 또한, 상기 제1 내지 제3 도파로층(410, 420, 430)은 모두 상기 제1 도전형(p형)으로 도핑될 수 있다. 즉, 상기 림 도파로(400)는 p-Si를 포함하는 상기 제1 도파로층(410), p-SiGe를 포함하는 상기 제2 도파로층(420), 및 p-Si를 포함하는 상기 제3 도파로층(430)이 순차적으로 적층된 구조를 가질 수 있다. 상기 림 도파로(400) 내 게르마늄(Ge)의 비율은 0 내지 50 mol %일 수 있다.
- [0053] 또한, 상기 제1 도파로층(410)이 상기 제1 도전형(p형)으로 도핑됨에 따라, 상기 제1 도파로층(410)과 상기 제2-3 슬랩 영역(323) 사이로 정의되는 제2 PN 접합 영역( $A_2$ )에는 공핍층이 형성될 수 있다.
- [0054] 일 실시 예에 따르면, 상기 제1 도파로층(410)의 두께( $t_3$ )는 상기 제3 도파로층(430)의 두께( $t_4$ )보다 얇을 수 있다. 이에 따라, 상기 광 위상 이동기(10)의 광 변조 효율이 향상될 수 있다.
- [0055] 구체적으로, 상기 광 위상 이동기(10)에 역전압이 인가되는 경우 상기 림 도파로(400) 내 전자와 정공의 농도가 변화되고, 상기 제1 및 제2 PN 접합 영역( $A_1$ ,  $A_2$ )에 형성된 공핍층의 면적이 증가될 수 있다. 이에 따라, 상기 림 도파로(400)의 굴절률이 변화되고 상기 굴절률 변화에 의해 상기 림 도파로(400)를 통과하는 빛의 위상이 제어될 수 있다.
- [0056] 다만, 실리콘-게르마늄(SiGe)의 경우 실리콘(Si)보다 작은 정공 유효 질량을 가짐으로 유효 굴절률의 변화량이 증가될 수 있다. 즉, 상기 제1 및 제3 림 도파로층(410, 430) 내 전자와 정공의 농도 변화가 발생하는 경우보다, 상기 제2 림 도파로층(420)내 전자와 정공의 농도 변화가 발생하는 경우 유효 굴절률의 변화량이 더욱 증가될 수 있다.
- [0057] 상술된 바와 같이, 상기 제1 도파로층(410)의 두께( $t_3$ )가 상기 제3 도파로층(430)의 두께( $t_4$ )보다 얇은 경우, 상기 림 도파로(400) 내 전자와 정공의 농도 변화가 상기 제2 림 도파로층(420)에서 집중적으로 발생할 수 있다. 이에 따라, 유효 굴절률의 변화량이 증가되어, 상기 광 위상 이동기(10)를 포함하는 광변조기의 광변조 효율이 향상될 수 있다.
- [0058] 일 실시 예에 따르면, 상기 제2 PN 접합 영역( $A_2$ )의 면적이 제어됨에 따라, 상기 광 위상 이동기(10)를 포함하는 광변조기의 광 변조 효율 및 광 변조 속도가 제어될 수 있다. 구체적으로, 상기 제2 PN 접합 영역( $A_2$ )의 면적이 상대적으로 넓어지는 경우 광 변조 효율은 향상되는 반면 광 변조 속도는 저하될 수 있다. 이와 달리, 상기 제2 PN 접합 영역( $A_2$ )의 면적이 상대적으로 좁아지는 경우 광 변조 효율은 향상되는 반면 광 변조 속도는 향상될 수 있다.
- [0059] 상기 슬랩 도파로(300) 상에는 보호층(500), 제1 전극(610), 및 제2 전극(620)이 더 배치될 수 있다. 상기 제1 전극(610)은 상기 제1-1 슬랩 영역(311) 상에 배치될 수 있다. 이와 달리, 상기 제2 전극(620)은 상기 제2-1 슬랩 영역(321) 상에 배치될 수 있다. 상기 보호층(500)은 상기 슬랩 도파로(300) 상에 배치되되, 일측이 상기 제1 전극(610)과 접촉되고 타측이 상기 제2 전극(620)과 접촉되며, 상기 림 도파로(400)를 덮도록 배치될 수 있다. 예를 들어, 상기 보호층(500)은 실리콘 산화물( $\text{SiO}_2$ )을 포함할 수 있다.
- [0060] 결과적으로, 본 발명의 제1 실시 예에 따른 광 위상 이동기(10)는 제1 도전형으로 도핑된 제1 슬랩 영역(310)과 제2 도전형으로 도핑된 제2 슬랩 영역(320)이 옆으로 나란히 배치되어 PN 접합을 이루는 슬랩(slab) 도파로(300), 및 일측이 상기 제1 슬랩 영역(310)과 접촉되고 타측이 상기 제2 슬랩 영역(320)과 접촉되도록 상기 슬

랩 도파로(300) 상에 배치되는 립(rib) 도파로(400)를 포함하고, 상기 립 도파로(400)는 순차적으로 적층된 제1 내지 제3 립 도파로층(410, 420, 430)을 포함하되, 상기 제1 및 제3 립 도파로층(410, 430)은 실리콘(Si)을 포함하고, 상기 제2 립 도파로층(420)은 실리콘-게르마늄(SiGe)을 포함할 수 있다. 또한, 상기 슬랩 도파로(300)와 인접하게 배치된 상기 제1 립 도파로층(410)의 두께는, 상기 제3 슬랩 도파로층(430)의 두께보다 얇을 수 있다.

[0061] 이에 따라, 상기 립 도파로(400) 내 전자와 정공의 농도 변화가 상기 제2 립 도파로층(420)에서 집중적으로 발생될 수 있다. 이로 인해, 유효 굴절률의 변화량이 증가되어 상기 광 위상 이동기(10)를 포함하는 광변조기의 광변조 효율이 향상될 수 있다.

[0062] 도 7은 본 발명의 제2 실시 예에 따른 광 위상 이동기를 설명하기 위한 도면이고, 도 8은 본 발명의 제2 실시 예에 따른 광 위상 이동기가 포함하는 립 도파로를 설명하기 위한 도면이다.

[0063] 도 7을 참조하면, 본 발명의 제2 실시 예에 따른 광 위상 이동기(10)는 베이스 기판(100), 절연층(200), 슬랩 도파로(300), 립 도파로(400), 보호층(500), 제1 전극(610), 및 제2 전극(620)을 포함할 수 있다. 상기, 베이스 기판(100), 절연층(200), 슬랩 도파로(300), 보호층(500), 제1 전극(610), 및 제2 전극(620)은, 도 3 내지 도 6을 참조하여 설명된 상기 제1 실시 예에 따른 광 위상 이동기(10)의 베이스 기판(100), 절연층(200), 슬랩 도파로(300), 보호층(500), 제1 전극(610), 및 제2 전극(620)과 같을 수 있다. 이에 따라, 구체적인 설명은 생략된다.

[0064] 상기 립 도파로(400)는 제1 립 도파로층(410), 제2 립 도파로층(420), 제3 립 도파로층(430), 제4 립 도파로층(440), 및 제5 립 도파로층(450)이 순차적으로 적층된 구조를 가질 수 있다. 일 실시 예에 따르면, 상기 제1 립 도파로층(410), 제3 립 도파로층(430), 및 제5 립 도파로층(450)은 실리콘(Si)을 포함할 수 있다. 이와 달리, 상기 제2 립 도파로층(420) 및 제4 립 도파로층(440)은 실리콘-게르마늄(SiGe)을 포함할 수 있다. 또한, 상기 제1 내지 제5 립 도파로층(410, 420, 430, 440, 450)은 모두 상기 제1 도전형(p형)으로 도핑될 수 있다.

[0065] 즉, 상기 제2 실시 예에 따른 광 위상 이동기(10)가 포함하는 립 도파로(400)는 상기 제1 실시 예에 따른 광 위상 이동기(10)가 포함하는 립 도파로(400)와 비교하여 제4 립 도파로층(430), 및 제5 립 도파로층(450)을 더 포함할 수 있다. 이에 따라, 상기 제2 실시 예에 따른 립 도파로(400)는 제1 실시 예에 따른 립 도파로(400)와 비교하여 게르마늄(Ge)의 함량이 더 높을 수 있다. 즉, 상기 제2 실시 예에 따른 립 도파로(400)는 얇은 두께의 박막 형태로 게르마늄(Ge)의 비율을 높이면서 에피텍셜하게 성장시킬 수 있으므로, 전체적으로 게르마늄(Ge)의 함량을 증가시킬 수 있다.

[0067] 이상, 본 발명의 실시 예들에 따른 광 위상 이동기가 설명되었다. 이하, 본 발명의 실시 예들에 따른 광 위상 이동기의 제조 방법이 설명된다.

[0068] 도 9는 본 발명의 제1 실시 예에 따른 광 위상 이동기의 제조 방법 중 S110 단계를 설명하기 위한 도면이고, 도 10은 본 발명의 제1 실시 예에 따른 광 위상 이동기의 제조 방법 중 S120 단계를 설명하기 위한 도면이고, 도 11은 본 발명의 제1 실시 예에 따른 광 위상 이동기의 제조 방법 중 S130 단계를 설명하기 위한 도면이고, 도 12는 본 발명의 제1 실시 예에 따른 광 위상 이동기의 제조 방법 중 S140 단계를 설명하기 위한 도면이고, 도 13은 본 발명의 제1 실시 예에 따른 광 위상 이동기의 제조 방법 중 S150 단계를 설명하기 위한 도면이고, 도 14는 본 발명의 제1 실시 예에 따른 광 위상 이동기의 제조 방법 중 S160 단계를 설명하기 위한 도면이고, 도 15는 본 발명의 제1 실시 예에 따른 광 위상 이동기의 제조 방법 중 S170 단계를 설명하기 위한 도면이다.

[0069] 도 9를 참조하면, 기판 구조체(S)가 준비될 수 있다(S110). 일 실시 예에 따르면, 상기 기판 구조체(S)는 베이스 기판(100), 상기 베이스 기판(100) 상에 배치되는 절연층(200), 및 상기 절연층(200) 상에 배치되는 실리콘(Si)층(300)을 포함할 수 있다.

[0070] 도 10을 참조하면, 상기 실리콘층(300)의 중앙부를 식각할 수 있다. 구체적으로, 상기 실리콘층 중앙부의 레벨(L<sub>2</sub>)이 상기 실리콘층(300) 양단의 레벨(L<sub>1</sub>)보다 낮도록 식각할 수 있다. 상기 실리콘층 중앙부의 레벨(L<sub>2</sub>)은 상기 실리콘층 중앙부의 하부면으로부터 상부면까지의 높이로 정의되고, 상기 실리콘층 양단의 레벨(L<sub>1</sub>)은 상기 실리콘층 양단의 하부면으로부터 상부면까지의 높이로 정의될 수 있다. 상기 실리콘층(300)의 중앙부가 식각됨에 따라, 상기 실리콘층(300)의 중앙부에는 제1 빈 공간(ES<sub>1</sub>)이 형성될 수 있다(S120).

[0071] 도 11을 참조하면, 식각된 상기 실리콘층(300)의 제1 영역(310)을 제1 도전형으로 도핑하고, 상기 제1 영역(310)과 나란히 옆으로 배치된 제2 영역(320)을 제2 도전형으로 도핑할 수 있다. 일 실시 예에 따르면, 상기 제



1 영역(310)은 p형으로 도핑될 수 있고, 상기 제2 영역(320)은 n형으로 도핑될 수 있다. 상기 제1 영역(310)은 붕소(B)를 통해 상기 제1 도전형으로 도핑될 수 있고, 상기 제2 영역(320)은 인(P)을 통해 상기 제2 도전형으로 도핑될 수 있다. 이에 따라, 상기 제1 영역(310) 및 상기 제2 영역(320)에 의해 PN 접합을 이루는 슬랩(slab) 도파로(300)가 형성될 수 있다(S130).

[0072] 일 실시 예에 따르면, 상기 제1 영역(310)은 제1-1 내지 제1-3 슬랩 영역(311, 312, 313)을 포함하되, 상기 제1-1 내지 제1-3 슬랩 영역(311, 312, 313)은 서로 다른 농도로 도핑될 수 있다. 예를 들어, 상기 제1-1 슬랩 영역(311)은  $10^{20} \text{cm}^{-3}$ 의 농도로 도핑될 수 있다. 이와 달리, 상기 제1-2 슬랩 영역(312)은  $10^{19} \text{cm}^{-3}$ 의 농도로 도핑될 수 있다. 이와 달리, 상기 제1-3 슬랩 영역(313)은  $10^{18} \text{cm}^{-3}$ 의 농도로 도핑될 수 있다.

[0073] 상기 제2 영역(320)은 제2-1 내지 제2-3 슬랩 영역(321, 322, 323)을 포함하되, 상기 제2-1 내지 제2-3 슬랩 영역(321, 322, 323)은 서로 다른 농도로 도핑될 수 있다. 예를 들어, 상기 제2-1 슬랩 영역(321)은  $10^{20} \text{cm}^{-3}$ 의 농도로 도핑될 수 있다. 이와 달리, 상기 제2-2 슬랩 영역(322)은  $10^{19} \text{cm}^{-3}$ 의 농도로 도핑될 수 있다. 이와 달리, 상기 제2-3 슬랩 영역(323)은  $10^{18} \text{cm}^{-3}$ 의 농도로 도핑될 수 있다.

[0074] 상기 제1-1 내지 제1-3 슬랩 영역(311, 312, 313)은 옆으로 나란히 배치되도록 형성될 수 있다. 상기 제2-1 내지 제2-3 슬랩 영역(321, 322, 323)은 옆으로 나란히 배치되도록 형성될 수 있다. 이 경우, 상기 제1-3 슬랩 영역(313)과 상기 제2-3 슬랩 영역(323)이 서로 접촉되도록 형성될 수 있다.

[0075] 또한, 상기 제1-1 슬랩 영역(311)의 두께는 상기 제1-2 슬랩 영역(312) 및 상기 제1-3 슬랩 영역(313)의 두께보다 두껍게 형성될 수 있다. 상기 제2-1 슬랩 영역(321)의 두께는 상기 제2-2 슬랩 영역(322) 및 상기 제2-3 슬랩 영역(323)의 두께보다 두껍게 형성될 수 있다.

[0076] 도 12 및 도 13을 참조하면, 상기 슬랩 도파로(300)의 중앙부에 형성된 상기 제1 빈 공간( $ES_1$ ) 내에 마스크(M)가 증착될 수 있다(S140). 이후, 상기 제1-3 슬랩 영역(313)의 일부 및 상기 제2-3 슬랩 영역(323)의 일부가 노출되도록 상기 마스크(M)를 식각하여, 상기 슬랩 도파로(300)와 상기 마스크(M) 사이에 제2 빈 공간( $ES_2$ )을 형성할 수 있다(S150).

[0077] 도 14를 참조하면, 상기 제2 빈 공간( $ES_2$ ) 내에 제1 내지 제3 립 도파로층(410, 420, 430)을 순차적으로 적층하여 립 도파로(400)를 형성할 수 있다(S160). 일 실시 예에 따르면, 상기 립 도파로(400)를 형성하는 단계(S160)는 상기 슬랩 도파로(300)로부터 실리콘(Si)을 성장시켜 상기 제2 빈 공간( $ES_2$ ) 내에 제1 립 도파로층(410)을 형성하는 단계(S161), 상기 제1 립 도파로층(410)으로부터 실리콘-게르마늄(SiGe)을 성장시켜 상기 제1 립 도파로층(410) 상에 제2 립 도파로층(420)을 형성하는 단계(S162), 및 상기 제2 립 도파로층(420)으로부터 실리콘(Si)을 성장시켜 상기 제2 립 도파로층(420) 상에 제3 립 도파로층(430)을 형성하는 단계(S163)를 포함할 수 있다.

[0078] 일 실시 예에 따르면, 상기 제1 내지 제3 립 도파로층(410, 420, 430)은 모두 제1 도전형(p형)으로 도핑될 수 있다. 또한, 상기 제1 립 도파로층(410)의 두께는 상기 제3 립 도파로층(430)의 두께보다 얇게 형성될 수 있다.

[0079] 도 15를 참조하면, 상기 제1-1 슬랩 영역(311) 상에 제1 전극(610)이 형성되고, 상기 제2-1 슬랩 영역(321) 상에 제2 전극(620)이 형성될 수 있다(S170). 이후, 일측이 상기 제1 전극(610)과 접촉되고 타측이 상기 제2 전극(620)과 접촉되며 상기 립 도파로(400)를 덮도록, 상기 슬랩 도파로(300) 상에 보호층(500)이 형성될 수 있다(S170). 이에 따라, 광 위상 이동기가 제조될 수 있다.

[0080] 도 16은 본 발명의 제2 실시 예에 따른 광 위상 이동기의 제조 방법 중 S210 단계, S220 단계, 및 S230 단계를 설명하기 위한 도면이고, 도 17은 본 발명의 제2 실시 예에 따른 광 위상 이동기의 제조 방법 중 S241 단계를 설명하기 위한 도면이고, 도 18은 본 발명의 제2 실시 예에 따른 광 위상 이동기의 제조 방법 중 S242 단계를 설명하기 위한 도면이고, 도 19는 본 발명의 제2 실시 예에 따른 광 위상 이동기의 제조 방법 중 S243 단계를 설명하기 위한 도면이고, 도 20은 본 발명의 제2 실시 예에 따른 광 위상 이동기의 제조 방법 중 S250 단계를 설명하기 위한 도면이고, 도 21은 본 발명의 제2 실시 예에 따른 광 위상 이동기의 제조 방법 중 S260 단계를 설명하기 위한 도면이고, 도 22는 본 발명의 제2 실시 예에 따른 광 위상 이동기의 제조 방법 중 S270 단계를 설명하기 위한 도면이다.

[0081] 도 16을 참조하면, 기판 구조체(S)가 준비될 수 있다(S210). 일 실시 예에 따르면, 상기 기판 구조체(S)는 베이

스 기관(100), 상기 베이스 기관(100) 상에 배치되는 절연층(200), 및 상기 절연층(200) 상에 배치되는 실리콘(Si)층(300)을 포함할 수 있다.

[0082] 상기 실리콘층(300)의 중앙부를 식각할 수 있다. 구체적으로, 상기 실리콘층 중앙부의 레벨( $L_2$ )이 상기 실리콘층(300) 양단의 레벨( $L_1$ )보다 낮도록 식각할 수 있다. 상기 실리콘층 중앙부의 레벨( $L_2$ )은 상기 실리콘층 중앙부의 하부면으로부터 상부면까지의 높이로 정의되고, 상기 실리콘층 양단의 레벨( $L_1$ )은 상기 실리콘층 양단의 하부면으로부터 상부면까지의 높이로 정의될 수 있다. 상기 실리콘층(300)의 중앙부가 식각됨에 따라, 상기 실리콘층(300)의 중앙부에는 제1 빈 공간( $ES_1$ )이 형성될 수 있다(S220).

[0083] 식각된 상기 실리콘층(300)의 제1 영역(310)을 제1 도전형으로 도핑하고, 상기 제1 영역(310)과 나란히 옆으로 배치된 제2 영역(320)을 제2 도전형으로 도핑할 수 있다. 일 실시 예에 따르면, 상기 제1 영역(310)은 p형으로 도핑될 수 있고, 상기 제2 영역(320)은 n형으로 도핑될 수 있다. 상기 제1 영역(310)은 붕소(B)를 통해 상기 제1 도전형으로 도핑될 수 있고, 상기 제2 영역(320)은 인(P)을 통해 상기 제2 도전형으로 도핑될 수 있다. 이에 따라, 상기 제1 영역(310) 및 상기 제2 영역(320)에 의해 PN 접합을 이루는 슬랩(slab) 도파로(300)가 형성될 수 있다(S230). 상기 S230 단계의 구체적인 제조 방법은, 도 11을 참조하여 설명된 상기 S130 단계의 구체적인 방법과 같을 수 있다.

[0084] 도 17 내지 도 19를 참조하면, 상기 제1 빈 공간( $ES_1$ ) 내에 립 도파로(400)를 채울 수 있다(S240). 구체적으로, 도 17에 도시된 바와 같이, 상기 슬랩 도파로(300)의 표면 프로파일을 따라 상기 슬랩 도파로(300) 상에 실리콘(Si)을 포함하는 제1 도파로층(410)을 형성할 수 있다. 이후, 도 18에 도시된 바와 같이, 상기 제1 도파로층(410)의 표면 프로파일을 따라 상기 제1 도파로층(410) 상에 실리콘-게르마늄(SiGe)을 포함하는 제2 도파로층(420)을 형성할 수 있다. 이후, 도 19에 도시된 바와 같이, 상기 제2 도파로층(420)의 표면 프로파일을 따라 상기 제2 도파로층(420) 상에 실리콘(Si)을 포함하는 제3 도파로층(430)을 형성할 수 있다.

[0085] 이에 따라, 상기 제1 빈 공간( $ES_1$ ) 내부 및 상기 슬랩 도파로(300)의 양단 상에 상기 제1 내지 제3 도파로층(410, 420, 430)이 순차적으로 적층된 립 도파로(400)가 형성될 수 있다. 상기 슬랩 도파로(300)의 양단은 상기 제1-1 슬랩 영역(311) 및 상기 제2-1 슬랩 영역(312)으로 정의될 수 있다. 즉, 상기 제1 빈 공간( $ES_1$ ) 내부뿐만 아니라, 상기 제1-1 슬랩 영역(311) 및 상기 제2-1 슬랩 영역(312) 상에도 상기 제1 내지 제3 도파로층(410, 420, 43)이 순차적으로 적층된 립 도파로(400)가 형성될 수 있다.

[0086] 도 20을 참조하면, 상기 제1 빈 공간( $ES_1$ ) 내부를 채우는 상기 립 도파로(400)는 잔존시키고 상기 슬랩 도파로(300)의 양단에 형성된 상기 립 도파로(400)는 제거할 수 있다. 이에 따라, 상기 슬랩 도파로(300)의 양단의 상부면 레벨( $L_3$ )과 상기 제1 빈 공간( $ES_1$ ) 내부를 채우는 상기 립 도파로(400) 상부면의 레벨( $L_4$ )이 같도록 평탄화될 수 있다(S250). 일 실시 예에 따르면, 화학적 기계적 평탄화(Chemical Mechanical Polishing, CMP) 공정을 통해 평탄화될 수 있다.

[0087] 도 21을 참조하면, 제1 빈 공간( $ES_1$ ) 내부를 채우는 상기 립 도파로(400)를 식각할 수 있다(S260). 구체적으로, 상기 제1-1 슬랩 영역(311)의 일부 및 상기 제1-2 슬랩 영역(312)의 전부가 노출되도록 식각될 수 있다. 또한, 상기 제2-1 슬랩 영역(321)의 일부 및 상기 제2-2 슬랩 영역(322)의 전부가 노출되도록 식각될 수 있다.

[0088] 도 22를 참조하면, 상기 제1-1 슬랩 영역(311) 상에 제1 전극(610)이 형성되고, 상기 제2-1 슬랩 영역(321) 상에 제2 전극(620)이 형성될 수 있다(S170). 이후, 일측이 상기 제1 전극(610)과 접촉되고 타측이 상기 제2 전극(620)과 접촉되며 상기 립 도파로(400)를 덮도록, 상기 슬랩 도파로(300) 상에 보호층(500)이 형성될 수 있다(S270). 이에 따라, 광 위상 이동기가 제조될 수 있다.

[0090] 이상, 본 발명의 실시 예들에 따른 광 위상 이동기의 제조 방법이 설명되었다. 이하, 본 발명의 실시 예에 따른 광 위상 이동기의 구체적인 실험 예 및 특성 평가 결과가 설명된다.

[0091] 실험 예에 따른 광 위상 이동기 준비

[0092] 도 3을 참조하여 설명된 바와 같은 구조를 갖는 광 위상 이동기가 준비된다. 상기 실험 예에 따른 광 위상 이동기는 SiGe(L-shape)으로 정의된다.

[0094] 비교 예 1에 따른 광 위상 이동기 준비

- [0095] 도 3을 참조하여 설명된 바와 같은 구조를 갖되, 립 도파로가 실리콘-게르마늄(SiGe)없이 실리콘(Si)만으로 이루어진 광 위상 이동기가 준비된다. 상기 비교 예 1에 따른 광 위상 이동기는 Si(L-shape)으로 정의된다.
- [0097] 비교 예 2에 따른 광 위상 이동기 준비
- [0098] 상술된 비교 예 1에 따른 광 위상 이동기와 같되, 슬랩 도파로가 포함하는 제1-1 내지 제 1-3 슬랩 영역의 두께가 동일하고, 제2-1 내지 제2-3 슬랩 영역의 두께가 동일하도록 형성된 광 위상 이동기가 준비된다. 상기 비교 예 2에 따른 광 위상 이동기는 Si(Lateral)로 정의된다.
- [0100] 도 23은 본 발명의 실험 예 및 비교 예들에 따른 광 위상 이동기의 유효 굴절률 변화량을 비교한 그래프이다.
- [0101] 도 23을 참조하면, 상기 실험 예에 따른 광 위상 이동기(SiGe(L-shape)), 비교 예 1에 따른 광 위상 이동기(Si(L-shape)), 및 비교 예 2에 따른 광 위상 이동기(Si(Lateral))을 준비한 후, 각각에 대해 전압(Voltage, V)에 따른 유효 굴절률 변화량( $\Delta n_{eff}$ )을 측정하였다.
- [0102] 도 23에서 확인할 수 있듯이, Lateral 구조를 갖는 비교 예 2에 따른 광 위상 이동기 보다, L-shape 구조를 갖는 실험 예 및 비교 예 1에 따른 광 위상 이동기의 유효 굴절률 변화량이 큰 것을 확인할 수 있었다.
- [0103] 또한, 립 도파로에 실리콘-게르마늄(SiGe)을 포함하는 상기 실험 예에 따른 광 위상 이동기가 실리콘(Si)만 포함하는 상기 비교 예 1에 따른 광 위상 이동기보다 유효 굴절률 변화량이 큰 것을 확인할 수 있었다.
- [0104] 도 24는 본 발명의 실험 예 및 비교 예들에 따른 광 위상 이동기의 변조 효율을 비교하는 그래프이다.
- [0105] 도 24를 참조하면, 상기 실험 예에 따른 광 위상 이동기(SiGe(L-shape)), 비교 예 1에 따른 광 위상 이동기(Si(L-shape)), 및 비교 예 2에 따른 광 위상 이동기(Si(Lateral))을 준비한 후, 각각에 대해 0V에서의 위상 이동기 손실(Phase shifter loss at 0V, dB/cm)에 따른  $V_{\pi}$  및  $L_{\pi}$ 를 측정하였다.  $V_{\pi}$  및  $L_{\pi}$ 는 위상이  $\pi$  만큼 변하는데 필요한 구동 전압과 위상 이동기의 길이의 곱을 나타낸다. 또한,  $V_{\pi}$  및  $L_{\pi}$ 는 변조 효율을 나타내는 값으로  $V_{\pi}$  및  $L_{\pi}$ 이 작아질수록 변조기의 변조 효율이 향상된다고 볼 수 있다. 또한,  $V_{\pi}$  및  $L_{\pi}$ 는 유효 굴절률의 변화량에 반비례한다.
- [0106] 도 24에서 확인할 수 있듯이,  $V_{\pi}$  및  $L_{\pi}$ 는 상기 실험 예에 따른 광 위상 이동기(SiGe(L-shape))에서 가장 작게 나타나고, 비교 예 1에 따른 광 위상 이동기(Si(L-shape))에서 중간 값을 나타내며, 비교 예 2에 따른 광 위상 이동기(Si(Lateral))에서 가장 크게 나타나는 것을 확인할 수 있었다.
- [0107] 결과적으로, 상기 실험 예에 따른 광 위상 이동기(SiGe(L-shape))의 광 변조 효율이 상기 비교 예 1에 따른 광 위상 이동기(Si(L-shape)) 및 비교 예 2에 따른 광 위상 이동기(Si(Lateral)) 보다 좋은 것을 알 수 있다.
- [0109] 이상, 본 발명을 바람직한 실시 예를 사용하여 상세히 설명하였으나, 본 발명의 범위는 특정 실시 예에 한정되는 것은 아니며, 첨부된 특허청구범위에 의하여 해석되어야 할 것이다. 또한, 이 기술분야에서 통상의 지식을 습득한 자라면, 본 발명의 범위에서 벗어나지 않으면서도 많은 수정과 변형이 가능함을 이해하여야 할 것이다.

### 부호의 설명

- [0111] 10: 광 위상 이동기  
100: 베이스 기판  
200: 절연층  
300: 슬랩 도파로  
310: 제1 슬랩 영역  
320: 제2 슬랩 영역  
400 립 도파로  
410: 제1 도파로층  
420: 제2 도파로층

320: 제3 도파로층

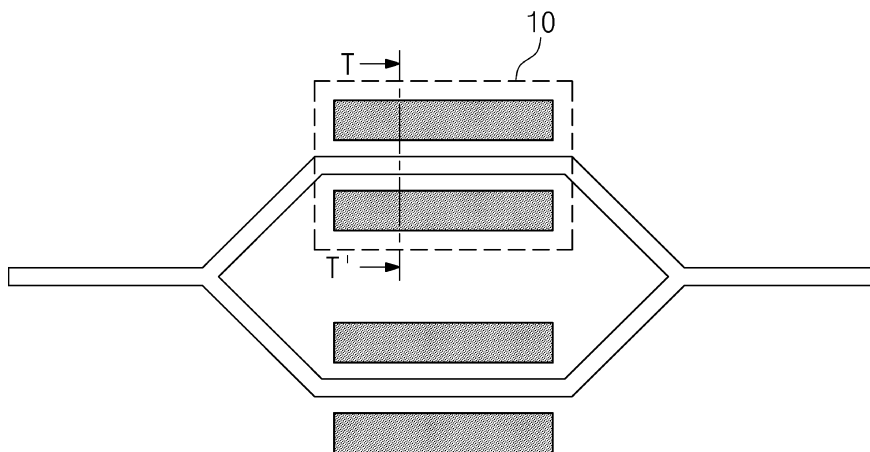
500: 보호층

610: 제1 전극

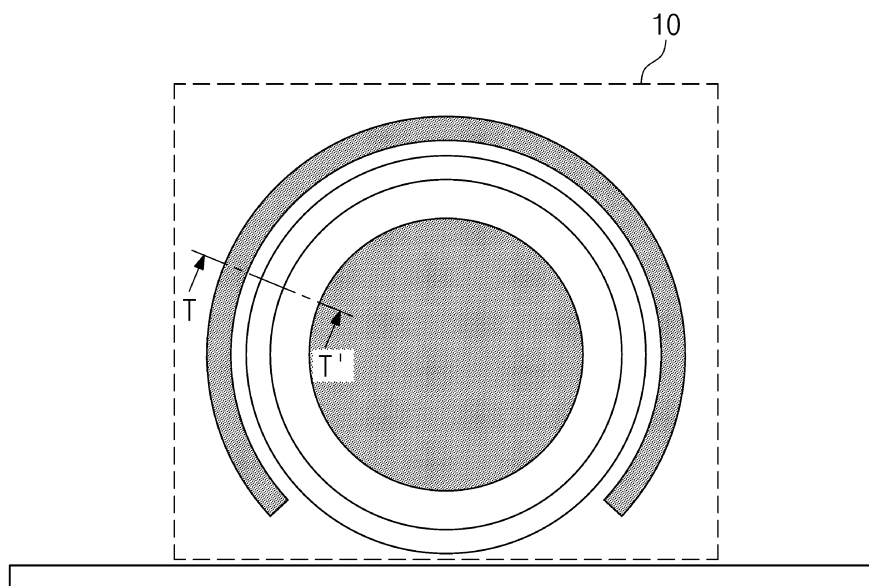
620: 제2 전극

도면

도면1

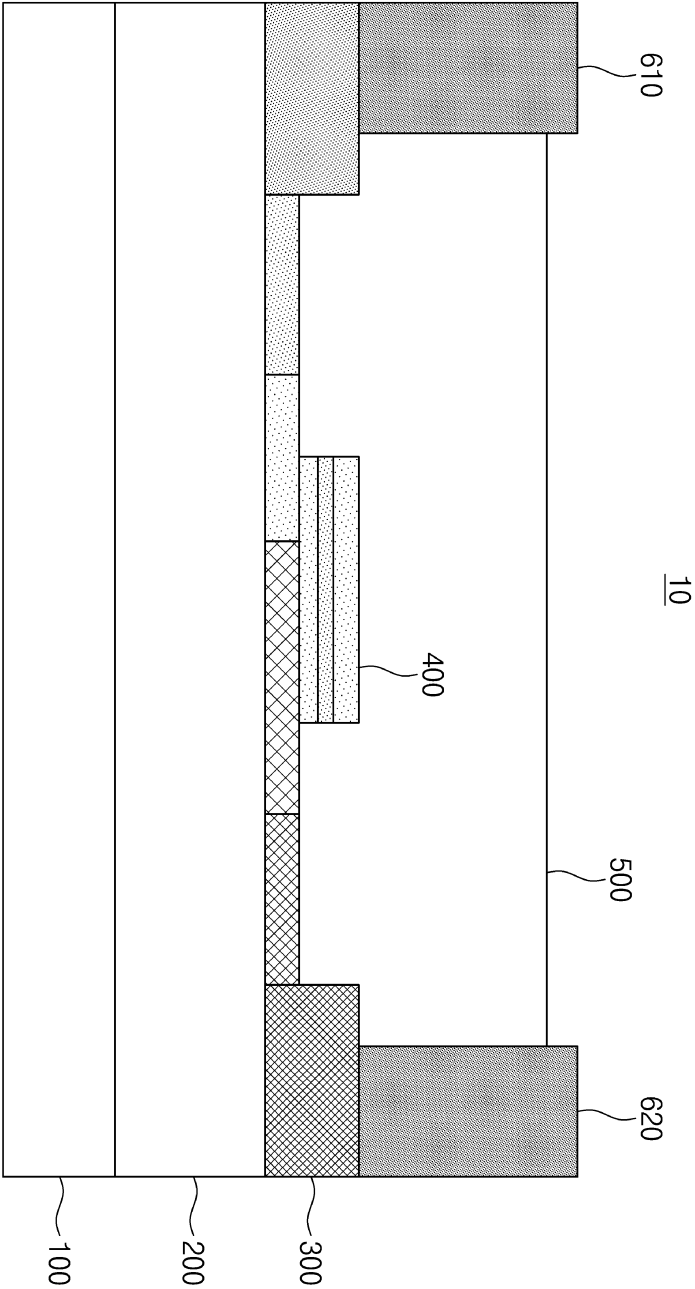


도면2

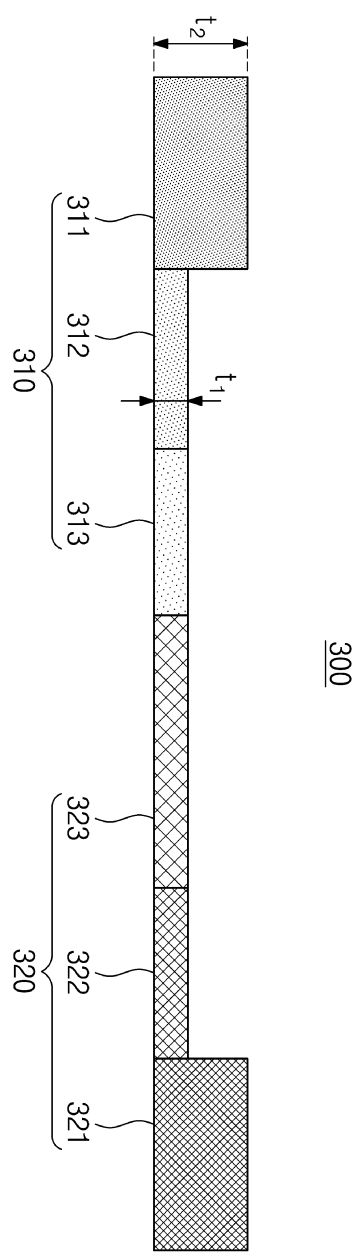




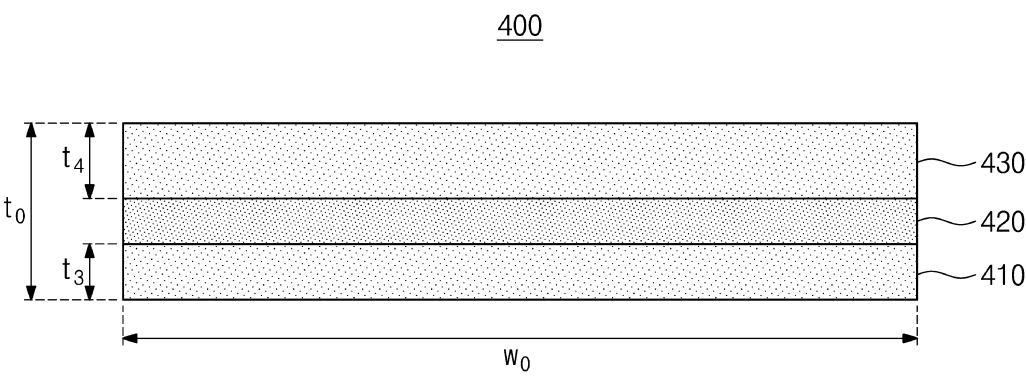
도면3



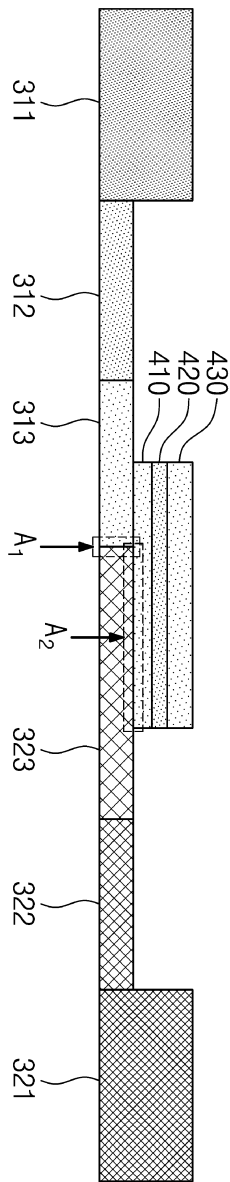
도면4



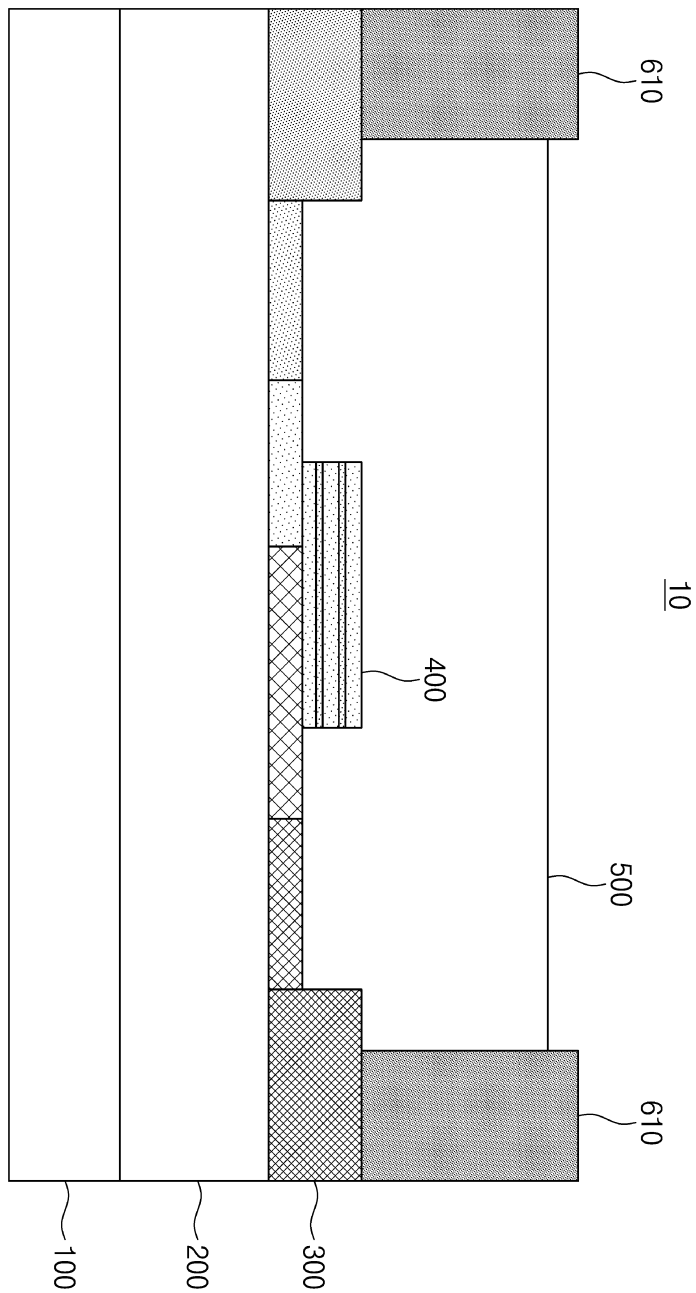
도면5



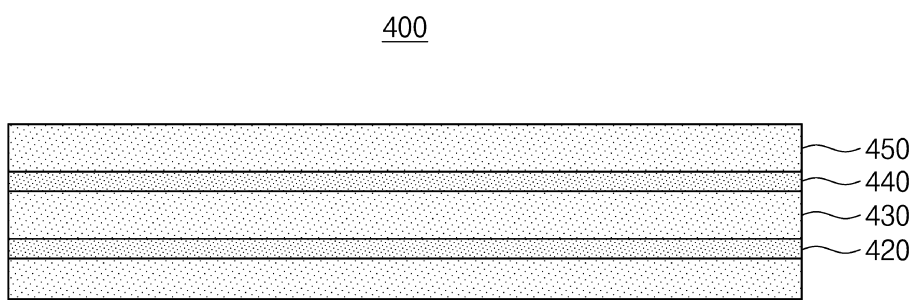
도면6



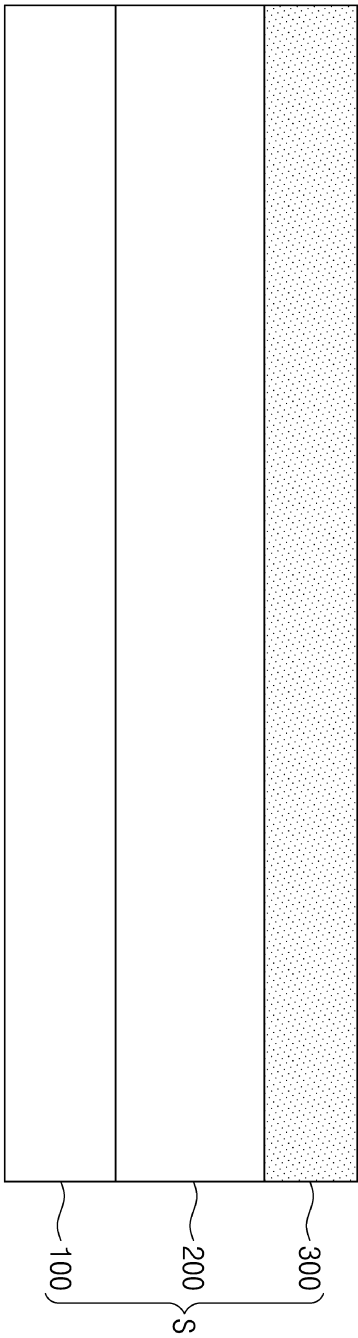
도면7



도면8

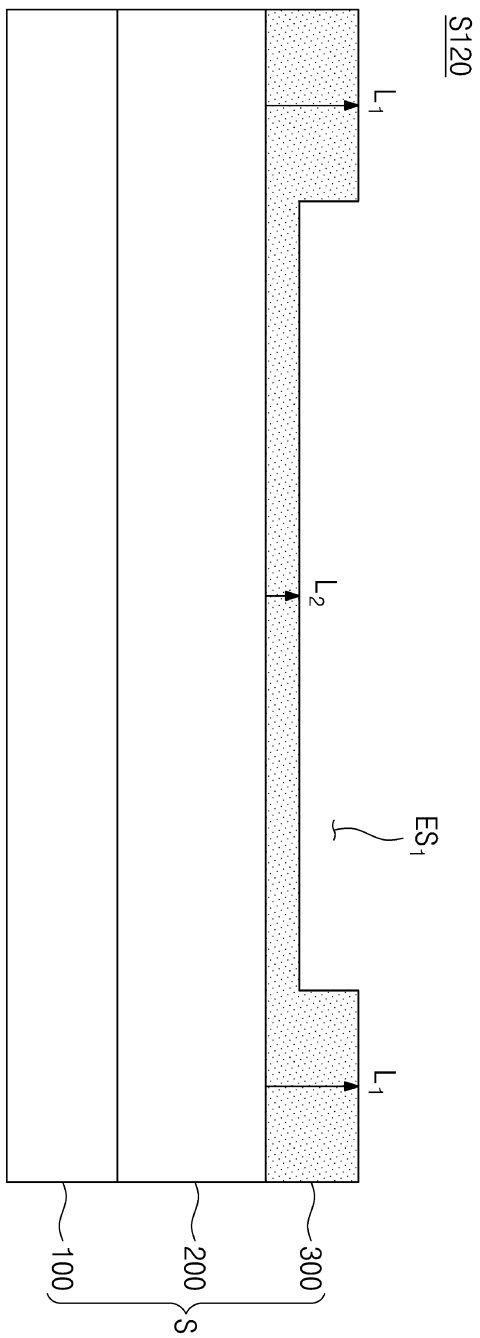


도면9

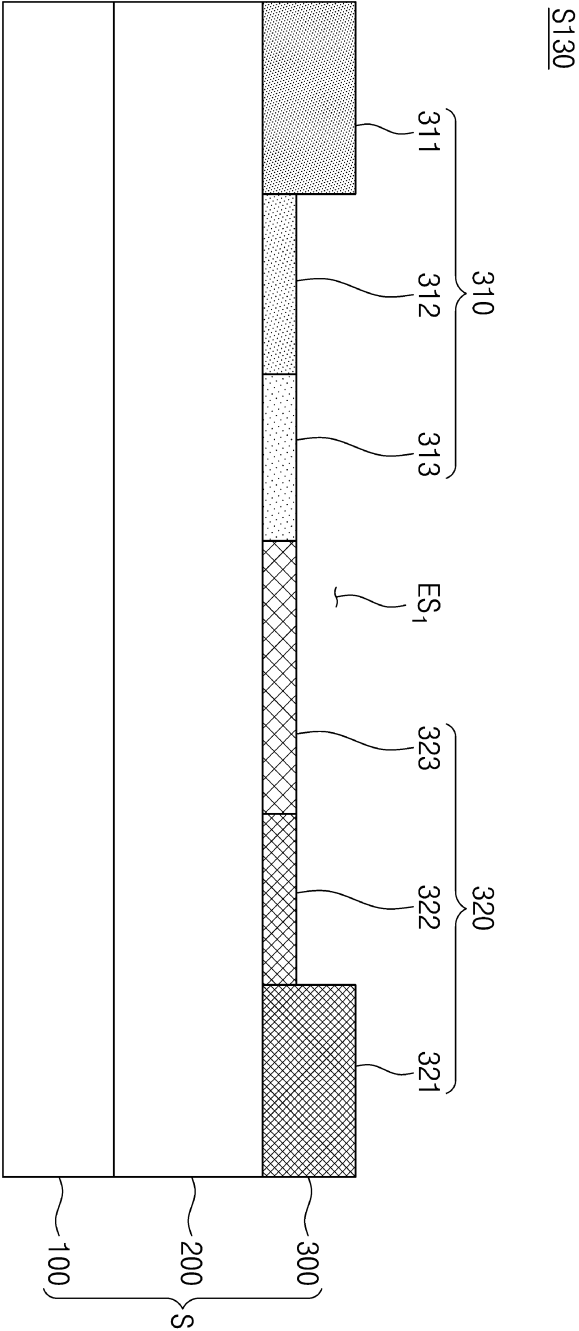


S110

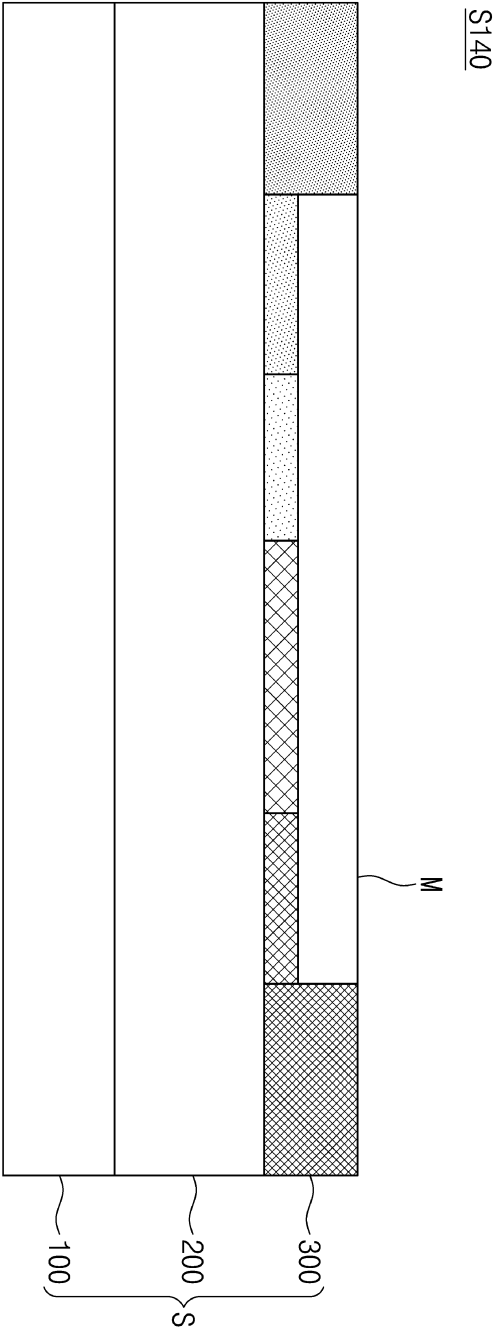
도면 10



도면11

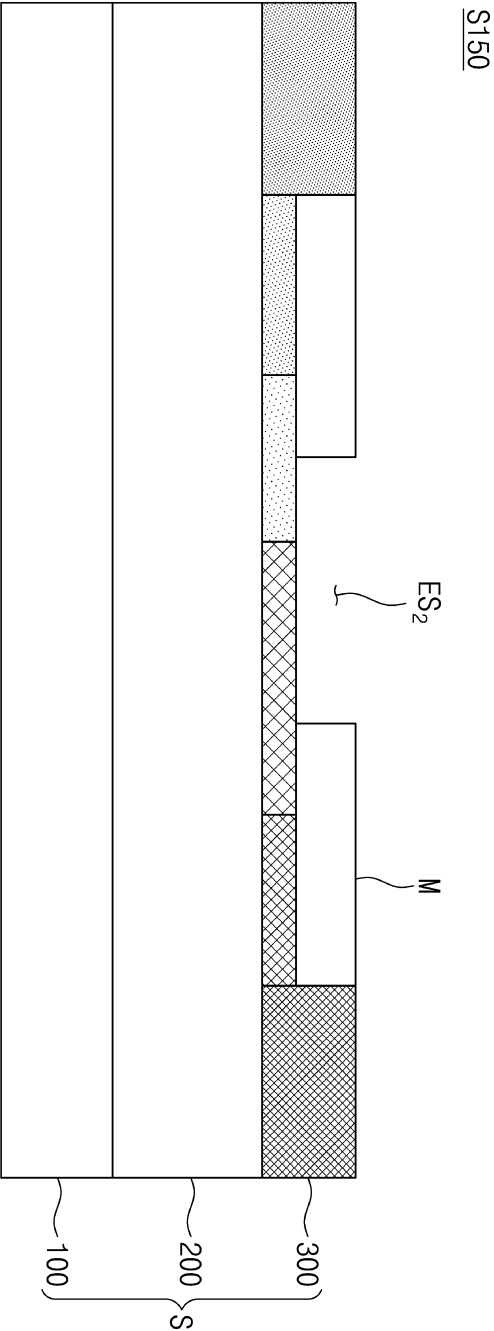


도면12

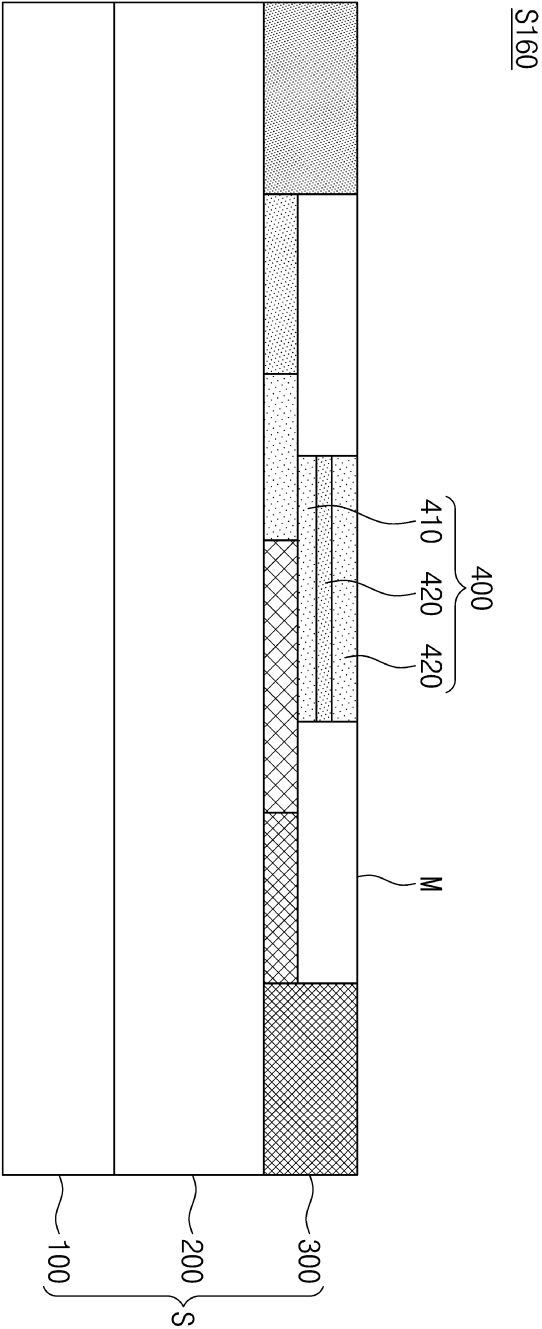




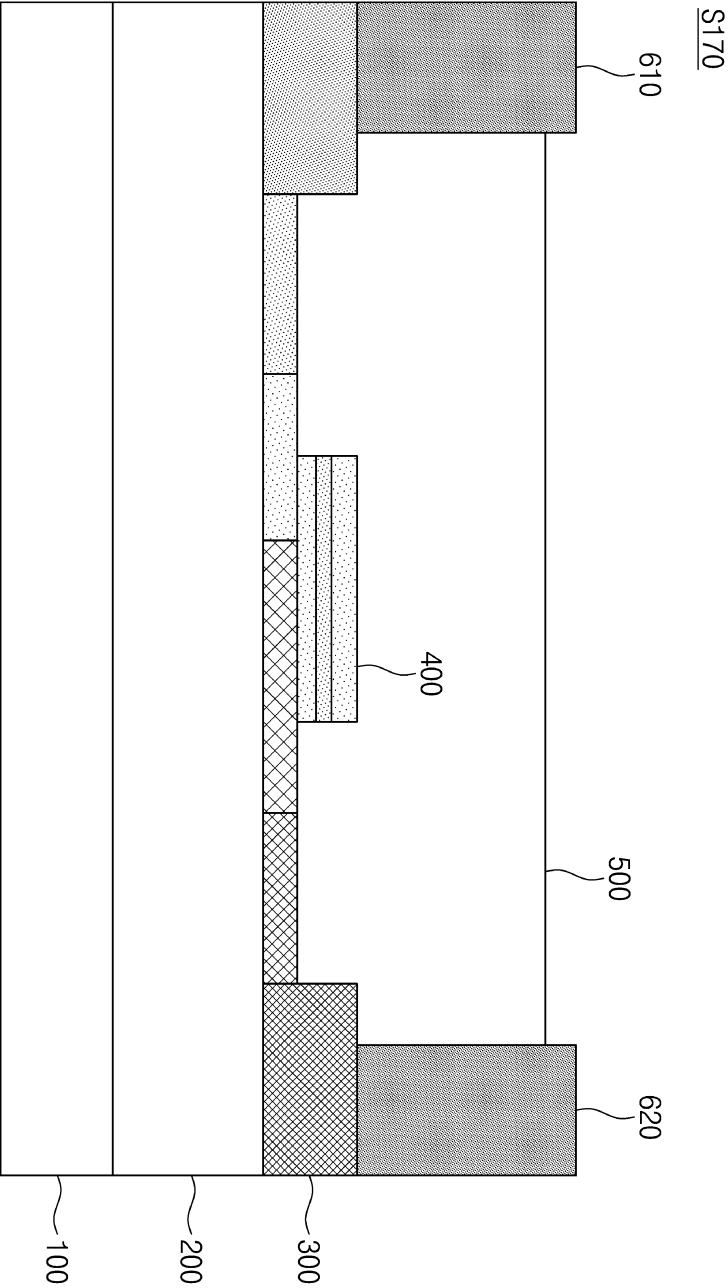
도면13



도면14

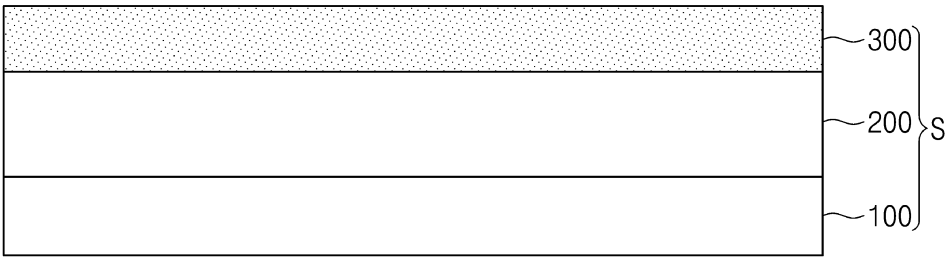


도면15

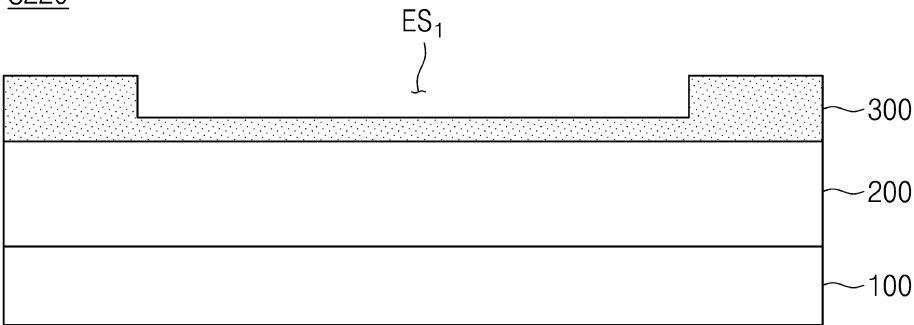


도면16

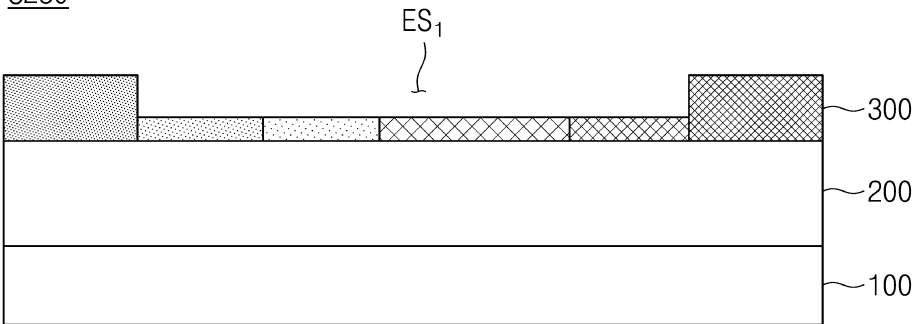
S210



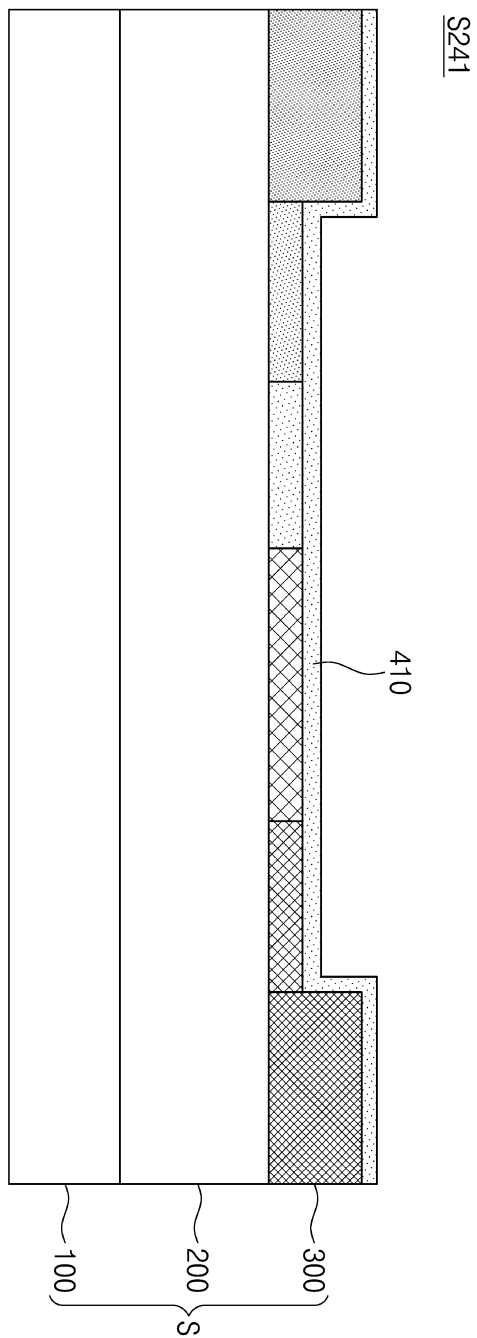
S220



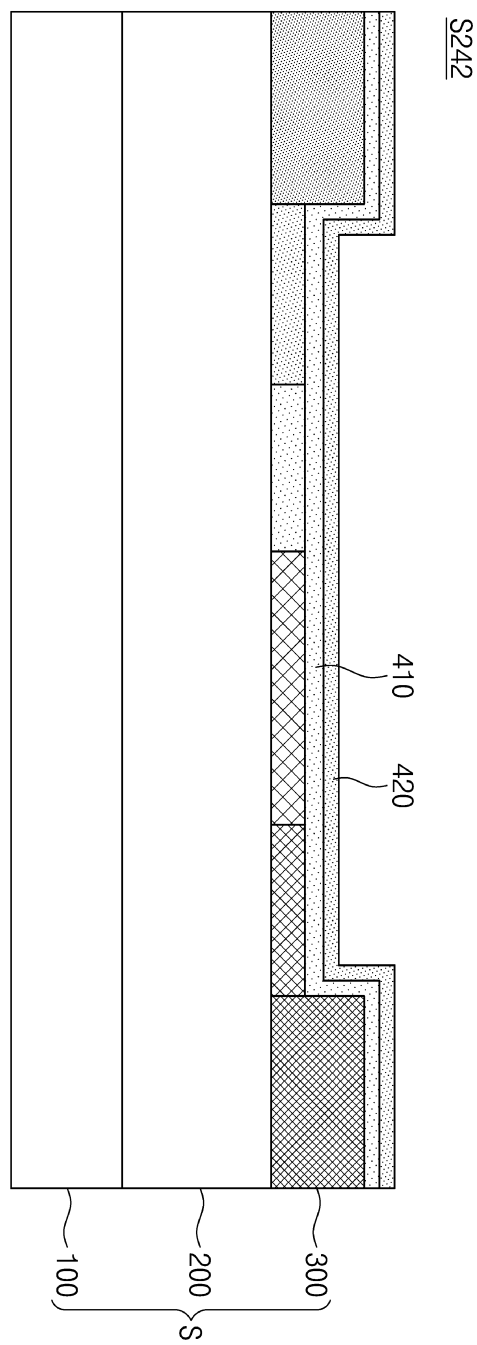
S230



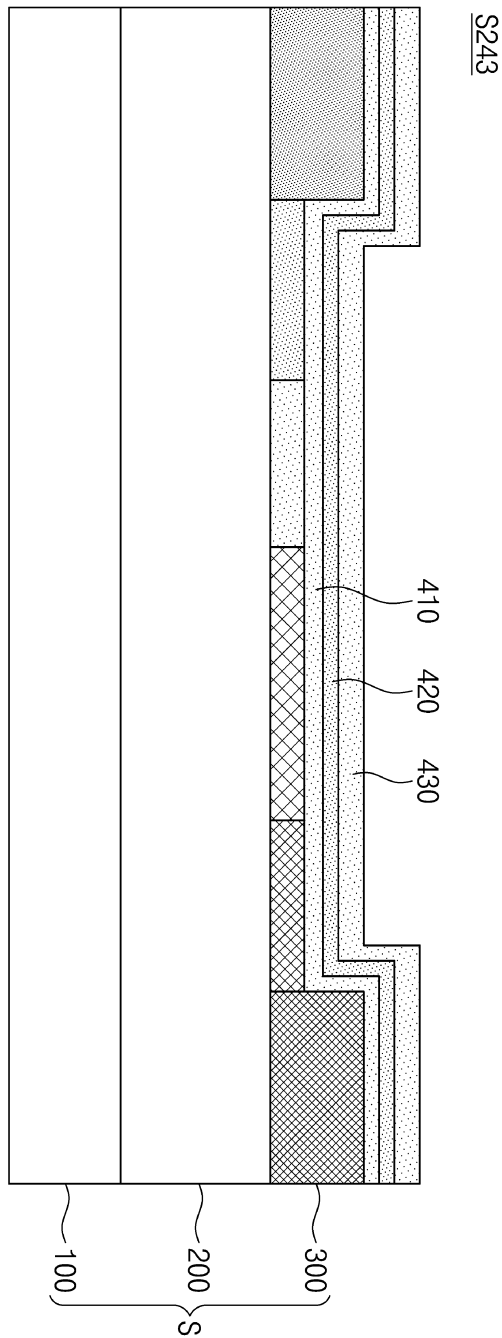
도면17



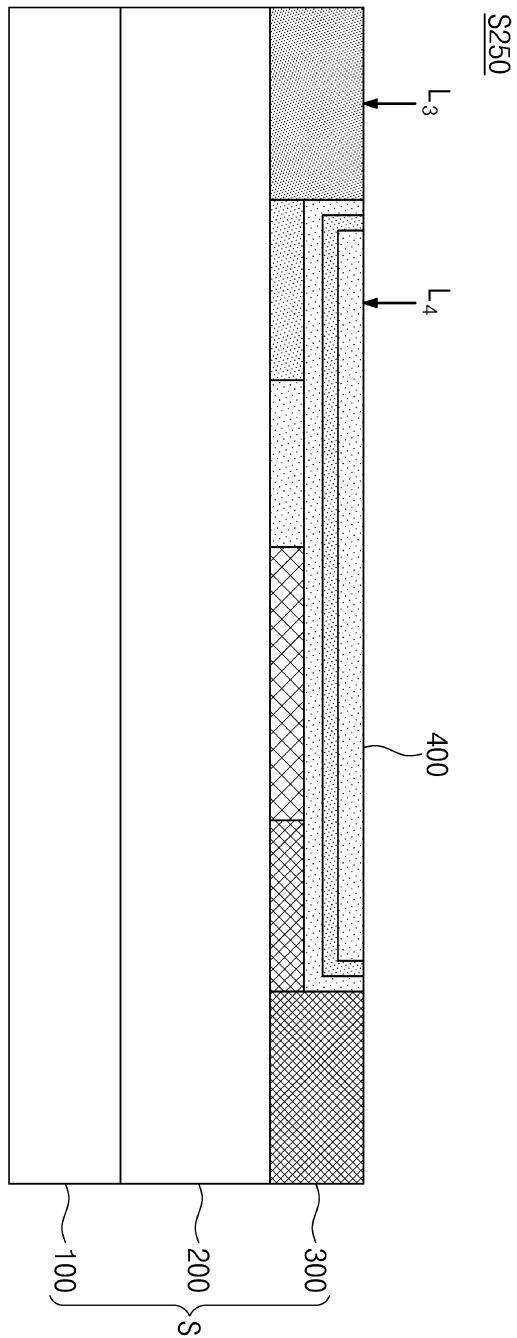
도면18



도면19

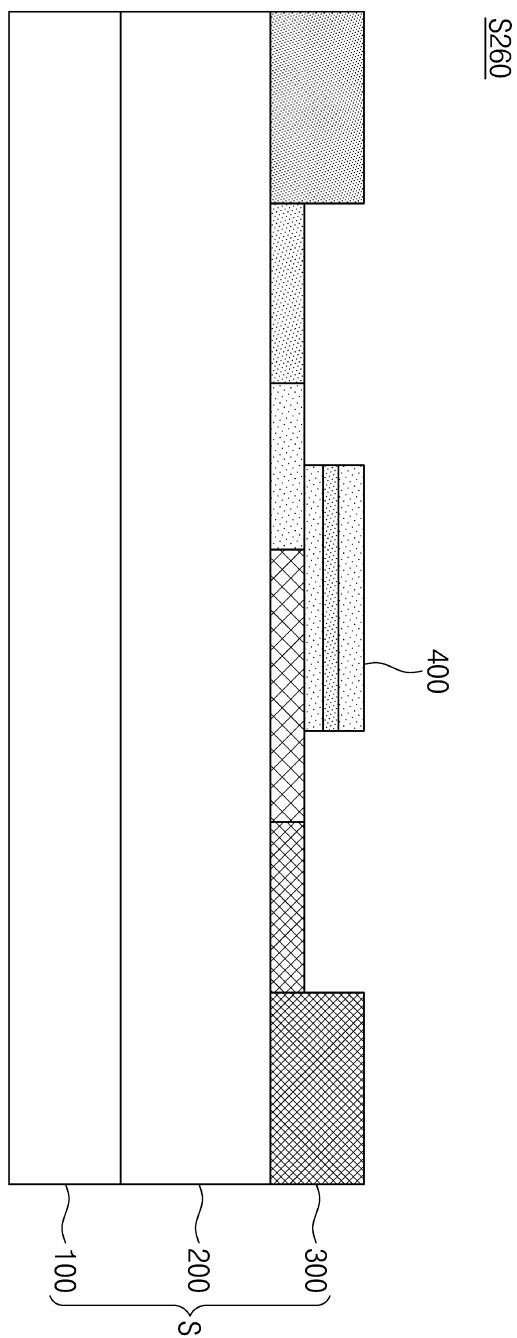


도면20

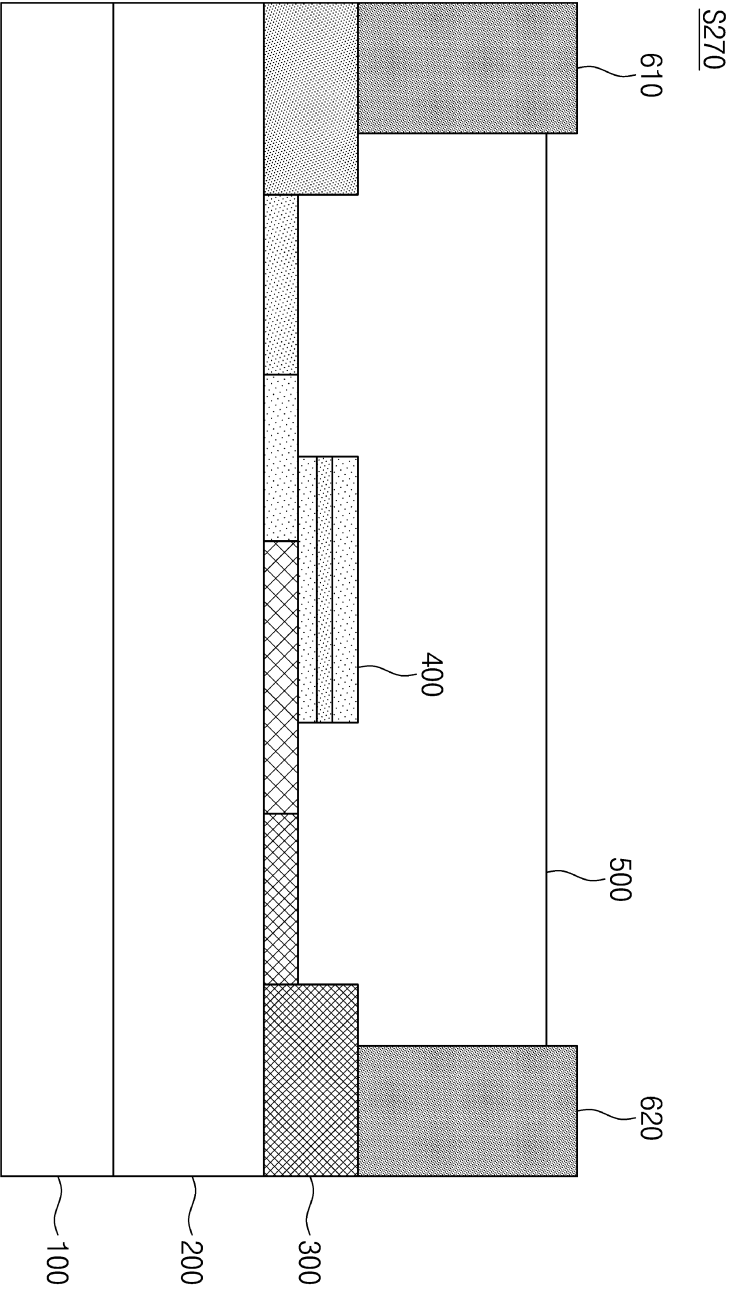




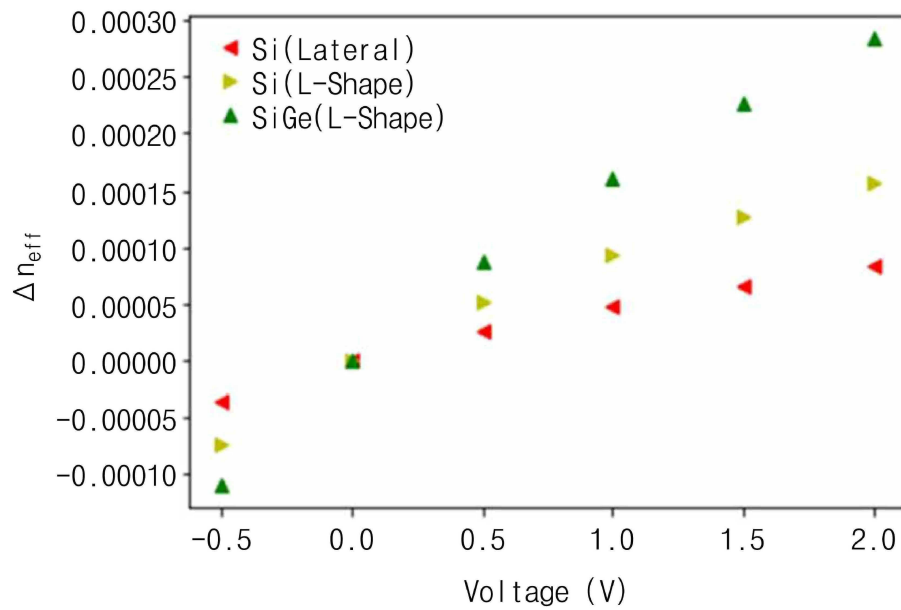
도면21



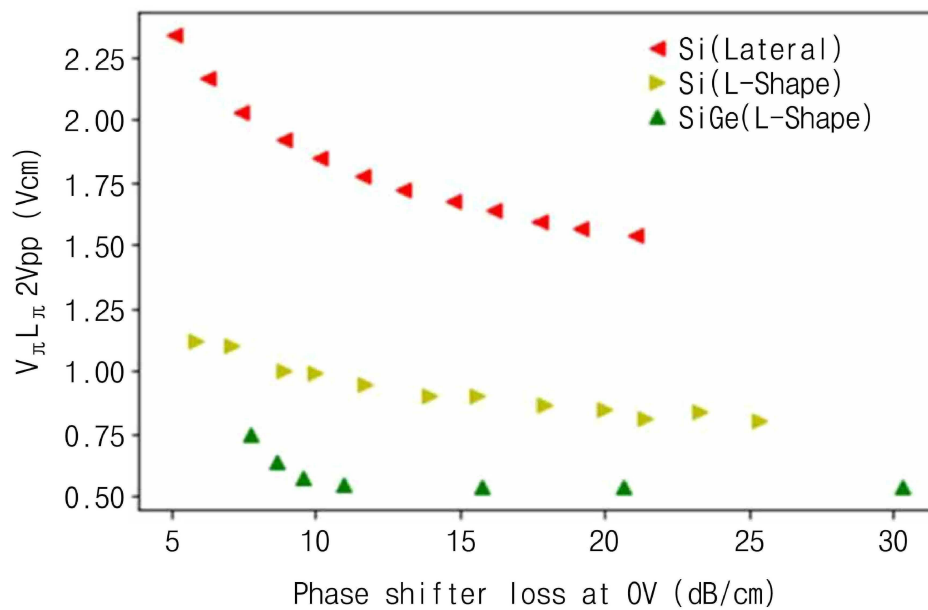
도면22



도면23



도면24



【심사관 직권보정사항】

【직권보정 1】

【보정항목】 청구범위

【보정세부항목】 청구항 1

【변경전】

제1 도전형으로 도핑된 제1 슬랩 영역과 제2 도전형으로 도핑된 제2 슬랩 영역이 옆으로 나란히 배치되어 PN 접합을 이루는 슬랩(slab) 도파로; 및

일측이 상기 제1 슬랩 영역과 접촉되고 타측이 상기 제2 슬랩 영역과 접촉되도록 상기 슬랩 도파로 상에 배치되는 릿(rib) 도파로를 포함하고,

상기 릿 도파로는 순차적으로 적층된 제1 내지 제3 릿 도파로층을 포함하되,

상기 제1 및 제3 립 도파로층은 실리콘(Si)을 포함하고, 상기 제2 립 도파로층은 실리콘-게르마늄(SiGe)을 포함하며,

상기 광 위상 이동기에 역전압이 인가되는 경우 상기 제2 립 도파로층 내 전자와 정공의 농도가 변화되어 상기 제2 립 도파로층의 굴절률이 변화되고,

상기 굴절률 변화에 의해 상기 제2 립 도파로층을 통과하는 빛의 위상이 제어되는 것을 포함하는 것을 포함하는 광 위상 이동기.

#### 【변경후】

제1 도전형으로 도핑된 제1 슬랩 영역과 제2 도전형으로 도핑된 제2 슬랩 영역이 옆으로 나란히 배치되어 PN 접합을 이루는 슬랩(slab) 도파로; 및

일측이 상기 제1 슬랩 영역과 접촉되고 타측이 상기 제2 슬랩 영역과 접촉되도록 상기 슬랩 도파로 상에 배치되는 립(rib) 도파로를 포함하고,

상기 립 도파로는 순차적으로 적층된 제1 내지 제3 립 도파로층을 포함하되,

상기 제1 및 제3 립 도파로층은 실리콘(Si)을 포함하고, 상기 제2 립 도파로층은 실리콘-게르마늄(SiGe)을 포함하며,

광 위상 이동기에 역전압이 인가되는 경우 상기 제2 립 도파로층 내 전자와 정공의 농도가 변화되어 상기 제2 립 도파로층의 굴절률이 변화되고,

상기 굴절률 변화에 의해 상기 제2 립 도파로층을 통과하는 빛의 위상이 제어되는 것을 포함하는 것을 포함하는 광 위상 이동기.

#### 【직권보정 2】

【보정항목】 청구범위

【보정세부항목】 청구항 4

#### 【변경전】

제1 도전형으로 도핑된 제1 슬랩 영역과 제2 도전형으로 도핑된 제2 슬랩 영역이 옆으로 나란히 배치되어 PN 접합을 이루는 슬랩(slab) 도파로; 및

일측이 상기 제1 슬랩 영역과 접촉되고 타측이 상기 제2 슬랩 영역과 접촉되도록 상기 슬랩 도파로 상에 배치되는 립(rib) 도파로를 포함하고,

상기 립 도파로는 순차적으로 적층된 제1 내지 제3 립 도파로층을 포함하되,

상기 제1 및 제3 립 도파로층은 실리콘(Si)을 포함하고, 상기 제2 립 도파로층은 실리콘-게르마늄(SiGe)을 포함하며,

상기 제1 슬랩 영역과 상기 제2 슬랩 영역 사이, 및 상기 제2 슬랩 영역과 상기 제1 립 도파로층 사이에는 공핍층이 형성되고,

상기 광 위상 이동기에 역전압이 인가되는 경우, 상기 공핍층의 면적이 증가되는 것을 포함하는 광 위상 이동기.

#### 【변경후】

제1 도전형으로 도핑된 제1 슬랩 영역과 제2 도전형으로 도핑된 제2 슬랩 영역이 옆으로 나란히 배치되어 PN 접합을 이루는 슬랩(slab) 도파로; 및

일측이 상기 제1 슬랩 영역과 접촉되고 타측이 상기 제2 슬랩 영역과 접촉되도록 상기 슬랩 도파로 상에 배치되는 립(rib) 도파로를 포함하고,

상기 립 도파로는 순차적으로 적층된 제1 내지 제3 립 도파로층을 포함하되,

상기 제1 및 제3 립 도파로층은 실리콘(Si)을 포함하고, 상기 제2 립 도파로층은 실리콘-게르마늄(SiGe)을 포함하며,

상기 제1 슬랩 영역과 상기 제2 슬랩 영역 사이, 및 상기 제2 슬랩 영역과 상기 제1 립 도파로층 사이에는 공핍층이 형성되고,

광 위상 이동기에 역전압이 인가되는 경우, 상기 공핍층의 면적이 증가되는 것을 포함하는 광 위상 이동기.