# مدار منطقی فصل ۵: مدارهای ترتیبی (Sequential Circuits)

بخش پنجم: طراحی مدارهای ترتیبی اکثر شکلهای این درس از اسلایدهای ویرایش ۶ کتاب مانو اخذ شده است.

#### مطالب درس امروز

- جدول تحریک FFها (FFs excitation tables)
  - طراحی مدارهای ترتیبی همگام

#### جدول تحریک FFها

• ورودی (های) مورد نیاز برای هر تغییر خروجی FF را مشخص می کند

• از روی جدول مشخصه به دست میآید

$Q \rightarrow Q+$	S R	J K	D	T
0 0	0 X	0 X	0	0
0 1	1 0	1 X	1	1
1 0	0 1	X 1	0	1
1 1	X 0	X 0	1	0

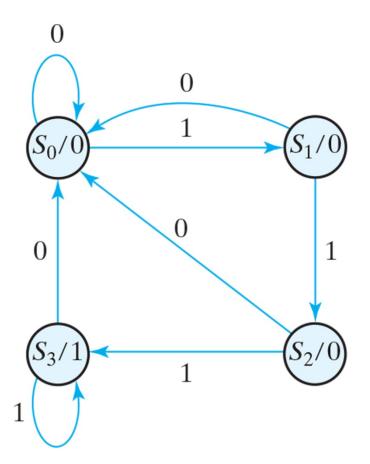
## مراحل طراحی (سنتز) مدارهای ترتیبی همگام

- رسم نمودار حالت از روی توصیف مدار
- کاهش تعداد حالتها در صورت امکان
- انتساب مقادیر دودویی به حالتها (state assignment)
  - به دست آوردن جدول حالت
  - تعیین تعداد و انتخاب نوع فلیپ فلاپها
- به دست آوردن معادلات ورودی FFها و معادلات خروجیها
  - رسم مدار

## طراحي بازشناس الگو

• مثال:مداری طرح کنید که الگوی سه (یا بیشتر) "1" متوالی را شناسایی کند.

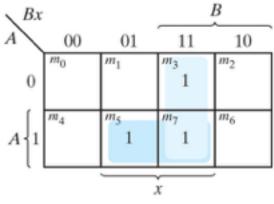
🍫 الگوهای با همپوشانی 🕈



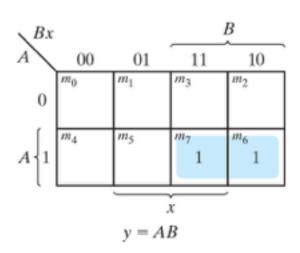
## جدول حالت بازشناس الگو

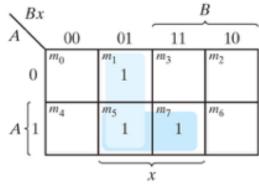
Present State				ext ate	Output	
A	В	x	A	В	у у	
0	0	0	0	0	0	
0	0	1	0	1	0	
0	1	0	0	0	0	
0	1	1	1	0	0	
1	0	0	0	0	0	
1	0	1	1	1	0	
1	1	0	0	0	1	
1	1	1	1	1	1	

## معادلات ورودیهای FFها

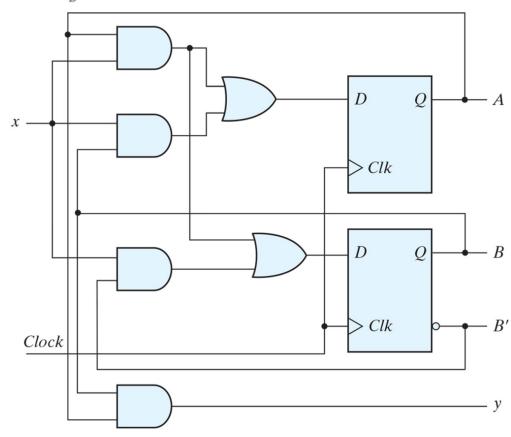








$$D_B = Ax + B'x$$



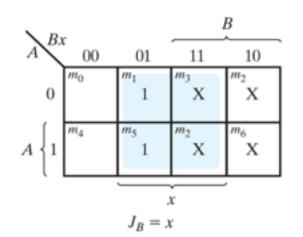
## طراحی با JK FF

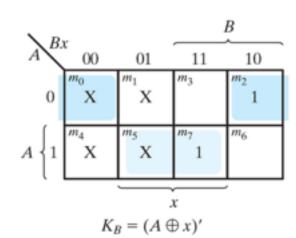
جدول حالت زير را با JK FF طراحي كنيد.

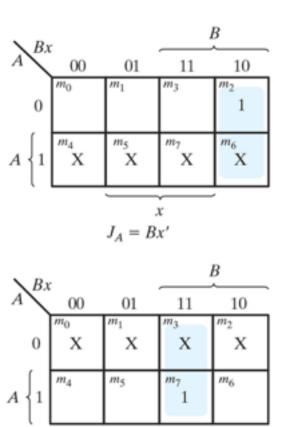
Present State		Input	Next State		
Α	В	x	Α	В	
0	0	0	0	0	
0	0	1	0	1	
0	1	0	1	0	
0	1	1	0	1	
1	0	0	1	0	
1	0	1	1	1	
1	1	0	1	1	
1	1	1	0	0	

#### معادلات ورودی FFها

	sent ate	Input		ext ate	Fli	p-Flo <sub>l</sub>	p Inpi	uts
A	В	<i>x</i>	A	В	J <sub>A</sub>	K <sub>A</sub>	<b>J</b> <sub>B</sub>	K <sub>B</sub>
0	0	0	0	0	0	X	0	X
0	0	1	0	1	0	X	1	X
0	1	0	1	0	1	X	X	1
0	1	1	0	1	0	X	X	0
1	0	0	1	0	X	0	0	X
1	0	1	1	1	X	0	1	X
1	1	0	1	1	X	0	X	0
1	1	1	0	0	X	1	X	1

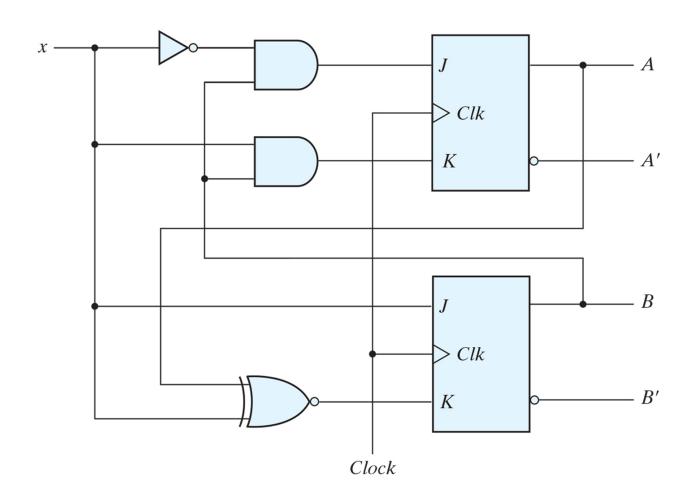






 $K_A = Bx$ 

#### مدار با JK FF





• Clock در نمودار حالت نشان داده نمی شود.

این مدار ورودی ندارد.

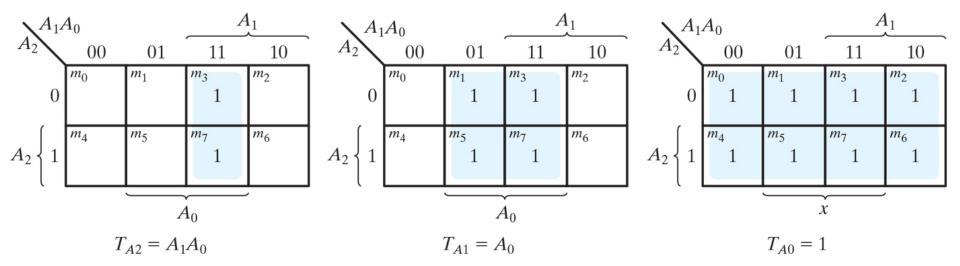
• خروجیها، مستقیما از FFها گرفته میشوند. ((

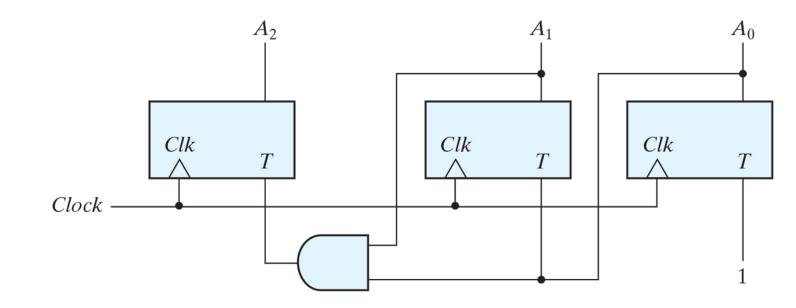
💠 مدار مور

7
\
(110
<b>(</b> 110
$\mathcal{I}$
7
101)
101)

Present State		<b>Next State</b>		Flip-Flop Inputs				
A <sub>2</sub>	<b>A</b> <sub>1</sub>	A <sub>0</sub>	A <sub>2</sub>	<b>A</b> <sub>1</sub>	A <sub>0</sub>	T <sub>A2</sub>	<i>T</i> <sub>A1</sub>	T <sub>AO</sub>
0	0	0	0	0	1	0	0	1
0	0	1	0	1	0	0	1	1
0	1	0	0	1	1	0	0	1
0	1	1	1	0	0	1	1	1
1	0	0	1	0	1	0	0	1
1	0	1	1	1	0	0	1	1
1	1	0	1	1	1	0	0	1
1	1	1	0	0	0	1	1	1

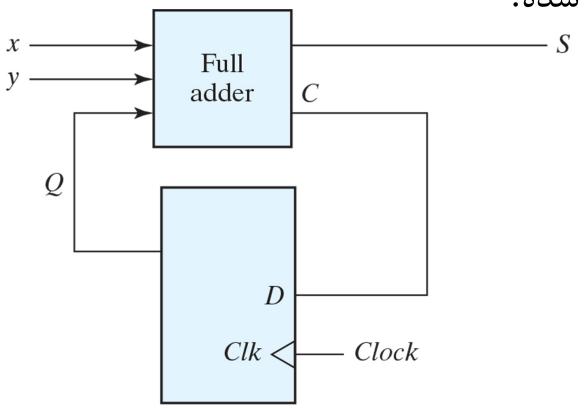
### معادلات ورودی FFها





#### جمع كننده ترتيبي

- جمع دو عدد n-بیتی X و Y
- بیتها به صورت متوالی دریافت میشوند (ابتدا: LSB)
  - در ابتدا، FF ریست شده.



#### حالتهای استفاده نشده (unused states)

- حالتهای استفاده نشده don't care در نظر گرفته میشوند.
  - اثر حالتهای استفاده نشده بر شروع به کار مدار
- Self starting / Self correcting

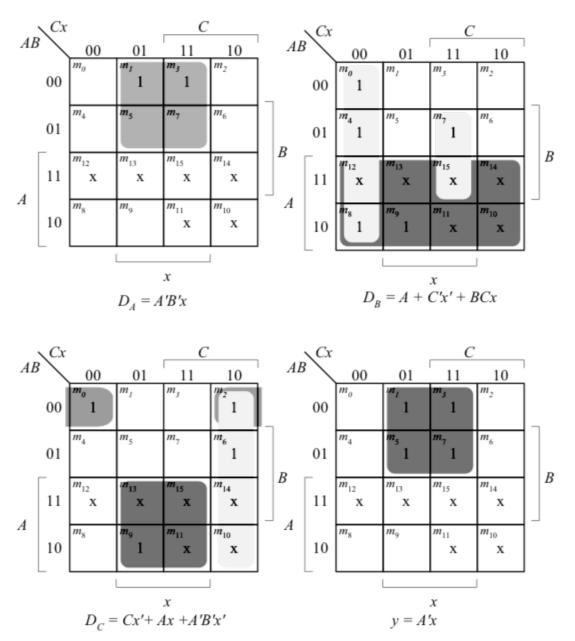
• مثال: نمودار مقابل مقابل را با D FF طرح كنيد.

\* حالتهای استفاده نشده: 111, 110, 111

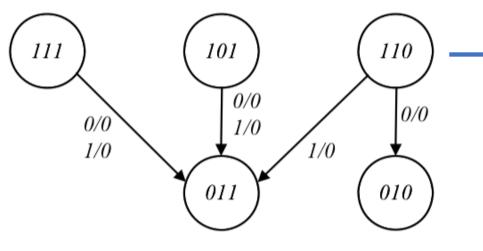
001	•
1/1 0/0	
1/0 011	
0/0 $0/0$ $0/0$ $0/0$	
010	
1/1	
(000)	

Present	Input	Next	Output	
state		state		
ABC	X	ABC	У	
000	0	011	0	
000	1	100	1	
001	0	001	0	
001	1	100	1	
010	0	010	0	
010	1	000	1	
011	0	001	0	
011	1	010	1	
100	0	010	0	
100	1	011	1	

### جدولهای ورودیهای FFها



#### اثر حالتهای استفاده نشده



• اگر این شرط برقرار نباشد، مىتوان يك يا چند خانه از جدول کارنو که X بوده (مربوط به حالتهای استفاده نشده) را به دلخواه صفر یا یک کرد، به نحوی که حالت بعدی، یکی از حالتهای کار عادی مدار باشد.

• مدار self-starting است.