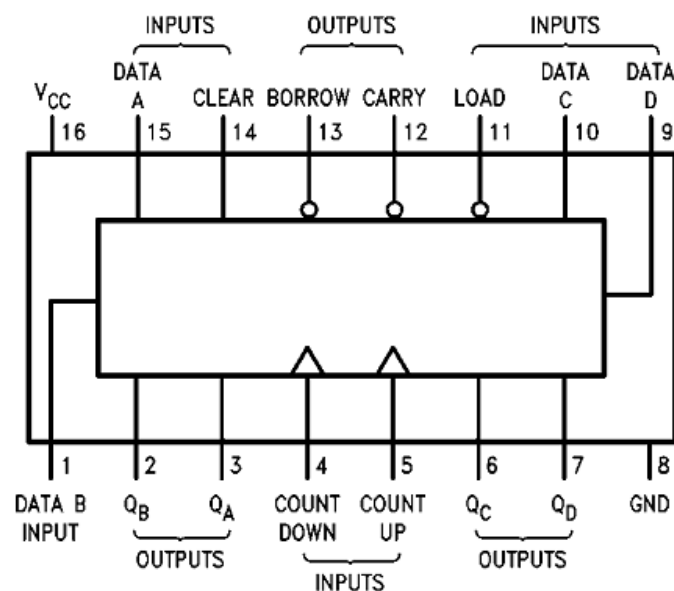


Laboratório 1 – Turma A – Revisão Lógica Sequencial Quarta-feira, 06 de Setembro de 2017

Instruções: Após o visto do professor ou do monitor, submeter via moodle o projeto contendo os arquivos VHD, testbench, reporte de síntese, printscreen da arquitetura RTL, da simulação e do circuito roteado (FPGA Editor) em uma pasta zipada chamada “sobrenome-matrícula”.

Exercício 1. Implemente no FPGA o CI 74LS193 (Synchronous 4-bit binary counter with dual clock). A entrada *DATA* deve ser mapeada nos switches da placa e as entradas *CLEAR* e *LOAD* devem ser mapeadas em *pushbuttons*. A saída do contador *OUTPUT* e as saídas *BORROW* e *CARRY* devem ser mapeadas nos leds.



Para simplificar a implementação, assuma que o clock do sistema é um sinal de clock dividido com frequência de 1 Hz e que a contagem é incrementada quando a entrada *COUNT UP* = '1' ou decrementada quando *COUNT DOWN* = '1'. Assuma também que as entradas *COUNT UP* e *COUNT DOWN* estão mapeadas em *pushbuttons* e que não podem estar em '1' simultaneamente.

Vistos: apresentar para o monitor ou para o professor os seguintes vistos:

- Visto 1: resultado de simulação
- Visto 2: implementação no FPGA

Exercício 2. Implemente em VHDL uma arquitetura de hardware de um modulador por largura de pulso PWM (vide informação em <https://www.embarcados.com.br/domine-o-pwm/>). Use 4 switches da placa de desenvolvimento para selecionar a largura do pulso. Use um led para mapear a saída PWM. Sintetize o circuito e implemente na placa de desenvolvimento.

Vistos: apresentar para o monitor ou para o professor os seguintes vistos:

- Visto 1: resultado de simulação
- Visto 2: implementação no FPGA

Exercício opcional: Bônus de 2.0 pontos

Replicando a implementação do exercício 2, use os 8 leds da placa de desenvolvimento para criar o efeito fade-in com deslocamento. Use dois push-buttons para indicar a direção do deslocamento (esquerda, direita ou centro). Um vídeo explicativo deste efeito é encontrado no seguinte link: <https://www.youtube.com/watch?v=83bEnZyirNQ>

Vistos: apresentar para o monitor ou para o professor os seguintes vistos:

- Visto 1: implementação no FPGA

Bom trabalho!