

Folha de Dados
Primeira Lista Exercícios
Circuitos Sequenciais e Projeto RTL

Entrega até sexta-feira 09 de maio de 2019 às 23:50 horas

Instruções:

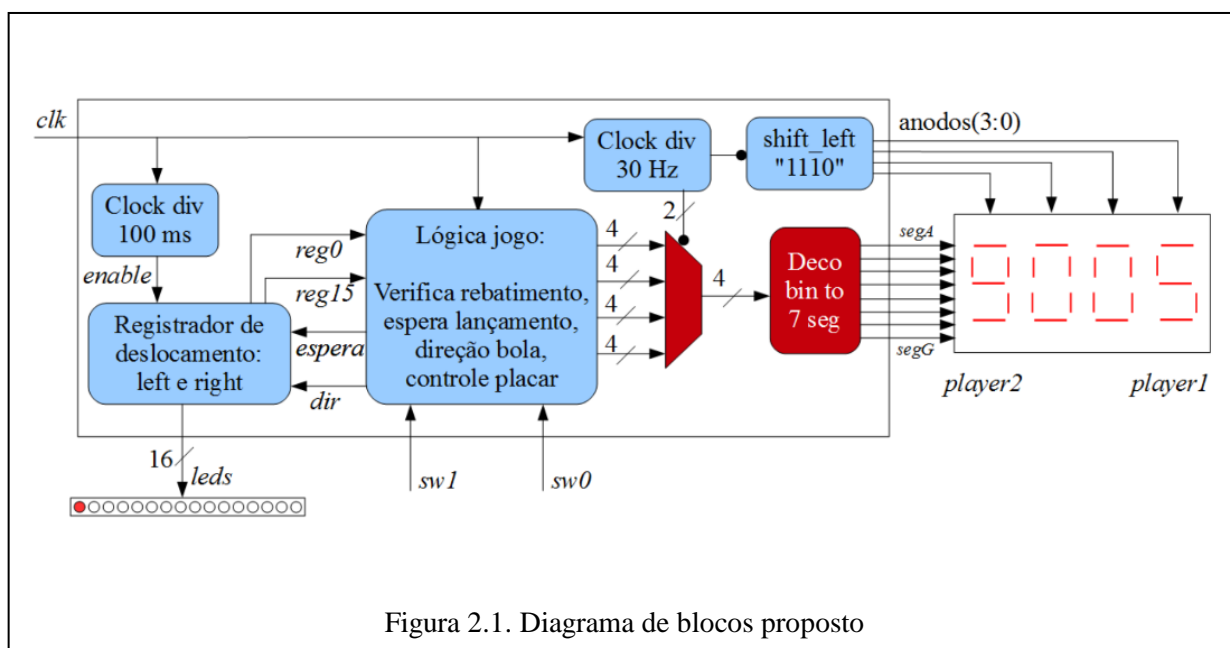
1. Organize o repositório em pastas para cada exercício.
2. Entregar todos os arquivos necessários para replicar o experimento.
3. Preencha os dados solicitados, imprima este documento em PDF e deixe no repositório.

Nome: **Arthur Faria Campos**

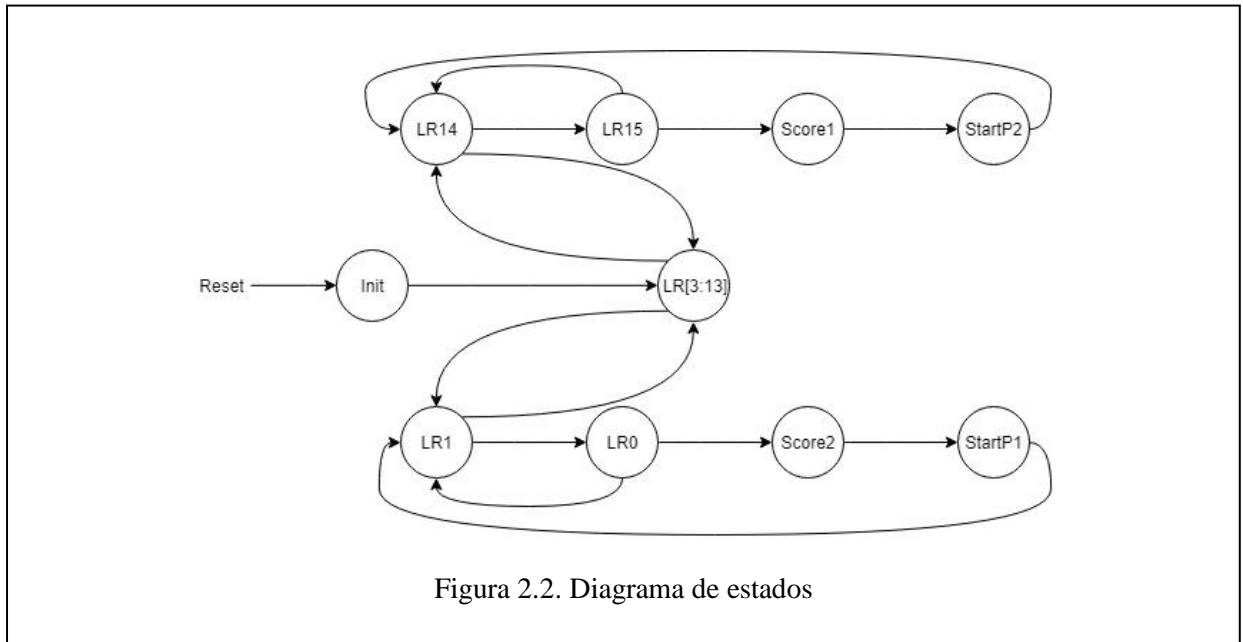
matrícula: **16/0024242**

Exercício 2. Ping-pong leds FSM

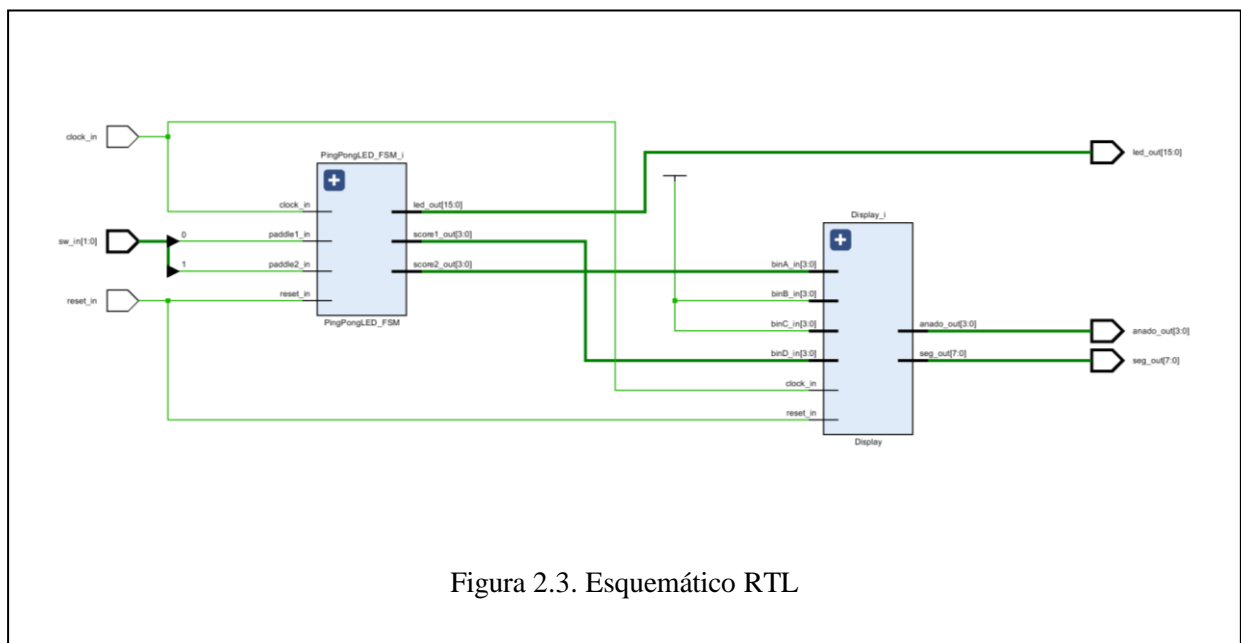
- 1) Diagrama de blocos proposto.



2) Diagrama de estados:



3) Diagrama esquemático (Análise RTL pré-síntese)



4) Estimação consumo de recursos lógicos após a síntese lógica:

LUTs Total:	FFs Total:	Pinos de IOs Total:	Blocos DSP Total:	Blocos BRAM Total:
120 (0.58 %)	101 (0.24%)	32 (30.19 %)	0	0

5) Consumo de recursos após implementação (processo *Place and Route* - PAR):

LUTs Total:	FFs Total:	Pinos de IOs Total:	Blocos DSP Total:	Blocos BRAM Total:
120 (0.58 %)	101 (0.24%)	32 (30.19 %)	0	0

- 1) Análise de timming: (Input_Delay: min=3ns max=4ns Output_Delay: min=max=2ns)
Wors negative slack (setup): 0.429 ns
Worst negative slack (hold) : 0.196 ns
Frequência de operação do circuito: 200 MHz
Caminho crítico (net de origem): reset_in
Caminho crítico (net de destino): PingPongLED_FSM_i/ClockDivider_ii/count_reg[27]/CLR
Maximo path delay: 1.473 ns

6) Layout do circuito após a implementação (após processo Place and Route – PAR):

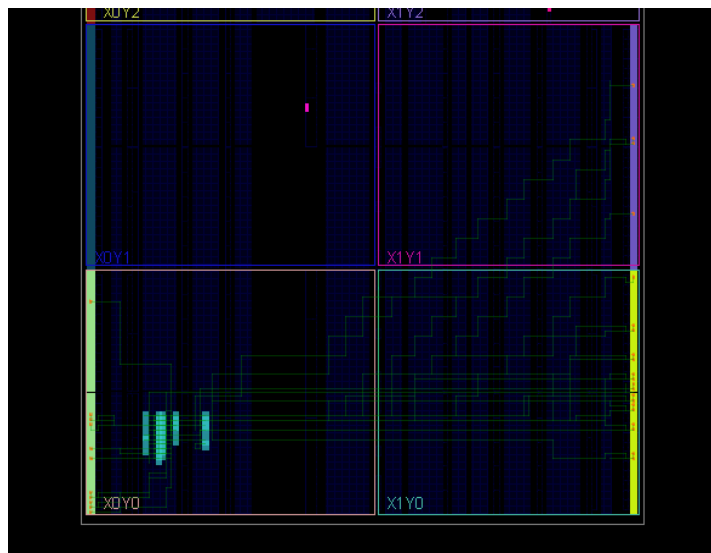


Figura 2.4. Layout do circuito

7) Estimação do consumo de energia após a implementação do circuito:

Potência total: 86 (mW)

Potência estática: 72 (mW)

Potência dinâmica: 15 (mW)

Gráfico de consumo de energia:

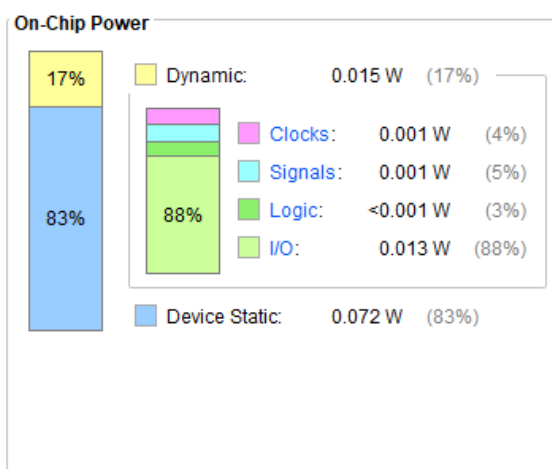


Figura 2.5. Consumo de energia da solução obtida.