

Capítulo 2

Titulo por definir

«La verdadera ciencia enseña, sobre todo, a dudar y a ser ignorante.»

Ernest Rutherford

RESUMEN: En este capítulo se define con detalle lo que es un procesador y su importancia en el mundo hoy en día. También se tratan dos arquitectura más concretas, la arquitectura DLX y la arquitectura ARM.

A continuación se define qué es un fallo y qué tipos de fallos pueden ocurrir en los sistemas. Además se explican algunas técnicas de tolerancia a fallos.

Para terminar se justifica la importancia de la tolerancia en los sistemas y concretamente porque es necesaria la tolerancia en los microprocesadores.

2.1. Tolerancia a Fallos

La tolerancia a fallos se define como la capacidad de un sistema de funcionar correctamente incluso si se produce un fallo o anomalía en el sistema.

En ocasiones se producen fallos que no llegan a propagarse por el sistema y no producen errores en su funcionamiento, esto ocurre cuando los cambios realizados por los fallos se ven enmascarados. Puede deberse a alguna de las siguientes razones:

- **Enmascarado lógico**

Se evita el error en una puerta lógica, gracias a que el valor del dato no es necesario para estimar la salida. En la figura 2.1 vemos que el valor de la señal invertida es indiferente para calcular el resultado ya que el

resultado de una puerta «or» es «1» siempre que una de sus entradas sea «1».

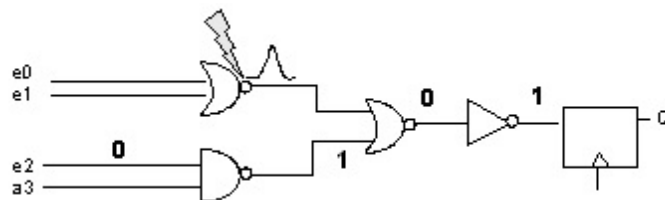


Figura 2.1: Fallo enmascarado por una puerta lógica.

■ Enmascarado eléctrico

El fallo producido pierde intensidad en el recorrido lógico y no tiene efecto al llegar al elemento de memoria que lo almacenaría. Figura 2.2.

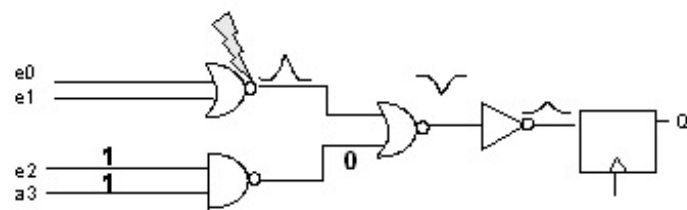


Figura 2.2: Fallo enmascarado eléctricamente.

■ Enmascarado temporal

El fallo se propaga con suficiente energía hasta el biestable, sin embargo, ocurre fuera de la ventana crítica de tiempo y la señal puede estabilizarse a su valor correcto antes de almacenarse en el biestable. Figura 2.3.

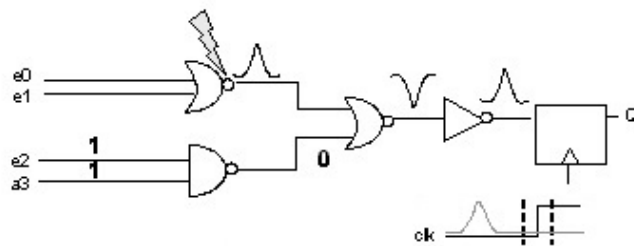


Figura 2.3: Fallo enmascarado por ventana de tiempo.

Hay diferentes grados de tolerancia que dependen de la aplicación del sistema:

- **Tolerancia completa (fail operational)**

El sistema puede seguir funcionando sin perder funcionalidad ni prestaciones.

- **Degradación aceptable (failsoft)**

El sistema continua funcionando parcialmente hasta la reparación del fallo.

- **Parada segura (failsafe)**

El sistema se detiene en un estado seguro hasta que se repare el fallo.

La tolerancia se trata principalmente tomando una de las siguientes medidas:

- Replicación:

-
-

Para los fallos que no se enmascaran existen técnicas de tolerancia que se describen a continuación.

Redundancia, replicacion ...

2.1.1. Tolerancia estática

...

2.1.2. Tolerancia dinámica

...

2.1.3. Tolerancia en microprocesadores

...

Bibliografía

*Y así, del mucho leer y del poco dormir,
se le secó el cerebro de manera que vino
a perder el juicio.*

Miguel de Cervantes Saavedra

ARNAU LLOMBART, V. Manual DLX. ????

BRINKGREVE, R., SWOLFS, W. y ENGIN, E. *ARM Architecture Reference Manual Thumb-2 Supplement*. 2011. ISBN 9781597180948.

HABINC, S. Functional Triple Modular Redundancy (FTMR). *Design and Assessment Report, Gaisler Research*, páginas 1–56, 2002.

HENNESSY, J. L. y PATTERSON, D. A. *Arquitectura de Computadores: Un enfoque cuantitativo*. Mcgraw Hill Editorial, 1993. ISBN 1558600698.

HENNESSY, J. L. y PATTERSON, D. A. *Computer Architecture, Fourth Edition: A Quantitative Approach*. 0. 2006. ISBN 0123704901.

HU, A. C. y ZAIN, S. NSEU Mitigation in Avionics Applications. vol. 1073, páginas 1–12, 2010.

INVESTIGATION, A. O. ATSB TRANSPORT SAFETY REPORT Aviation Occurrence Investigation AO-2008-070 Final. (October), 2008.

JEDEC. Measurement and Reporting of Alpha Particle and Terrestrial Cosmic Ray Induced Soft Error in Semiconductor Devices: JESD89A. *JEDEC Solid State Technology Association*, páginas 1–85, 2006.

MELIS, W. K. *Reconstruction of High-energy Neutrino-induced Particle Showers in KM3NeT* .. Tesis Doctoral, 2014.

PASCUAL, J. M. *Simulador DLX con repertorio multimedia*. Tesis Doctoral, Universidad Complutense de Madrid, 2011.

SADASIVAN, S. An introduction to the arm cortex-m3 processor. 2006.