### Capítulo 2

## Titulo por definir

«La verdadera ciencia enseña, sobre todo, a dudar y a ser ignorante.»

Ernest Rutherford

**RESUMEN:** En este capítulo se define con detalle lo que es un procesador y su importancia en el mundo hoy en día. También se tratan dos arquitectura más concretas, la arquitectura DLX y la arquitectura ARM.

A continuación se define qué es un fallo y qué tipos de fallos pueden ocurrir en los sistemas. Además se explican algunas técnicas de tolerancia a fallos.

Para terminar se justifica la importancia de la tolerancia en los sistemas y concretamente porque es necesaria la tolerancia en los microprocesadores.

#### 2.1. Tolerancia a Fallos

La tolerancia a fallos se define como la capacidad de un sistema de funcionar correctamente incluso si se produce un fallo o anomalía en el sistema

Existen dos tipos de tolerancia; tolerancia estática y tolerancia dinámica.

Aquellos fallos que no se enmascaran por no usarse el segmento donde se producen pueden causar graves consecuencias, para ello existen técnicas de tolerancia a fallos que se comentan a continuación.

#### 2.1.1. Tolerancia estática

. . .

2.1.2. Tolerancia dinámica

...

2.1.3. Tolerancia en microprocesadores

...

# Bibliografía

Y así, del mucho leer y del poco dormir, se le secó el celebro de manera que vino a perder el juicio.

Miguel de Cervantes Saavedra

- Brinkgreve, R., Swolfs, W. y Engin, E. ARM Architecture Reference Manual Thumb-2 Supplement. 2011. ISBN 9781597180948.
- Habine, S. Functional Triple Modular Redundancy (FTMR). Design and Assessment Report, Gaisler Research, páginas 1–56, 2002.
- Hennessy, J. L. y Patterson, D. A. Computer Architecture, Fourth Edition: A Quantitative Approach. 0. 2006. ISBN 0123704901.
- Hu, A. C. y Zain, S. NSEU Mitigation in Avionics Applications. vol. 1073, páginas 1–12, 2010.
- JEDEC. Measurement and Reporting of Alpha Particle and Terrestrial Cosmic Ray Induced Soft Error in Semiconductor Devices: JESD89A. *JEDEC Sold State Technology Association*, páginas 1–85, 2006.
- Melis, W. K. Reconstruction of High-energy Neutrino-induced Particle Showers in KM3NeT.. Tesis Doctoral, 2014.
- SADASIVAN, S. An introduction to the arm cortex-m3 processor. 2006.