# 第7章 常用芯片的接口技术

**主要内容**

1. 概述(I/O接口的基本概念)
2. 外设接口的编址方式
3. 输入/输出的基本方式及基本模式
4. 常用芯片的接口技术

## 7.1 概述

### 1. I/O接口的基本概念

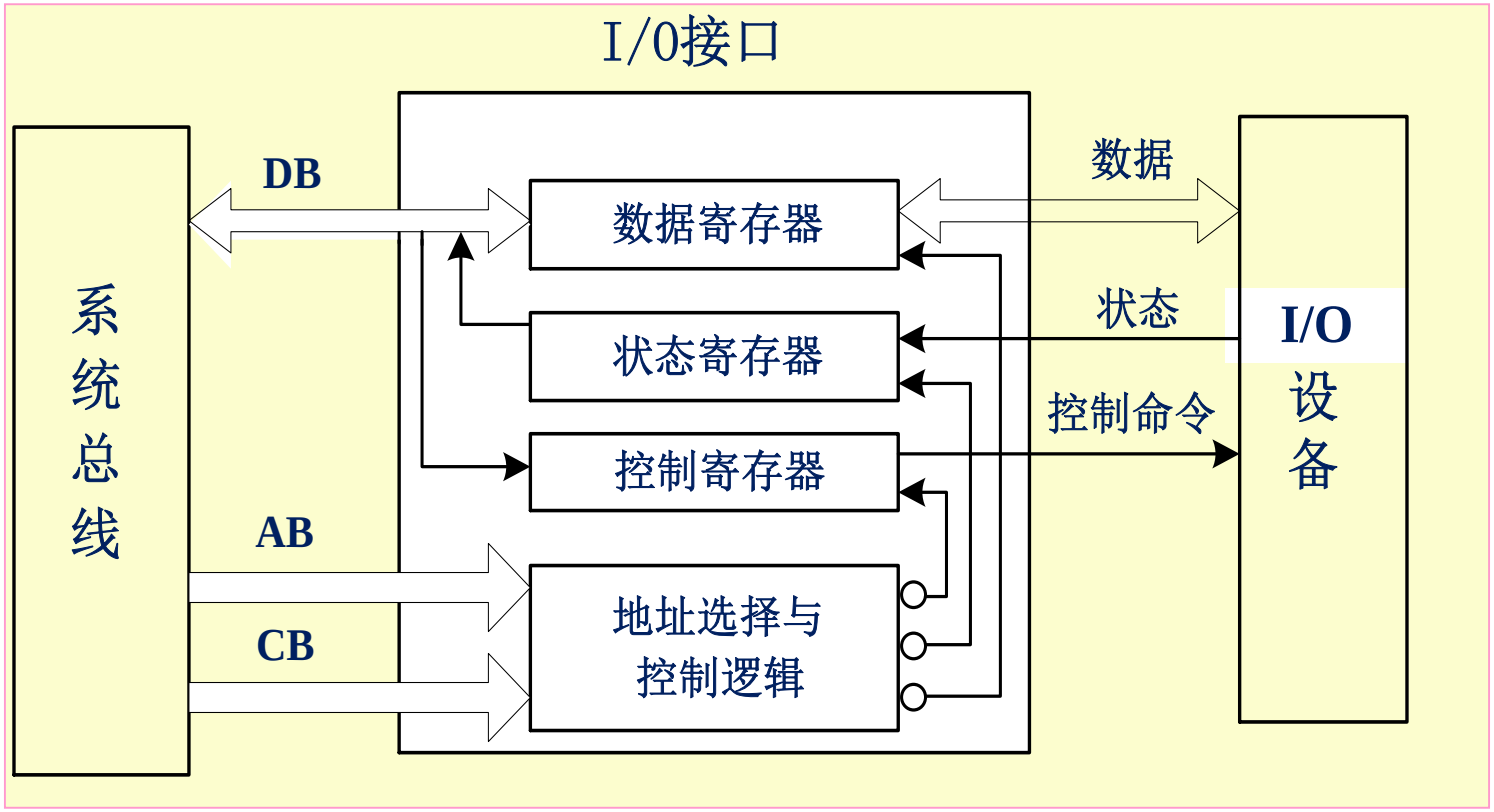
#### （1）输入/输出系统

计算机中完成输入/输出（简称I/O）操作部件称为输入/输出系统，包括I/O软件I/O硬件两部分。而I/O硬件和软件的综合设计称为**I/O接口技术**。

#### （2）I/O接口的分类

- 按照与I/O设备的数据传送方式可以分为**并行接口和串行接口**，它们与I/O设备之间分别以并行和串行方式进行数据传送。
- 按照通用性可以分为**通用接口和专用接口**。通用接口可以适用于多种I/O设备，专用接口只适用于特定的I/O设备。
- 按照可编程性可以分为**可编程接口和不可编程接口**。

## （3）I/O接口的组成




I/O接口的逻辑组成

## 7.2 外设接口的编址方式

### 1. I/O端口

I/O端口就是指I/O接口内部可由CPU进行读写操作的各种寄存器，根据存放信息的不同，这些寄存器分别称为数据端口、控制端口和状态端口。

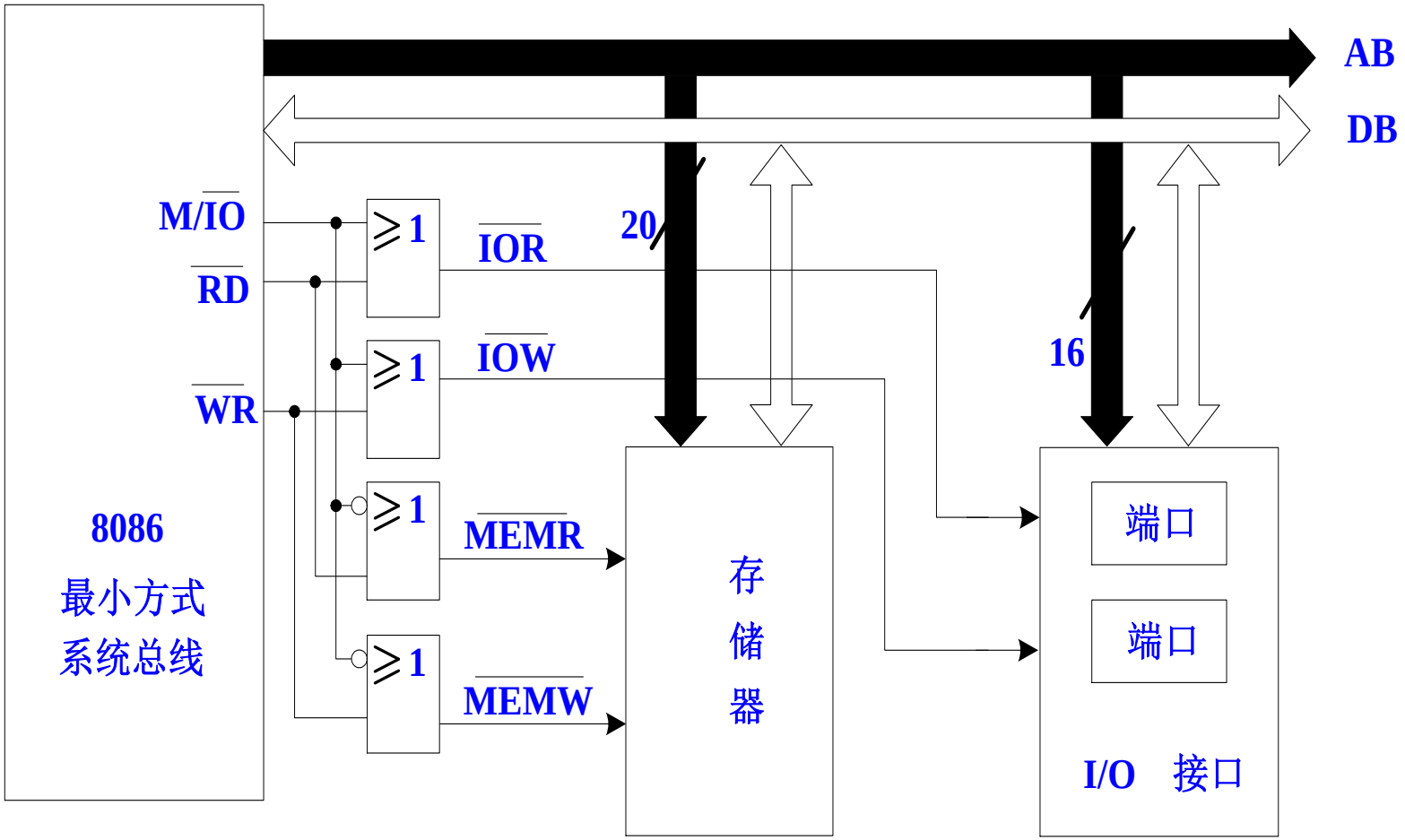
### 2. I/O端口的编址方式

通常情况下一个微型计算机系统内有多个I/O接口，每个I/O接口内部又有多个I/O端口，CPU在访问某个I/O端口时就需要对其进行地址选择。选择的方式与访问存储器中存储单元的情况相似，系统为每个I/O端口分配了一个地址，这样的地址称为I/O端口地址，或者简称I/O地址。

对I/O端口安排地址的方式称为I/O端口的编址方式。

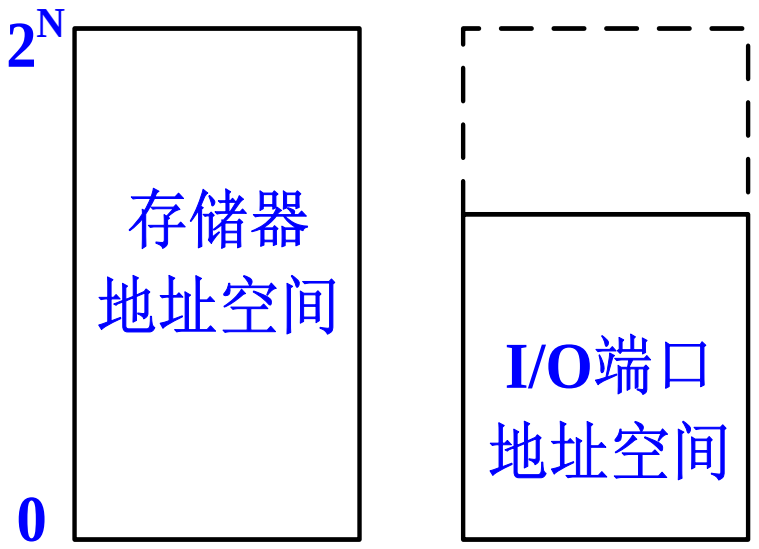
I/O端口的编址方式有以下两种：

- 端口与存储器分别**独立编址**
- 端口与存储器**统一编址**

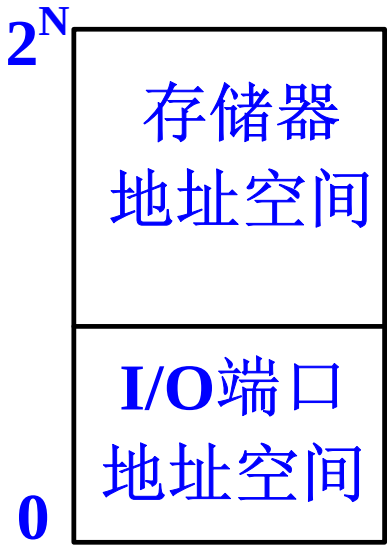



8086/8088的独立编址方式

两种编址方式中地址空间的关系：




（a）独立编址方式




（b）统一编址方式

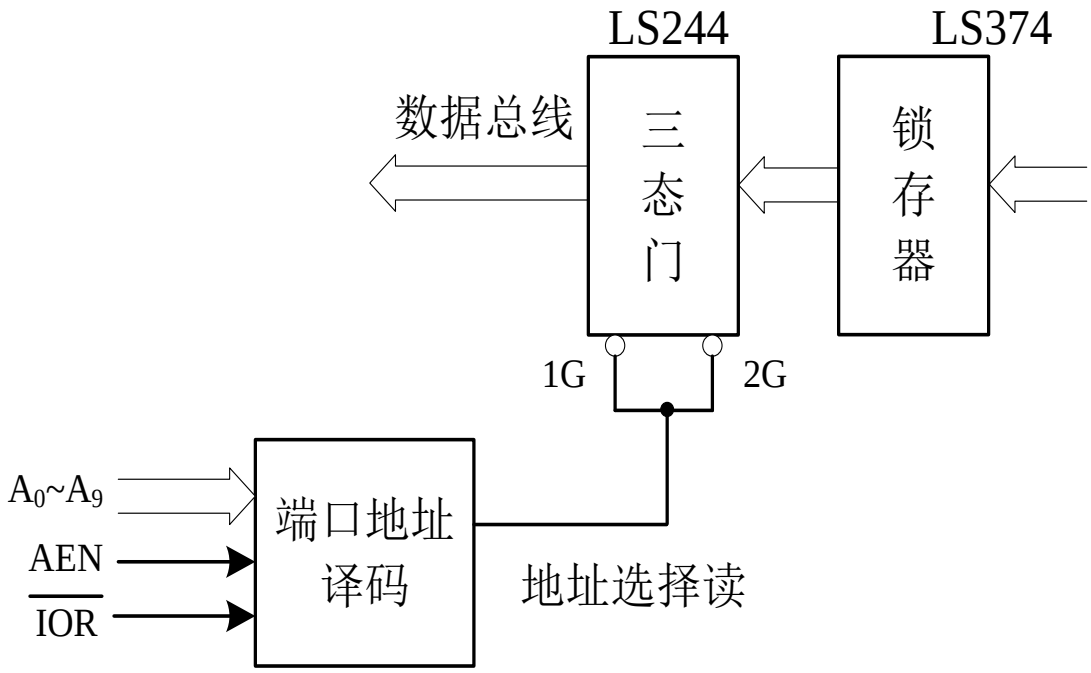
## 7.3 输入/输出的基本方式及基本模式

- **输入/输出的控制方式**是指以何种方式控制计算机的主机(包括微处理器、存储器等)与I/O接口之间进行数据传送。
- 根据I/O设备与主机的并行工作程度，**微型计算机的输入/输出控制方式**主要有**程序直接控制的I/O方式（无条件传送方式、程序查询方式）、I/O中断方式和DMA方式。**

## 1. 无条件传送方式(又称“同步传送方式”)

指I/O设备可以在微处理器限定的时间内准备就绪，可以直接执行预先编制的I/O程序实现输入/输出操作，而无需查询I/O设备的状态。

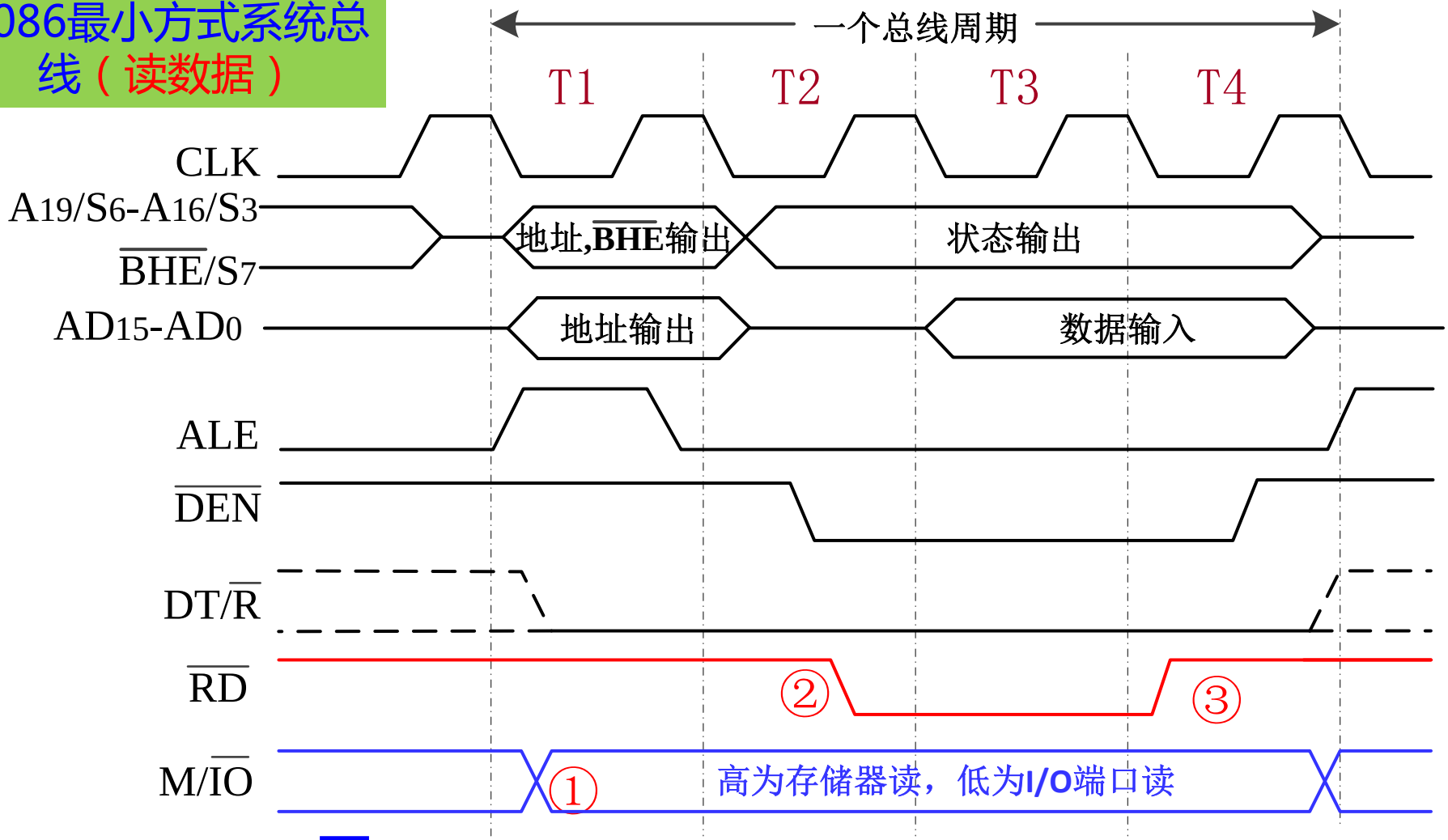
## 无条件传送方式典型的输入接口形式




**输入数据端口的典型结构**

# 8086CPU引脚功能及时序

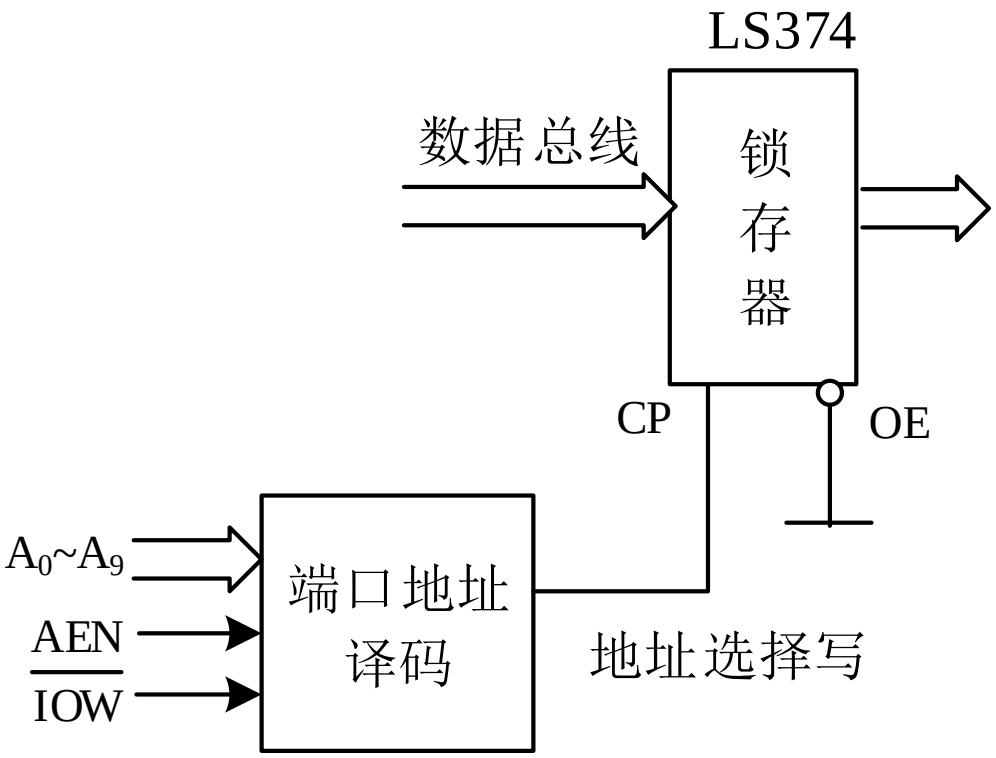
## 8086最小方式系统总线（读数据）




T1状态：① M/IO高为存储器读，低为I/O端口读

T2状态：② RD为低　　T4状态：③ RD为高

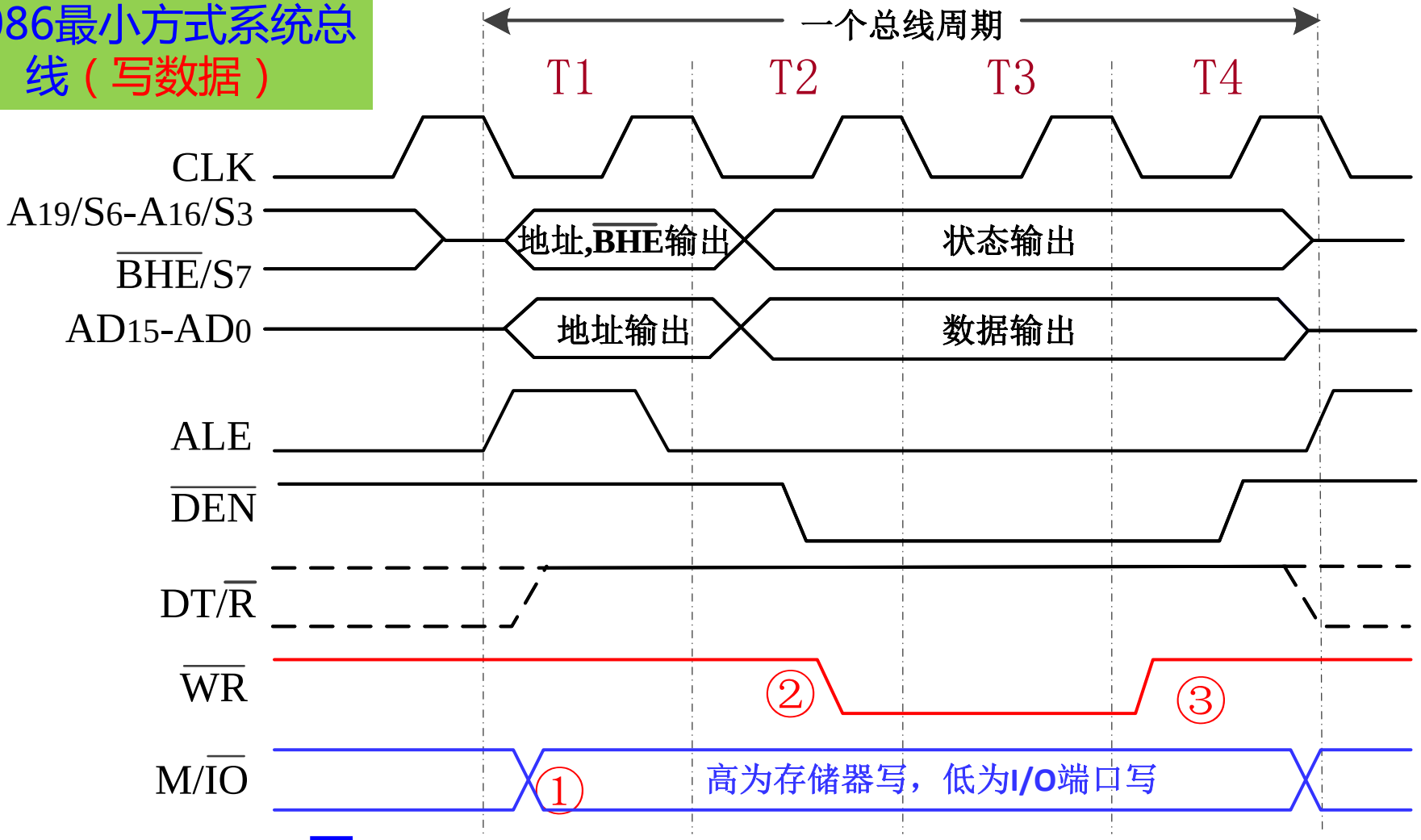
## 无条件传送方式典型的输出接口形式




**输出数据端口的典型结构**

# 8086CPU引脚功能及时序

## 8086最小方式系统总线（写数据）




T1状态：① M/IO高为存储器写，低为I/O端口写

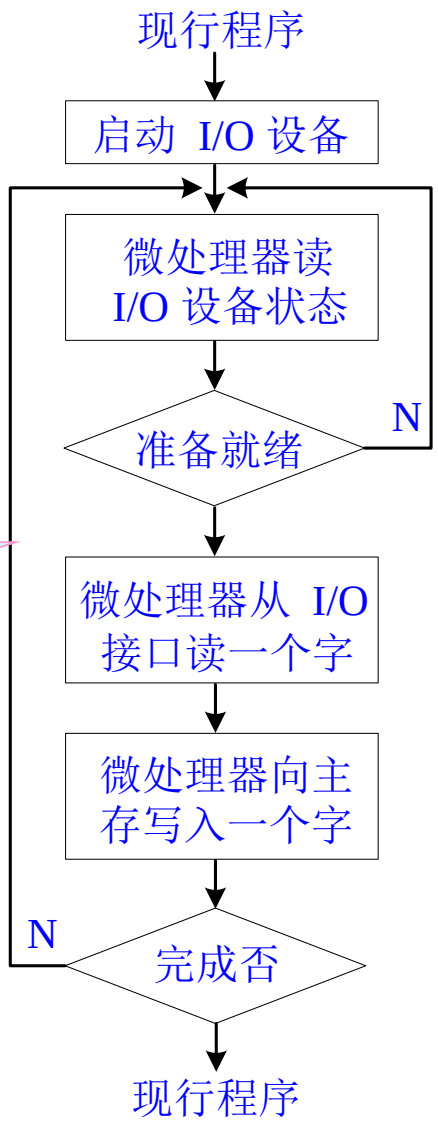
T2状态：② WR为低　　T4状态：③ WR为高

## 2. 程序查询方式

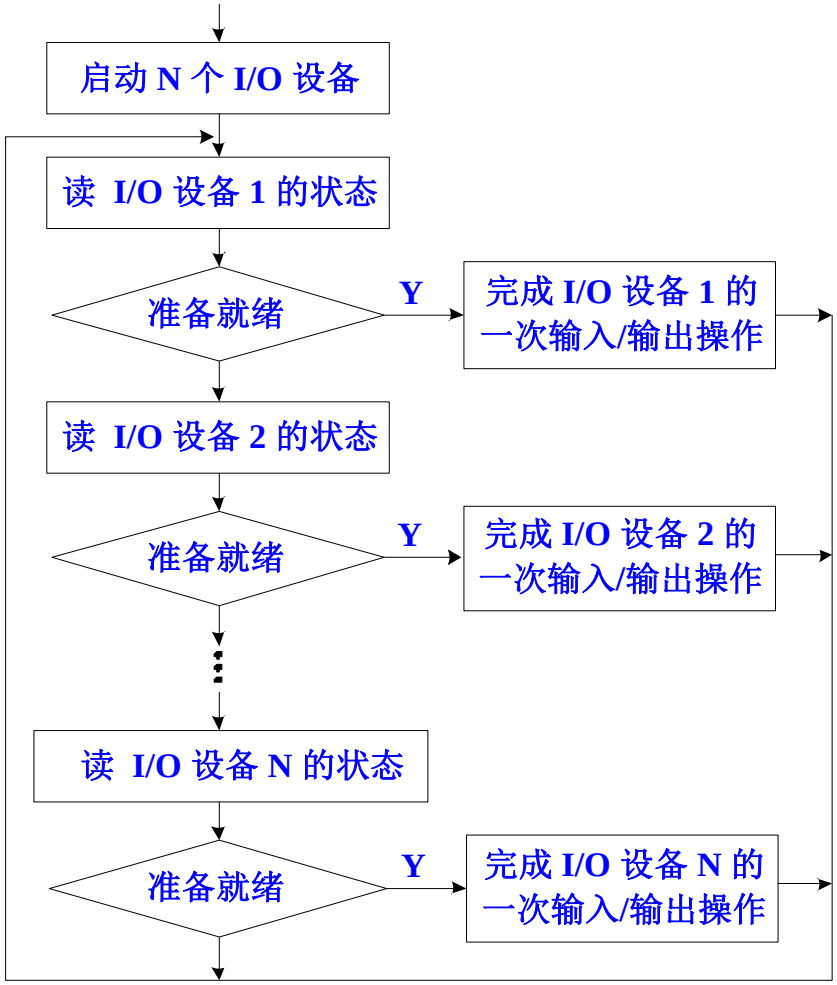
程序查询方式也称为“异步传送方式”或者“有条件传送方式”，其典型结构如下图所示。

在这种方式中，微处理器在进行输入/输出操作前要不断查询I/O设备的状态，只有当I/O设备准备就绪时才执行I/O指令，完成输入/输出操作。因此，I/O接口除了数据端口外，还需要具有指示I/O设备状态的端口，以供微处理器的查询和检测。

程序查询方式的流程图

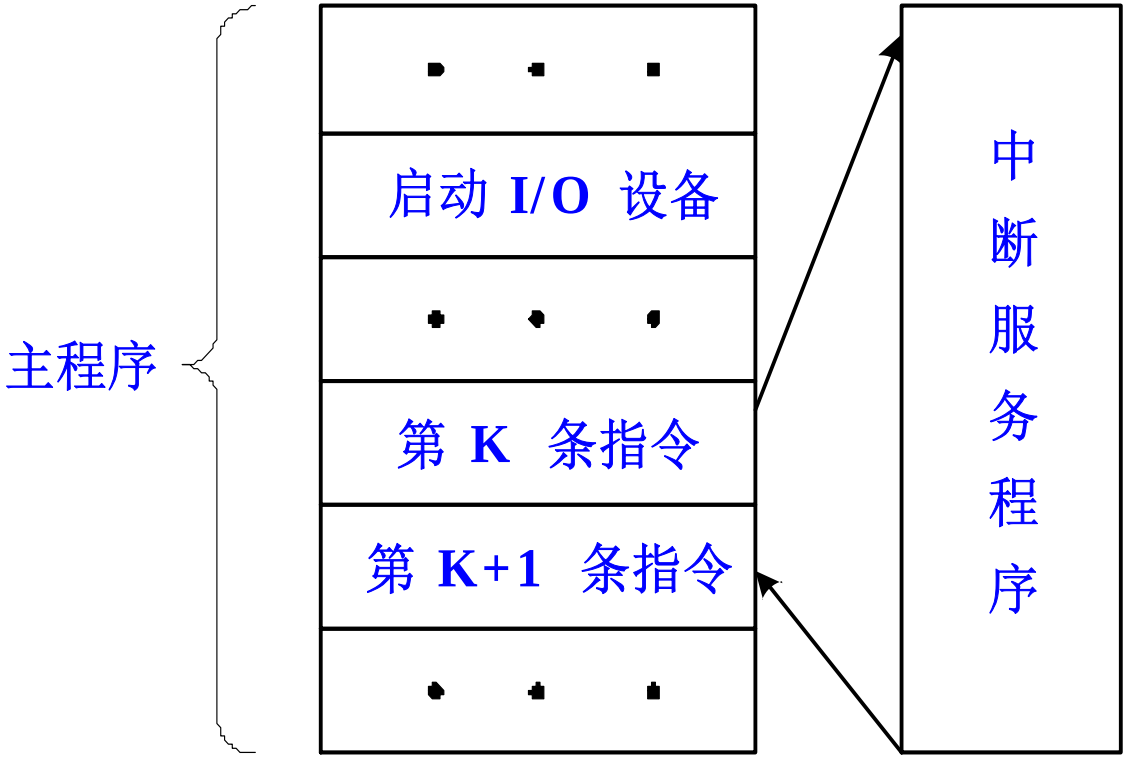

现行程序
启动 I/O 设备
微处理器读
I/O 设备状态
准备就绪
N
微处理器从 I/O
接口读一个字
微处理器向主
存写入一个字
N
完成否
现行程序

当系统中有多个I/O设备进行输入/输出操作时，微处理器需要按照一定次序或优先级轮流查询这些I/O设备的状态，当某个I/O设备就绪时，则完成这个I/O设备的输入或输出操作，其流程如下图所示。




**对多个设备的程序查询流程**

## 3. I/O中断方式




I/O中断方式的过程

优点：

- I/O中断方式在I/O设备准备期间不需要微处理器“原地踏步”查询I/O设备的状态,而程序查询方式则是串行的，所以I/O中断方式充分利用了微处理器资源，提高了输入/输出操作的效率。
- 当采用I/O中断方式实现系统中多个I/O设备的输入/输出操作时，利用硬件排队电路和中断屏蔽寄存器可以灵活地安排这些I/O设备的优先级，及时地对中断请求做出响应，因此也具有较好的实时性。

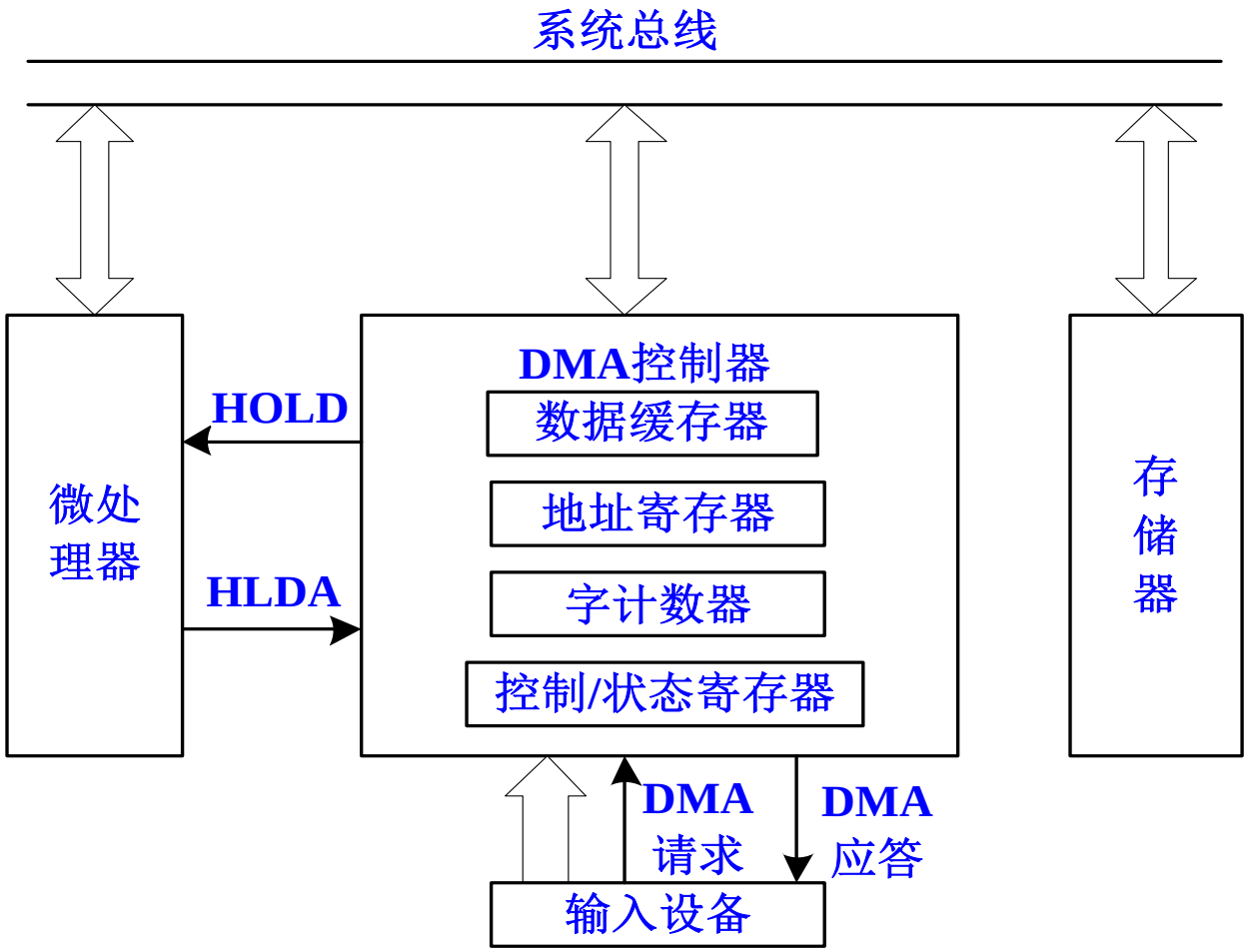
缺点：

- 与程序查询方式相比，实现I/O中断方式需要增加有关的软、硬件，比如接口中需要增加中断请求电路，系统中还要增加中断控制电路，实现优先级设置和判定、中断允许和屏蔽，以及产生中断向量地址等功能，因此I/O中断方式在一定程度上增加成本和复杂性 。

## 4. DMA方式

DMA(Direct Memory Access)方式称为**直接存储器访问**方式，其含义是直接在主存储器和I/O设备之间成块传送数据，既不需要微处理器的参与，数据也不需要在微处理器中进行中转。

在DMA方式中，控制数据在主存储器和I/O接口之间进行传送的硬件称为DMA控制(DMAC)，其内部组成和工作原理如下图所示。由于DMA控制器将I/O设备连接在总线上，作用类似于I/O接口，因此也将其称为**DMA接口**。




**DMA控制器的内部组成和工作原理**

## 7.4 常用芯片的接口技术

### 一、I/O地址译码及译码电路

- 8086最小方式系统；
- 8086最大方式系统；
- 8088最小方式系统；
- 8088最大方式系统。

## 二、系统总线驱动及控制

在较大的微机应用系统中，I/O插件板设计时要考虑系统总线的负载能力，必要时可以通过缓冲器或总线驱动来提高总线的负载能力。

常用的有74LS374、74LS244(单向8位)和74LS245(双向8位)等。

## 三、例题

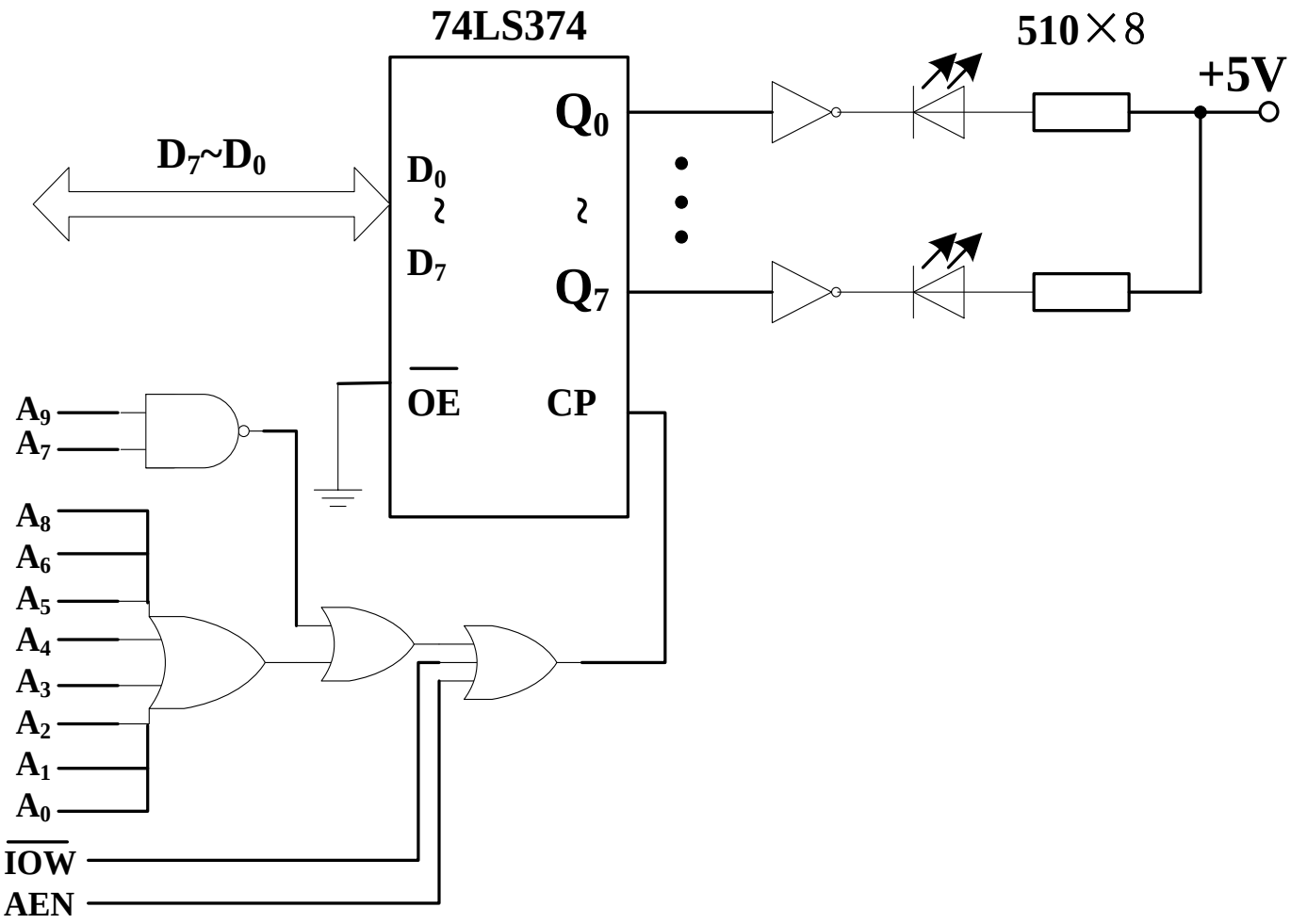
**例** 在PC/XT系统总线上扩充设计一个数据输出端口， 分配给该端口的地址为280H，输出端口芯片用74LS374，输出设备为8个LED发光二极管。

（1）画出此输出端口与PC/XT系统总线以及与LED发光二极管的连接图。

（2）编写使8个LED发光二极管每间隔一段时间交替亮灭的功能段程序。

**解：74LS374的功能和74LS373相同，都是8位数据输出锁存器，不同之处是使能信号的有效形式，74LS374的使能信号CP为上升沿有效。**

**LED发光二极管导通时流过的电流应20mA,否则会损坏器件。设计的此输出端口与PC/XT系统总线以及与LED发光二极管的连接图如下图所示。**


74LS374
510×8
+5V
D7~D0
D0
D7
Q0
Q7
OE
CP
A9
A7
A8
A6
A5
A4
A3
A2
A1
A0
IOW
AEN

连接图

编写使8个LED发光二极管每间隔一段时间交替亮灭的功能段程序如下：

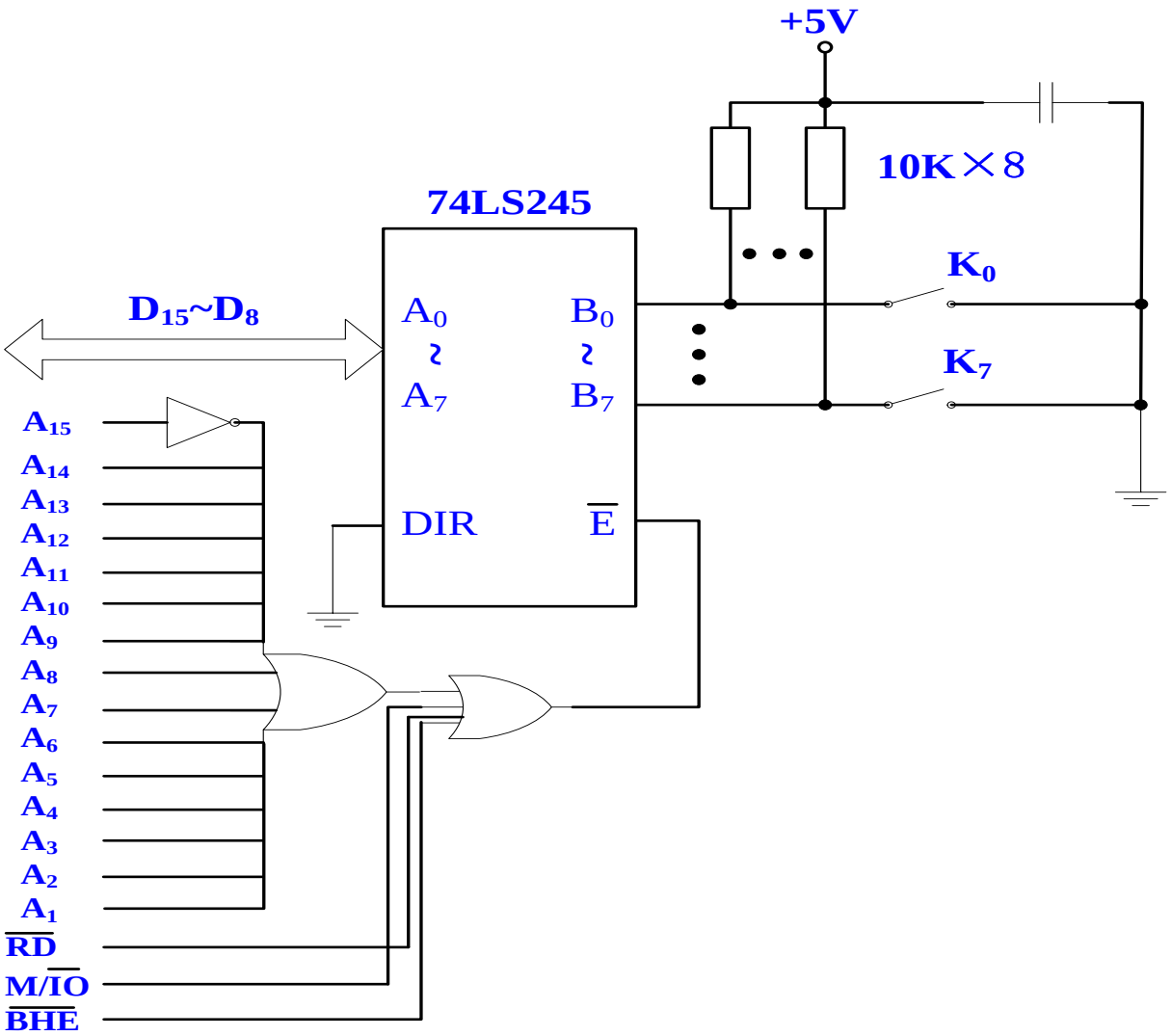
```
        MOV  DX,280H
LOP:    MOV  AL,0FFH
        OUT  DX,AL      ；使8个LED发光二极管亮
        CALL DELAY1S    ；调用1秒延时子程序
        MOV  AL,00H
        OUT  DX,AL      ；使8个LED发光二极管灭
        CALL DELAY1S    ；调用1秒延时子程序
        JMP  LOP
```

**例.** 在8086 CPU工作在最小方式组成的微机系中.扩充设计一个数据输入端口，分配给该端口的地址8001H，输入端口芯片用74LS245，输入设备为8个乒乓开关。

（1）画出此输入端口与8086系统总线以及与输入设备的连接图。

（2）编写程序检测$K_0$开关，若$K_0$断开，程序转向PROG1；$K_0$闭合，程序转向PROG2。

**思路：** 由于为8086系统，且端口地址8001H为奇地址，所以使用高8位数据线，且在I/O端口地址译码中 $\overline{BHE}$ =0 要参加译码。设计的此输入端口与8086系统总线以及与输入设备的连接图如下图所示。


+5V
10K×8
74LS245
K0
K7
D15~D8
A0
A7
B0
B7
DIR
E
A15
A14
A13
A12
A11
A10
A9
A8
A7
A6
A5
A4
A3
A2
A1
RD
M/IO
BHE

连接图

若$K_0$开关断开程序转向PROG1，$K_0$闭合程序转向PROG2的程序如下：

```
        MOV   DX，8001H
        IN    AL，DX
        TEST  AL, 01H
        JZ    PROG2

PROG1:      ⋮

PROG2:      ⋮
```