

期中考试习题-1

一、单选题（共349题，69.8分）

1、下列（）是冯诺依曼机工作方式的基本特点

- A、多指令流单数据流
- B、按地址访问并顺序执行命令
- C、堆栈操作
- D、存储器按内容选择地址

正确答案： A

2、下列（）是冯诺依曼机工作方式的基本特点。

- A、多指令流单数据流
- B、按地址访问并顺序执行命令
- C、堆栈操作
- D、存储器按内容选择地址

正确答案： B

3、冯诺依曼机的基本工作方式是

- A、控制流驱动方式
- B、多指令多数据流方式
- C、微程序控制方式
- D、数据流驱动方式

正确答案： A

4、下面说法错误的是

- A、硬盘是外部设备
- B、软件的功能和硬件的功能在逻辑上是等效的
- C、硬件实现的功能一般比软件实现具有更高的执行速度
- D、软件的功能不能用硬件取代

正确答案： D

5、下列（）属于应用软件

- A、操作系统
- B、编译程序
- C、连接程序
- D、文本处理

正确答案： D

6、在CPU的组成中，不包括

- A、运算器
- B、存储器
- C、控制器
- D、寄存器

正确答案： B

7、冯诺依曼机中指令和数据均以二进制形式存放在存储器中，CPU区分他们的依据是

- A、指令操作码的译码结果
- B、指令和数据的寻址方式
- C、指令周期的不同阶段
- D、指令和数据所在的存储单元

正确答案： C

8、计算机中的运算器、控制器及主存储器合称

- A、CPU
- B、ALU
- C、主机
- D、UP

正确答案： C

9、输入、输出装置以及外界的辅助存储器称为

- A、操作系统
- B、存储器
- C、主机
- D、外部设备

正确答案： D

10、计算机中关于ALU的描述，（）是正确的。

- A、只能做算术运算，不做逻辑运算
- B、只做加法
- C、能存放运算结果
- D、以上答案都不对

正确答案： D

11、计算机系统中的存储器是指

- A、RAM存储器
- B、ROM存储器
- C、主存
- D、主存和辅存

正确答案： D

12、用于指定待执行指令所在地址的是

- A、指令寄存器
- B、数据计数器
- C、程序计数器
- D、累加器

正确答案： C

13、连接在总线上的多个部件

- A、只能分时向总线发送数据，并只能分时从总线接收数据
- B、只能分时向总线发送数据，但可同时从总线接收数据
- C、可同时向总线发送数据，并同时从总线接收数据
- D、可同时向总线发送数据，但只能分时从总线接收数据

正确答案： B

14、连接在总线上的多个部件

- A、只能分时向总线发送数据，并只能分时从总线接收数据
- B、只能分时向总线发送数据，单可同时从总线接收数据
- C、可同时向总线发送数据，并同时从总线接收数据
- D、可同时向总线发送数据，并只能分时从总线接收数据

正确答案： B

15、数据写入过程中，先给出

- A、数据
- B、地址

正确答案： B

16、在计算机系统中，多个系统部件之间信息传送的公共通路称为总线，就其所传送信息的性质而言，下列（）不是在公共通路上传递的信息。

- A、数据信息
- B、地址信息
- C、系统信息
- D、控制信息

正确答案： C

17、计算机使用总线结构便于增减外设，同时（）

- A、减少信息传输量
- B、提高信息传输速度
- C、减少信息传输线的条数
- D、提高信息传输的并行性

正确答案： C

18、系统总线中地址线的功能是（）。

- A、选择主存单元的地址
- B、选择进行信息传输的设备
- C、选择外存地址
- D、指定主存和IO设备接口电路的地址

正确答案： D

19、主存通过（）来识别信息是地址还是数据

- A、总线的类型
- B、数据寄存器（MDR）
- C、地址寄存器（MAR）
- D、控制单元

正确答案： A

20、某总线有104根信号线，其中数据线（DB）为32根，若总线工作频率为33MHz，则其理论最大传输率为（）MBps。

- A、 33
- B、 64
- C、 132
- D、 164

正确答案： C

21、在一个16位的总线系统中，时钟频率为100MHz，总线周期为5个时钟周期一个字，则总线带宽为（）MBps。

- A、 4
- B、 40
- C、 16
- D、 64

正确答案： B

22、下面关于总线定时的叙述中，错误的是（）。

- A、异步通信方式中，全互锁协议最慢
- B、异步通信方式中，非互锁的可靠性最差
- C、同步通信方式中，同步时钟信号可有各设备提供
- D、半同步通信方式中，握手信号的采样有同步时钟控制

正确答案： C

23、在不同速度的设备之间传送数据，（ ）。

- A、必须采用同步控制方式
- B、必须采用异步工作方式
- C、可以选用同步控制方式，也可以选用异步控制方式
- D、必须采用应答方式

正确答案： C

24、同步通信方式是（ ）。

- A、只适用于CPU控制的方式
- B、只适用于外部设备控制的方式
- C、有统一的时序信号控制的方式
- D、所有指令执行时间都相同的方式

正确答案： C

25、同步通信之所以比异步通信具有较高的传输速率，是因为（ ）。

- A、同步通信不需要应答信号且总线长度较短
- B、同步通信使用公共的时钟信号进行同步
- C、同步通信中，各部件的存取时间较为接近
- D、以上各项因素的综合结果

正确答案： D

26、计算机使用总线结构便于增减外设，同时（ ）

- A、减少了信息传输量
- B、提高了信息的传输速度
- C、减少了信息传输线的条数

正确答案： C

解析：

27、计算机使用总线结构的主要优点是便于实现积木化，缺点是（ ）

- A、地址信息、数据信息和控制信息不能同时出现
- B、地址信息与数据信息不能同时出现
- C、两种信息源的代码在总线中不能同时传送

正确答案： C

28、微型计算机中控制总线提供的完整信息是（ ）

- A、 存储器和I / O设备的地址码
- B、 所有存储器和I / O设备的时序信号和控制信号
- C、 来自I / O设备和存储器的响应信号
- D、 上述各项
- E、 上述B、C两项
- F、 上述A、B两项

正确答案： E

29、总线中地址线的作用是（ ）

- A、 只用于选择存储器单元
- B、 由设备向主机提供地址
- C、 用于选择指定存储器单元和I / O设备接口电路的地址

正确答案： C

30、在三种集中式总线控制中，方式响应时间最快（ ）

- A、 链式查询
- B、 计数器定时查询
- C、 独立请求

正确答案： C

31、在三种集中式总线控制中，独立请求方式响应时间最快，是以（ ）为代价的

- A、 增加处理机的开销
- B、 增加控制线数
- C、 增加处理机的开销和增加控制线数

正确答案： B

32、所谓三总线结构的计算机是指（ ）

- A、 地址线、数据线和控制线三组传输线
- B、 I / O总线、主存总线和DMA总线三组传输线
- C、 I / O总线、主存总线和系统总线三组传输线

正确答案： B

33、在三种集中式总线控制中，（ ）方式对电路故障最敏感

- A、 链式查询
- B、 计数器定时查询
- C、 独立请求

正确答案： A

34、以下描述PCI总线的基本概念中，正确的是（ ）

- A、 PCI总线是一个与处理器时钟频率无关的高速外部总线
- B、 PCI总线需要人工方式与系统配置
- C、 系统中只允许有一条PCI总线

正确答案： A

35、连接计算机与计算机之间的总线属于（ ）总线

- A、 内
- B、 系统
- C、 通信

正确答案： C

36、在计数器定时查询方式下，若每次计数从上一次计数的终止点开始，则()

- A、 设备号小的优先级高
- B、 每个设备使用总线的机会相等
- C、 设备号大的优先级高

正确答案： B

37、在独立请求方式下，若有N个设备，则()

- A、 有一个总线请求信号和一个总线响应信号
- B、 有N个总线请求信号和N个总线响应信号
- C、 有一个总线请求信号和N个总线响应信号

正确答案： B

38、在链式查询方式下，若有N个设备，则()

- A、 有N条总线请求线
- B、 无法确定有几条总线请求线
- C、 只有一条总线请求线

正确答案： C

39、系统总线中的数据线、地址线和控制线是根据来划分的()

- A、 总线所处的位置
- B、 总线的传输方向
- C、 总线传输的内容

正确答案： C

40、总线通信中的同步控制是()

- A、 只适合于CPU控制的方式

- B、由统一时序控制的方式
 - C、只适合于外部设备控制的方式
- 正确答案： B

41、在各种异步通信方式中，速度最快()

- A、全互锁
 - B、半互锁
 - C、不互锁
- 正确答案： C

42、总线的独立请求方式优点是()

- A、速度高
 - B、可靠性高
 - C、成本低
- 正确答案： A

43、在同步通信中，一个总线周期的传输过程是()

- A、先传输数据，再传输地址
 - B、先传输地址，再传输数据
 - C、只传输数据
- 正确答案： B

44、总线中数据信号和地址信号分别用一组线路传输，这种传输方式称为()

- A、串行传输
 - B、并行传输
 - C、复用传输
- 正确答案： C

45、总线复用方式可以()

- A、提高总线的传输带宽
 - B、增加总线的功能
 - C、减少总线中信号线的数量
- 正确答案： C

46、不同的信号共用一组信号线，分时传送，这种总线传输方式是（ ）传输。

- A、猝发
 - B、并行
 - C、复用
- 正确答案： C

47、总线的异步通信方式（ ）

- A、不采用时钟信号，只采用握手信号
- B、既采用时钟信号，又采用握手信号
- C、既不采用时钟信号，又不采用握手信号

正确答案： A

48、总线的半同步通信方式（ ）

- A、不采用时钟信号，只采用握手信号
- B、既采用时钟信号，又采用握手信号
- C、既不采用时钟信号，又不采用握手信号

正确答案： B

49、下列（ ）总线是显示卡专用的局部总线。

- A、USB
- B、AGP
- C、PCI

正确答案： B

50、计算机之间的远距离通信除了直接由网卡经网线传输外，还可用（ ）总线通过载波电话线传输。

- A、USB
- B、PCI
- C、RS-232

正确答案： C

51、在异步串行传输系统中，假设每秒传输120个数据帧，其字符格式为：1位起始位、8位数据位、1位奇偶校验位、1位终止位，则其波特率为（ ）。

- A、1320波特
- B、960波特
- C、1080波特

正确答案： A

解析：

- 波特率为单位时间内传输的二进制数据的位数
- 比特率为单位时间内传输的二进制有效数据的位数

52、在异步串行传输系统中，假设波特率为1200bps，字符格式为：1位起始位、8位数据位、1位奇偶校验位、1位终止位，则其比特率为()bps。

A、 872.72

B、 1 200

C、 981.81

正确答案： A

解析：

- 波特率为单位时间内传输的二进制数据的位数
- 比特率为单位时间内传输的二进制有效数据的位数

因此，比特率为 $8/11 \times 1200$

53、在多机系统中，某个CPU需访问共享存储器（供所有CPU访问的存储器），通常采用()类型的联络方式实现通信。

A、 不互锁

B、 半互锁

C、 全互锁

正确答案： B

解析：

1. 在多机系统中，某个CPU需访问共享存储器(供所有CPU访问的存储器)，通常采用半互锁类型的联络方式实现通信。
2. 在单机系统中，CPU向存储器写信息，通常采用不互锁类型的联络方式。

54、在单机系统中，CPU向存储器写信息，通常采用()类型的联络方式

A、 全互锁

B、 半互锁

C、 不互锁

正确答案： C

解析：

1. 在多机系统中，某个CPU需访问共享存储器(供所有CPU访问的存储器)，通常采用半互锁类型的联络方式实现通信。
2. 在单机系统中，CPU向存储器写信息，通常采用不互锁类型的联络方式。

55、在()通信方式中，总线上所有模块都可以成为主模块。

- A、 异步
- B、 半同步
- C、 分离式

正确答案： C

56、用户可采用()总线方便地将键盘、打印机、U盘、鼠标等直接与PC连接。

- A、 VESA(VL-BUS)
- B、 USB
- C、 PCI

正确答案： B

57、下列有关系统总线的叙述中，错误的是（ ）。

- A、 系统总线是在CPU、MM和I/O之间连接的总线
- B、 系统总线中有地址线、数据线和控制线三组传输线
- C、 可利用系统总线中的控制信号进行外部中断请求
- D、 所有系统总线都由CPU进行控制和管理

正确答案： D

58、系统总线中控制线的主要功能是（ ）。

- A、 提供定时信号、操作命令和各种请求/回答信号等
- B、 提供数据信息
- C、 提供时序信号
- D、 提供主存和I/O模块的回答信号

正确答案： A

59、假定一个同步总线的工作频率为33MHz，总线中有32位数据线，每个总线时钟传输一次数据，则该总线的最大数据传输率为（ ）。

- A、 66MB/s
- B、 132MB/s
- C、 528MB/s
- D、 1056MB/s

正确答案： B

60、以下总线裁决控制方式中，（ ）方式对电路故障最敏感。

- A、 链式查询

- B、计数器定时查询
 - C、独立请求
 - D、自举分布
- 正确答案： A

61、假定有 n 个设备挂接在总线上，采用链式查询方式时需要的总线请求线的条数为（ ）。

- A、 1
- B、 2
- C、 n
- D、 $2n$

正确答案： A

62、假定有 n 个设备挂接在总线上，采用独立请求方式时需要的总线请求线的条数为（ ）。

- A、 1
- B、 2
- C、 n
- D、 $2n$

正确答案： C

63、在计数器定时查询方式下，若每次计数都从上次得到响应的设备随后一个设备号开始，则（ ）。

- A、设备号小的设备优先级高
- B、设备号大的设备优先级高
- C、每个设备的优先级均等
- D、每个设备的优先级随机变化

正确答案： C

64、下列有关同步总线的描述中，错误的是（ ）。

- A、用一个公共时钟信号进行同步
- B、不需要应答（握手）信号
- C、要求挂接在总线上的各部件的存取时间较为接近
- D、总线长度不受限制，可以很长

正确答案： D

65、下列有关同步总线事务的描述中，错误的是（ ）。

- A、一个总线事务所用时间由多个总线时钟周期组成
- B、总线事务开始时通常先把地址和读/写命令送到总线上

C、“存储器读”总线事务中数据和地址通常不会同时送到总线上
D、一次总线事务只能完成一个数据交换，其位数不超过总线宽度
正确答案： D

66、增加同步总线带宽的手段有很多，但以下选项中，（ ）不能提高总线带宽。

- A、采用信号线复用技术
 - B、增加总线宽度
 - C、采用突发（burst）传送方式
 - D、提高总线时钟频率
- 正确答案： A

67、下列有关异步总线事务的描述中，错误的是（ ）。

- A、总线事务总是在一个主控设备和一个从设备之间进行
 - B、异步总线事务由多个握手过程组成，每次握手完成一个数据交换
 - C、一个总线事务中一定包括“地址”和“数据”两种信息的交换
 - D、“I/O读”和“I/O写”总线事务源于CPU对 I/O指令的执行
- 正确答案： B

68、以下有关总线接口单元（BIU）基本功能的叙述中，错误的是（ ）。

- A、BIU可用来进行数据运算和数据传送
 - B、BIU可用于进行总线请求或总线裁决
 - C、BIU可用于进行总线的定时和通信控制
 - D、BIU可用来提供数据缓冲或数据格式转换
- 正确答案： A

69、以下有关总线标准的叙述中，错误的是（ ）。

- A、引入总线标准便于设备互换和新设备的添加
 - B、主板上的处理器总线和存储器总线通常是专用总线
 - C、I/O总线通常是标准总线，所以PCI总线是标准总线
 - D、串行总线的数据传输率一定比并行总线的数据传输率低
- 正确答案： D

70、以下有关多总线结构系统的叙述中，错误的是（ ）。

- A、通常越靠近CPU的总线传输速率越高
- B、通常在总线和总线之间用桥接器连接

- C、CPU总线和存储器总线都比I/O总线快
 - D、系统中的多个总线不可能同时传输信息
- 正确答案： D

71、假定有一个事务处理系统A，其处理器的速度为每秒钟执行5000万条指令，每个事务需要5次I / O操作，每次I / O操作需要10000条指令。如果系统A每秒最多发出1000次I / O操作。则它每秒钟处理的事务数最多能达到（ ）个。（忽略延迟并假定事务可以不受限制地并行处理。）

- A、 200
 - B、 1000
 - C、 2000
 - D、 10000
- 正确答案： A

72、以下各类外设中，属于成块传送设备的是（ ）。

- A、 键盘
 - B、 鼠标器
 - C、 针式打印机
 - D、 U盘
- 正确答案： D

73、以下各类外设中，属于存储设备的是（ ）。

- A、 键盘
 - B、 鼠标器
 - C、 显示器
 - D、 磁盘存储器
- 正确答案： D

74、以下各类外设中，属于字符型设备的是（ ）。

- A、 针式打印机
 - B、 硬盘存储器
 - C、 软驱
 - D、 光驱
- 正确答案： A

75、以下是有关非编码键盘和鼠标器的描述：

- ①键盘和鼠标都是字符型输入设备。
- ②键盘和鼠标都以串行方式和主机通信。

③键盘和鼠标都采用中断方式进行数据传送。

④键盘和鼠标向主机传送的都是位置信息。

以上描述中，正确的是（ ）

- A、①和②
- B、①和②和③
- C、①和③和④
- D、全部

正确答案： D

76、在采用中断方式进行打印控制时，在打印控制接口和打印部件之间交换的信息不包括以下的（ ）。

- A、打印字符点阵信息
- B、打印控制信息
- C、打印机状态信息
- D、中断请求信号

正确答案： D

77、以下是有关激光打印机中打印控制器功能的叙述，其中错误的是（ ）。

- A、接受主机送来的打印字符点阵信息
- B、缓存主机送来的各种打印描述信息
- C、对打印语言中描述的各种命令进行解释
- D、对打印内容按页面设置参数进行光栅化

正确答案： A

78、主机和外设之间的正确连接通路是（ ）。

- A、CPU和主存—I / O总线—I / O接口（外设控制器）—通信总线（电缆）—外设
- B、CPU和主存—I / O接口（外设控制器）—I / O总线 通信总线（电缆）—外设
- C、CPU和主存—I / O总线—通信总线（电缆）—I / O接口（外设控制器）—外设
- D、CPU和主存—I / O接口（外设控制器）—通信总线（电缆）—I / O总线—外设

正确答案： A

79、以下有关I / O接口功能和结构的叙述中，错误的是（ ）。

- A、I / O接口就是像显卡或网卡之类的一种外设控制逻辑
- B、CPU可以向I / O接口传送用来对设备进行控制的命令
- C、CPU可以从I / O接口取状态信息，以了解接口和外设的状态
- D、I / O接口中主机侧数据宽度与设备侧数据宽度总是一样

正确答案： D

80、以下有关I / O端口的叙述中，错误的是（ ）。

- A、I / O接口中程序可访问的寄存器被称为I / O端口
- B、I / O接口中有命令端口、状态端口和数据端口
- C、I / O端口可以和主存统一编号，也可以单独编号
- D、I / O接口中命令端口和状态端口不能共用同一个

正确答案： D

解析：为了节省硬件，在某些接口电路中，状态信息和控制信息可以共用一个寄存器，通常称之为设备的控制/状态寄存器。

81、以下给出的部件中，不包含在外设控制接口电路中的是（ ）。

- A、标志寄存器
- B、数据缓存器
- C、命令（控制）寄存器
- D、状态寄存器

正确答案： A

82、以下有关统一编址方式的描述中，错误的是（ ）。

- A、I / O端口地址和主存地址一定不重号
- B、CPU通过执行访存指令来访问I / O端口
- C、根据指令类型可区分访问主存还是访问I / O端口
- D、可利用主存的存储保护措施对I / O端口进行存储保护

正确答案： C

83、以下给出的通信总线（连接外设控制器和外设）中，可以采用并行传输方式的是（ ）。

- A、USB
- B、RS-232
- C、SCSI
- D、IEEE 1394（火线）

正确答案： B

84、以下I / O控制方式中，主要由硬件而不是软件实现数据传送的方式是（ ）。

- A、程序查询方式
- B、中断方式
- C、DMA方式
- D、无条件程序控制方式

正确答案： C

85、以下是有关程序直接控制（查询）I/O方式的叙述：

- ①无条件传送接口中不记录状态，无须状态查询，可直接定时访问。
- ②条件传送接口中有“就绪”“完成”等状态，可定时查询或独占查询。
- ③通过CPU执行相应的无条件传送程序或查询程序来完成数据传送。
- ④适合于巡回检测采样系统或过程控制系统，以及非随机启动的字符型设备。

以上叙述中，正确的有（ ）。

- A、①和②
- B、①和②和③
- C、①和③和④
- D、全部

正确答案： D

86、【2009】下列选项中，能引起外部中断的事件是（ ）。

- A、键盘输入
- B、除数为0
- C、浮点运算下溢
- D、访存缺页

正确答案： A

解析： B和C的中断源是运算器，D的中断源是存储器

87、下列选项中，不属于外部中断的事件是（ ）。

- A、采样定时到
- B、无效操作码
- C、打印机缺纸
- D、键盘缓冲满

正确答案： B

88、下列选项中，能引起外部中断请求的事件是（ ）。

- A、一条指令执行结束
- B、一次总线传输结束
- C、一次中断处理结束
- D、一次DMA操作结束

正确答案： D

89、以下（）情况出现时，会引起CPU自动查询有无中断请求，进而可能进入中断响应周期。

- A、一条指令执行结束
- B、一次I / O操作结束
- C、一次中断处理结束
- D、一次DMA操作结束

正确答案： A

90、以下有关CPU响应外部中断请求的叙述中，错误的是（）。

- A、每条指令结束后，CPU都会转到“中断响应”周期进行中断响应处理
- B、在“中断响应”周期，CPU将中断允许触发器清零，以使CPU关中断
- C、在“中断响应”周期，CPU把后继指令地址作为返回地址保存在固定地方
- D、在“中断响应”周期，CPU把取得的中断服务程序的入口地址送PC

正确答案： A

91、单级中断系统中，中断服务程序内的执行顺序是（）。

I.保护现场

II.开中断

III.关中断

IV.保存断点

V.中断事件处理

VI.恢复现场

VII.中断返回

- A、 I →V→VI→II→VII
- B、 III→I→V→VII
- C、 III→IV→V→VI→VII
- D、 IV→I→V→VI→VII

正确答案： A

解析：该题的一个特点是单级中断，不会出现多重中断的中断嵌套问题，由于是单级中断，断点也不需要保存了，CPU直接返回中断前的位置就可以了！

同时关中断是由硬件自动实现的，并不属于中断服务程序。

而恢复断点、恢复现场之后需要开中断才能返回断点！！！！

92、中断向量地址是指（）。

- A、子程序入口地址
- B、中断服务程序入口地址
- C、中断服务程序入口地址的地址
- D、中断查询程序的入口地址

正确答案： C

93、以下操作中，不是通过执行指令而是由硬件完成的是（）。

- A、保护断点
- B、保护现场
- C、设置中断屏蔽字
- D、从I/O接口取数

正确答案： A

94、设置中断屏蔽字可以动态地改变（）优先级。

- A、中断查询
- B、中断响应
- C、中断处理
- D、中断返回

正确答案： C

95、开中断和关中断两种操作都用于对（）进行设置。

- A、中断允许触发器
- B、中断屏蔽寄存器
- C、中断请求寄存器
- D、中断向量寄存器

正确答案： A

96、以下有关中断I/O方式的叙述中，错误的是（）。

- A、中断请求的是CPU时间，要求CPU执行程序来处理发生的相关事件
- B、CPU对外部中断的响应不可能发生在一条指令的执行过程中
- C、中断I/O方式下，外设接口中的数据和CPU中的寄存器内容直接交换

D、只要有中断请求发生，那么一条指令执行结束后CPU就进入中断响应周期
正确答案： D

97、假设计算机系统中软盘以中断方式与CPU进行数据交换，主频为50MHz，传输单位为16位，软盘的数据传输率为50kB / s。若每次数据传输的开销（包括中断响应和中断处理）为100个时钟周期，则软盘工作时CPU用于软盘数据传输的时间占整个CPU时间的百分比是（ ）。

- A、 0%
- B、 5%
- C、 1.5%
- D、 15%

正确答案： B

98、周期挪用方式常用于（ ）方式的输入输出控制中。

- A、 DMA
- B、 中断
- C、 程序查询
- D、 通道

正确答案： A

99、采用周期挪用方式进行数据传送时，每传送一个数据要占用一个（ ）的时间。

- A、 指令周期
- B、 机器周期
- C、 时钟周期
- D、 存储周期

正确答案： D

100、DMA方式的数据交换不是由CPU执行一段程序来完成，而是在（ ）之间建立一条逻辑上的直接数据通路，由DMA控制器来实现的。

- A、 CPU与主存
- B、 外设与主存
- C、 外设与CPU
- D、 外设与外设

正确答案： B

101、启动一次DMA传送，外设和主机之间将完成一个（ ）的数据传送。

- A、 字节
- B、 字
- C、 总线宽度

D、数据块
正确答案： D

102、以下是有关DMA方式的叙述：

- ①DMA控制器向CPU请求的是总线使用权。
- ②DMA方式可用于键盘和鼠标器的数据输入。
- ③ DMA方式下整个I / O过程完全不需要CPU介入。
- ④DMA方式需要用中断处理进行辅助操作。

以上叙述中，错误的是（ ）。

- A、 ①和②
 - B、 ②和③
 - C、 ②和④
 - D、 ③和④
- 正确答案： B

103、以下关于DMA控制器和CPU关系的叙述中，错误的是（ ）

- A、 DMA控制器和CPU都可以作为总线的主控设备
 - B、 DMA控制器和CPU都要使用总线时，CPU优先级更高
 - C、 CPU可通过执行I / O指令来访问DMA控制器中的I / O端口
 - D、 CPU可通过执行I / O指令来启动进行DMA传送的设备
- 正确答案： B

104、以下关于I / O子系统的描述中，错误的是（ ）。

- A、 I / O子系统包含I / O软件和I / O硬件两大部分
 - B、 I / O软件包含用户空间I / O软件部分和内核空间I / O软件部分
 - C、 内核空间I / O软件包含设备无关软件、设备驱动程序和中断服务程序
 - D、 直接控制I / O硬件的是设备驱动程序，而不是中断服务程序
- 正确答案： D

105、在()的计算机系统中，外部设备可以和主存储器单元统一编址，因此可以不使用I / O指令。

- A、 单总线
- B、 双总线

- C、三总线
 - D、以上三种总线
- 正确答案： A

106、微型机系统中，主机和高速硬盘进行数据交换一般采用()方式。

- A、程序查询
 - B、程序中断
 - C、DMA
- 正确答案： C

107、在数据传送过程中，数据由串行变并行或由并行变串行，这种转换是通过接口电路中的()实现的。

- A、数据寄存器
 - B、移位寄存器
 - C、锁存器
- 正确答案： B

108、计算机主机和终端串行传送数据时，要进行串一并或并一串转换，这样的转换()。

- A、只有通过专门的硬件来实现
 - B、可以用软件实现，并非一定用硬件实现
 - C、只能用软件实现
- 正确答案： B

109、主机与设备传送数据时，采用()，主机与设备是串行工作的。

- A、程序查询方式
 - B、中断方式
 - C、DMA方式
- 正确答案： A

110、主机与I / O设备传送数据时，采用()，CPU的效率最高。

- A、程序查询方式
 - B、中断方式
 - C、DMA方式
- 正确答案： C

111、下述()种情况会提出中断请求。

- A、产生存储周期窃取

B、在键盘输入过程中，每按一次键

C、两数相加结果为零

正确答案： B

112、中断发生时，程序计数器内容的保护和更新，是由()完成的。

A、硬件自动

B、进栈指令和转移指令

C、访存指令

正确答案： A

113、中断向量地址是()。

A、子程序入口地址

B、中断服务程序入口地址

C、中断服务程序入口地址的地址

正确答案： C

114、在中断响应周期，置“0”允许中断触发器是由()完成的。

A、硬件自动

B、程序员在编制中断服务程序时设置的

C、关中断指令

正确答案： A

115、采用DMA方式传送数据时，每传送一个数据要占用()的时间。

A、一个指令周期

B、一个机器周期

C、一个存储周期

正确答案： C

116、周期挪用（窃取）方式常用于()中。

A、直接存储器存取方式的输入输出

B、直接程序传送方式的输入输出

C、程序中断方式的输入输出

正确答案： A

117、DMA方式()。

A、既然能用于高速外围设备的信息传送，也就能代替中断方式

B、不能取代中断方式

C、也能向CPU请求中断处理数据传送

正确答案： B

118、DMA方式中，周期窃取是窃取一个()。

- A、存取周期
- B、指令周期
- C、CPU周期
- D、总线周期

正确答案： A

119、当采用()输入操作情况下，除非计算机等待，否则无法传送数据给计算机。

- A、程序查询方式
- B、中断方式
- C、DMA方式

正确答案： A

120、I / O编址方式通常可分统一编址和不统一编址，()。

- A、统一编址就是将I/O地址看做是存储器地址的一部分，可用专门的I/O指令对设备进行访问
- B、不统一编址是指I/O地址和存储器地址是分开的，所以对I/O访问必须有专门的I/O指令
- C、统一编址是指I / O地址和存储器地址是分开的，所以可用访存指令实现CPU对设备的访问

正确答案： B

121、带有处理机的终端一般称为()。

- A、交互式终端
- B、智能终端
- C、远程终端

正确答案： B

122、目前在小型和微型计算机里最普遍采用的字母与字符编码是()。

- A、BCD码
- B、十六进制代码
- C、ASCII码

正确答案： C

123、通道程序是由()组成。

- A、I / O指令
- B、通道控制字（或称通道指令）
- C、通道状态字

正确答案： B

124、打印机的分类方法很多，若按能否打印汉字来区分，可分为()。

- A、并行式打印机和串行式打印机
- B、击打式打印机和非击打式打印机
- C、点阵式打印机和活字式打印机

正确答案： C

125、打印机的分类方法很多，若从打字原理来区分，可分为()。

- A、击打式和非击打式
- B、串行式和并行式
- C、点阵式和活字式

正确答案： A

126、某计算机的I/O设备采用异步串行传送方式传送字符信息，字符信息的格式为：1位起始位、7位数据位、1位检验位、1位停止位。若要求每秒钟传送480个字符，那么该I/O设备的数据传输速率应为()bps（位/秒）。

- A、1200
- B、4800
- C、9600

正确答案： B

127、以串行接口对ASCII码进行传送，带1位奇校验位和2位停止位，当波特率为9600波特时，字符传送率为()字符/秒。

- A、960
- B、1371
- C、480

正确答案： A

128、某系统对输入数据进行取样处理，每抽取一个输入数据，CPU就要中断处理一次，将取样的数据放至存储器中保留的缓冲区内，该中断处理需X秒。此外，缓冲区内每存储N个数据，主程序就将其取出进行处理需Y秒。可见，该系统可以跟踪到每秒()次中断请求。

- A、 $N/(N \times X + Y)$
- B、 $N/(X + Y)N$
- C、 $\min(1/X, N/Y)$

正确答案： A

129、I/O与主机交换信息的方式中，中断方式的特点是()。

- A、CPU与设备串行工作，传送与主程序串行工作

B、CPU与设备并行工作，传送与主程序串行工作

C、CPU与设备并行工作，传送与主程序并行工作

正确答案： B

130、I / O与主机交换信息的方式中，DMA方式的特点是()。

A、CPU与设备串行工作，传送与主程序串行工作

B、CPU与设备并行工作，传送与主程序串行工作

C、CPU与设备并行工作，传送与主程序并行工作

正确答案： C

131、下面叙述中()是正确的。

A、总线一定要和接口相连

B、接口一定要和总线相连

C、通道可以代替接口

正确答案： B

132、计算机的外部设备是指()。

A、磁盘机

B、输入输出设备

C、电源及空调设备

正确答案： B

133、CPU程序和通道程序可以并行执行，并通过()实现彼此间的通信和同步。

A、I / O指令

B、I / O中断

C、I / O指令和I / O中断

D、操作员干预

正确答案： C

134、通道对CPU的请求形式是()。

A、中断

B、通道命令

C、跳转指令

D、自陷

正确答案： A

135、CPU对通道的请求形式是()。

A、自陷

B、中断

C、通道命令
D、I/O指令
正确答案：D

136、下列叙述中正确的是()。

A、程序中断方式和DMA方式中实现数据传送都需中断请求
B、程序中断方式中有中断请求，DMA方式中没有中断请求
C、程序中断方式和DMA方式中都有中断请求，但目的不同
正确答案：C

137、若一个8位组成的字符至少需10位来传送，这是()传送方式。

A、同步
B、异步
C、并联
D、混合
正确答案：B

138、I/O的编址方式采用统一编址时，存储单元和I/O设备是靠()来区分的。

A、不同的地址线
B、不同的地址码
C、不同的控制线
正确答案：B

139、I/O采用统一编址时，进行输入输出操作的指令是。

A、控制指令
B、访存指令
C、输入输出指令
正确答案：B

140、I/O采用不统一编址时，进行输入输出操作的指令是()

A、控制指令
B、访存指令
C、输入输出指令
正确答案：C

141、以下()是错误的。

A、

中断服务程序可以是操作系统模块

B、 中断向量就是中断服务程序的入口地址
C、

中断向量法可以提高识别中断源的速度

D、 软件查询法和硬件法都能找到中断服务程序的入口地址。
正确答案： B

142、中断服务程序的最后一条指令是（ ）。

A、

转移指令

B、 出栈指令
C、 中断返回指令
正确答案： C

143、DMA方式的接口电路中有程序中断部件，其作用是（ ）。

A、 实现数据传送
B、 向CPU提出总线使用权
C、 向CPU提出传输结束
正确答案： C

144、鼠标器适合于用（ ） 方式实现输入操作。

A、 程序查询
B、 中断
C、 DMA
正确答案： B

145、硬盘适合于用（ ）方式实现输入输出操作。

- A、 DMA
 - B、 中断
 - C、 程序查询
- 正确答案： A

146、以下叙述（ ）是正确的。

- A、 外部设备一旦发出中断请求，便立即得到CPU的响应
 - B、 外部设备一旦发出中断请求，CPU应立即响应
 - C、 中断方式一般用于处理随机出现的服务请求
- 正确答案： C

147、DMA接口（ ）。

- A、 可以用于主存与主存之间的数据交换
 - B、 内有中断机制
 - C、 内有中断机制，可以处理异常情况
- 正确答案： B

148、DMA访问主存时，让CPU处于等待状态，等DMA的一批数据访问结束后，CPU再恢复工作，这种情况称为（ ）。

- A、 停止CPU访问主存
 - B、 周期挪用
 - C、 DMA与CPU交替访问
- 正确答案： A

149、DMA访问主存时，向CPU发出请求，获得总线使用权时再进行访存，这种情况称为（ ）。

- A、 停止CPU访问主存
 - B、 周期挪用
 - C、 DMA与CPU交替访问
- 正确答案： B

150、CPU通过（ ）启动通道。

- A、 执行通道命令
 - B、 执行I / O指令
 - C、 发出中断请求
- 正确答案： B

151、以下叙述（ ）是错误的。

- A、一个更高级的中断请求一定可以中断另一个中断处理程序的执行
- B、DMA和CPU必须分时使用总线
- C、DMA的数据传送不需CPU控制

正确答案： A

152、一个CRT的分辨率为1024x1024，像素的颜色为256色，则CRT接口电路中的刷新存储器的容量为（ ）

- A、 512 KB
- B、 1MB
- C、 2 MB

正确答案： B

153、键盘、鼠标、显示器、打印机属于（ ）设备。

- A、 机—机通信
- B、 计算机信息存储
- C、 人机交互

正确答案： C

154、MODEM属于（ ）设备。

- A、 机—机通信
- B、 计算机信息存储
- C、 人机交互

正确答案： A

155、微型计算机中，VGA代表（ ）。

- A、 显示器型号
- B、 显示标准
- C、 键盘的型号

正确答案： B

156、若PC机所配置的显示卡上的刷新存储器容量是1MB，则当分辨率为800x600像素时，每个像素最多可以有（ ）种不同颜色。

- A、 256
- B、 65 536
- C、 4 096

正确答案： B

157、【2010】 下列选项中的英文缩写均为总线标准的是（ ）。

- A、 PCI、 CRT、 USB、 EISA
- B、 ISA、 CPI、 VESA、 EISA
- C、 ISA、 SCSI、 RAM、 MIPS
- D、 ISA、 EISA、 PCI、 PCI-Express

正确答案： D

158、【2010】 单级中断系统中，中断服务程序执行顺序是（ ）。

I.保护现场 II.开中断 III.关中断 IV.保存断点 V.中断事件处理 VI.恢复现场 VII.中断返回

- A、 I、 V、 VI、 II、 VII
- B、 III、 I、 V、 VII
- C、 III、 IV、 V、 VI、 VII
- D、 IV、 I、 V、 VI、 VII

正确答案： A

解析：程序中断有单级中断和多级中断之分。

单级中断系统中，不允许中断嵌套。而保存断点与关中断的任务是由硬件（中断隐指令）完成的，所以在中断服务程序中应完成的任务有：1. 保存现场；2. 中断事件处理；3. 恢复现场；4. 开中断；5. 中断返回。

159、【2010】 假定一台计算机的显示存储器用DRAM芯片实现，若要求显示分辨率为1600x1200，颜色深度为24位，帧频为85Hz，显示总带宽的50%用来刷新屏幕，则需要的显存总带宽至少约为()。

- A、 245Mb/s
- B、 979Mb/s
- C、 1958Mb/s
- D、 7834Mb/s

正确答案： D

解析：显存带宽=分辨率×色深×帧频。考虑到50%的时间用来刷新屏幕，故显存总带宽应当加倍。所以有显存带宽=1600×1200×4×85≈3916.8Mb/s，则需要的显存总带宽为3916.8Mb/s×2=7833.6Mb/s

160、【2011】 在系统总线的数据线上，不可能传输的是 ()

- A、 指令
- B、 操作数
- C、 握手（应答）信号
- D、 中断类型号

正确答案： C

解析：C.握手（应答）信号在通信总线上传输。

161、【2011】 某计算机有五级中断 $L_4 \sim L_0$ ，中断屏蔽字为 $M_4M_3M_2M_1M_0$ ， $M_i=1$ ($0 \leq i \leq 4$) 表示对 L_i 级中断进行屏蔽。若中断响应优先级从高到低的顺序是 $L_4 \rightarrow L_0 \rightarrow L_2 \rightarrow L_1 \rightarrow L_3$ ，则 L_1 的中断处理程序中设置的中断屏蔽字是()

- A、 11110
- B、 01101
- C、 00011
- D、 01010

正确答案： D

解析：

考点：中断相应次序和中断处理次序,只需要将优先级在自己前面的那些设置为0屏蔽掉即可。

L_4 的中断屏蔽字11111

L_0 的中断屏蔽字11110

L_2 的中断屏蔽字01101

L_1 的中断屏蔽字01010

L_3 的中断屏蔽字00001

162、【2011】 某计算机处理器主频为50MHz，采用定时查询方式控制设备A的I/O，查询程序运行一次所用的时钟周期数至少为500。在设备A工作期间，为保证数据不丢

失，每秒需对其查询至少200次，则CPU用于设备A的I/O的时间占整个CPU时间的百分比至少是()

- A、 0.02%
- B、 0.05%
- C、 0.20%
- D、 0.50%

正确答案： C

解析： C. 每秒200次查询，每次500个周期，则每秒最少 $200 \times 500 = 100000$ 个周期， $100000 \div 50M = 0.20\%$ 。

163、【2012】某同步总线的时钟频率为100MHz，宽度为32位，地址 / 数据线复用，每传输一个地址或数据占用一个时钟周期。若该总线支持突发（猝发）传输方式，则一次“主存写”总线事务传输128位数据所需要的时间至少是（ ）。

- A、 20ns
- B、 40ns
- C、 50ns
- D、 80ns

正确答案： C

解析： $128 = 32 \times 4$

1个地址期， 4个数据期

$$5 \times 1/100M = 5 \times (1/100 \times 10^6) = 0.05 \times 10^{-6}s = 50ns$$

164、【2012】下列关于USB总线特性的描述中，错误的是()。

- A、 可实现外设的即插即用和热拔插
- B、 可通过级联方式连接多台外设
- C、 是一种通信总线，可以连接不同外设
- D、 同时可传输2位数据，数据传输率高

正确答案： D

解析： USB 是一种外设总线标准，具有即插即用功能，并支持热插拔。USB在一台计算机上最多可以同时支持127台设备的运行。USB是通用串行总线，同时只能传送1位数据

165、【2012】 响应外部中断的过程中，中断隐指令完成的操作，除保护断点外，还包括。

I.关中断

II.保存通用寄存器的内容

II.形成中断服务程序入口地址并送PC

- A、 仅I、 II
- B、 仅I、 III
- C、 仅II、 III
- D、 I、 II、 III

正确答案： B

解析：保存通用寄存器的内容一般用软件完成，故选择B

中断隐指令：进入中断时执行的关中断、保存断点等操作一般由硬件实现，它类似于一条指令，但不能被编写在程序中。

中断隐指令完成的操作有3个：①保存断点②关中断③引出中断服务程序（形成中断服务程序入口地址并送PC）。而保护通用寄存器内容的操作是由软件实现的，不是由中断隐指令实现的。

166、【2012】 下列关于中断 I/O 方式和 DMA方式比较的叙述中，错误的是

- A、 中断 I/O方式请求的是 CPU处理时间，DMA方式请求的是总线使用权
- B、 中断响应发生在一条指令执行结束后，DMA响应发生在一个总线事务完成后
- C、 中断 I/O方式下数据传送通过软件完成，DMA方式下数据传送由硬件完成
- D、 中断 I/O方式适用于所有外部设备，DMA方式仅适用于快速外部设备

正确答案： D

解析：中断处理方式：在I/O设备输入每个数据的过程中，由于无需CPU干预，因而可使CPU与I/O设备并行工作。仅当输完一个数据时，才需CPU花费极短的时间去做些中断处理。因此中断申请使用的是CPU处理时间，发生的时间是在一条指令执行结束之后，数据是在软件的控制下完成传送。而DMA方式与之不同。DMA方式：数据传输的基本单位是数据块，即在CPU与I/O设备之间，每次传送至少一个数据块；DMA方式每次申请的是总线的使用权，所传送的数据是从设备直接送入内存的，或者相反；仅在传送一个或多个数据块的开始和结束时，才需CPU干预，整块数据的传送是在控制器的控制下完成的。答案D的说法不正确。

167、【2014】某设备中断请求的响应和处理时间为100ns，每400ns发出一次中断请求，中断响应所容许的最长延迟时间为50ns，则在该设备持续工作过程中CPU用于该设备的I/O时间占整个CPU时间百分比至少是（ ）

- A、 12.5%
- B、 25%
- C、 37.5%
- D、 50%

正确答案： B

解析：解析：每400ns发出一次中断请求，不管怎么延长，400ns还是发出一次，也就是每400ns要有100ns的中断处理时间，所以是B。

至于最长延迟什么的并不会影响每400ns发出一次中断请求，并且这个中断请求一定会被响应、处理。

168、【2015】内部异常（内中断）可分为故障（fault）、陷阱（trap）和终止（abort）三类。下列有关内部异常的叙述中，错误的是（ ）。

- A、 内部异常的产生与当前执行指令相关
- B、 内部异常的检测由CPU 内部逻辑实现
- C、 内部异常的响应发生在指令执行过程中
- D、 内部异常处理后返回到发生异常的指令继续执行

正确答案： D

解析：解析：

故障(Faults)：故障通常是可以纠正的,当中断返回时,将重新执行引起故障的那条指令

陷阱(Traps)：当此异常发生时,在转入异常处理程序之前,处理器在栈中压入陷阱截获指令的下一条指令的地址

终止(Aborts)：终止标志着最严重的错误,继续执行引起此异常已相当困难,操作系统通常只能把该任务从系统中抹去

内中断是指CPU和内存内部产生的中断，包括程序运算引起的各种错误，如地址非法、校验错、页面失效、非法指令、自中断（INT）和除数为0等，以上都在指令的执行过程中产生的，故A正确。这种检测异常的工作是由CPU实现的，故B正确。内中断

不能被屏蔽，一旦出现应立即处理，故C正确。内部异常（如除数为0和自中断）都会自动跳过中断指令，不返回到发生异常的指令继续执行，故D错误。

169、DMA方式将建立一条直接数据通路，它位于（ ）

- A、I/O设备与主存之间
- B、两个I/O设备之间
- C、I/O设备和CPU之间
- D、CPU和主存之间

正确答案： A

解析：DMA方式是在外设和主存之间开辟一条“直接数据通道”，在不需CPU干预也不需要软件介入的情况下，在两者之间进行的高速数据传送方式。

170、在统一编址的方式下，区分存储单元和I/O设备是靠（ ）

- A、不同的地址码
- B、不同的地址线
- C、不同的控制线
- D、不同的数据线

正确答案： A

171、中断屏蔽码的作用是（ ）。

- A、暂停外设对主机的访问
- B、暂停对某些中断的处理
- C、暂停对一切中断的处理
- D、暂停 CPU 对主存的访问

正确答案： B

解析：中断屏蔽码的作用是暂时剥夺部分中断源发中断请求，利用中断屏蔽码可以在不改变中断响应次序的情况下改变中断处理的次序。

172、一个计算机系统有I/O 通道：

①字节多路通道，带有传输速率为1.2KB/s的CRT终端5台，传输速率为7.5KB/s的打印机2台；

②选择通道，带有传输速率为1000KB/s的光盘一台，同时带有传输速率为800KB/s的温盘一台；

③数组多路通道，带传输速率为800KB/s及600KB/s的磁盘各一台，则通道的最大传输速率为（ ）。

- A、1821KB/s
- B、2421KB/s
- C、2621KB/s
- D、3221KB/s

正确答案： A

解析：系统的最大数据传输率等于所有通道最大通道传输率之和。字节多路通道的最大传输率是所有设备传输速率之和，选择通道和数组多路通道的最大传输率以传输速率最高的设备为准，所以通道的最大传输速率= $1.2 \times 5 + 7.5 \times 2 + 1000 + 800 = 1821 \text{KB/s}$ 。

173、I/O的编址方式采用统一编址方式时，进行输入/输出的操作的指令是（ ）。

- A、控制指令
- B、访存指令
- C、输入 / 输出指令
- D、D.都不对

正确答案： B

解析：统一编址时，CPU使用指令系统中的访存指令来完成输入 / 输出；独立编址时，则需要使用专门的输入 / 输出指令来完成输入 / 输出。

174、在统一编址的情况下，就I/O设备而言，其对应的I/O地址说法错误的是（ ）。

- A、要求固定在地址高端
- B、要求固定在地址低端
- C、要求相对固定在地址的某部分
- D、可以随意在地址的任何地方

正确答案： D

解析：在统一编址方式下，指令靠地址码区分内存和I / O设备，如果可以随意在地址的任何地方，将给编程造成极大的混乱，故而错误。A、B、C的做法都是可取的。

175、程序员进行系统调用访问设备用的是（ ）。

- A、逻辑地址
- B、物理地址
- C、主设备地址
- D、从设备地址

正确答案： A

解析：物理设备是外部连接使用的，且是唯一的，它与“地址总线相对应”；而逻辑地址是内部和编程使用的，并不唯一。在内存中的实际地址就是所谓的“物理地址”，而逻辑地址就是用于逻辑段管理内存的，程序员使用逻辑地址访问设备。

176、【2011】假定不采用Cache和指令预取技术，且机器处于“开中断”状态，则在下列有关指令执行的叙述中，错误的是（ ）。

- A、每个指令周期中CPU都至少访问内存一次
- B、每个指令周期一定大于或等于一个CPU时钟周期
- C、空操作指令的指令周期中任何寄存器的内容都不会被改变
- D、当前程序在每条指令执行结束时都可能被外部中断打断

正确答案： C

解析：A选项由于没有采用指令预取技术，故而取指令要至少访问内存一次。

B选项时钟周期对指令是不可分割的。

C选项空指令能够使PC寄存器自动加1，故而不正确。

D选项在指令执行结束时刻，CPU查询是否有中断请求，故而可能被中断。

177、中断判优逻辑和总线仲裁方式很类似，下列说法正确的是（ ）。

I.在总线仲裁方式中，独立请求方式响应时间最快，是以增加处理及开销和增加控制线数为代价的

II.在总线仲裁方式中，计数器定时查询方式有一根总线请求（BR）和一根设备地址线，若每次计数都从0开始，则设备号小的优先级高

III.总线仲裁方式一般是指I / O设备争用总线的判优方式，而中断判优方式一般是指I / O设备争用CPU的判优方式

IV.中断判优逻辑既可以通过硬件实现，也可以通过软件实现

- A、 I、 IV
- B、 I、 III、 IV
- C、 I、 II、 IV
- D、 II、 IV

正确答案： B

解析：I：独立请求方式的每个I / O接口都有各自的总线请求线和总线同意线，共 $2n$ 根控制线，以此来获得高响应速度，故I正确。II：在计数器定时模式下，有 n 个I / O接

口，就需要有 $\log_2 n$ 根设备地址线。假设有8个I/O设备，此时就需要3根设备地址线，且3根设备地址线与这8个设备都相连，当有设备请求总线时（不管有多少个设备请求），BR线中产生信号，触动计时器，此时计时器从0开始，通过设备地址线发送二进制信号，3根线中信号逐步变化，000,001,010……当设备检测到设备线中的信号与该设备编号相同时，则该设备获得总线控制权，进行总线操作：当该设备操作结束后，若仍有其他设备在请求，则计数器要么从0开始重新计时，要么从当前设备开始计时，依次进行；如果计数器每次从0开始，肯定导致设备号小的优先级最高：如果计数器每次从当前设备开始计数，则每个设备的优先级是一样的，故II错误：III：总线仲裁方式是总线被争用的判优方式，但也可以是硬盘（外存）。综上分析：I、III、IV正确。

178、以下说法中错误的是（ ）。

- A、中断服务程序一般是操作系统模块
- B、中断向量方法可提高中断源的识别速度
- C、中断向量地址是中断服务程序的入口地址
- D、重叠处理中断的现象称为中断嵌套

正确答案： C

解析：中断服务程序：处理器处理紧急事件可理解为是一种服务，是通过执行事先编好的某个特定的程序来完成的，一般属于操作系统的模块，故A正确；中断向量由向量地址形成部件也就是硬件产生，并且不同的中断源对应不同的中断服务程序，因此，通过该方法可以比较快速地识别中断源，实际上，向量地址形成部件就是根据中断源来得到中断向量的输出的，故B正确；中断向量地址是内存中存放中断向量的地址，不是中断服务程序的入口地址，故C错误；重叠处理中断的现象称为中断嵌套，故D正确。

179、能产生DMA请求的总线部件是（ ）。

I.高速外设

II.需要与主机批量交换数据的外设

III.具有DMA接口的设备

- A、只有I
- B、只有III
- C、I、III
- D、II、III

正确答案： B

解析：只有具有DMA接口的外设才能产生DMA请求，即使当前设备是高速设备或者需要与主机批量交换数据，如果没有DMA接口的话，也不能产生DMA请求。

180、中断响应由高到低的优先次序宜用（ ）。

- A、访管-程序性-机器故障
- B、访管-程序性-重新启动
- C、外部-访管-程序性
- D、程序性-I / O-访管

正确答案： B

解析：中断优先级由高至低为：访管、程序性、重新启动。重新启动应当等待其他任务完成后再进行，优先级最低，访管指令最紧迫，优先级最高。硬件故障优先级最高，访管指令优先级要高于外部中断。

181、在下列情况下，可能不发生中断请求的是（ ）。

- A、DMA操作结束
- B、一条指令执行完毕
- C、机器出现故障
- D、执行“软中断”指令

正确答案： B

解析：当DMA操作结束、机器出现故障、执行“软中断”指令时都会产生中断请求。而一条指令执行完毕可能响应中断请求，但它本身不会引起中断请求。

182、某计算机有4级中断，优先级从高到低为1、2、3、4。若将优先级顺序修改，改后1级中断的屏蔽字为1101,2级中断的屏蔽字为0100,3级中断的屏蔽字为1111，4级中断的屏蔽字为0101，则修改后的优先级顺序从高到低为（ ）。

- A、1、2、3、4
- B、3、1、4、2
- C、1、3、4、2
- D、2、1、3、4

正确答案： B

解析：由3级中断的屏蔽字可知，它屏蔽所有中断，故优先级最高；1级中断屏蔽除3之外的所有中断，优先级次之，依此类推，故选B。

183、在中断响应周期中，CPU主要完成的工作是（ ）。

- A、关中断，保护断点，发中断响应信号并形成向量地址
- B、开中断，保护断点，发中断响应信号并形成向量地址
- C、关中断，执行中断服务程序

D、开中断，执行中断服务程序

正确答案： A

解析：在中断响应周期，CPU 主要完成关中断，保护断点，发中断响应信号并形成中断向量地址的工作，故执行中断隐指令。

184、在中断周期中，（ ）将允许中断触发器置0。

A、关中断指令

B、中断隐指令

C、开中断指令

D、中断服务程序

正确答案： B

解析：允许中断触发器置0表示关中断，由中断隐指令完成，即硬件自动完成。

185、CPU响应中断时最先完成的步骤是（ ）。

A、开中断

B、保存断点

C、关中断

D、转入中断服务程序

正确答案： C

解析：只有先关中断，才可以保护断点。若是先不保护断点，则可能会丢失当前程序的断点。同理，在恢复现场之前也要关中断，这个过程和操作系统中的信号量PV操作类似，都是将内部过程变为不可打断的原子操作。

186、设置中断屏蔽标志可以改变（ ）。

A、多个中断源的中断请求优先级

B、CPU对多个中断请求响应的优先次序

C、多个中断服务程序开始执行的顺序

D、多个中断服务程序执行完的次序

正确答案： D

解析：中断屏蔽标志的作用是实现中断升级，即改变中断处理的次序（注意分清中断响应次序和中断处理次序，中断响应次序由硬件排队电路决定）。当中断请求先后出现时，允许优先级高的中断请求打断优先级低的中断服务程序。

187、在CPU响应中断时，保护两个关键的硬件状态是（ ）。

A、PC和IR

B、PC和PSW

C、AR和IR

D、AR和PSW

正确答案： B

解析：程序计数器（PC）的内容是被中断程序的尚未执行的指令地址，程序状态字寄存器（PSW）保存各种状态信息。CPU响应中断后，需要保护中断的CPU现场。将PC和PSW压入堆栈，等到中断结束后，将堆栈中的PC和PSW的内容返回相应的寄存器，原程序从断点开始继续执行。

188、在DMA传送方式中，由（ ）发出DMA请求，在传送期间总线控制权由（ ）掌握。

- A、 外部设备、CPU
- B、 DMA控制器、DMA控制器
- C、 外部设备、DMA控制器
- D、 DMA控制器、内存

正确答案： C

解析：在DMA传送方式中，由外部设备向DMA控制器发出DMA请求信号，然后由DMA控制器向CPU发出总线请求信号。在DMA方式中，DMA控制器在传送期间有总线控制权，这时CPU不能响应I / O中断。

189、下列叙述中（ ）是正确的。

- A、 程序中断方式和DMA方式中实现数据传送都需要中断请求
- B、 程序中断方式中有中断请求，DMA方式中没有中断请求
- C、 程序中断方式和DMA方式中都有中断请求，但目的不同
- D、 DMA要等指令周期结束时才可以进行周期窃取

正确答案： C

解析：程序中断方式在数据传输时，首先要发出中断请求，此时CPU中断正在进行的操作，转而进行数据传输，直到数据传送结束，CPU才返回中断前执行的操作。

DMA方式只是在DMA的前处理和后处理过程中需要用中断的方式请求CPU操作，在数据传送过程中，不需要中断请求。DMA方式和程序中断方式都有中断请求，但目的不同，程序中断方式的中断请求是为了进行数据传送，而DMA方式中的中断请求只是为了获得总线控制权或者交回总线控制权。CPU对DMA的响应可以在指令执行过程中的任何两个存取周期之间。

190、在由多个通道组成的I / O系统中，I / O系统的最大流量是（ ）。

- A、 各通道最大流量的最大值

- B、各通道最大流量之和
- C、各通道实际流量的最大值
- D、各通道实际流量之和

正确答案： B

解析：该系统的最大流量是各个通道最大流量之和，即可并行。

191、在DMA方式下，数据从内存传送到外设经过的路径是（ ）。

- A、内存→数据总线→数据通路→外设
- B、内存→数据总线→DMAC→外设
- C、内存→数据通路→数据总线→外设
- D、内存→CPU→外设

正确答案： B

解析：DMA方式不经过CPU，输出从内存经过数据总线，传送到DMA控制器的DMAC中，再传送给外设，这样的传输路径称为数据通路。

192、某数组多路通道最大数据传输率为1MB/s，它有10个子通道，则每个子通道的最大数据传输率为（ ）。

- A、100KB/s
- B、1MB/s
- C、介于A和B之间
- D、小于100KB/s

正确答案： B

解析：数组多路通道以数据块为传输单位，一段时间内只能为一个子通道服务，子通道接受服务时的数据传输率即为通道的最大数据传输率。

193、【2013】下列关于中断I/O方式和DMA方式比较的叙述中，错误的是（ ）。

- A、中断I / O方式请求的是CPU处理时间，DMA方式请求的是总线使用权
- B、中断响应发生在一条指令执行结束后，DMA响应发生在一个总线事务完成后
- C、中断I / O方式下数据传送通过软件完成，DMA方式下数据传送由硬件完成
- D、中断I / O方式适用于所有外部设备，DMA方式仅适用于快速外部设备

正确答案： D

解析：中断I / O方式只适用于中低速外部设备，而不适用于所有外部设备。

中断处理方式下，在I / O设备输入每个数据的过程中，由于无须CPU干预，因而可使CPU与I / O设备并行工作。仅当输完一个数据时，才需CPU花费极短的时间去做中断处理。因此中断申请使用的是CPU处理时间，发生的时间是在一条指令执行结束之后，数据是在软件的控制下完成传送。而DMA方式与之不同。DMA方式下，数据传输的基本单位是数据块，即在CPU与I / O设备之间，每次传送至少一个数据块；DMA

方式每次申请的是总线的使用权，所传送的数据从设备直接送入内存，或者相反；仅在传送一个或多个数据块的开始和结束时，才需CPU干预，整块数据的传送是在控制器的控制下完成的。故D选项错误。

194、【2012】某同步总线的时钟频率为100MHz，宽度为32位，地址/数据线复用，每传输一个地址或数据占用一个时钟周期。若该总线支持突发（猝发）传输方式，则一次“主存写”总线事务传输128位数据所需要的时间至少是（ ）。

- A、 20ns
- B、 40ns
- C、 50ns
- D、 80ns

正确答案： C

解析：总线频率为100MHz,则时钟周期为10ns。总线宽度与存储字长都是32位，故每次传送一个32位存储字。猝发式发送可以连续传送地址连续的数据，送时间为传送地址的10ns+传送128位数据的40ns，共50ns。

195、【2012】下列选项中，在I/O总线的数据线上传输的信息包括（ ）。

I. I/O接口中的命令字 II. I/O接口中的状态字 III. 中断类型号

- A、 仅I、II
- B、 仅I、III
- C、 仅II、III
- D、 I、II、III

正确答案： D

解析：I/O接口与CPU之间的I/O总线有数据线、命令线和地址线。命令线和地址线都是单向传输的，从CPU传送给I/O接口，而I/O接口中的命令字、状态字以及中断类型号均由I/O接口发往CPU，故只能通过I/O总线的数据线传输。

196、【2012】响应外部中断的过程中，中断隐指令完成的操作，除保护断点外，还包括（ ）。

I.关中断 II.保存通用寄存器的内容 III.形成中断服务程序入口地址并送程序计数器

- A、 仅I、II
- B、 仅I、III
- C、 仅II、III

D、I、II、III

正确答案： B

解析：在响应外部中断的过程中，中断隐指令完成的操作包括：关中断；保护断点；引出中断服务程序（形成中断服务程序入口地址并送至程序计数器），所以只有I、III正确。II中的保存通用寄存器的内容是在进入中断服务程序后首先进行的操作。

197、【2014】 下列有关I/O接口的叙述中，错误的是（ ）。

- A、 状态端口和控制端口可以合用同一个寄存器
- B、 I/O 接口中 CPU 可访问的寄存器称为I/O端口
- C、 采用独立编址方式时，I/O端口地址和主存地址可能相同
- D、 采用统一编址方式时，CPU不能用访存指令访问I/O 端口

正确答案： D

解析：采用统一编址时，CPU访存和访问I/O端口用的是一样的指令，所以访存指令可以访问I/O端口，故D选项错误，其他三个选项均正确。

198、【2015】 在采用中断I/O方式控制打印输出的情况下，CPU和打印控制接口中的I/O端口之间交换的信息不可能是（ ）。

- A、 打印字符
- B、 主存地址
- C、 设备状态
- D、 控制命令

正确答案： B

解析：在采用中断I/O方式控制打印输出的情况下，CPU和打印控制接口中的I/O端口之间交换的信息只有3种：CPU送出的控制命令、打印机送入的状态信息和打印机送入的数据信息（打印字符）。主存地址不可能出现，故选B

199、【2015】 处理外部中断时，应该由操作系统保存的是（ ）。

- A、 程序计数器的内容
- B、 通用寄存器的内容
- C、 快表（TLB）中的内容
- D、 Cache中的内容

正确答案： B

解析：保护现场，要保护通用寄存器的内容。

200、【2015】 假定下列指令已装入指令寄存器，则执行时不可能导致CPU从用户态变为内核态（系统态）的是（ ）。

- A、 DIV R0,R1; (R0)/(R1)→R0

- B、INT n; 产生软中断
- C、NOTRO; 寄存器RO的内容取非
- D、MOV RO, addr; 把地址addr处的内存数据放入寄存器RO中

正确答案： C

解析： C只是取非操作。

201、【2017】 系统将数据从磁盘读到内存的过程包括以下操作：

- ①DMA控制器发出中断请求
- ②初始化DMA控制器并启动磁盘
- ③从磁盘传输一块数据到内存缓冲区
- ④执行“DMA结束”中断服务程序

正确的执行顺序是（）。

- A、 ③→①→②→④
- B、 ②→③→①→④
- C、 ②→①→③→④
- D、 ①→②→④→③

正确答案： B

解析： 数据从磁盘读到内存采用DMA方式。DMA的传送过程中的操作顺序如下：初始化DMA控制器并启动磁盘（预处理），从磁盘传输一块数据到内存缓冲区（数据传送），DMA控制器发出中断请求，执行“DMA结束”中断服务程序（后处理）。

202、【2017】 I/O指令实现的数据传送通常发生在（）。

- A、 I/O设备和I/O端口之间
- B、 通用寄存器和I/O设备之间
- C、 I/O端口和I/O端口之间
- D、 通用寄存器和I/O端口之间

正确答案： D

解析： I/O指令实现的数据传送通常发生在通用寄存器和I/O端口之间。

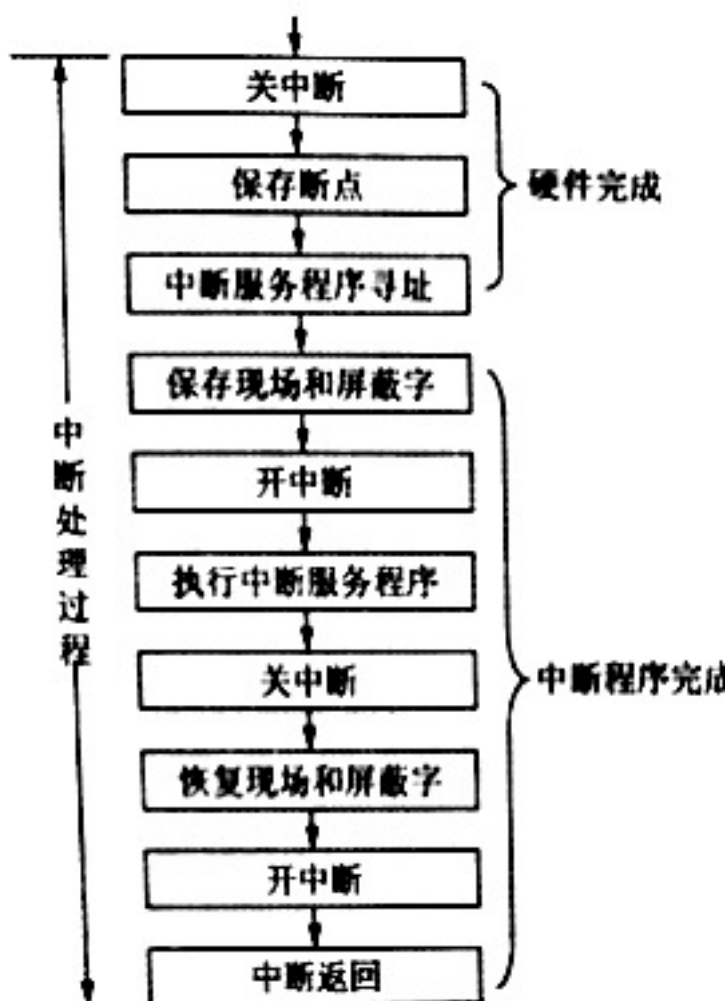
I/O过程实现的是从I/O设备到CPU的数据交换，但是在实际的数据传输过程中，I/O设备首先把数据放置到I/O端口中，之后I/O指令把数据从I/O端口传输到通用寄存器中。

203、【2017】下列关于多重中断系统的叙述中，错误的是（ ）。

- A、在一条指令执行结束时响应中断
- B、中断处理期间CPU处于关中断状态
- C、中断请求的产生与当前指令的执行无关
- D、CPU通过采样中断请求信号检测中断请求

正确答案： B

解析：可嵌套中断的处理流程如图所示。



因为在中断响应过程中进行了关中断的操作，若在中断处理期间CPU仍处于关中断状态，将无法响应更高级别的中断请求，所以在多重中断时，在中断服务程序保护现场之后一定要开中断。

204、在总线上，同一时刻（ ）。

- A、只能有一个主设备控制总线传输操作
- B、只能有一个从设备控制总线传输操作
- C、只能有一个主设备和一个从设备控制总线传输操作
- D、可以有多个主设备控制总线传输操作

正确答案： A

205、为了对n个设备使用总线的请求进行仲裁，在独立请求方式中需要使用的控制线数量为（ ）。

- A、 n
- B、 3
- C、 $2 + \lceil \log_2 n \rceil$
- D、 $2n + 1$

正确答案： D

解析：对于n个设备而言，链式查询方式需要3条控制线，计数器定时查询方式需要 $2 + \lceil \log_2 n \rceil$ 条控制线，而独立请求方式需要 $2n + 1$ 条控制线，包括n条总线请求线、n条总线批准线和1条总线忙线。

206、【2009】假设某系统总线在一个总线周期中并行传输4字节信息，一个总线周期占用2个时钟周期，总线时钟频率为10MHz，则总线带宽是（ ）。

- A、 10MB/s
- B、 20MB/s
- C、 40MB/s
- D、 80MB/s

正确答案： B

解析：总线带宽是指单位时间内总线上可传输数据的位数，通常用每秒钟传送信息的字节数来衡量，单位可用字节 / 秒（B / s）表示。根据题意可知，在 $2 \times 1 / 10\text{MHz}$ 秒内传输了4B，所以 $4\text{B} / 2 \times 10\text{MHz/s} = 20\text{MB/s}$

207、【2014】某同步总线采用数据线和地址线复用方式，其中地址 / 数据线有32根，总线时钟频率为66MHz，每个时钟周期传送两次数据（上升沿和下降沿各传送一次数据），该总线的最大数据传输率（总线带宽）是（ ）。

- A、 132MB/s
- B、 264MB/s
- C、 528MB/s
- D、 1056MB/s

正确答案： C

解析：数据线有32根，一次可以传输4B的数据，66MHz表示有66M个时钟周期，而每个时钟周期传送两次数据，因此总线每秒传送的最大数据量为 $66\text{MB} \times 2 \times 4\text{B} = 528\text{MB}$ ，所以最大传输速率为 $528\text{MB} / \text{s}$ 。

208、【2014】一次总线事务中，主设备只需给出一个首地址，从设备就能从首地址开始的若干连续单元读出或写入多个数据。这种总线事务方式称为（ ）。

- A、并行传输
- B、串行传输
- C、突发传输
- D、同步传输

正确答案： C

解析：突发式传输是在一个总线周期中，可以传输多个存储地址连续的数据，即一次传输一个地址和一批地址连续的数据，并行传输是在传输中有多个数据位同时在设备之间进行传输，串行传输是指数据的二进制代码在一条物理信道上以位为单位按时间顺序逐位传输，同步传输是指传输过程由统一的时钟控制，故选C。

209、在计算机系统中，多个系统部件之间信息传送的公共通路称为总线，就其所传送的信息的性质而言，（ ）不是在公共通路上传送的信息。

- A、数据信息
- B、地址信息
- C、系统信息
- D、控制信息

正确答案： C

解析：数据信息、控制信息、地址信息都可以在总线上传输。

210、系统总线用来连接（ ）。

- A、寄存器和运算器部件
- B、运算器和控制器部件
- C、CPU、主存和外设部件
- D、接口和外部设备

正确答案： C

解析：系统总线是计算机设备和设备之间传输信息的公共数据通道，是连接计算机硬件系统内多种设备的通信线路，它的一个重要特征是由总线上的所有设备共享，可以将计算机系统内的多种设备连接到总线上。

211、间址寻址第一次访问内存所得到信息经系统总线的（ ）传送到CPU。

- A、数据总线
- B、地址总线
- C、控制总线
- D、总线控制器

正确答案： A

解析：由于是访问存储器得到的内容，所以是存储单元存放的数据，应该由数据总线传送给CPU。CPU经寻址方式判断后，再通过地址总线送给存储器，为读取操作数做准备。

212、系统总线中地址总线的功能是（ ）。

- A、用于选择主存单元地址
- B、用于选择进行信息传输的设备
- C、用于选择外存地址
- D、用于指定主存和外部设备接口电路的地址

正确答案： D

解析：地址总线用来传输CPU当前要存取的数据或指令的地址，地址总线的位数决定了CPU的寻址能力，是一条单向总线，只能从CPU发向外部设备（内存或者输入 / 输出设备）。

数据总线是CPU与内存或其他部件之间的数据传送的通道，是一条双向总线。

控制总线主要用来传送控制信号和时序信号，是一条双向总线，控制信号从CPU送往存储器和I / O设备接口电路，如读 / 写信号、片选信号、中断响应信号等；也有其他部件反馈给CPU的信号，这类信号称为反馈信号。

213、【2016】单周期处理器中所有指令的指令周期为一个时钟周期。下列关于单周期处理器的叙述中，错误的是（ ）。

- A、可以采用单总线结构数据通路
- B、处理器时钟频率较低
- C、可在指令执行过程中控制信号不变
- D、每条指令的CPI为1

正确答案： A

解析：单周期处理器指所有指令的指令周期为一个时钟周期，故D正确。因为每条指令的CPI为1，要考虑比较慢的指令，所以处理器的时钟频率较低，故B正确。控制信号即指程序计数器PC的内容，程序计数器PC用来存放当前要执行指令的地址，可以自

动加1，形成下一条指令的地址，执行过程中控制信号不变，故C正确。单总线结构将CPU、主存、I/O设备都挂在一组总线上，允许I/O设备之间、I/O设备与主存之间直接交换信息，但多个部件只能用唯一的总线，不支持并发传送操作。单周期处理器并不是可以采用单总线结构数据通路，故A错误。

214、在单机系统中，三总线结构计算机的总线系统组成是（ ）

- A、片内总线、系统总线和通信总线
- B、数据总线、地址总线和控制总线
- C、系统总线、主存总线和I/O总线
- D、ISA总线、VESA总线和PCI总线

正确答案： C

解析： A是总线功能分类；B都属于系统总线；D是不同的总线标准。

215、主存通过（ ）来识别信息是地址还是数据。

- A、总线的类型
- B、存储器数据寄存器（MDR）
- C、存储器地址寄存器（MAR）
- D、控制单元（CU）

正确答案： A

解析： 数据和地址在不同的总线上传输。

216、在32位总线系统中，若时钟频率为500MHz，传送一个32位字需要5个时钟周期，则该总线系统的数据传送速率为（ ）B/s。

- A、200M
- B、400M
- C、600M
- D、800M

正确答案： B

解析： $500\text{MHz}/5 \times 32/8 = 400\text{MB/s}$ 。

217、传输一张分辨率为640×480像素、65536色的照片（采用无压缩方式），设有效数据传输率为56kb/s，大约需要的时间是（ ）。

- A、34.82s
- B、43.86s
- C、85.71s
- D、87.77s

正确答案： D

解析：照片的颜色是65536种，因此用来表示颜色的位数为16位，分辨率是640×480，图片大小是640×480×16位，有效数据传输率是56kb / s，传送一张照片需要的时间是640×480×16/(56×1000)=87.77s。

218、某总线有104根信号线，其中数据线（DB）32根，若总线工作频率为33MHz，则其理论最大传输率为（ ）。

- A、 33MB/s
- B、 64MB/s
- C、 132MB/s
- D、 164MB/s

正确答案： C

解析：总线的带宽等于数据总线宽度×总线工作频率，题中数据线是32根，也就是数据总线宽度是32位，因此带宽就等于33M×32/8=132MB/s，传输速率和数据总线相关。

219、在一个16位的总线系统中，若时钟频率为100MHz，总线周期为5个时钟周期传输一个字，则总线带宽是（ ）。

- A、 4MB/s
- B、 40MB/s
- C、 16MB/s
- D、 64MB/s

正确答案： B

解析：时钟周期是100MHz，一个总线周期包含5个时钟周期，那么总线频率=100MHz / 5=20MHz，一个总线周期传输的数据是16位，也就是2B，因此总线带宽是20M*2=40MB/s。

220、微机中控制总线上完整传输的信号有（ ）。

I.存储器和I/O设备的地址码

II.所有存储器和I/O设备的时序信号和控制信号

III.来自I/O设备和存储器的响应信号

- A、 只有I
- B、 II和III
- C、 只有II
- D、 I、 II、 III

正确答案： B

解析：控制总线不传地址码，故选B。

221、【2015】下列有关总线定时的叙述中，错误的是（ ）。

- A、异步通信方式中，全互锁协议最慢
- B、异步通信方式中，非互锁协议的可靠性最差
- C、同步通信方式中，同步时钟信号可由各设备提供
- D、半同步通信方式中，握手信号的采样由同步时钟控制

正确答案： C

解析：同步传输，系统采用统一的一个时钟信号来协调发送和接收双方的传送定时关系，而不是由各设备提供时钟信号，故选C。

222、【2016】下列关于总线设计的叙述中，错误的是（ ）。

- A、并行总线传输比串行总线传输速度快
- B、采用信号线复用技术可减少信号线数量
- C、采用突发传输方式可提高总线数据传输率
- D、采用分离事务通信方式可提高总线利用率

正确答案： A

解析：B选项采用复用技术，例如地址线和数据线复用，也就是地址线和数据线使用同一个总线，分时传送地址和数据，可以减少信号线数量；C选项，突发通信是给定一个地址，可以读取顺序存储的多个数据，从而提高总线数据传输率。D选项，分离式事务通信方式在通信双方不进行数据通信时，释放总线占有权，可以提高总线利用率。A选项，并行总线是同一时刻可以同时传输多个数据位，串行总线同一时刻只能传输一个数据位，但是并不能说明并行总线的传输速度快，这是因为总线的传输速度等于总线宽度 * 总线频率，如果并行总线的总线频率很低，速度不一定快。

223、在计数器定时查询方式下，若每次计数从上一次计数的终止点开始，则（ ）。

- A、设备号小的优先级高
- B、每个设备使用总线的机会相等
- C、设备号大的优先级高
- D、无法确定设备的优先级

正确答案： B

解析：定时查询是循环计数，所以所有设备的机会相等。

224、“总线忙”信号的建立者是（ ）。

- A、获得总线控制权的设备
- B、发出“总线请求”信号的设备

C、总线控制器

D、无法确定

正确答案： A

解析：总线忙信号由获得总线控制权的设备发出。

225、关于总线的叙述，以下正确的是（ ）。

I.总线忙信号由总线控制器建立

II.计数器定时查询方式不需要总线同意信号

III.链式查询方式、计数器查询方式、独立请求方式所需控制线路由少到多的排序是：链式查询方式、独立请求方式和计数器查询方式

A、 I、 III

B、 II、 III

C、 只有III

D、 只有II

正确答案： D

解析：计数器定时方式只需要总线忙信号线、总线请求信号线和一组设备地址线。

226、在不同速度的设备之间传送数据，（ ）。

A、 必须采用同步控制方式

B、 必须采用异步方式

C、 必须采用应答方式

D、 可以选用同步方式，也可以选用异步方式

正确答案： D

解析：不同速度的设备之间既可以采用同步控制方式，也可以是异步控制方式。

227、某机器I / O设备采用异步串行传送方式传送字符信息，字符信息格式为1位起始位、7位数据位、1位校验位和1位停止位。若要求每秒传送480个字符，那么该设备的数据传输率为（ ）。

A、 380b/s

B、 4800B/s

C、 480B/s

D、 4800b/s

正确答案： D

解析：数据传输率 $= (1+7+1+1) \times 480 = 4800 \text{ b/s}$ 。

228、同步通信之所以比异步通信具有较高的传输速率，是因为（ ）。

- A、同步通信不需要应答信号且总线长度较短
- B、同步通信用一个公共时钟进行同步
- C、同步通信中，各部件存取时间比较接近
- D、以上各项因素的综合结果

正确答案： D

解析：各设备通过总线进行数据传送时，总线上有一根设备共用的时钟信号线，每个信号出现在总线上的时刻由总线时钟信号来确定。同步定时传输频率较高，适用于总线长度较短、各功能模块存取时间比较接近的情况。

229、总线的异步通信方式是（ ）。

- A、既不采用时钟信号，也不采用“握手”信号
- B、只采用时钟信号，不采用“握手”信号
- C、不采用时钟信号，只采用“握手”信号
- D、既采用时钟信号，也采用“握手”信号

正确答案： C

解析：异步通信没有公共的时钟信号，由“握手”信号实现。

230、在各种异步通信方式中，（ ）速度最快。

- A、全互锁
- B、半互锁
- C、不互锁
- D、速度均相等

正确答案： C

解析：不互锁没有时间消耗，不用等待，所以速度最快。

231、【2012】下列关于USB总线特性的描述中，错误的是（ ）。

- A、可实现外设的即插即用和热插拔
- B、可通过级联方式连接多台外设
- C、是一种通信总线，可连接不同外设
- D、同时可传输2位数据，数据传输率高

正确答案： D

解析：USB是串行总线，不能同时传输2位数据。USB的特点为即插即用，支持热插拔，有很强的连接能力和很好的可扩展性，可高速传输数据。

232、【2013】下列选项中，用于设备和设备控制器（I / O接口）之间互连的接口标准是（ ）。

- A、PCI
- B、USB
- C、AGP
- D、PCI-Express

正确答案： B

解析：USB是设备和设备控制器之间互连的接口标准。USB是一种新的总线标准，支持热插拔（电脑开机的时候可以直接插入或者拔出）、即插即用，可以通过层级的方式进行扩展，最多扩展127层，但是扩展的所有的设备共享USB的总带宽；USB支持几乎所有的操作系统，是一种连接外部设备的I / O总线标准。但是USB是串行总线，同一时刻只能传递一个数据位。

233、在现代微机主板上，采用局部总线技术的作用是（ ）。

- A、节省系统的总带宽
- B、提高抗干扰能力
- C、抑制总线终端反射
- D、构成紧耦合系统

正确答案： A

解析：高速设备采用总线可以节省系统的总带宽。

234、在某计算机系统中，各个主设备得到总线使用权的机会基本相等，则该系统采用的总线判优控制方式可能是（ ）。

I.链式查询方式 II.计数器定时查询方式 III.独立请求方式

- A、只能I，其余都不可能
- B、II和III都有可能，I不可能
- C、只能II，其余都不可能
- D、I、II、III都有可能

正确答案： B

解析：三种方式中，设备优先级确定的是链式查询方式，距离设备控制线近的设备优先级高。计数器定时方式和独立请求方式优先级比较灵活。计数器定时方式可以通过编程改变优先级，计数器每次可以从0开始计数，也可以从中止点开始计数。如果从0开始，各设备的优先次序与链式查询法相同，优先级的顺序是固定的。如果从中止点开始，每个设备使用总线的优先级相同。独立请求方式是独立请求，在设备控制器中进行排队。

235、【2019】假定一台计算机采用3通道存储器总线，配套的内存条型号为DDR3-1333，即内存条所接插的存储器总线的工作频率为1333MHz，总线宽度为64位，则存储器总线的总带宽大约是（ ）。

- A、 10.66GB/s
- B、 32GB/s
- C、 64GB/s
- D、 96GB/s

正确答案： B

解析： $8 \times 1.333 \times 3 = 32\text{GB/s}$

236、【2018】下列选项中，可提高同步总线数据传输率的是（ ）

I. 增加总线宽度 II. 提高总线工作频率 III. 支持突发传输 IV. 采用地址/数据线复用

- A、 仅I、 II
- B、 仅I、 II、 III
- C、 仅II、 III
- D、 I、 II、 III和IV

正确答案： B

解析： 因为采用地址/数据线复用技术不能提高总线的数据传输率，只能减少总线的数量。

237、下列关于多总线结构的叙述中错误的是（ ）。

- A、 靠近CPU的总线速度较快
- B、 存储器总线可支出突发传送方式
- C、 总线之间须通过桥接器相连
- D、 PCI-Express ×16 采用并行传输方式

正确答案： D

解析： PCI-Express ×16 采用串行传输方式，一个PCI-Express 串行连接称为lane，由两对单向传输的导线组成，一对负责发送，一对负责接收，每个周期虽然只传输一位信息，但它传输度量很高，×1、×2等表示有效的lane的总数，×16表示有16个lane。

238、【2020】QPI总线是一种点对点全双工同步串行总线，总线上的设备同时接收或发送信息，每个方向可同时传输20位信息（16数据+4位校验位），每个QPI数据包有80位信息，分两个时钟周期传送，每个时钟周期传送两次，因此QPI总线带宽为每秒传送次数×2B×2。若QPI时钟频率为2.4GHz，则总线带宽为（ ）。

- A、 4.8 GB/s
- B、 9.6 GB/s
- C、 19.2 GB/s
- D、 38.4 GB/s

正确答案： C

解析： QPI总线带宽为每秒传送次数 $\times 2B \times 2$ ，其中每秒传送次数（即QPI速率）表示总线实际的数据传输速率，而不是时钟周期，单位为GT/s。由于QPI总线采用的是2:1的比率，即实际的数据传输速率两倍于实际的总线时钟频率。所以，时钟频率2.4GHz的QPI的数据传输速率是48GT/s。因此，总带宽 $= 4.8GT/s \times 2B \times 2 = 19.2GB/s$

239、【2021】 下列关于总线的叙述中错误的是（ ）。

- A、 总线是在两个或多个部件之间进行数据交换的传输介质
- B、 同步总线由时钟信号定时，时钟频率不一定等于工作频率
- C、 异步总线由握手信号定时，一次握手过程完成一位数据交换
- D、 突发传送总线事务可以在总线上连续传送多个数据

正确答案： C

解析： 异步总线由握手信号定时，但并非一次握手过程仅能完成一位数据交换，而是可以完成多位数据交换。

240、【2021】 下列选项中，不属于I/O接口的是（ ）。

- A、 磁盘驱动器
- B、 打印机适配器
- C、 网络控制器
- D、 可编程中断控制器

正确答案： A

解析： I/O接口是主机和外设之间的界面，通过接口可以实现主机和外设之间的信息交换。硬盘由硬盘控制器（适配器）和硬盘驱动器组成，硬盘控制器是I/O接口，但硬盘驱动器不是。

241、【2019】 下列关于磁盘存储器的叙述中，错误的是（ ）。

- A、 磁盘的格式化容量比非格式化容量小。
- B、 扇区中包含数据、地址和校验等信息
- C、 磁盘存储器的最小读写单位为一字节
- D、 磁盘存储器由磁盘控制器、磁盘驱动器和盘片组成

正确答案： C

解析： 磁盘存储器的最小读写单位为一个扇区，不是一字节

242、【2016】异常是指令执行过程中在处理器内部发生的特殊事件，中断来自处理器外部的请求事件。下列关于中断或异常情况的叙述中错误的是（ ）。

- A、“访存时缺页”属于中断
- B、“整数除以0”属于异常
- C、“DMA传送结束”属于中断
- D、“存储保护错”属于异常

正确答案： A

解析：“访存时缺页”即页面失效，属于异常

243、【2018】下列关于外部I/O中断的叙述中正确的是（ ）。

- A、中断控制器按所接收中断请求的先后次序进行中断优先级排队
- B、CPU响应中断时，通过执行中断隐指令完成通用寄存器的保护
- C、CPU只有在处于中断允许状态时，才能响应外部设备的中断请求
- D、有中断请求时，CPU立即暂停当前指令执行，转去执行中断服务程序

正确答案： C

解析：CPU只有在处于中断允许状态（开中断）时，才能响应外部设备的中断请求。A的错误在于，由于有中断屏蔽寄存器的存在，不一定按中断请求的先后次序进行中断优先级排队。B的错误在于中断隐指令只能完成保护断点，不能完成保护现场。D的错误在于有中断请求时，不一定就能中断响应。

244、【2020】下列事件中，属于外部事件的是（ ）。

I.访存时缺页 II.定时器到时 III.网络数据包到达

- A、仅I、II
- B、仅I、III
- C、仅II、III
- D、I、II和III

正确答案： C

解析：中断可以分为内部中断和外部中断。内部中断来自CPU内部（软件中断指令、溢出、除法错误等）；外部中断的中断源来自CPU外部，由外设提出请求。定时器到时中断是外部中断，网络数据包到达中断也是外部中断。访存时缺页就是要访问的页不在主存中，需要操作系统将其调入主存后再进行访问，因此不属于外部中断，而属于内部异常，即由CPU的内存管理部件（MMU）发出的内部中断。

245、【2020】外部中断包括不可屏蔽中断和可屏蔽中断。下列关于外部中断的叙述中错误的是（ ）。

- A、CPU处于关中断状态时也能响应不可屏蔽中断的请求

- B、一旦可屏蔽中断请求信号有效，CPU将立即响应
- C、不可屏蔽中断的优先级比可屏蔽中断的优先级高
- D、可通过中断屏蔽字改变可屏蔽中断的处理优先级

正确答案： B

解析：外部中断分为两大类：不可屏蔽中断（又叫非屏蔽中断）和可屏蔽中断。不可屏蔽中断源（如电源掉电、奇偶位出错等）一旦提出请求，CPU必须无条件响应，而对于可屏蔽中断源的请求，除了受本身的中断屏蔽位的控制外，还要受中断允许标志位IF的控制。IF为1，则CPU响应；IF为0，则CPU不响应。而不可屏蔽中断的请求是不可屏蔽的，不受IF的控制，所以不可屏蔽中断的优先级比可屏蔽中断的优先级高。

246、【2021】异常事件在当前指令执行过程中进行检测，中断请求则在当前指令执行后进行检测。下列事件中，相应处理程序执行后，必须回到当前指令重新执行的是（ ）。

- A、系统调用
- B、页缺失
- C、DMA传送结束
- D、打印机缺纸

正确答案： B

解析：如果在执行指令时发现“缺页”异常，说明需要读写的指令或数据所在的页不在主存中，需要操作系统内核程序进行相应处理，以便将所需页调入主存。“缺页”处理结束后，应该回到发生缺页的指令重新执行一遍。

247、【2021】下列是关于多重中断系统中CPU响应中断的叙述，其中错误的是（ ）。

- A、仅在用户态（执行用户程序）下，CPU才能检测和响应中断
- B、CPU只有在检测到中断请求信号后，才会进入中断响应周期
- C、进入中断响应周期时，CPU一定处于中断允许（开中断）状态
- D、若CPU检测到中断请求信号，则一定存在未被屏蔽的中断源请求信号

正确答案： A

解析：并非仅在用户态（执行用户程序）下CPU才能检测和响应中断。

248、【2019】某设备以中断方式与CPU进行数据交换，CPU主频为1GHz，设备接口中的数据缓冲寄存器为32位，设备的数据传输率为50kB/s。若每次中断开销（包括中断响应和中断处理）为1000个时钟周期，则CPU用于该设备输入输出的时间占整个CPU时间的百分比最多是（ ）

- A、1.25%
- B、2.5%
- C、5%

D、12.5%

正确答案： A

解析：主频为1GHz，则时钟周期为1ns，每次传输的时间开销为 $1000 \times 1\text{ns} = 1\mu\text{s}$ ，送一个字（4B）的时间为 $4\text{B} \div 50\text{kB/s} = 80\mu\text{s}$ ，则CPU用于该设备输入输出的时间占整个CPU时间的百分比为 $(1 \div 80) \times 100\% = 1.25\%$ 。

249、【2019】 下列关于DMA方式的叙述中正确的是（ ）

I. DMA传送前由设备驱动程序设置传送参数

II. 数据传送前由DMA控制器请求总线使用权

III. 数据传送由DMA控制器直接控制总线完成

IV. DMA传送结束后的处理由中断服务程序完成

A、仅I、 II

B、仅I、 II、 IV

C、仅II、 III、 I

D、 I、 II、 II、 IV

正确答案： D

解析：在DMA传送之前必须做准备工作，即初始化，由设备驱动程序为DMA控制器的有关寄存器设置传送参数；接着DMA控制器发出总线请求，接管总线使用权；整个数据传送由DMA控制器完成；最后的DMA结束处理由中断服务程序完成。

250、【2020】 若设备采用周期挪用DMA方式进行输入输出，每次DMA传送的数据块大小为512字节，相应的I/O接口中有一个32位数据缓冲寄存器。对于数据输入过程，下列叙述中错误的是（ ）

A、每准备好32位数据，DMA控制器就发出一次总线请求

B、相对于CPU，DMA控制器的总线使用权的优先级更高

C、在整个数据块的传送过程中，CPU不可以访问主存储器

D、数据块传送结束时，会产生“DMA传送结束”中断请求

正确答案： C

解析：由于采用的是周期挪用方式，所以在整个数据块的传送过程中CPU仍然可以访问主存。每准备好32位数据，DMA控制器就发出一次总线请求，挪用一个存取周期进行一次数据传送；经过128个DMA请求之后，共挪用128个存取周期，数据块传送结束。当没有DMA请求时，CPU可以按程序要求访问主存。

251、系统总线中，划分数据线、地址线和控制线的根据是（ ）

- A、总线所处的位置
- B、总线的传输方向
- C、总线的传输内容
- D、总线的控制方式

正确答案： C

解析：系统总线按传送信息的不同又可以细分为地址总线、数据总线和控制总线

252、系统总线中地址线的作用是()

- A、用于选择主存单元地址
- B、用于选择进行信息传输的设备
- C、用于指定主存单元和I/O设备接口电路的地址
- D、用于传送主存物理地址和逻辑地址

正确答案： C

解析：地址总线主要用来指出数据总线上的数据在主存单元的地址或I/O设备的地址。对于单总线（系统总线）结构，主存和I/O设备都挂在总线上。

253、在系统总线中，地址总线的位数（ ）。

- A、与机器字长有关
- B、与存储单元个数有关
- C、与存储字长有关
- D、与存储器带宽有关

正确答案： B

解析：地址总线的位数与存储单元个数有关。地址总线的位数越长，可访问的存储单元个数就越多。

254、挂接在总线上的多个设备（ ）。

- A、只能分时向总线发送数据，并只能分时从总线接收数据
- B、只能分时向总线发送数据，但可同时从总线接收数据
- C、可同时向总线发送数据，并同时从总线接收数据
- D、可同时向总线发送数据，但只能分时从总线接收数据

正确答案： B

解析：为了使总线上的数据不发生冲突，挂接在总线上的多个设备只能分时地向总线发送数据，即每个时刻只能有一个设备向总线传送数据；而从总线接收数据的设备可有多，因为接收数据的设备不会对总线产生干扰。

255、在总线上，同一时刻（ ）。

- A、只能有一个主设备控制总线传输操作
- B、只能有一个从设备控制总线传输操作
- C、只能有一个主设备和一个从设备控制总线传输操作
- D、可以有多个主设备控制总线传输操作

正确答案： A

解析：同一时刻只能有一个主设备获得总线使用权。

256、间接寻址第一次访问主存所得到的信息传送到CPU要经过（ ）。

- A、数据总线
- B、地址总线
- C、控制总线
- D、总线控制器

正确答案： A

解析：间接寻址第一次访存得到的信息是操作数的有效地址，应该由数据总线送给CPU。CPU再通过地址总线送给存储器，为读取操作数做准备。

257、在串行通信中，根据数据传输方向不同可以分为3种方式，其中不包括的方式有（ ）。

- A、单工
- B、双工
- C、半单工
- D、半双工

正确答案： C

解析：根据数据传输方向的不同，可以分为单工、半双工和全双工3种方式，不存在半单工方式。

258、在计算机总线系统中，双总线结构计算机的总线系统配置两组总线，即（ ）。

- A、系统总线和存储总线
- B、数据总线和I / O总线
- C、处理机总线和输入输出总线
- D、ISA总线和PCI总线

正确答案： A

解析：双总线结构计算机的两个总线分别是系统总线和存储总线。

259、在单机系统中，三总线结构计算机的总线系统的组成是（ ）。

- A、片内总线、系统总线和通信总线
- B、数据总线、地址总线和控制总线
- C、系统总线、存储总线和I / O总线
- D、ISA总线、VESA总线和PCI总线

正确答案： C

解析：三总线结构的计算机的3个总线是系统总线、存储总线和I / O总线。A选项是指总线功能分类，B选项都属于系统总线，D选项是指不同的总线标准。

260、微机中控制总线上完整传输的信号有（ ）。

I.存储器和I/O设备的地址码

II.所有存储器和I/O设备的时序信号和控制信号

III.来自I/O设备的存储器的响应信号

- A、只有I
- B、II和III
- C、只有II
- D、I、II、III

正确答案： B

解析：控制总线不能传送地址码。

261、总线的从设备指的是（ ）。

- A、申请作为从设备的设备
- B、被主设备访问的设备
- C、掌握总线控制权的设备
- D、总线源设备

正确答案： B

解析：总线设备可分为主设备和从设备，掌握总线控制权的设备是总线主设备，而被主设备访问的设备是从设备。

262、主设备通常是指（ ）。

- A、发送信息的设备
- B、接收信息的设备
- C、主要的设备
- D、申请并获取总线控制权的设备

正确答案： D

解析：连接到总线上的设备有主、从之分。主设备指的是获取总线控制权，可以启动总线周期的设备。

263、总线忙信号的建立者是（ ）。

- A、 获得总线控制权的设备
- B、 发出总线请求信号的设备
- C、 总线控制器
- D、 CPU

正确答案： A

解析：只有申请使用总线并获得总线控制权的设备才能发出总线忙信号。

264、某计算机I/O采用异步串行方式传送字符信息，字符格式为1位起始位、7位数据位、1位校验位和1位停止位。若要求每秒传送480个字符，那么该设备的数据传输率为（ ）。

- A、 380b/s
- B、 4800B/s
- C、 480B/s
- D、 4800b/s

正确答案： D

解析：数据传输率为 $(1+7+1+1) \times 480 = 4800\text{b/s}$ 。

265、若存储周期为100ns，每次读出一字节，则该存储器的数据传输率为（ ）。

- A、 $32 \times 10^6\text{b/s}$
- B、 $8 \times 10^6\text{b/s}$
- C、 80Mb/s
- D、 $80 \times 10^6\text{b/s}$

正确答案： D

解析：数据传输率为 $8 \div (100 \times 10^{-9}) = 80 \times 10^6\text{b/s}$ 。

266、若存储周期为250ns，每次读出16位，则该存储器的数据传输率为()。

- A、 $4 \times 10^6\text{B/s}$
- B、 4MB/s
- C、 $8 \times 10^6\text{B/s}$

D、8MB/s

正确答案： C

解析：数据传输率为 $2 \div (250 \times 10^{-9}) = 8 \times 10^6 \text{B/s}$ 。

267、某总线在一个总线周期中并行传送4字节的数据，假设一个总线周期等于一个总线时钟周期，总线时钟频率为33MHz，则总线带宽是（ ）。

A、132MB/s

B、148MB/s

C、168MB/s

D、172MB/s

正确答案： A

解析：总线带宽为 $4 \times 33 = 132 \text{MB/s}$ 。

268、如果一个总线中并行传送64位数据，总线频率为66MHz，则总线带宽是（ ）。

A、1056MB/s

B、528MB/s

C、2112MB/s

D、4224MB/s

正确答案： B

解析：总线带宽为 $8 \times 66 = 528 \text{MB/s}$ 。

269、若时钟频率为120MHz，传送一个32位字需要8个时钟周期，则该总线系统的数据传输率是（ ）。

A、20MB/s

B、40MB/s

C、60MB/s

D、80MB/s

正确答案： C

解析：数据传输率为 $4 \times 120 \div 8 = 60 \text{MB/s}$ 。

270、在32位总线系统中，若时钟频率为500MHz，传送一个32位字需要5个时钟周期，则该总线系统的数据传输率是()。

A、200MB/s

B、400MB/s

C、600MB/s

D、800MB/s

正确答案： B

解析：数据传输率为 $4 \times 500 \div 5 = 400 \text{MB/s}$ 。

271、下列有关存储器总线的叙述中错误的是（ ）。

- A、采用并行传输方式同时传输多位数据
- B、总线中有地址、数据和控制3组传输线
- C、一定有时钟信号线用于总线操作的定时
- D、每个时钟周期内只能并行传输一次数据

正确答案： D

解析：目前与内存条相连的存储器总线，在每个时钟周期总是在上升沿和下降沿各传送一次数据，即一个时钟周期内可以并行传输两次数据。

272、在集中式总线控制中，响应时间最快的方式是（ ）。

- A、链式查询
- B、计数器定时查询
- C、独立请求
- D、不能确定哪一种

正确答案： C

解析：独立请求方式的响应时间最快，然而这是以增加控制线数和硬件电路为代价的。

273、在链式查询方式下，若有n个设备，则（ ）。

- A、有n条总线请求信号
- B、共用一条总线请求信号
- C、有n-1条总线请求信号
- D、无法确定

正确答案： B

解析：链式查询方式只需要3条控制线：总线请求、总线忙和总线批准。其中n个设备共用一条总线请求信号线。

274、在计数器定时查询方式下，正确的描述是（ ）。

- A、总线设备的优先级可变
- B、越靠近控制器的设备优先级越高
- C、各设备的优先级相等
- D、各设备获得总线使用权的机会均等

正确答案： A

解析：在计数器定时查询方式下，根据计数值的初始值的不同，总线设备的优先级是可变的。如果计数值从0开始，离总线控制器最近的设备具有最高的优先级。如果计数值从上一次的中止点开始，即为循环优先级，各个部件使用总线的机会将相等。计数器的初始值还可以由程序来设置，这样就可以更方便地改变优先级。

275、为了对n个设备使用总线的请求进行仲裁，在独立请求方式中需要使用的控制线数量为（ ）。

- A、 n
- B、 2
- C、 $2 + \lceil \log_2 n \rceil$ （ $\lceil \cdot \rceil$ 表示向上取整）
- D、 $2n + 1$

正确答案： D

解析：对于n个设备而言，链式查询方式需要3条控制线；计数器定时查询 $2 + \lceil \log_2 n \rceil$ （ $\lceil \cdot \rceil$ 表示向上取整）条控制线；而独立请求方式需要+1条控制线，包括n条总线请求线、n条总线批准控制线和1条总线忙控制线。

276、在计数器定时查询方式下，若每次计数从上一次计数的中止点开始，则（ ）。

- A、 设备号小的优先级高
- B、 每个设备使用总线的机会相等
- C、 设备号大的优先级高
- D、 每个设备的优先级相等

正确答案： B

解析：如果每次计数从上一次计数的中止点开始，即为循环优先级，各个部件使用总线的机会将相等。

277、下列关于总线仲裁方式的说法中不正确的是（ ）。

- A、 独立请求方式总线控制器复杂，但响应时间最快
- B、 计数器定时查询方式下，有一根总线请求线和一根设备地址线
- C、 分布式仲裁控制逻辑不需要中央仲裁器
- D、 链式查询方式对电路故障最敏感

正确答案： B

解析：计数器定时查询方式需要用一组设备地址线，而不是一根设备地址线。

278、以下关于总线的叙述中正确的是()。

I.总线忙信号由总线控制器建立

II.计数器定时查询方式不需要总线同意信号

III.链式查询方式、计数器查询方式、独立请求方式所需控制线路由少到多的排序是链式查询方式、独立请求方式和计数器查询方式

A、 I、 III

B、 II、 III

C、 只有III

D、 只有II

正确答案： D

解析：计数器定时查询需要一根总线请求信号线、一根总线忙信号线和一组设备地址线。

279、在某计算机系统中，若各个主设备得到总线使用权的机会基本相等，则该系统采用的总线仲裁方式可能是 ()

I.链式查询方式

II.计数器查询方式

III.独立请求方式

A、 只能I，其余都不可能

B、 II和III都有可能，I不可能

C、 只能II，其余都不可能

D、 I、 II、 III都有可能

正确答案： B

解析：计数器定时查询方式和独立请求方式对优先次序控制比较灵活，可以改变优先级；但链式查询方式的优先级次序不可改变。

280、在不同速度的设备之间传送数据时 ()。

A、 必须采用同步控制方式

B、 必须采用异步控制方式

- C、必须采用应答方式
- D、可以采用同步方式，也可以采用异步方式

正确答案： D

解析：不同速度的设备之间既可以采用同步控制方式，也可以采用异步控制方式。

281、同步通信之所以比异步通信具有较高的数据传输率，是因为()。

- A、同步通信不需要应答信号且总线长度较短
- B、同步通信用一个公共时钟进行同步
- C、同步通信中，各部件存取时间比较接近
- D、以上各项因素的综合结果

正确答案： D

解析：是前3项因素的综合结果。

282、总线的异步通信方式是()。

- A、既不采用时钟信号，也不采用“握手”信号
- B、只采用时钟信号，不采用“握手”信号
- C、不采用时钟信号，只采用“握手”信号
- D、既采用时钟信号，也采用“握手”信号

正确答案： C

解析：异步通信没有公共的时钟信号，由“握手”信号实现。

283、在各种异步通信方式中，速度最快的是（ ）。

- A、全互锁
- B、半互锁
- C、不互锁
- D、速度均相当

正确答案： C

解析：不互锁没有时间消耗，不用等待，所以速度最快。

284、下列关于总线的同步传输控制和异步传输控制的说法中不正确的是()。

- A、同步传输控制是指通信双方使用同一个时钟信号进行同步
- B、总线时钟可以由CPU的总线控制逻辑部件提供
- C、异步传输控制是指在总线上传送数据时，允许通信双方各自使用自己的时钟信号，采用“应答方式”解决数据传输过程中的时间配合关系
- D、异步传输控制双方共同使用同一个时钟信号进行同步

正确答案： D

解析：异步方式允许通信双方分别使用自己的时钟信号，采用应答方式解决数据传输过程中的时间配合关系。

285、下面关于串行传输的叙述中不正确的是()。

- A、 串行总线的数据在数据线上按位进行传输
- B、 串行总线是一种信息传输信道
- C、 串行传输需要一组数据线，线路的成本高，适合近距离的数据传输
- D、 串行传输方式可分为同步方式和异步方式

正确答案： C

解析：串行传输只需要一根数据线，线路的成本低，适合远距离的数据传输。

286、下面关于并行传输的叙述中不正确的是（ ）。

- A、 并行总线的数据在数据线上同时有多位一起传送
- B、 并行传输每一位要有一根数据线，因此有多根数据线
- C、 衡量并行总线速度的指标是平均数据传输率，即总线上传输的平均信息量
- D、 为了减少线路的数量，可以将并行方式和串行方式结合起来

正确答案： C

解析：衡量并行总线速度的指标是最大数据传输率，即单位时间内在总线上传输的最大信息量。

287、异步传输方式是指没有统一的时钟，也没有固定的时间间隔，完全依靠传送双方相互制约的“握手”信号来实现控制。在下列各种情况中，最应采用异步传输方式的是（ ）。

- A、 I/O接口与打印机交换信息
- B、 CPU与主存交换信息
- C、 CPU和总线交换信息
- D、 CPU内部的各个部件间交换信息

正确答案： A

解析：I/O接口和打印机之间的速度差异较大，应采用异步传输方式提高效率。

288、下列计算机总线中属于串行总线的是（ ）。

- A、 PCI
- B、 1394
- C、 EISA
- D、 ISA

正确答案： B

解析： 1394是高性能的串行总线。选项A、 C、 D均属于并行总线。

289、以下不属于USB总线的特点的是（ ）。

- A、 系统可对设备进行自动检测和配置，支持热插拔
- B、 一个USB系统最多可支持127个物理设备
- C、 USB总线可为连接在其上的设备供电
- D、 成本比串口和并口略高

正确答案： D

解析： 选项A、 B、 C都是USB总线的特点。

290、计算机的外部设备是指（ ）

- A、 输入输出设备
- B、 外存储器
- C、 CPU和主存以外的其他设备
- D、 电源

正确答案： C

解析： 除主机以外，围绕着主机设置的各种硬件装置均称为外部设备。

291、CRT图形显示器的分辨率表示为（ ）。

- A、 一个图像点（像素）的物理尺寸
- B、 显示器一行能显示的最大图像点数与一列能显示的最大图像点数
- C、 显示器屏幕可视区域的大小
- D、 显示器能显示的字符个数

正确答案： B

解析： 图形显示器的分辨率以水平显示的像素个数x水平扫描线数表示。

292、显示器的灰度级是指（ ）。

- A、 显示器的亮度
- B、 显示字符清晰程度
- C、 显示器中光点亮暗的层次级别
- D、 显示器中显示存储器的容量

正确答案： C

解析： 像素具有明暗和色彩属性。明暗变化的数量称为灰度级，对于彩色显示器就是颜色数。

293、16位真彩色显示器可显示的颜色数为（ ）。

- A、4种
- B、16种
- C、32K种
- D、64K种

正确答案： D

解析：16位真彩色显示器可显示的颜色数为 2^{16} 种。

294、RGB 8 : 8 : 8表示一帧彩色图像的颜色数是（ ）。

- A、 2^3 种
- B、 2^8
- C、 2^{24} 种
- D、 2^{512} 种

正确答案： C

解析：RGB8 : 8 : 8是指红、绿、蓝3种颜色都各有8位，总共的颜色深度为24位，所以颜色数为 2^{24} 种。

295、一台显示器的图形分辨率为 1024×768 ，要求显示256种颜色，显示存储器VRAM的容量至少为（ ）。

- A、512KB
- B、1MB
- C、3MB
- D、4MB

正确答案： B

解析：显示存储器容量为 $(1024 \times 768 \times \log_2 256)b = (1024 \times 768 \times 8)b = 768KB$ ，取整为1MB。

296、计算机要对声音信号进行处理时，必须将它们转换成数字声音信号。最基本的声音信号数字化方法是取样-量化法。若量化后的每个声音样本用2字节表示，则量化分辨率是（ ）。

- A、 $1/2$
- B、 $1/1024$
- C、 $1/65536$

D、1/131072

正确答案： C

解析：量化后的每个声音样本用2字节（16位）表示， $2^{16}=65536$ ，其倒数就是量化的分辨率。

297、某数码相机内置128MB的存储空间，拍摄分辨率设定为1600×1200，颜色深度为24位，若不采用压缩存储技术，使用内部存储器最多可以存储的照片数是（ ）。

A、12

B、25

C、13

D、23

正确答案： D

解析：颜色深度为24位（3B），每张照片的存储量为 $1600 \times 1200 \times 3B \approx 5.5MB$ ， $128MB \div 5.5MB = 23.3$ ，所以内置的存储空间最多可存储23张照片。

298、若视频图像每帧的数据量为6.4MB，帧速率为30帧/秒，则显示10s的视频信息，其原始数据量是（ ）。

A、64MB

B、192MB

C、640MB

D、1920MB

正确答案： D

解析：视频图像每帧的数据量为6.4MB，10s的视频信息将显示300帧，数据的存储量为 $6.4MB \times 30 \times 10 = 1920M$

299、传输一幅分辨率为640x480、6.5万色的照片（图像），假设数据传输速度为56kb/s，需要的时间大约是（ ）。

A、34.82s

B、42.86s

C、85.71s

D、87.77s

正确答案： C

解析：照片（图像）的颜色数为65536色，意味着颜色深度为16位，则一幅图占据的存储空间为 $640 \times 480 \times 16 = 4\,915\,200\text{b}$ 。又因为用数据传输速度为56Kb/s，则传输时间为 $4915200 \div (56 \times 1024) \approx 85.71\text{s}$ 。

300、下列说法中错误的是（ ）。

- A、感光鼓是激光打印机的核心
- B、点阵针式打印机的点阵越多，打印质量越高
- C、非击打式打印机速度快、噪声低、打印质量高，但价格较贵
- D、LCD显示器没有背景光源也能工作

正确答案： D

解析：LCD是被动显示器件，也称为光调制器件。本身不发光，工作时需另加电源。

301、若磁盘的转速提高一倍，则（ ）。

- A、平均等待时间减半
- B、存储密度提高一倍
- C、平均寻道时间减半
- D、磁盘访问速度提高一倍

正确答案： A

解析：磁盘的转速提高可以减少平均等待时间。

302、硬盘查找时间的含义是（ ）。

- A、使磁头移动到要找的柱面上所需的时间
- B、在柱面上找到要找的磁道所需的时间
- C、在磁道上找到要找的扇区所需的时间
- D、在扇区中找到要找的数据所需的时间

正确答案： A

解析：磁盘查找时间是指磁头从原先位置移动到目的磁道所需要的时间，又称为定位时间或寻道时间。对于硬盘来说，磁头移动到目的磁道的时间就是移动到目的柱面的时间。

303、磁盘的盘面上有很多半径不同的同心圆，这些同心圆称为（ ）。

- A、扇区
- B、磁道
- C、柱面
- D、磁表面

正确答案： B

解析：磁盘盘面上的同心圆就是磁道。

304、为提高存储器的存取效率，在安排磁盘上信息分布时，通常是（ ）。

- A、存满一面，再存另一面
- B、尽量将同一文件存放在一个扇区或相邻扇区的各磁道上
- C、尽量将同一文件存放在不同面的同一磁道上
- D、上述方法均有效

正确答案： C

解析：如果选择同一圆柱面上的不同磁道，由于各记录面的磁头已同时定位，换道的时间只是磁头选择电路的译码时间，相对于定位操作可以忽略不计。

305、某磁盘的转速为7200r/min，传输速度为4MB/s，控制器开销为1ms。要保证读或写一个512B的扇区的平均时间为11.3ms。该磁盘的平均寻道时间不超过（ ）。

- A、 3.9ms
- B、 4.7ms
- C、 5.5ms
- D、 6.1ms

正确答案： D

解析：磁盘的平均存取时间=平均寻道时间+平均等待时间+控制器开销+读写时间。
其中，平均等待时间为 $[60 \div (2 \times 7200)] \text{ms} \approx 4.17 \text{ms}$ ，读写时间为 $512 \text{B} \div 4 \text{MB/s} \approx 0.122 \text{ms}$ 。

平均寻道时间 = 磁盘的平均存取时间 - 平均等待时间 - 控制器开销 - 读写时间 = $(11.3 - 4.17 - 1 - 0.122) \text{ms} = 6.008 \text{ms}$

306、假设某硬盘由5个盘片构成（共有8个记录面），盘面有效记录区域的外直径为30cm，内直径为10cm，记录位密度为250b/mm，磁道密度为16道/毫米，每磁道分16个扇区，每扇区512B，则该硬盘的格式化容量大约是（ ）。

$$\frac{8 \times (30 - 10) \times 10 \times 250 \times 16}{8 \times 1024 \times 1024} \text{MB}$$

A、

B、

$$\frac{8 \times (30 - 10) \times 10 \times 16 \times 16 \times 512}{2 \times 1024 \times 1024} \text{MB}$$

C、

$$\frac{8 \times (30 - 10) \times 10 \times 250 \times 16 \times 16}{8 \times 1024 \times 1024} \text{MB}$$

D、

$$\frac{8 \times (30 - 10) \times 16 \times 16 \times 512}{2 \times 1024 \times 1024} \text{MB}$$

正确答案： B

解析： 计算格式化容量时只与道密度有关，而与位密度没有关系，所以选项A和C都是错误的，而选项D没有注意到直径的单位是cm，而道密度的单位是mm，因此相差了10倍。

307、一个磁盘的转速为7200r/min，每个磁道有160个扇区，每个扇区有512B，那么在理想情况下，其数据传输率为()。

A、 7200×160KB/s

B、 7200KB/s

C、 9600KB/s

D、 19 200KB/s

正确答案： C

解析： 磁盘的转速为7200r/min，即每秒120转，转一圈经过160个扇区，每个扇区有512B，所以数据传输率为120×160×512÷1024=9600KB/s。

308、RAID利用冗余技术实现高可靠性，其中RAID1的磁盘利用率是（ ）。

A、 50%

- B、75%
- C、100%
- D、25%

正确答案： A

解析：RAID1称为镜像磁盘阵列，数据盘和检测盘的数量关系是1：1，所以磁盘利用率为50%。

309、I/O采用统一编址方式时，进行输入输出的操作的指令是（ ）。

- A、控制指令
- B、访存指令
- C、输入输出指令
- D、都不对

正确答案： B

解析：统一编址时，CPU采用访存指令来完成输入输出功能；独立编址时，则采用专门的输入输出指令来完成输入/输出功能。

310、在统一编址的情况下，就I/O设备而言，以下关于其对应的I/O地址的说法中错误的是（ ）。

- A、要求固定在地址高端
- B、要求固定在地址低端
- C、要求相对固定在地址的某部分
- D、可以随意在地址的任何地方

正确答案： D

解析：指令靠地址码区分主存和I/O设备。如果I/O设备的地址可以随意安排在任何地方，将给编程造成混乱。而A、B、C选项的做法都是可取的。

311、将外部设备与主存统一编址，一般是指（ ）。

- A、每台设备占一个地址码
- B、每个外设接口占一个地址码
- C、接口中的有关寄存器各占一个地址码
- D、每台外设由一个主存单元管理

正确答案： C

解析：统一编址时把I/O接口中的端口（有关寄存器）作为主存单元进行访问，通常每个端口占一个主存单元地址。

312、在计算机系统中，外部设备通过I/O接口与主板的系统总线相连接，其功能是（ ）。

- A、数据缓冲和数据格式转换
- B、检测外部设备的状态
- C、控制外部设备的操作
- D、前三种功能的综合作用

正确答案： D

解析：接口不仅要进行数据缓冲和数据格式转换，还要控制外部设备的操作（发送命令字）和检测外部设备的状态（接收状态字）。

313、I/O接口中数据缓冲寄存器的作用是()。

- A、用来暂存外部设备和CPU之间传送的数据
- B、用来暂存外部设备的状态
- C、用来暂存CPU发出的命令
- D、以上全部

正确答案： A

解析：I/O接口中数据缓冲寄存器用来暂存外部设备和CPU之间传送的数据。

314、以下是有关程序直接控制（查询）I/O方式的叙述：

I. 无条件传送接口中不记录状态，无须进行状态查询，可直接定时访问

II. 条件传送接口中有“就绪”“完成”等状态，可定时查询或独占查询

III. 通过CPU执行相应的无条件传送程序或查询程序来完成数据传送

IV. 适用于巡回检测采样系统或过程控制系统，以及非随机启动的字符型设备

以上叙述中正确的是（ ）。

- A、I、 II
- B、I、 II、 II
- C、I、 III、 IV
- D、全部

正确答案： D

解析：全部叙述都是正确的。

315、下面关于I/O控制方式的叙述中正确的是（ ）。

- A、程序查询方式的CPU效率较高
- B、中断方式适合批量数据传送
- C、中断方式需要CPU的较多干预
- D、DMA方式完成I/O处理比较慢

正确答案： C

解析：中断方式的每次传输都需要额外的开销，所以中断方式需要CPU的较多干预。

316、当有中断源发出请求时，CPU可执行相应的中断服务程序。提出中断请求的可以是（ ）。

- A、通用寄存器
- B、专用寄存器
- C、外部事件
- D、Cache

正确答案： C

解析：中断请求既可以来自CPU外部，也可以来自CPU内部。

317、在中断周期，CPU完成的主要工作是()

- A、关中断，保护断点，发中断响应信号并形成中断服务程序入口地址
- B、开中断，保护断点，发中断响应信号并形成中断服务程序入口地址
- C、关中断，执行中断服务程序
- D、开中断，执行中断服务程序

正确答案： A

解析：在中断周期CPU执行中断隐指令，完成关中断、保存断点、形成中断服务程序入口地址3项操作。

318、向量中断是()。

- A、由外设提出中断
- B、由硬件形成中断服务程序入口地址
- C、由硬件形成向量地址，再由向量地址找到中断服务程序入口地址
- D、以上都不对

正确答案： C

解析：向量中断通过硬件方式确定中断源，产生对应于中断源的向量地址，可以快速直接转向对应的中断服务程序。

319、以下说法中错误的是()。

- A、中断系统是计算机实现中断功能的软硬件的总称

- B、中断向量方法可提高中断源的识别速度
- C、中断向量地址就是中断服务程序的入口地址
- D、重叠处理中断的现象称为中断嵌套

正确答案： C

解析：通常中断向量地址是中断向量表的指针，即中断服务程序入口地址的地址。

320、在CPU响应中断时，要保护的两个关键的硬件状态是（ ）。

- A、PC和IR
- B、PC和PSW
- C、AR和IR
- D、AR和PSW

正确答案： B

解析：PC的内容是被中断程序的断点，PSW是各种状态信息。CPU响应中断，需要首先将PC和PSW压入堆栈；等中断结束后，将堆栈中的内容返回相应的寄存器，被中断的程序从断点位置开始继续执行。

321、在下列情况下，可能不发生中断请求的是（ ）

- A、DMA操作结束
- B、一条指令执行完毕
- C、机器出现故障
- D、执行“软中断”指令

正确答案： B

解析：一条指令执行完毕可以响应中断请求，但它本身不会引起中断请求。

322、下面关于中断的顺序中排列正确的是（ ）。

- A、中断请求、中断响应、中断处理
- B、中断响应、中断请求、中断处理
- C、中断请求、中断处理、中断响应
- D、中断响应、中断处理、中断请求

正确答案： A

解析：正确的中断顺序是中断请求、中断响应和中断处理。

323、在I/O与主机交换信息的方式中，中断方式的特点是（ ）。

- A、CPU与设备串行工作，中断服务程序与现行程序串行工作
- B、CPU与设备并行工作，中断服务程序与现行程序串行工作
- C、CPU与设备并行工作，中断服务程序与现行程序并行工作

D、CPU与设备串行工作，中断服务程序与现行程序并行工作

正确答案： B

解析：采用中断方式时，CPU与设备并行工作，但中断服务程序与现行程序是串行执行的。

324、中断判优方式和总线仲裁方式类似，下列说法中正确的是（ ）。

I.在总线仲裁方式中，独立请求方式响应时间最快，是以增加处理及开销和增加控制线数为代价的

II.在总线仲裁方式中，计数器定时查询方式有一根总线请求线和一根设备地址线。若每次计数都从0开始，则设备号小的优先级高

III.总线仲裁方式一般是指I / O设备争用总线的判优方式，而中断判优方式一般是指I / O设备争用CPU的判优方式

IV.中断判优方式既可以用硬件实现，也可以用软件实现

A、 II、 IV

B、 I、 III、 IV

C、 I、 II、 IV

D、 I、 II、 I、 IV

正确答案： B

解析：计数器定时查询方式有一组设备地址线，故II错误。

325、中断允许触发器用于（ ）。

A、 向CPU发中断请求

B、 指示正有中断在进行

C、 开放或关闭中断系统

D、 指示中断处理结束

正确答案： C

解析：中断允许触发器的作用是控制是否允许中断。当中断允许触发器为0时，中断关闭（关中断），所有中断源的中断请求都不能得到响应；当中断允许触发器为1时，中断允许（开中断），来自中断源的中断请求可以得到响应。

326、在中断系统中，为了防止其他中断源产生另一次中断干扰保护断点和现场的工作，CPU一旦响应中断，就立即关闭的标志是（ ）。

- A、中断允许
- B、中断请求
- C、中断屏蔽
- D、中断排队

正确答案： A

解析：在保护和恢复现场之前需要关中断，即关闭中断允许标志。

327、如果有多个中断同时发生，系统将根据中断优先级响应优先级最高的中断请求。若要调整中断事件的处理次序，可以利用（ ）。

- A、中断嵌套
- B、中断向量
- C、中断响应
- D、中断屏蔽

正确答案： D

解析：中断屏蔽可以动态地调度多重中断优先处理的次序，从而提高中断系统的灵活性。

328、中断屏蔽码的作用是（ ）。

- A、暂停外设对主机的访问
- B、暂停对某些中断的处理
- C、暂停对一切中断的处理
- D、暂停CPU对主存的访问

正确答案： B

解析：中断屏蔽码的作用是暂时禁止部分中断源向CPU发出中断请求，利用中断屏蔽码，可以在不改变中断响应次序的情况下改变中断处理的次序。

329、设置中断屏蔽标志可以改变（ ）

- A、多个中断源的中断请求优先级
- B、CPU对多个中断请求响应的优先次序

C、多个中断服务程序开始执行的顺序

D、多个中断服务程序执行完的次序

正确答案： D

解析：中断屏蔽标志的作用是實現中断升级，即改变中断处理的次序，故多个中断服务程序执行完的次序将会改变。

330、某机有4级中断，优先级从高到低为1→2→3→4。若对优先顺序进行修改，修改后，1级中断的屏蔽字为1011，2级中断的屏蔽字为1111，3级中断的屏蔽字为0011，4级中断的屏蔽字为0001，则修改后的优先顺序从高到低为。

A、3→2→1→4

B、1→3→4→2

C、2→1→3→4

D、2→3→1→4

正确答案： C

解析：优先级越高，屏蔽字中1的个数就越多。

331、某计算机系统软盘驱动器以中断方式与处理器进行通信，通信中以16位为传输单位，传输率为50KB/s，每次传输的开销（包括中断）为100拍，处理器的主频为50MHz，则软盘使用时占处理器时间比例是（ ）。

A、0%

B、5%

C、1.5%

D、15%

正确答案： B

解析：每次传输时间为 $100 \div 50\text{MHz} = 2 \times 10^{-6}\text{s}$ 。每次传送16位，为2B，处理器每次通信时间为 $2\text{B} \div 50\text{KB/s} = (2 \div (50 \times 1024))\text{s} \approx 4 \times 10^{-5}\text{s}$ 。

软盘使用时占处理器时间比例 = 每次传输时间÷处理器每次通信时间
= $2\mu\text{s} \div 40\mu\text{s} \times 100\% = 0.05 \times 100\% = 5\%$ 。

332、以下论述中正确的是（ ）。

- A、CPU响应中断期间仍执行原程序
- B、在中断过程中，若又有中断源提出中断请求，CPU立即响应
- C、在中断响应中，保护断点、保护现场应由用户编程完成
- D、在中断响应中，保护断点是由中断隐指令自动完成的

正确答案： D

解析：保存断点的操作是在中断周期由中断隐指令自动完成的。

333、以下关于I/O设备与主机间交换数据的叙述中错误的是（ ）。

- A、在中断方式下，CPU需要执行程序来实现数据传送任务
- B、在中断方式和DMA方式下，CPU与I / O设备都可并行工作
- C、相较于DMA方式，快速I/O设备更适合采用中断方式传递数据
- D、若同时接到DMA请求和中断请求，CPU优先响应DMA请求

正确答案： C

解析：中断方式主要适用于中低速设备。

334、以下叙述中错误的是（ ）

- A、一个更高级的中断请求一定可以中断另一个中断处理程序的执行
- B、DMA和CPU必须分时使用总线
- C、DMA的数据传送过程不需要CPU控制
- D、DMA适合高速外设的数据传送

正确答案： A

解析：更高级的中断请求不一定可以中断另一个中断处理程序的执行。如果CPU处于关中断状态，或者更高级的中断源被屏蔽，则优先级高的中断源就不能中断另一个正在执行的中断处理程序。

335、DMA方式的优点主要包括（ ）

- A、实现高速I / O设备与主存储器之间成批交换数据

- B、实现高速I / O设备与CPU之间串行工作
- C、实现高速I/O设备与主存储器之间串行工作
- D、实现高速I / O设备与CPU之间同步工作

正确答案： A

解析：DMA方式在高速I / O设备与主存储器之间建立一条直接数据通路，所以可以实现它们之间成批交换数据。

336、能产生DMA请求的总线部件是（ ）。

I.高速外设

II.需要与主机批量交换数据的外设

II.具有DMA接口的设备

- A、只有I
- B、只有III
- C、I、III
- D、II、III

正确答案： B

解析：只有具有DMA接口的设备才能产生DMA请求。

337、DMA方式的接口电路中有程序中断部件，其作用是（ ）。

- A、实现数据传送
- B、向CPU提出总线使用权
- C、向CPU提出传输结束
- D、发中断请求

正确答案： C

解析：DMA控制器中的中断机构用于数据块传送完毕时向CPU提出中断请求，CPU将进行DMA传送的结尾处理。

338、在DMA传送方式中，发出DMA请求的是（ ）。

- A、外部设备
- B、DMA控制器
- C、CPU
- D、主存

正确答案： A

解析：在DMA传送方式中，首先由外部设备向DMA控制器发出DMA请求信号，然后再由DMA控制器向CPU发出总线请求信号。

339、下列有关DMA方式进行输入输出的描述中正确的是（ ）。

- A、一个完整的DMA过程，部分由DMAC控制，部分由CPU控制
- B、一个完整的DMA过程完全由CPU控制
- C、一个完整的DMA过程完全由CPU采用周期窃取方式控制
- D、一个完整的DMA过程完全由DMAC控制，CPU不介入任何控制

正确答案： A

解析：在一个完整的DMA过程中，在开始和结尾时需要CPU控制，而在DMA传送期间，则完全由DMAC（DMA控制器）控制。

340、关于DMA方式的正确说法是（ ）。

- A、DMA方式利用软件实现数据传送
- B、DMA方式能完全取代中断方式
- C、DMA方式在传送过程中需要CPU程序的干预
- D、DMA方式一般用于高速、批量数据的简单传送

正确答案： D

341、DMA传输方式的优点主要包括（ ）。

- A、实现高速I / O设备与主存储器之间成批交换数据
- B、实现高速I / O设备与CPU之间成批交换数据
- C、实现高速I / O设备与主存储器之间串行工作

D、实现高速I / O设备与CPU之间同步工作

正确答案： A

解析：DMA方式的优点是实现高速I / O设备与主存储器之间成批交换数据。

342、下列关于DMA接口的说法中不正确的是（ ）。

- A、主存地址计数器是用来存放读写主存用到的主存地址

- B、DMA的控制 / 状态逻辑是用来协调CPU与DMA同步工作的
- C、数据缓冲寄存器存放CPU与主存之间交换的数据
- D、中断机构用于向CPU报告本组数据传送完成，并等待新的传送命令

正确答案： C

解析：DMA方式是在I / O设备和主存之间建立一条直接的数据通路，所以DMA控制器中的数据缓冲寄存器存放的是I / O设备与主存之间交换的数据。

343、在采用DMA方式高速传输数据时，数据传送是（ ）。

- A、在总线控制器发出的控制信号控制下完成的
- B、在DMA控制器本身发出的控制信号控制下完成的
- C、由CPU执行的程序完成的
- D、由CPU响应硬中断处理完成的

正确答案： B

解析：DMA方式的数据传送过程不是由CPU执行程序完成的，而是在DMA控制器本身发出的控制信号控制下完成的。

344、在DMA方式中，周期窃取是窃取一个（ ）。

- A、指令周期
- B、CPU周期
- C、时钟周期
- D、存取周期

正确答案： D

解析：每次窃取一个存储周期进行一次数据传送，传送一字节或一字。

345、计算机系统总线包括①地址总线、②数据总线和③控制总线。若采用DMA方式传送数据，需要DMA控制器控制的是（ ）。

- A、①②
- B、②③
- C、①③
- D、①②③

正确答案： D

解析：在DMA传送过程中，DMA控制器将接管CPU的地址总线、数据总线和控制总线，CPU的主存控制信号被禁止使用。

346、在DMA方式下，数据从内存传送到外设经过的路径是（ ）。

- A、内存→数据总线→外设
- B、内存→DMAC→外设
- C、内存→CPU→总线→外设
- D、外设→内存

正确答案： B

解析：在DMA方式下，数据从主存传送到外设需要通过DMA控制器中的数据缓冲寄存器。

347、以下关于程序中断方式和DMA方式的叙述中错误的是（ ）。

I.若同时接到DMA请求和中断请求，CPU优先响应DMA请求

II.程序中断需要保护现场，DMA方式不需要保护现场

III.程序中断方式的中断请求是为了报告CPU数据的传输结束，而DMA方式的中断请求完全是为了传送数据

IV.相较于DMA方式，快速I/O设备更适合采用中断方式传递数据

- A、 II、 IV
- B、 II、 III、 IV
- C、 III、 IV
- D、 I、 II、 IV

正确答案： C

解析：DMA方式的中断请求是为了报告CPU数据的传输结束。中断方式需要执行中断服务程序，并且完成一次程序中断还需要许多辅助操作，所以它主要适用于中低速外设。

348、下列说法中错误的是（ ）。

I.程序中断过程是由硬件和中断服务程序共同完成的

II.在每条指令的执行过程中，每个总线周期要检查一次有无中断请求

III.检测有无DMA请求一般安排在一条指令执行过程的末尾

IV.中断服务程序最后的指令是无条件转移指令

A、 III、 IV

B、 II、 III、 IV

C、 II、 IV

D、 I、 II、 III、 IV

正确答案： B

解析：除了程序中断过程是由硬件和中断服务程序共同完成的以外，其余说法都是错误的。

349、随堂 3-1 绝对不会发生溢出的是

A、 两个负数相减

B、 两个正数相加

C、 两个负数相加

D、 一个正数和一个负数相减

正确答案： A

二、填空题（共60题，12分）

1、完整的计算机系统应包括（）和（）。

正确答案：

第1空：

软件系统

第2空：

硬件系统

2、基于（）原理的冯诺依曼机工作方式的基本特点是（）

正确答案:

第1空:

存储程序

第2空:

按地址访问并顺序执行指令

3、在做手术过程中，医生经常将手伸出，等护士将手术刀递上，待医生握紧后，护士才松手。如果把医生和护士看做是两个通信模块，上述一系列动作相当于（ ）通信中的（ ）方式。

正确答案:

第1空:

异步

第2空:

全互锁

4、按连接部件不同，总线通常可分为（ ）、（ ）和（ ）三种。

正确答案:

第1空:

片内总线

第2空:

系统总线

第3空:

通信总线

5、系统总线是连接（ ）之间的信息传送线，按传输内容不同，又可分为（ ）（ ）和（ ），分别用来传送（ ）（ ）和（ ）。

正确答案：

第1空：

CPU、主存、I/O (通过I/O接口)

第2空：

地址线

第3空：

数据线

第4空：

控制线

第5空：

地址

第6空：

数据

第7空：

控制信号、响应信号和时序信号

6、Plug and Play的含义是（ ）。 （ ）和（ ）总线标准具有这种功能。

正确答案:

第1空:

即插即用

第2空:

PCI

第3空:

USB

7、一个总线传输周期包括（ ）、（ ）、（ ）和（ ）四个阶段。

正确答案:

第1空:

申请分配阶段

第2空:

寻址阶段

第3空:

传输阶段

第4空:

结束阶段

8、总线上的主模块是指（ ），从模块是指（ ）。

正确答案:

第1空:

对总线有控制权的模块

第2空:

被主模块访问的模块，只能响应从主模块发来的各种总线命令。

9、总线的通信控制主要解决()。通常有()、()、()和()四种。

正确答案:

第1空:

通信双方如何获知传输开始和传输结束，以及通信双方如何协调如何配合

第2空:

同步通信

第3空:

异步通信

第4空:

半同步通信

第5空:

分离式通信

解析:

10、同步通信的主要特点是()，一般用于()场合；异步通信的特点是()，一般用于()场合。

正确答案:

第1空:

通信双方由统一时钟控制数据的传输

第2空:

总线长度较短，总线上各部件存取时间比较一致的

第3空:

通信双方没有公共的时钟标准，采用应答方式通信

第4空:

总线上各部件速度不一致的

11、每个总线部件一般都配有()电路，以避免总线访问冲突，当某个部件不占用总线时，由该电路禁止向总线输出信息。

正确答案:

第1空:

三态门

12、总线同步通信影响总线效率的原因是（ ）。

正确答案:

第1空:

必须按最慢速度的部件来设计公共时钟周期

13、在总线的异步通信方式中，通信的双方可以通过（ ）（ ）和（ ）三种类型联络。

正确答案:

第1空:

不互锁

第2空:

半互锁

第3空:

全互锁

14、ISA总线的最大数据宽度是（ ），EISA总线的最大数据宽度是（ ），PCI总线的数据宽度为（ ），可扩充到（ ）。

正确答案:

第1空:

16位

第2空:

32位

第3空:

32位

第4空:

64位

15、（ ）总线便于实现PC与外设的简单快速连接，（ ）总线有利于多媒体计算机处理三维数据。

正确答案:

第1空:

USB

第2空:

AGP

16、总线宽度是指（ ），总线带宽是指（ ）

正确答案:

第1空:

数据线的宽度

第2空:

单位时间内总线上传输数据的位数

17、按数据传送方式不同，总线可分为（ ）和（ ）。

正确答案:

第1空:

串行传输总线

第2空:

并行传输总线

18、（ ）只能将信息从总线的一端传到另一端，不能反向传输。

正确答案:

第1空:

单向总线

19、总线的判优控制可分为（ ）式和（ ）式两种。

正确答案：

第1空：

集中

第2空：

分布

20、在同步通信中，设备之间（ ）应答信号，数据传输在（ ）下进行。

正确答案：

第1空：

没有

第2空：

公共时钟信号的控制

21、在异步通信中，没有固定的总线传输周期，通信双方通过（ ）信号联络。

正确答案：

第1空：

应答（握手）

22、在计数器定时查询方式下，采用（ ）计数的方式，可使每个设备使用总线的优先级相等。

正确答案:

第1空:

每次从上一次计数的终止点开始

23、总线（ ）技术是指不同的信号（如地址信号和数据信号）共用同一组物理线路，分时使用。此时需配置相应的电路。

正确答案:

第1空:

复用

24、（ ）通信既有统一的时钟信号，又允许不同速度的模块和谐工作。为此需增设一条（ ）信号线。

正确答案:

第1空:

半同步

第2空:

“等待”（WAIT）响应

25、假设总线的时钟频率为100MHz，总线的传输周期为4个时钟周期，总线的宽度为32位，则总线的数据传输率为（ ）。若在不改变总线时钟频率的前提下，使总线的数据传输率提高一倍，可采取（ ）的措施。

正确答案:

第1空:

100 MBps

第2空:

总线的数据线宽度改为64位

26、设总线的时钟频率为100MHz，总线的传输周期为1个时钟周期，总线的宽度为16位，则总线的数据传输率为（ ）。若想提高一倍数据传输率，可采用（ ）和（ ）的措施。

正确答案：

第1空：

200 MBps

第2空：

不改变总线的时钟频率，使数据线宽度改为32位

第3空：

保持数据线宽度为16位，使总线的时钟频率增加到200MHz

27、（ ）通信充分地利用了总线的有效占用，总线上所有模块都成为（ ）模块。

正确答案：

第1空：

分离式

第2空：

主

28、在异步串行传输系统中，欲传送十六进制数据A4H，则起始位后面紧跟的二进制位是（ ）。

正确答案：

第1空：

0

29、若地址线有32根，存储器按字节编址，则可访问的存储空间大小为 ____。

正确答案：

第1空：

4GB

30、总线裁决有多种方式，粗略来分，有____和____两类，前者没有专门的总线控制器，总线裁决逻辑分散在各个部件中，后者将裁决逻辑做在专门的总线控制器中。

正确答案：

第1空：

分布式

第2空：

集中式

31、I/O接口电路通常具有（ ）、（ ）、（ ）和（ ）功能。

正确答案：

第1空：

选址

第2空：

传送命令

第3空：

传送数据

第4空：

反映设备状态

32、I / O的编址方式可分为（ ）和（ ）两大类，前者需有独立的I / O指令，后者可通过（ ）指令和设备交换信息。

正确答案：

第1空：

不统一编址；独立编址

第2空：

统一编址

第3空：

访存

33、I / O和CPU之间不论是采用串行传送还是并行传送，它们之间的联络方式（定时方式）可分为（ ）（ ）、（ ）三种。

正确答案：

第1空：

立即响应

第2空：

异步定时（采用应答信号）

第3空：

同步定时（采用同步时钟）

34、主机与设备交换信息的控制方式中，（ ）方式主机与设备是串行工作的，（ ）方式和（ ）方式主机与设备是并行工作的，且（ ）方式主程序与信息传送是并行进行的。

正确答案：

第1空：

程序查询

第2空：

中断

第3空：

DMA

第4空：

DMA

35、CPU在（ ）时刻采样中断请求信号（在开中断情况下），而在（ ）时刻采样DMA的总线请求信号。

正确答案：

第1空：

指令执行周期结束

第2空：

存储周期结束

36、I/O与主机交换信息的方式中，（ ）和（ ）都需通过程序实现数据传送，其中（ ）体现CPU与设备是串行工作的。

正确答案:

第1空:

程序查询方式

第2空:

中断方式

第3空:

程序查询方式

37、如果CPU处于开中断状态，一旦接受了中断请求，CPU就会自动（ ），防止再次接受中断。同时为了返回主程序断点，CPU需将（ ）内容存至（ ）中。中断处理结束后，为了正确返回主程序运行，并且允许接受新的中断，必须恢复（ ）和（ ）。

正确答案:

第1空:

关中断

第2空:

程序计数器

第3空:

存储器（或堆栈）

第4空:

寄存器内容（或现场）

第5空:

开中断

38、CPU响应中断时要保护现场，包括对（ ）和（ ）的保护，前者通过（ ）实现，后者可通过（ ）实现。

正确答案：

第1空：

PC内容

第2空：

寄存器内容

第3空：

硬件自动（或中断隐指令）

第4空：

软件编程

39、一次中断处理过程大致可分为（ ）（ ）（ ）（ ）和（ ）等五个阶段。

正确答案：

第1空：

中断请求

第2空：

中断判优

第3空：

中断响应

第4空:

中断服务

第5空:

中断返回

40、D / A转换是将 () 信号转换为 () 信号 ; 而A / D转换是将 () 信号转换为 () 信号。

正确答案:

第1空:

数字

第2空:

模拟

第3空:

模拟

第4空:

数字

41、若采用硬件向量法形成中断服务程序的入口地址，则CPU在中断周期需完成 () () 和 () 操作。

正确答案:

第1空:

保护程序断点

第2空:

硬件关中断

第3空:

向量地址送至PC

**42、在DMA方式中，CPU和DMA控制器通常采用三种方法来分时使用主存，它们是
() () 和 () 。**

正确答案:

第1空:

停止CPU访问主存

第2空:

周期挪用

第3空:

DMA和CPU交替访问主存

43、利用访存指令与设备交换信息，这在I / O编址方式中称为()。

正确答案:

第1空:

统一编址

44、中断接口电路通过 () 总线将向量地址送至CPU。

正确答案:

第1空:

数据

45、I/O与主机交换信息共有 () () () () 和 () 五种控制方式。

正确答案:

第1空:

程序查询方式

第2空:

程序中断方式

第3空:

DMA方式

第4空:

通道方式

第5空:

I/O处理机方式

46、若显示器接口电路中的刷新存储器容量为1MB，当采用800x600的分辨率模式时，每个像素最多可以有 () 种颜色。

正确答案:

第1空:

2^{16}

47、外部设备按其功能大致可分为 () () 和 () 三类。

正确答案:

第1空:

人机交互设备

第2空:

信息存储设备

第3空:

机-机通信设备

48、单重中断的中断服务程序的执行顺序为 () () () () 和中断返回。

正确答案:

第1空:

保护现场

第2空:

设备服务

第3空:

恢复现场

第4空:

开中断

49、多重中断的中断服务程序的执行顺序为 () () () () 和中断返回。

正确答案:

第1空:

保护现场

第2空:

开中断

第3空:

设备服务

第4空:

恢复现场

50、单重中断与多重中断的主要区别是（ ）

正确答案:

第1空:

多重中断的服务程序中要提前开中断（提前到保护现场之后即开中断），而单重中断的服务程序中在最后中断返回之前才开中断。

51、多重中断的必要条件是（ ）

正确答案:

第1空:

只有级别更高的中断源才能中断级别低的中断源的请求

52、当CPU响应中断后会向中断接口电路发出（ ）信号，将向量地址取至CPU。

正确答案:

第1空:

中断响应

53、硬件向量法是（ ）。

正确答案：

第1空：

由硬件产生向量地址，再由向量地址找到入口地址。

54、DMA方式的数据传送过程可分为（ ）（ ）和（ ）三个阶段。

正确答案：

第1空：

预处理

第2空：

数据传送

第3空：

后处理

55、当DMA接口向CPU申请占用总线时，会遇到（ ）、（ ）和（ ）三种情况，只有在（ ）情况下会出现周期挪用。

正确答案：

第1空：

CPU此时不访存

第2空：

CPU正在访存

第3空：

CPU和DMA接口同时访存

第4空:

CPU和DMA接口同时访存

56、中断方式中的中断请求用于（ ），DMA方式中的中断请求用于().

正确答案:

第1空:

数据传送

第2空:

后处理

57、从数据传送看，程序中断方式靠（ ）传送数据，DMA方式靠（ ）传送数据。

正确答案:

第1空:

程序

第2空:

硬件

58、一个中断服务程序流程大致可分为（ ）、（ ）（ ）和（ ）四个部分。

正确答案:

第1空:

保护现场

第2空:

其他服务

第3空:

恢复现场

第4空:

中断返回

59、在多重中断系统中，中断处理系统按（ ）确定是否响应其他中断请求。

正确答案:

第1空:

中断优先等级

60、I/O与主机交换信息的方式中，（ ）方式设备与CPU串行工作，而且传送与主程序串行工作；（ ）方式传送与主程序也是串行工作，但设备与CPU并行工作，（ ）方式设备与CPU不仅并行工作，而且传送与主程序也是并行工作的。

正确答案:

第1空:

程序查询

第2空:

程序中断

第3空:

DMA

三、判断题（共3题，0.6分）

1、处理器总线、存储器总线和I/O总线都属于系统总线。

正确答案： 正确

2、底板式总线通常属于I/O总线。

正确答案： 正确

3、SCSI总线和SATA总线都属于通信总线。

正确答案： 正确

四、简答题（共82题，16.4分）

1、什么是计算机系统？说明计算机系统的层次结构

正确答案：

2、画出计算机硬件的基本组成框图，并简要解释每一个部件的作用及他们之间的信息流向

正确答案：

3、解释下列英文缩写的含义：CPU，PC，IR，CU，ALU，ACC，MAR，MDR。

正确答案：

4、某总线的时钟频率为66MHz，在一个64位总线中，总线数据传输的周期为7个时钟周期传输6个字的数据块。；

1) 总线的数据传输率是多少？

2) 若不改变数据块的大小，而将时钟频率减半，这是总线的数据传输率是多少？

正确答案：

1) 452.6 Mbps

2) 226.3 MBps

5、请解释下列概念：

1) 总线

2) 系统总线

3) 通信总线

4) 总线仲裁

正确答案：

6、什么是总线仲裁和总线通信控制？为什么需要总线仲裁和总线通信控制。

正确答案：

7、解释下列概念

(1) 总线

(2) 系统总线

(3) 通信总线

(4) 总线主设备

(5) 总线从设备

(6) 总线仲裁

正确答案：

(1) 总线是连接多个部件（模块）的信息传输线，是各部件共享的传输介质。

(2) 系统总线是指CPU、主存、I/O设备（通过I/O接口）各大部件之间的信息传输线。按传输内容的不同，又分数据总线、地址总线和控制总线。

(3) 通信总线是连接计算机系统之间或计算机系统与其他系统（如控制仪表、移动通信等）之间的信息传输线。

(4) 总线主设备是指获得总线控制权的设备。

(5) 总线从设备是指被主设备访问的设备，只能响应从主设备发来的各种总线命令。

(6) 总线仲裁即总线判优，主要解决在多个主设备申请占用总线时，由总线控制器仲裁出优先级别最高的设备，允许其占用总线。

解析：

8、总线管理包括哪些内容？简要说明各种管理措施。

正确答案：

总线管理主要包括判优控制和通信控制。判优控制又分集中式和分布式两种，集中式总线判优逻辑有链式查询、计数器定时查询和独立请求三种方式。

链式查询方式只需1根总线请求线（BR）、1根总线忙线（BB）和1根总线同意线（BG），BG线像链条一样，串联所有的设备，设备的优先级是固定的，结构简单，容易扩充设备，但对电路故障十分敏感，一旦第*i*个设备的接口电路有故障，则第*i*个设备以后的设备都不能进行工作。

计数器定时查询方式的总线请求（BR）和忙（BB）线是各设备共用的，但还需 $1 + \lg N$ （*N*为设备数）根设备地址线实现查询。设备的优先级可以不固定，控制比链式查询复杂，电路故障不如链式查询方式敏感。

独立请求方式控制线数量多，*N*个设备共有*N*根总线请求线和*N*根总线同意线。总线仲裁线路更复杂，但响应速度快，且设备优先级的次序控制灵活，可以预先固定，也可通过程序来改变优先次序，还可在必要时屏蔽某些设备的请求。

通信控制有四种方式：同步通信、异步通信、半同步通信和分离式通信。同步通信采用公共时钟，有统一的传输周期。异步通信没有公共时钟，采用应答方式通信，没有固定的传输周期。半同步通信既有公共时钟，又允许速度不同的模块和谐工作，采用插入等待周期的措施来协调通信双方的配合问题。分离式通信总线上的每个模块都可以成为主模块，将总线传输周期分为两个子周期，每个子周期可供不同模块占用，总线上无空闲等待时间，最充分地发挥了总线的有效占用。

解析：

9、什么是总线判优？为什么需要总线判优？

正确答案：

总线判优就是当总线上各个主设备同时要求占用总线时，通过总线控制器，按一定的优先等级顺序确定某个主设备可以占用总线。因为总线传输的特点就是在某一时刻，只允许一个部件向总线发送信息，如果有两个以上的部件同时向总线发送信息，势必导致信号冲突传输无效，故需用判优来解决。

10、什么是总线通信控制？为什么需要总线通信控制？

正确答案：

总线通信主要解决通信双方如何获知传输开始和传输结束，以及通信双方如何协调配合。因为总线是众多部件共享的，在传送时间上只能用分时方式来解决，所以通信双方必须按某种约定的方式进行通信。

11、什么是总线标准？为什么要制定总线标准？

正确答案：

总线标准是国际公布或推荐的互联各个模块的标准，这个标准为各模块互联提供一个标准界面（接口），这个界面对它两端的模块都是透明的，即界面的任一方只需根据总线标准的要求来完成自身一方接口的功能，而不必考虑对方与界面的接口方式。

制定总线标准使系统设计简化，便于模块生产批量化，确保其性能稳定，质量可靠，实现可移化，便于维护等，较好地解决了系统、模块、设备与总线之间不适应、不通用及不匹配等问题。

12、异步通信与同步通信的主要区别是什么？说明通信双方如何联络。

正确答案：

同步通信和异步通信的主要区别是前者有公共时钟，总线上的所有设备按统一的时序、统一的传输周期进行信息传输，通信双方按约定好的时序联络；后者没有公共时钟，没有固定的传输周期，采用应答方式通信，具体的联络方式有不互锁、半互锁和全互锁三种。不互锁方式通信双方没有相互制约关系；半互锁方式通信双方有简单的制约关系；全互锁方式通信双方有完全的制约关系。其中全互锁通信可靠性最高

13、在高档PC中，流行使用三总线（系统总线、PCI总线、ISA或EISA总线）结构。说明这三种总线的连接关系，并举例说明每种总线上所连接的部件。

正确答案：

在高档PC机中，系统总线主要连接CPU和存储器；PCI总线主要连接多媒体卡、高速局域网适配器、高性能图形板等高速部件；ISA或EISA总线连接图文传真机、调制解调器、打印机等低速部件。系统总线和PCI总线通过PCI桥路相连，PCI总线又通过标准总线控制器与ISA和EISA总线相连。

14、计算机中采用总线结构有何优点？

正确答案：

计算机中采用总线结构便于故障诊断与维护，便于模块化结构设计和简化系统设计，便于系统扩展和升级，便于生产各种兼容的软、硬件。

15、串行传输和并行传输有何区别？各应用于什么场合？

正确答案：

串行传输是指数据在一条线路上按位依次进行传输，线路成本低，但速度慢，适合于远距离的数据传输。并行传输是每个数据位都有一条独立的传输线，所有的数据位同时传输，其传输速度快、成本高，适合于近距离、高速传输的场合。

16、某总线在一个总线周期中可并行传送8个字节数据，假设一个总线周期等于一个时钟周期，总线的时钟频率为66MHz，求总线的带宽。

正确答案：

设总线的时钟频率为 f ，则总线的时钟周期 $T=1/f$ ，根据在一个总线周期（即一个时钟周期）内并行传输8B，得总线带宽为

$$8\text{ B}/T=8\text{ B}\times f=8\text{ B}\times 66\times 10^6\text{ Hz}=528\times 10^6\text{ Bps}$$

17、机器字长、编址单位、存取单位、传输单位、指令字长各指什么？它们之间有何关系？

正确答案：

答：在计算机内部，有指令和数据两大类信息。指令和数据都以二进制形式存放在存储器中，运行程序时，需要把指令和数据从存储器读出，通过总线传输到CPU，然后，CPU再通过执行指令来对操作数进行相应的运算，最后把结果数据送到寄存器或存储器中。所以，在设计或使用计算机过程中，要涉及很多问题，例如，指令和数据在存储器中按什么长度存放；写入或读出时按什么长度存取；在总线上传输时同时传送多少位；数据和指令送到CPU后，在CPU的寄存器中按多少位存放；在运算器中按多少位来运算，等等。因而，出现了一系列有关信息单位和信息宽度的概念，这些概念非常重要，但比较容易混淆，需要将很多知识和概念联系在一起，才能很好地理解这些概念及其相互之间的关系。

它们的定义和关系说明如下。

（1）机器字长是计算机的一个非常重要的指标。通常称32位机器或64位机器，就是指机器的字长是32位或64位。一般情况下，机器字长定义为CPU中在同一时间内一次能够处理的二进制数的位数，实际上就是CPU中定点运算数据通路的位数。在计算机中，“字”的概念经常出现。一个字的宽度并不等于机器字长。字作为机器中所有信息宽度的计量单位，对于某个系列机来说，其字宽总是固定的。例如，在80x86系列中，一个字的宽度为16位，因此，32位是双字，64位是四字。在IBM 303X系列中，一个字的宽度为32位，所以16位为半字，32位为单字，64位为双字。

（2）编址单位就是存储单元的宽度，指存储器中具有相同地址的若干个存储元件（或称存储元、存储基元、记忆单元）构成的一个二进制代码的宽度，可以是8位、16位、32位等。现在大多数计算机按字节编址，即编址单位为8位，每一个字节有一个地址。由此可见，一个数据（如32位整数、32位浮点数或64位浮点数等）可能占多个存储单元，CPU要求一次从存储器读出或写入的信息也可能有多个存储单元。

(3) 存取宽度是指一次从一个由多个DRAM芯片构成的存储模块中同时读写的信息的宽度，例如，假定某个存储模块由8个4096x4096x8位的DRAM芯片按交叉编址方式构成，则该存储模块的存取宽度是64位，也即，8个芯片可同时读写，每个芯片同时读8位，因而最多可以同时存取64位信息。

(4) 传输宽度就是总线宽度，也就是一次最多能在总线上传输的数据位数。对于存储器总线来说，总线上传输的信息宽度应该等于存储器的存取宽度。因此，在设计系统时，应考虑传输宽度和存取宽度的匹配，并且每个设备中的总线接口部件也要与这些宽度匹配。

(5) 指令字长是指指令的位数。有定长指令字机器和不定长指令字机器。定长指令字机器中所有指令的位数是相同的，目前定长指令字大多是32位指令字。不定长指令字机器的指令有长有短，但每条指令的长度一般都是8的倍数。因此，一个指令字在存储器中存放时，可能占用多个存储单元；从存储器读出并通过总线传输时，可能分多次进行，也可能一次读多条指令。

18、数据传输率中的K、M、G等的含义和主存容量中的含义一样吗？在磁盘容量中的含义呢？

正确答案：

答：不一样。

在主存容量中，K表示 2^{10} ，M表示 2^{20} ，G表示 2^{30} 。但是，在数据传输率因为数据传输速度和时钟频率有关，时钟频率通常以kHz、MHz、GHz来表示，所以，传输速率一般用kB/s、MB/s、GB/s来表示，这里的K表示 10^3 ，M表示 10^6 ，G表示 10^9 。在计算中，可能会混淆使用，因为，数据块的大小还是用K表示 2^{10} ，M表示 2^{20} ，G表示 2^{30} ，而传输速率又和数据块大小有关，这样使得计算变得很复杂，所以，很多场合下，不区分它们之间的差别，而是看成一样的来处理。

磁盘容量以兆字节（MB）或吉字节（GB）为单位， $1\text{GB}=1024\text{MB}=2^{30}\text{B}$ 。但硬盘厂商在标称硬盘容量时通常取 $1\text{GB}=1000\text{MB}=10^9\text{B}$ ，因此在BIOS中或在格式化硬盘时显示的容量会比厂家的标称值小。

19、数据总线、地址总线和控制总线是分开连接在不同设备上的三种不同的总线吗？

正确答案：

答：不是，它们只是系统总线的三个组成部分，而不能分开来单独连接设备。系统总线用来连接计算机中若干主要部件，一般把在这些部件之间传输的信息分为数据、地址和控制三类，控制信号包括总线命令、定时信号（如时钟和握手信号等）、总线请求、总线允许、中断请求和中断允许等，所以系统总线相应地也就分成了三组传输线：数据线、地址线和控制线，有时习惯地把它分别称为数据总线、地址总线和控制总线。

20、为什么要有总线判优控制？

正确答案：

答：总线是共享的信息传输介质，早期可以同时有很多设备连接在同一个总线上，但每一时刻总线只能完成一对设备之间的信息传送。当有多个设备同时要使用总线传输信息时，如果允许它们同时把自己的信息发到总线上，就会造成混乱，因此引入了总线判优机制，能在多个请求使用总线的设备中选择一个，让其控制总线来传输信息，其他设备则需暂时等待并在以后的判优中逐一被选中。

21、一台机器里面只有一个总线吗？

正确答案：

答：不一定。总线按其所在的位置分为片内总线、系统总线、通信总线。系统总线是指在CPU、主存、I/O各大部件之间进行互连的总线。可以把所有大的功能部件都连接在一个总线上，也可以用几个总线分别连接不同的设备。因此，有单总线结构、双总线结构、三总线结构等。通常，一台机器里面应该有不同层次的多个总线存在。

22、一个总线在某一时刻可以有多对主、从设备进行通信吗？

正确答案：

答：不可以。在某一个总线传输周期内，一个总线只能有一个主控设备控制总线，选择一个从设备与之进行通信，或对所有其他设备进行广播通信。因此，某一时刻一个总线不能有多对主、从设备进行通信。

23、同步总线和异步总线的特点各是什么？各自适用于什么场合？

正确答案：

答：同步总线的特点是各部件采用时钟信号进行同步，协议简单，因而速度快，接口逻辑很少。但总线上的每个部件必须在规定的时间内完成要求的动作，所以一般按最慢的部件来设计公共时钟。而且由于时钟偏移问题，同步总线不能很长。所以，一般同步总线用在部件之间距离短、存取速度较一致的场合。通常，CPU内部总线、处理器总线等采用同步总线。近年来，主存逐步采用同步的DRAM芯片构成，因此存储器总线也逐步采用同步总线。

异步总线采用应答方式进行通信，允许各设备之间的速度有较大的差异，因此，通常用于具有不同存取速度的设备之间进行通信。通常连接外设或其他机器的通信总线采用异步总线。

24、同一个总线不能既采用同步方式又采用异步方式通信，是吗？

正确答案：

答：不是的，半同步通信总线就可以这样。这类总线既保留了同步通信的特点，又能采用异步应答方式连接速度相差较大的设备。通过在异步总线中引入时钟信号，其就绪和应答等信号都在时钟的上升沿或下降沿有效，而不受其他时间信号的干扰。通常I/O总线采用半同步总线。例如，PCI总线是一种半同步总线，它的所有事件在时钟下降沿同步，总线设备在时钟开始的上升沿采样总线信号。

25、为什么外围设备要通过接口与CPU相连？接口有哪些功能？

正确答案：

外围设备要通过接口与CPU相连的原因主要有：

(1) 一台机器通常配有多台外部设备，它们各自有其设备号（地址），通过接口可实现对设备的选择。

(2) I / O设备种类繁多，速度不一，与CPU速度相差可能很大，通过接口可实现数据缓冲，达到速度匹配。

(3) I / O设备可能串行传送数据，而CPU一般并行传送，通过接口可实现数据串并格式转换。

(4) I / O设备的入 / 出电平可能与CPU的入 / 出电平不同，通过接口可实现电平转换。

(5) CPU启动I / O设备工作，要向外设发各种控制信号，通过接口可传送控制命令。

(6) I / O设备需将其工作状况（“忙”、“就绪”、“错误”、“中断请求”等）及时报告CPU，通过接口可监视设备的工作状态，并保存状态信息，供CPU查询。

可见归纳起来，接口应具有选址的功能、传送命令的功能、反映设备状态的功能以及传送数据的功能（包括缓冲、数据格式及电平的转换）。

26、I / O的编址方式有几种？各有何特点？

正确答案：

I / O的编址方式有两种：统一编址和不统一编址（单独编址）。

所谓统一编址即在主存地址空间划出一定的范围作为I / O地址，这样通过访存指令即可实现对I / O的访问。但是主存容量相应减少了。

所谓不统一编址即I / O和主存的地址是分开的，I / O地址不占主存空间，故这种编址不影响主存容量，但访问I / O时必须有专用的I / O指令。

27、I / O与主机交换信息有哪几种控制方式？各有何特点？

正确答案：

主机与I / O交换信息的控制方式有：

(1) 程序查询方式。其特点是主机与I / O串行工作。CPU启动I / O后，时刻查询I / O是否准备好，若设备准备就绪，CPU便转入处理I / O与主机间传送信息的程序；若

设备未做好准备，则CPU反复查询，“踏步”等待直到I/O准备就绪为止。可见这种方式CPU效率很低。

(2) 程序中断方式。其特点是主机与I/O并行工作。CPU启动I/O后，不必时刻查询I/O是否准备好，而是继续执行程序。当I/O准备就绪时，向CPU发中断请求信号，CPU在适当的时候响应I/O的中断请求，暂停现执行程序为I/O服务。这种方式消除了“踏步”现象，提高了CPU的效率。

(3) DMA方式。其特点是主机与I/O并行工作，主存和I/O之间有一条直接数据通路。CPU启动I/O后，不必查询I/O是否准备好，当I/O准备就绪后，发出DMA请求，此时CPU不直接参与I/O和主存间的信息交换，只是把外部总线（地址线、数据线及有关控制线）的使用权暂时交赋予DMA，仍然可以完成自身内部的操作（如加法、移位等），故不必中断现执行程序，只需暂停一个存取周期访存（即周期挪用），CPU的效率更高。

(4) 通道方式。通道是一个具有特殊功能的处理器，CPU把部分权力下放给通道，由它实现对外围设备的统一管理和外围设备与主存之间的数据交换，大大提高了CPU的效率，但它是花费更多的硬件为代价的。

(5) I/O处理机方式。它是通道方式的进一步发展，CPU将I/O操作及外围设备的管理权全部交给I/O处理机，其实质是多机系统，因而效率有更大提高。

28、一般小型或微型机中，I/O与主机交换信息有几种方式？各有何特点？哪种方式CPU效率最高？

正确答案：

在小型或微型机中，I/O与主机交换信息有三种方式：程序查询方式、程序中断方式和DMA方式，其中DMA方式CPU效率最高。

29、什么是通道？通道的基本功能是什么？

正确答案：

通道是一个具有特殊功能的处理器，它有自己的指令和程序，专门负责数据输入输出的传输控制（CPU把传输控制的功能下放给通道）。通道受CPU的I / O指令启动、停止或改变其工作状态。通道的基本功能是按I / O指令要求启动I / O设备，执行通道指令，组织I / O设备和主存进行数据传输，向CPU报告中断等。

30、解释通道指令和通道程序。

正确答案：

通道指令又叫通道控制字（CCW），它是通道用于执行I / O操作的指令，它可以由管理程序存放在主存的任何地方，由通道从主存取出并执行。

通道程序由通道指令组成，它完成某种外围设备与主存传送信息的操作，如将磁带记录区的部分内容送到指定地址的主存缓冲区内。

31、CPU和I / O之间有几类联络（定时）方式？各有何特点？分别适用于哪类设备？

正确答案：

CPU与I / O之间的联络（定时）方式有三种。

（1）立即响应方式。对于一些速度极慢或简单的外部设备，它们与CPU联络时，通常早已使其处于某种状态，因此只要CPU命令一到，它们就立即响应。

（2）异步方式。对于一些慢速或中速的外设，由于与主机工作速度不匹配，且本身又在不规则时间间隔下操作，则大多采用异步方式。即交换信息前，I / O与CPU各自完成自身的任务，仅当出现联络信号时，彼此才交换信息。联络时采用应答方式，如“Ready”和“Strobe”可分别用来表示“准备就绪”和“响应”的含义。

（3）同步方式。对于一些高速外设，它们是以相等的时间间隔操作的，而CPU也是以同等的速率执行输入输出指令。如某外设以2400bps的速率传输信息，而CPU需隔1 / 2400s的速率接收每一位数，这就是同步定时方式。

32、试比较程序型接口和DMA型接口。

正确答案：

按照I / O设备输入输出的控制方式来分，接口可分为程序型接口和DMA型接口两类。

程序型接口用于连接速度较慢的I / O设备，如显示终端、行式打印机等。它适合于程序中断方式实现I / O和主机交换信息。这种接口中通常设有设备选择电路、数据缓冲寄存器、反映设备状态及中断请求的触发器，并能接受CPU发来的各种命令。

DMA型接口用于连接高速I / O设备，如磁盘、磁带等。它适合于DMA方式实现I / O和主机交换信息。这类接口中的硬件电路比程序型接口复杂，主要有数据缓冲寄存器、字计数器、主存地址计数器、设备地址寄存器、DMA控制逻辑及中断机构。它负责管理I / O和主存间的信息传送，可向CPU发出总线使用权的请求，在一组数据传送结束时，还可向CPU提出中断请求。

33、程序查询方式和程序中断方式都要由程序实现外围设备的输入输出，它们有何不同？

正确答案：

程序查询方式是用户在程序中安排一段输入输出程序，它由I / O指令、测试指令和转移指令等组成。CPU一旦启动I / O后，就进入这段程序，时刻查询I / O准备的情况，若未准备就绪就踏步等待；若准备就绪就实现传送。在输入输出的全部过程中，CPU停止自身的操作。

程序中断方式虽也要用程序实现外部设备的输入、输出，但它只是以中断服务程序的形式插入到用户现行程序中。即CPU启动I / O后，继续自身的工作，不必查询I / O的状态。而I / O被启动后，便进入自身的准备阶段，当其准备就绪时，向CPU提出中断请求，此时若满足条件，CPU暂停现行程序，转入该设备的中断服务程序，在服务程序中实现数据的传送。

34、以I / O设备的中断处理过程为例，说明一次程序中断的全过程。

正确答案：

以I / O设备的中断处理过程为例，一次程序中断大致可分为五个阶段。

(1) 中断请求。CPU启动I / O设备后，设备进入自身准备阶段，当其准备就绪时，便向CPU提出中断请求。

(2) 中断判优。当同时出现多个中断请求时，中断判优逻辑（硬件排队或软件排队）选择出优先级最高的中断请求，待CPU处理。

(3) 中断响应。如果允许中断触发器为“1”，请求中断的设备又未被屏蔽，系统便进入中断响应周期。在该周期内，CPU自动执行一条中断隐指令，将程序断点及程序状态字保存起来，同时硬件关中断，并把向量地址送PC。

(4) 中断服务。中断响应周期结束后，CPU转入取指周期，此时按向量地址取出一条无条件转移指令（或按向量地址查入口地址表），转至该向量地址对应的中断服务程序入口地址，便开始执行中断服务程序（包括保护现场、与I / O传送信息和恢复现场）。

(5) 中断返回。中断服务程序的最后一条指令即是中断返回指令，执行该指令即返回到程序断点，至此一次程序中断结束。

35、DMA方式的主要特点是什么？DMA接口电路中应设置哪些硬件？

正确答案：

DMA方式的主要特点是：I / O和CPU并行工作；主存和I / O接口间有一条直接数据通路；不中断现行程序，无需保护现场、恢复现场；当DMA请求占用总线控制权时，若采用周期挪用的方式，CPU暂停一个存取周期访问主存，但可继续自身内部的操作（如乘法等），即传送和主程序是并行的。

DMA接口电路中应有主存地址计数器、字计数器、数据缓冲寄存器、设备地址寄存器、中断机构和DMA控制逻辑。

36、在DMA方式中有没有中断请求？为什么？

正确答案：

在DMA方式中有中断请求。虽然DMA方式不靠中断请求传送信息，在主存和I/O接口之间有直接数据通路，但在一组数据传送完毕时，仍需向CPU提出中断请求，报告传送结束。此时CPU将中断现程序，去做一些DMA结束处理工作，如测试传送过程中是否出错，这种工作DMA接口是无法完成的，只有靠中断服务程序来处理。

37、DMA方式中的中断请求和程序中断方式中的中断请求有何区别？

正确答案：

DMA方式中的中断请求不是为了传送信息（信息是通过主存和I/O间的直接数据通路传送的），只是为了报告CPU一组数据传送结束，有待CPU做一些后处理工作，如测试传送过程中是否出错，决定是否继续使用DMA方式传送等。而程序中断方式的中断请求是为了传送数据，I/O和主机交换信息完全靠CPU响应中断后，转至中断服务程序完成的。

38、在DMA方式中，CPU和DMA接口分时使用主存有几种方法？简要说明之。

正确答案：

在DMA方式中，CPU和DMA接口分时使用主存，通常采用三种方法。

(1) 停止CPU访问主存。这种方法DMA在传送一批数据时，独占主存，CPU放弃了地址线、数据线和有关控制线的使用权。在一批数据传送完毕后，DMA接口才把总线的控制权交回给CPU。显然，这种方法在DMA传送过程中，CPU基本处于不工作状态或保持原状态。

(2) 周期挪用。这种方法CPU按程序的要求访问主存，一旦I/O设备有DMA请求，则由I/O设备挪用一個存取周期。此时CPU可完成自身的操作，但要停止访存。显然这种方法既实现了I/O传送，又较好地发挥了主存和CPU的效率，是一种广泛采用的方法。

(3) DMA与CPU交替访存。这种方法适合于CPU的工作周期比主存的存取周期长的情况。如CPU的工作周期大于主存周期的两倍，则每个CPU周期的上半周期专供DMA

接口访存，下半周期专供CPU访存。这种交替访问方式不需要总线使用权的申请、建立和归还过程，使DMA传送和CPU工作效率最高，但相应的硬件逻辑更复杂。

39、解释周期挪用，分析周期挪用可能会出现几种情况。

正确答案：

所谓周期挪用即在DMA传送方式中，当I/O设备没有DMA请求时，CPU按程序的要求访问主存；一旦I/O设备有DMA请求并与CPU访存发生冲突时，CPU要暂停一个存取周期访存，把总线控制权让给DMA。这就好比I/O设备挪用了CPU的访存周期，故称周期挪用或周期窃取。设备提出DMA请求可能会遇到三种情况：

(1) I/O设备有DMA请求时，CPU正在进行自身的操作（如乘法等），并不需要访存，即I/O访存和CPU访存没有冲突，故不存在周期挪用。

(2) I/O设备要求访存时，CPU也要求访存，此时发生冲突。在这种情况下，I/O设备的DMA请求优先（因为I/O访存有时间要求，前一个I/O数据必须在下一个访存请求到来前存取完毕），即出现了周期挪用，CPU需延缓一个存取周期访存。

(3) I/O设备有DMA请求时，存储器本身正处于“忙”状态（正在读或写），此时必须待存取周期结束后才能进行I/O访存。

40、什么是向量地址？何时形成向量地址？指出向量地址形成部件由什么电路组成？它的输入来自何处？又输出至何处？

正确答案：

向量地址是存放服务程序入口地址的存储单元地址，它由硬件形成。

当有中断请求并且排队选中时，通过由组合逻辑电路（编码器）组成的向量地址形成部件可形成向量地址。

其输入来自排队器输出，其输出在中断周期送至PC。

41、试比较程序中断方式和DMA方式有何区别。

正确答案：

DAM方式和程序中断方式的区别为：

从数据传送看，程序中断方式靠程序传送，DMA方式靠硬件传送；

从CPU响应时间看，程序中断方式在一条指令执行结束时响应，而DMA方式在存取周期结束时CPU才能响应，即将总线控制权让给DMA传送；

程序中断方式有处理异常事件的能力，DMA方式没有这种能力；

程序中断方式需要中断现程序，故需保护现场，DMA方式不必中断现程序，无需保护现场；

DMA的优先级比程序中断高。

42、串行接口和并行接口的主要区别是什么？

正确答案：

按照设备传送数据的位数不同，接口可分串行接口和并行接口两大类。

串行接口把外设的串行输入码转换成计算机内部所需的并行码；也可以把计算机内的并行码转换成外设所需的串行码输出。

并行接口是以字或字节宽度并行传送数据的接口。

故串行接口中必须有实现串—并或并—串转换的移位寄存器。

43、在什么条件和什么时间，CPU可以响应I/O的中断请求？

正确答案：

CPU响应I/O中断请求的条件是：允许中断触发器是“1”状态（即开中断）；I/O本身有请求又未被屏蔽；经排队后又被选中。

CPU响应I / O中断请求的时间是每条指令执行阶段的结束时刻。因为此时由CPU发出中断查询信号，才能获取I / O的中断请求信号。

44、I / O设备和I / O接口两部分结合起来就是输入输出系统吗？

正确答案：

答：不是。I / O设备和I / O接口只是I / O硬件部分，输入输出系统应该包括I / O硬件和I / O软件两个部分。不同硬件结构的I / O系统所采用的I / O软件技术差别很大。但不管是哪种，CPU通过直接执行I / O指令或操作系统管理程序，总是或多或少地参与主机和外设交换信息的任务，也就是说，输入输出任务总要有I / O软件的参与。

45、I / O系统的性能如何评价？

正确答案：

答：一般用响应时间和吞吐率两个指标来衡量。不同的I / O系统对于响应时间和吞吐率的要求不同。例如，对于事务处理系统（如订票、存 / 取款等系统），由于同时会有大量的事务要求处理，且每个事务对磁盘的访问量很少，所以这种系统主要考虑每秒钟磁盘的存取次数能否达到很大，使得同时有很多事务在很短的时间内得到快速响应。也就是说，对响应时的要求更高，而不大在乎吞吐率。但是，像多媒体点播系统，就是说，对有时求单位时间内能有大量数据读出，以满足播放要求。

46、I/O接口就是I/O端口吗？

正确答案：

答：不是。I / O接口和I / O端口是两个不同的概念，但相互之间有关联。I / O接口是主机和外设之间传送信息的“桥梁”，介于主机和外设之间。主机控制外设的命令信息、传送给外设的数据或从外设取来的数据、外设送给主机的状态信息等都要先存放到I/O接口中，所以，接口中有一些寄存器，用来存放这些控制、数据和状态信息。我们把I/O接口中的这些寄存器称为I / O端口。

47、I / O端口是如何编址的？

正确答案：

答：一般有两种编址方式：独立编址和统一编址。这里的统一和独立不是指各个不同接口之间的统一和独立关系，而是指所有I / O端口号组成的地址空间（称为I / O地址空间）和所有主存单元号组成的地址空间（称为主存地址空间）之间的关系。

48、CPU是如何访问I / O端口的？

正确答案：

答：在I / O指令中给出要访问的端口号，当CPU执行I / O指令时，根据指令的操作码或地址范围，得知要访问的是I / O地址空间，因而在总线的地址线上送出端口号，在总线的控制线上送出I / O读或I / O写命令，被访问端口所在的接口电路对地址译码后选中相应的端口，并从控制线上取得读 / 写命令，由接口中的读 / 写控制电路对被访问端口进行读或写操作。

49、一个I / O接口只能有一个地址吗？

正确答案：

答：不是。每个I / O端口对应唯一的一个地址，但一个I / O接口中可能有多个程序可访问的寄存器，也就是有多个I / O端口，所以应该有多个地址。

50、程序查询方式下，外设的数据是直接和CPU交换的吗？

正确答案：

答：是的。程序查询方式下，整个输入输出过程是通过CPU执行查询程序完成的，所有信息（命令、数据、状态）的交换具体由查询程序中的I / O指令进行控制，因而外设的数据是直接和CPU交换的。

外设的数据和状态信息通过I / O接口中设备侧的电缆线（通信总线）送到I / O接口中，连同接口本身的状态信息一起记录到相应的寄存器中，CPU再通过执行输入指令（如80x86中的IN指令）从I / O端口中将状态或数据取到CPU的寄存器中。CPU送到外

设的数据和命令字，通过执行输出指令（如80x86中的OUT指令）从CPU中的寄存器送到相应的I / O端口中。

51、中断方式下，外设的数据是直接和CPU交换的吗？

正确答案：

答：是的。中断方式下，当外设完成任务（如打印完一个字符，键盘有按键），或外设发生了特殊事件（如打印机缺纸，过程控制中温度太高，采样定时到）等，外设通过向CPU发中断请求，来中止CPU正在执行的程序，转到相应的中断服务程序去执行，处理完后，回到原被中止的程序继续执行。通常在CPU执行中断服务程序过程中完成数据的交换，如从键盘缓冲取数据，向打印机缓冲发送打印字符，取采样数据等。这些都是通过CPU执行输入输出指令来完成的，因而，对于采用中断方式的输入输出过程，外设的数据是直接和CPU交换的。

52、DMA方式下，外设的数据是直接和CPU交换的吗？

正确答案：

不是。DMA方式适合于像磁盘一类的高速设备，这类设备以成批方式与主机交换几百到几千字节数据，CPU不可能放得下那么多数据。因此，DMA方式下，设备直接和主存进行数据交换，由专门的硬件（DMA控制器）控制在主存和外设之间进行数据传输。

53、中断方式下，外设任何时候都可以申请中断并马上得到响应吗？

正确答案：

答：不是。中断方式下，外设何时发出中断请求是由外设接口中的中断逻辑决定的，不受CPU的限制，但何时响应中断与CPU执行指令过程有关。CPU总是在一条指令执行完、取下条指令之前去查询有无中断请求。如果此时是开中断状态，并有未被屏蔽的中断请求发生，则CPU进入中断响应周期，自动执行一条隐指令，完成关中断、保护断点、取中断向量三个操作。因此，不是任何时候都马上响应中断，中断响应的条

件有三个：①CPU处于开中断状态（中断允许触发器EINT置1状态）；②至少有一个未被屏蔽的中断请求发生；③一条指令执行结束。

54、为什么在响应中断的时候保存断点，而在处理中断的时候保存现场？

正确答案：

答：断点是中断返回到被中断程序继续执行处指令的地址（即响应中断时PC的值），断点在中断响应时先被保存到栈中，否则，当取来中断服务程序的首地址送PC后，原来作为断点的PC的值就被破坏了；而现场是被中断的原程序在断点处各个寄存器的值，只要在这些寄存器再被使用前保存到栈中就行了。因为在实际处理中断事件过程中可能要用到这些寄存器，所以在实际处理之前的准备阶段来保存现场（寄存器压栈），而在实际处理后的结束阶段再恢复现场（寄存器出栈）。这样就能保证被中断程序的现场不被中断服务程序破坏。

55、单重中断和多重中断的区别是什么？

正确答案：

答：单重中断情况下，在中断处理整个过程中，不允许响应新的中断请求，其做法是在中断响应开始时关中断（使中断允许触发器置0），而直到中断处理结束后才开中断，然后返回到原断点处继续执行。

多重中断系统中，如果在进行某个中断请求的处理过程中又发生了新的中断请求，则可以中止正在进行的中断处理，转到新的中断服务程序执行。因此，在中断处理过程中，应该开中断，允许响应新的中断请求。其做法是在实际处理中断事件前就开中断，而不是像单重中断那样在处理后才开中断。这样保证在实际中断处理过程中可以响应新的中断请求。

56、向量中断、中断向量、向量地址三个概念是什么关系？

正确答案：

答：中断向量：每个中断源都有对应的处理程序，我们称这个处理程序为中断服务程序，其入口地址称为中断向量。所有中断的中断服务程序入口地址构成一个表，称为中断向量表；也有的机器把中断服务程序入口的跳转指令构成一张表，称为中断向量跳转表。

向量地址：中断向量表或中断向量跳转表中每个表项所在的主存地址或表项的索引面，称为向量地址或中断类型号。

向量中断：是指一种识别中断源的技术或方式。识别中断源的目的就是要找到中断源对值的中断服务程序的入口地址，即获得向量地址。采用向量中断进行中断源识别的做法在中断控制器中，通过某种硬件排队线路（如菊花链、并行判优等），对所有未被屏蔽的中断请求进行排队，选出优先级最高的中断源，然后对其编码，得到该中断源的编号（可以转换为向量地址）。通过总线将其取到CPU中，并转换成向量地址，从而取出中断服务程序入口地址，或跳转到中断服务程序。还有一种是用程序（称为中断查询程序）进行中断源识别的软件方法。

57、禁止中断和屏蔽中断是同一个概念吗？

正确答案：

答：它们是两个完全不相关的概念。

禁止中断就是关中断，即将中断允许触发器置为0，此时，任何中断请求都得不到响应。

屏蔽中断是多重中断系统中的一个概念，是指某个中断正在被处理的时候，如果有其他新的中断请求发生，那么，通过设置中断屏蔽位，可以确定是否允许响应新发生的中断。它反映了正在处理的中断与其他各中断之间的处理优先级顺序，所以每个中断都有一个中断屏蔽字，其中的每一位对应一个中断的屏蔽位。响应某个中断后，就会把该中断的中断屏蔽字送到中断屏蔽字寄存器中，在中断排队前，其中的每一位和中断请求寄存器中的对应位进行“与”操作，因而，只有未被屏蔽的中断源进入排队线路，才有可能得到响应。

58、中断响应优先级和中断处理优先级一样吗？

正确答案：

答：不一样，这是两个不同的概念。中断响应优先级是由硬件排队线路或中断查询程序的查询顺序决定的，不可动态改变；而中断处理优先级可以由中断屏蔽字来改变，反映的是正在处理的中断是否比新发生的中断的处理优先级低，如果是，就中止正在处理的中断，转到新中断去处理，处理完后回到原被中止的中断继续处理。

59、DMA方式下，在主存和外设之间有一条物理通路直接相连吗？

正确答案：

答：没有。通常所说的DMA方式下数据在主存和外设之间直接进行传送，其含义并不是说在主存和外设之间建立一条物理上的直接通路，而是在主存和外设之间通过外设接口、系统总线以及总线桥接部件等连接，建立起一个信息可以互相通达的通路。“直接通路”是逻辑上的含义，物理上磁盘和主存不是直接相连的。

60、DMA方式下，CPU一点开销都没有吗？

正确答案：

答：不是。DMA方式下的数据交换过程分以下三个步骤：

(1) DMA控制器的初始化。将所要传送的数据个数、内存地址、传送方向等送到DMA控制器。这个过程由CPU执行指令来完成。初始化结束后，CPU发送启动磁盘定位和DMA传送的命令，这也是通过CPU执行输出指令来完成的。

(2) DMA传送。这个过程整个都是由硬件来完成的，主要由DMA控制器控制系统总线，完成数据在主存和外设之间的数据传送。

(3) DMA传送结束处理。DMA传送结束后，向CPU发出“DMA结束”中断请求，由CPU执行相应的中断服务程序进行数据校验等后处理工作。

综上所述，DMA方式下，CPU要进行初始化和后处理两部分工作，因此，不是一点开销都没有。只是相对于程序查询方式和中断方式来说，CPU介入要少得多，CPU不需要介入主要的数据传送过程。

61、CPU对DMA请求和中断请求的响应时间是否一样？

正确答案：

答：不一样。DMA方式下，向CPU请求的是总线控制权，要求CPU让出总线控制权，DMA控制器来控制总线完成主存和外设之间的数据交换，因此，只要用完总线后就可以响应请求，释放总线，让出总线控制权。CPU总是在一次总线事务完成后响应，因此，DMA响应时间应该少于一个总线周期；而中断方式下请求的是CPU中止正在执行的程序，转到中断服务程序去执行，通过执行中断服务程序，多要件进行相应的处理，CPU总是要等到一条指令执行结束后，才去查询有无中断请求，所以响应时间少于一个指令周期的时间。

62、挪用周期方式下，DMA控制器窃取的是什么周期？

正确答案：

答：周期挪用法的基本思想是，当外设准备好一个数据时，DMA控制器就向CPU申请一次总线控制权，CPU在一个总线事务结束时，一旦发现有DMA请求，就立即释放总线，让出一个周期给DMA控制器，由DMA控制器控制总线在主存和外设之间传送一个数据，传送结束后立即释放总线，下次外设准备好数据时，又重复上述过程，直到所有数据传送完毕。这种情况下，CPU的工作几乎不受影响，只是在万一出现访存冲突时，CPU挪出一个周期给DMA，由DMA访问主存，而CPU延迟访问主存。这里CPU挪出的是主存的存储周期。

63、用户程序能直接对外部设备进行读写或控制吗？为什么？

正确答案：

答：现代计算机系统中，用户程序不能直接对外部设备进行读写或控制，只有操作系统才能与外部设备直接打交道，控制外部设备完成具体的I/O操作。因而，操作系统在I/O子系统中承担极其重要的作用，这主要是由I/O子系统以下3个特性决定的。

(1) 共享性。I/O子系统被多个进程共享，因此必须由操作系统对共享的I/O资源统一调度管理，以保证用户程序只能访问自己有权访问的那部分I/O设备或文件，并使系统的吞吐率达到最佳。

(2) 复杂性。I / O设备控制的细节比较复杂，如果由最上层的用户程序直接控制，则会给广大的应用程序开发者带来麻烦，因而需操作系统提供专门的驱动程序进行控制，这样可以对应用程序员屏蔽设备控制的细节，简化应用程序开发。

(3) 异步性。I / O子系统的速度较慢，而且不同设备之间的速度也相差较大，因而，I / O设备与主机之间的信息交换方式通常使用异步的中断I / O方式，中断导致从用户态向内核态转移，因此，I / O处理须在内核态完成，通常由操作系统提供中断服务程序来处理I / O。

64、在用户程序中如何给出I / O操作请求呢？

正确答案：

答：对于用户程序，所有高级语言的运行时系统都提供了执行I / O功能的高级机制，例如，C语言中提供了像printf () 和scanf () 等这样的标准I / O库函数，C++语言中提供了如<< (输入) 和>> (输出) 这样的重载I / O操作符。从用户在高级语言程序中通过I / O函数或I / O操作符提出I / O请求，到I / O设备响应并完成I / O请求，整个过程涉及多个层次的I / O软件和I / O硬件的协调工作。

因为现代计算机I / O系统的复杂性都隐藏在操作系统中，因此，用户程序需要从某个设备输入信息或将结果送到外设时，只要通过系统调用（以低级语言方式提供）或库函数调用（以高级语言方式提供），将I / O请求提交给操作系统即可，无须了解外部设备的具体工作细节。

65、从用户程序提出I / O请求到外设完成I / O操作的大致过程是怎样的？

正确答案：

答：用户程序总是通过某种I / O函数或I / O操作符请求I / O操作。例如，用户程序需要读一个磁盘文件中的记录时，它可以通过调用C语言标准I / O库函数fread ()，也可以直接调用read系统调用的封装函数read () 来提出I / O请求。不管用户程序中调用的是C库函数还是系统调用封装函数，最终都是通过操作系统内核提供的系统调用来实现I / O。

每个系统调用的封装函数会被转换为一组与具体机器架构相关的指令序列，这个指令序列中，至少有一条陷阱指令，在陷阱指令之前可能还有若干条传送指令用于将I/O操作的参数送入相应的寄存器。

例如，在IA-32中，陷阱指令就是INTn指令，也称为软中断指令。在早期IA-32架构中，Linux系统将int \$ 0x80指令用作系统调用，在系统调用指令之前会有一串传送指令，用来将系统调用号等参数传送到相应的寄存器。系统调用号通常在EAX寄存器中，可根据系统调用号选择执行一个系统调用服务例程。用户进程的I/O请求通过调出操作系统中相应的系统调用服务例程来实现。

I/O子系统工作的大致过程如下：首先，CPU在用户态执行用户进程，当CPU执行到系统调用的封装函数对应的指令序列中的陷阱指令时，会从用户态陷入到内核态；转到内核态执行后，CPU根据陷阱指令执行时EAX寄存器中的系统调用号，选择执行一个相应的系统调用服务例程；在系统调用服务例程的执行过程中可能需要调用具体设备的驱动程序；在设备驱动程序执行过程中启动外设工作，外设准备好后发出中断请求，CPU响应中断后，就调出中断服务程序执行，在中断服务程序中控制主机与设备进行具体的数据交换。

66、【2018】假定计算机的主频为500MHz，CPI为4。现有设备A和B，其数据传输率分别为2MB/s和40MB/s，对应I/O接口中各有一个32位数据缓冲寄存器。请回答下列问题，要求给出计算过程。

(1) 若设备A采用定时查询I/O方式，每次输入输出都至少执行10条指令。设备A最多间隔多长时间查询一次才能不丢失数据？CPU用于设备A输入输出的时间占CPU总时间的百分比至少是多少？

(2) 在中断I/O方式下，若每次中断响应和中断处理的总时钟周期数至少为400，则设备B能否采用中断I/O方式？为什么？

(3) 若设备B采用DMA方式，每次DMA传送的数据块大小为1000B，CPU用于DMA预处理和后处理的总时钟周期数为500，则CPU用于设备B输入输出的时间占CPU总时间的百分比最多是多少？

正确答案：

(1) 设备A准备32位数据所用时间为 $4B \div 2MB/s \approx 2\mu s$, 所以 , 最多每隔 $2\mu s$ 必须查询一次 , 才能不丢失数据。

所以设备A每秒至少查询: $10^6 \div 2 = 5 \times 10^5$ 次 , 因此每秒内CPU用于设备A输入输出的时间至少为 $5 \times 10^5 \times 10 \times 4 = 2 \times 10^7$ 个时钟周期 , 占整个CPU时间的百分比至少为 $2 \times 10^7 \div (500 \times 10^6) \times 100\% = 4\%$ 。

(2) 设备B不适合采用中断I/O方式。因为设备B准备32位数据所用时间为 $4B \div 40MB/s \approx 0.1\mu s$, 而中断响应和中断处理时间为 $400 \times (1 \div (500 \times 10^6)) = 0.8\mu s$, 大于 $0.1\mu s$, 会造成数据丢失。

(3) 设备B每秒内DMA次数最多为 $40MB \div 1000B = 40\ 000$, CPU用于设备B输入输出的时间最多为 $40\ 000 \times 500 = 2 \times 10^7$ 个时钟周期 , 占CPU总时间的百分比最多为 $2 \times 10^7 \div (500 \times 10^6) \times 100\% = 4\%$ 。

67、回答下列问题：

(1) 某总线在一个总线周期中并行传送4B数据，若一个总线周期等于一个时钟周期，总线频率为33MHz，总线带宽是多少？

(2) 若一个总线周期中并行传送64b数据，总线频率提高到66MHz，总线带宽是多少？

(3) 分析影响带宽的因素。

正确答案：

(1) $4\text{B} \times 33\text{MHz} = 132\text{MB/s}$

(2) $64\text{b} = 8\text{B}, 8\text{B} \times 66\text{MHz} = 528\text{MB/s}$

(3) 影响总线带宽的主要因素有总线宽度、总线频率和数据传送形式。

68、假设总线的时钟频率为100MHz，总线的传输周期为4个时钟周期，总线的宽度为32位，求总线的数据传输率。

若想将数据传输率提高一倍，可采取什么措施？

正确答案：

总线数据传输率为 $4\text{B} \times 100\text{MHz} \div 4 = 100\text{MB/s}$ 。

若想将数据传输率提高一倍，有两种方法：①在不改变时钟频率的前提下，将数据线的宽度改为64位；②仍保持数据宽度为32位，但使总线的时钟频率增加到200MHz。

69、某总线时钟频率为66MHz，在一个64位总线中，总线的传输周期是7个时钟周期，可传输6个字的数据块。

(1) 总线的数据传输率是多少？

(2) 如果不改变数据块的大小，而是将时钟频率减半，这时总线的数据传输率是多少？

正确答案：

(1) $48\text{B} \times 66\text{MHz} \div 7 \approx 452.6\text{MB/s}$

(2) $48\text{B} \times 33\text{MHz} \div 7 \approx 226.3\text{MB/s}$ 。

70、某总线在一个总线周期中并行传送8字节的数据，假设一个总线周期等于一个总线时钟周期，总线时钟频率为70MHz，总线带宽是多少？

正确答案：

总线数据传输率为 $8\text{B} \times 70\text{MHz} = 560\text{MB/s}$ 。

71、有以下两种总线。

总线1是64位数据和地址复用的总线。能在一个时钟周期中传输64位的数据或地址。任何一个读、写操作总是先用一个时钟周期传送地址，然后有两个时钟周期的延迟，从第4个时钟周期开始，存储器系统以每个时钟周期两个字的速度传送，最多传送8个字。

总线2是分离的32位地址和32位数据的总线。读操作包括：一个时钟周期传送地址，两个时钟周期的延迟，从第4个时钟周期开始，存储器系统以每个时钟周期一个字的速度传送，最多传送8个字。对于写操作，在第1个时钟周期内第一个数据字与地址一起传送，经过两个时钟周期的延迟后，以每个时钟周期一个字的速度传输余下的7个数据字，假定进行60%的读操作和40%的写操作。

在以下两种情况下，求这两种总线和存储器能提供的带宽。

(1) 只进行单数据字的传输。

(2) 所有传输都是8字节的数据块。

正确答案:

设时钟周期为 T ，一个字为32位，则64位为两个字。总线1采用地址 / 数据复用技术，所以读、写操作所花时间都一样。总线2的地址线 and 数据线分离，所以读、写操作所花时间不一样。

(1) 单数据字传送的情况。

总线1：虽然每个时钟周期可传两个字，但题目规定只传一个字。读、写操作的第1个时钟周期用于传送地址，接下来的两个时钟周期延迟，从第4个时钟周期开始，每个时钟周期传送一个字（实际可以传送两个字），故总共花费时间为 $4T$ 。因此，带宽为 $4 \div 4T = 1/T$

总线2：在读操作下，第1个时钟周期用于传送地址，接下来的两个时钟周期延迟，第4个时钟周期开始以每个时钟周期传送一个字的速度传送数据，所以读一个字花费的时间为 $4T$ ；在写操作下，第1个时钟周期内第一个数据字和地址一起传送，经过两个时钟周期延迟，以每个时钟周期传送一个字的速度传送余下的数据，所以写一个字花费的时间为 $3T$ 。因此带宽为 $(4 \div 4T) \times 60\% + (4 \div 3T) \times 40\% = 1.1/T$ 。显然，在只进行单数据字传送的情况下，总线2比总线1带宽大。

(2) 8个字的数据块的传送情况。

总线1：读、写操作的第1个时钟周期用于传送地址，接着两个时钟周期延迟，从第4个时钟周期开始，每个时钟周期传送两个字，最多传送8个字，需要4个时钟周期才能传送完这8个字（即第4、5、6、7个时钟周期用于传送这8个字）。所以花费的时间为 $3T + 4T = 7T$ 。因此，带宽为 $8 \times 4 \div 7T = 4.57/T$ 。

总线2：在读操作下，第1个时钟周期用于传送地址，接着两个时钟周期延迟，第4个时钟周期开始以每个时钟周期传送一个字的速度传送数据，因此读8个字的时间为 $3T + 8T = 11T$ ；在写操作下，第1个时钟周期内第一个数据字和地址一起传送，经过两个时钟周期延迟，以每个时钟周期传送一个字的速度传送余下的7个字，所以写8个字花费的时间为 $3T + 7T = 10T$ 。因此 $(8 \times 4 \div 11T) \times 60\% + (8 \times 4 \div 10T) \times 40\% = 3.02/T$ 。显然，总线1的带宽比总线2的带宽大。

72、假定某磁盘的转速是12000r/min，平均寻道时间为6ms，传输速率为50MB/s，有关控制器的开销是1ms，请列出算式，计算连续读写256个扇区（每一扇区大小为512B）所需的平均时间（忽略扇区间可能有的间隔）。

正确答案：

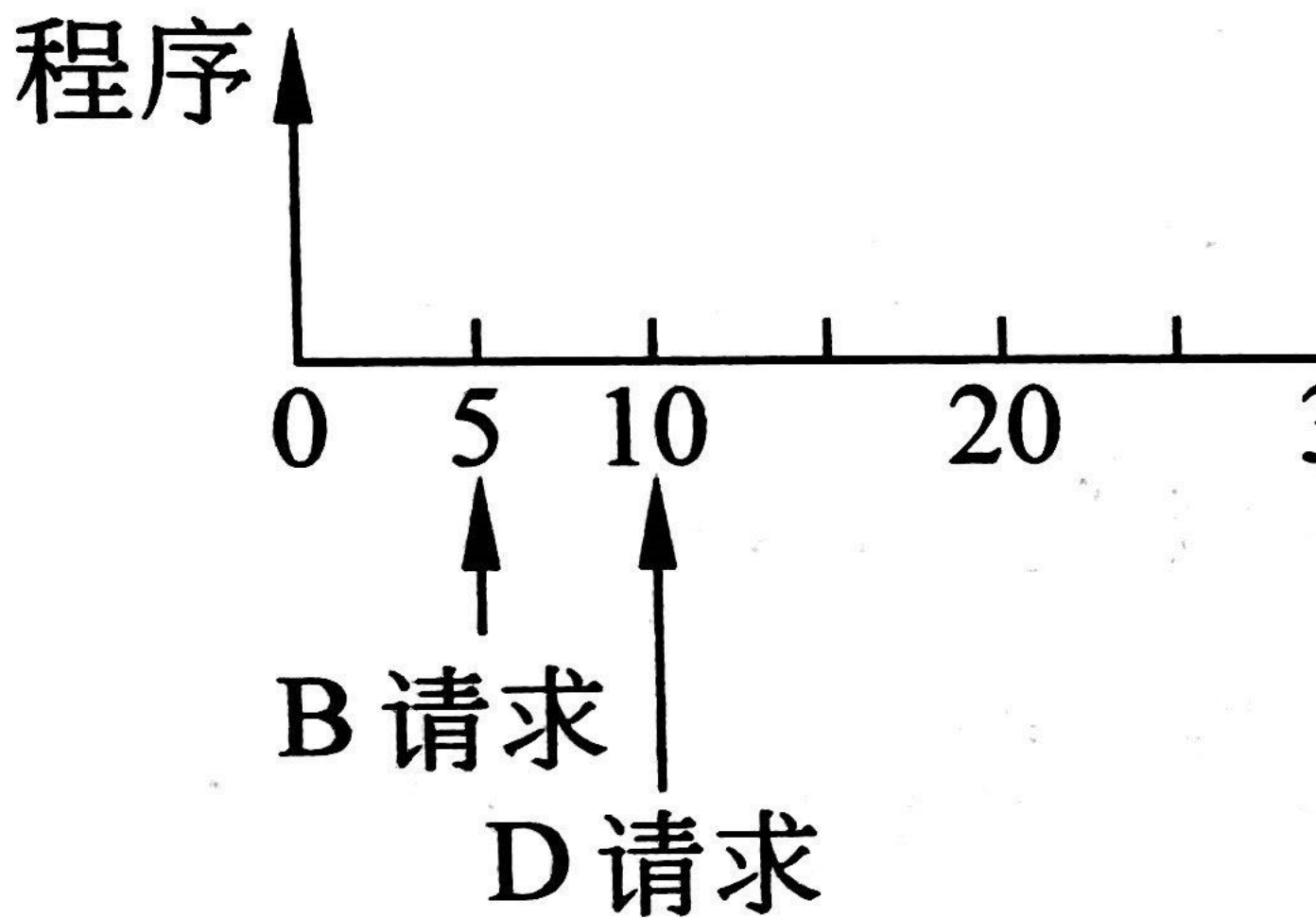
平均等待时间为旋转半圈的时间，即 $1 \div (12\ 000 \div 60) \div 2 = 2.5\text{ms}$ ，读写总数据为 $256 \times 512 = 0.125\text{MB}$ ，读写时间为 $0.125 \div 50 \approx 2.5\text{ms}$ 。

所以平均存取时间为 $6 + 2.5 + 1 + 2.5 = 12\text{ms}$ 。

73、设某机有A、B、C、D4个中断源，其硬件排队优先次序为 $A \rightarrow B \rightarrow C \rightarrow D$ ，现要求将中断处理次序改为 $D \rightarrow A \rightarrow C \rightarrow B$ 。

（1）写出每个中断源对应的屏蔽字。

（2）按下图时间轴给出的4个中断源的请求时刻，画出CPU执行程序的轨迹。设每个中断源的中断服务程序时间均为 $20\mu\text{s}$ 。



正确答案:

(1) 在中断处理次序改为D→A→C→B后, 每个中断源新的中断屏蔽字如下表所示。

中断源	中断屏蔽字			
	A	B	C	D
A	1	1	1	0
B	0	1	0	0
C	0	1	1	0
D	1	1	1	1

(2) 根据新的处理次序，CPU执行程序的轨迹如图所示。

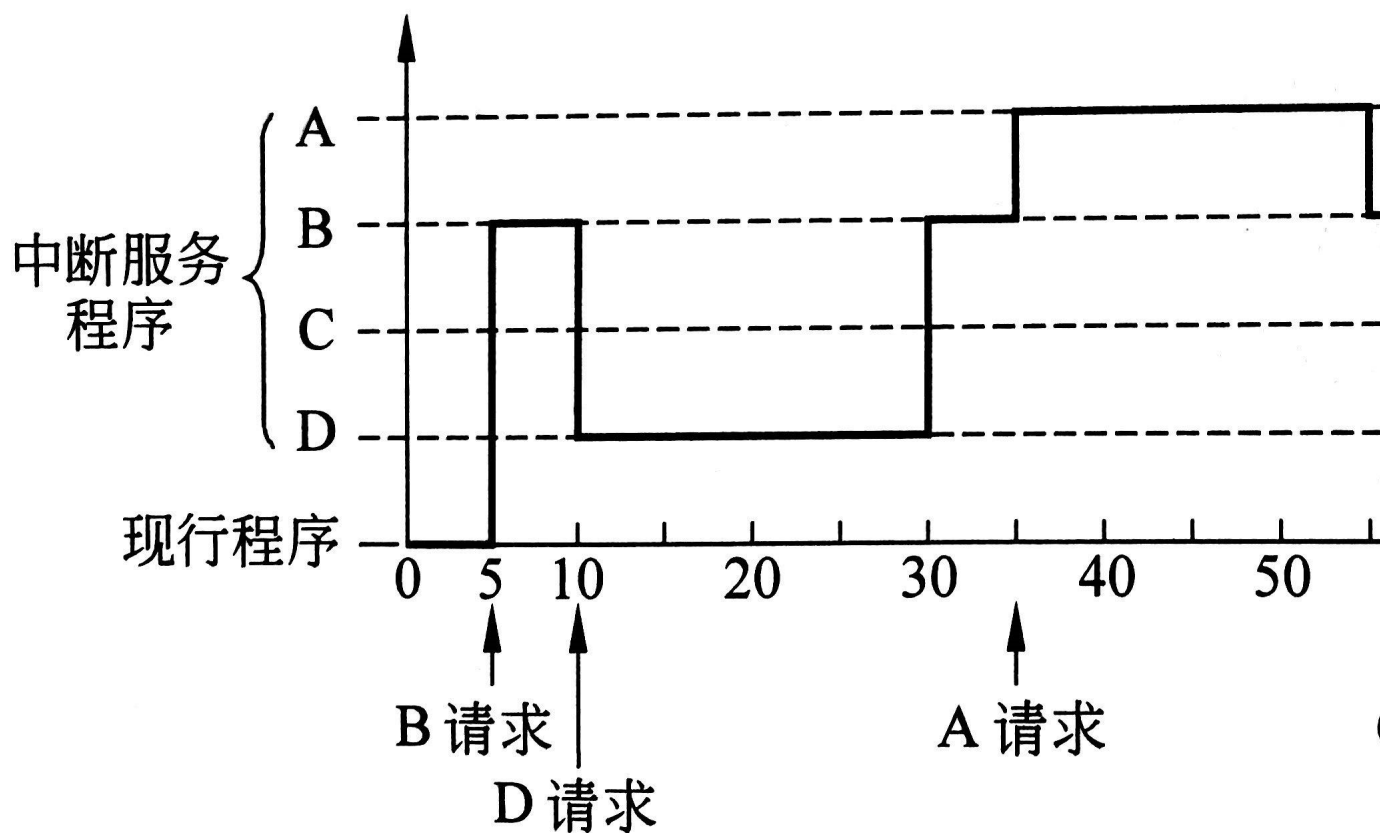


图 CPU 执行程序

74、设某计算机有5级中断：L0、L1、L2、L3、L4，其中断响应优先次序依次由高到低。现在要求将中断处理优先次序改为L1→L3→L0→L4→L2。

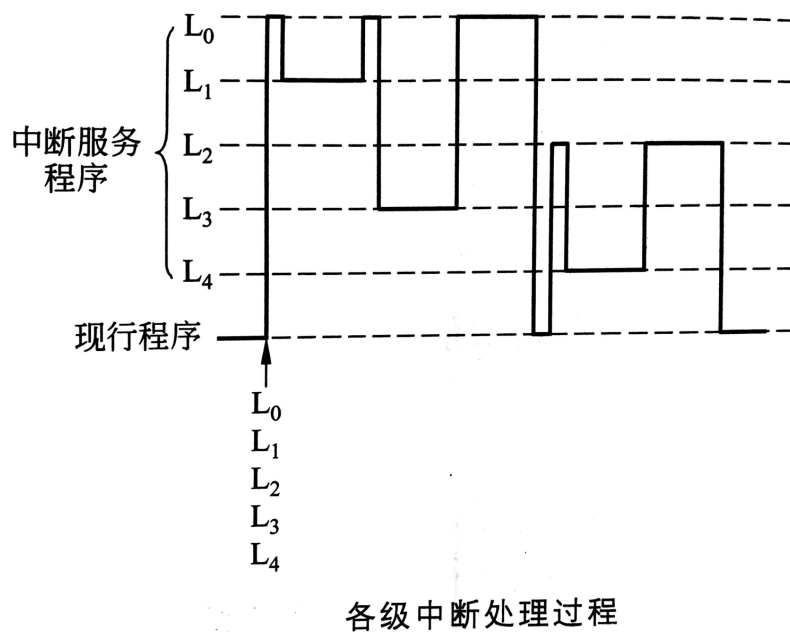
- (1) 各级中断服务程序中的各中断屏蔽码应如何设置（设每级对应一位，当该位为0时，表示中断允许；当该位为1时，表示中断屏蔽）？
- (2) 若这5级同时发出中断请求，试画出进入各级中断处理过程的示意图。

正确答案：

各级中断服务程序中的各中断屏蔽码如表所示。

程序级别	中断屏蔽字				
	0	1	2	3	4
0	1	0	1	0	1
1	1	1	1	1	1
2	0	0	1	0	0
3	1	0	1	1	1
4	0	0	1	0	1

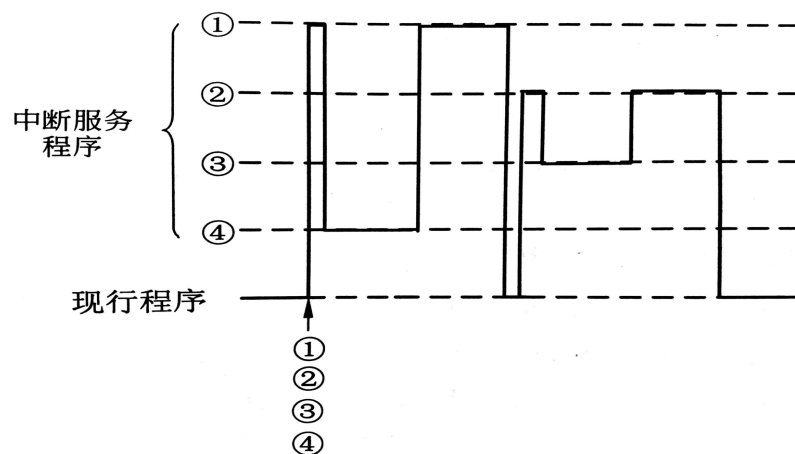
(2) 5级中断同时发出中断请求，各级中断处理过程如图所示。



75、设某计算机有4个中断源，优先顺序按1→2→3→4降序排列，若1、2、3、4中断源的服务程序中对应的屏蔽字分别为1110、0100、0110、1111，试写出这4个中断源的中断处理次序（按降序排列）。若这4个中断源同时有中断请求，画出CPU执行程序轨迹。

正确答案：

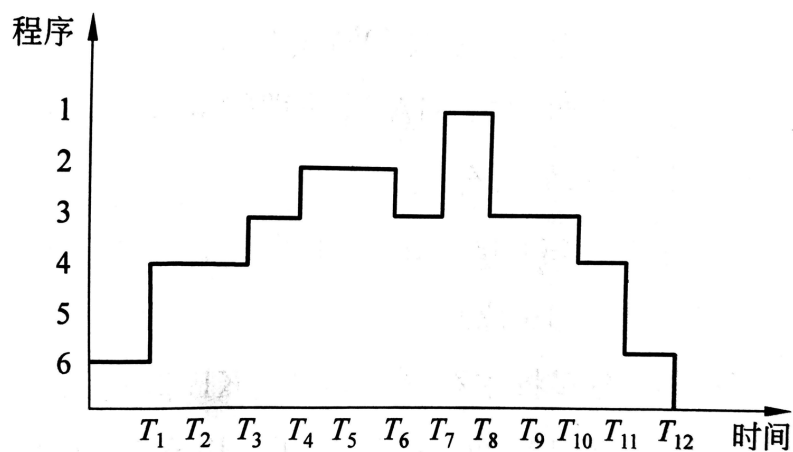
中断处理次序（按降序排列）为：4→1→3→2，CPU执行程序的轨迹如图所示。



CPU 执行程序的轨迹

1、2、3、4级中断源的中断请求同时出现。根据中断应1级中断。但进入中断服务程序1之后，发现其屏蔽字为1110，即对第4级中断开放，所以应先执行中断服务程序4；当中断服务程序4执行完毕，再返回执行中断服务程序1。接下来还剩下第2和3级中断，仍然先响应第2级中断。但进入中断服务程序2之后，发现其屏蔽字为0100，对第3级中断开放，所以应先执行中断服务程序3；当中断服务程序3执行完毕，再返回执行中断服务程序2。

76、下图为多重中断示意图。请说明该中断系统中实现了几重中断，描述此多重中断的过程。



多重中断示意图

正确答案：

该中断系统可以实现5重中断，其中优先权1最高，优先权6最低。图中共出现了4重中断，其中断过程如下：现行程序（优先权6）运行到T1时刻，被优先权4的中断源所中断，转去执行4的中断服务程序；到T3时刻，又来了优先权3的中断源的中断请求，由于3的优先权高于4，所以暂停4的中断服务程序而去执行3的中断服务程序；到T4时刻，又被优先权2的中断源所中断，转去执行2的中断服务程序；直到T6时刻，执行完2的中断服务程序，返回3的中断服务程序；到T7时刻，又被优先权1的中断源所中断，转去执行1的中断服务程序；到T8时刻，1的中断服务程序执行完毕，返回3的中断服务程序；到T10时刻，优先权3的中断服务程序执行结束，返回4的中断服务程序；到T11时刻，4的中断服务程序执行结束，最后返回现行程序。从图可见，4的中断服务程序被打断一次，3的中断服务程序被打断两次。

77、在程序查询方式的输入输出系统中，假设不考虑处理时间，每一个查询操作需要100个时钟周期，CPU的时钟频率为50MHz。现有鼠标和硬盘两个设备，而且CPU必须每秒对鼠标进行30次查询，硬盘以32位字长为单位传输数据，即每32位被CPU查询一次，数据传输率为2MB/s。求CPU对这两个设备查询所花费的时间比率，由此得出什么结论？

正确答案：

CPU每秒对鼠标进行30次查询，所需得时钟周期数为 $100 \times 30 = 3000$ ，CPU的时钟频率为50MHz，故对鼠标的查询占用CPU的时间比率为

$$3000 / (50 \times 10^6) \times 100\% = 0.006\%$$

对于硬盘，每32位被CPU查询一次，每秒查询次数为 $2\text{MB} \div 4\text{B} = 512 \times 2^{10}$ ，则每秒查询的时钟周期数为

$$100 \times 512 \times 2^{10} \approx 52.4 \times 10^6$$

对磁盘的查询占用CPU的时间比率为

$$52.4 \times 10^6 / (50 \times 10^6) \times 100\% \approx 105\%$$

以上结果表明，对鼠标的查询基本不影响CPU的性能。而即使CPU将全部时间都用于对磁盘的查询，也不能满足磁盘传输的要求，所以CPU一般不采用程序查询方式与磁盘交换信息。

78、某中断系统响应中断需要50ns，执行中断服务程序至少需要150ns，其中60ns用于软件的额外开销。那么，该系统最大的中断频率是多少？

中断额外开销时间占中断时间的百分比是多少？

有一个字节设备，数据传输率为10MB/s，如果采用中断方式且每次中断传送一个数据，那么该系统能实现这个传输要求吗？

正确答案：

因为最短的中断间隔时间等于最短的中断时间，即 $50\text{ns}+150\text{ns}=200\text{ns}$ ，所以最大的中断频率为 $1\div 200\text{ns}=5\times 10^6\text{Hz}=5\text{MHz}$

因为中断额外开销时间 = 中断系统响应时间 + 软件额外开销， $50\text{ns}+60\text{ns}=110\text{ns}$ ，所以中断额外开销时间占中断时间的比例为 $110\div 200\times 100\%=55\%$ 。

设备数据传输率为10MB/s，即传输数据的间隔时间约为100ns，小于最短的中断间隔时间，所以该系统不能实现这个传输要求。

79、一个DMA接口可采用周期窃取方式把字符传送到存储器，它支持的最大批量为400B。若存取周期为100ns，每处理一次中断需5μs，现有的字符设备的传输率为9600b/s。

假设字符之间的传输是无间隙的，若忽略预处理所需的时间，当采用DMA方式时，每秒因数据传输需占用处理器多少时间？

如果完全采用中断方式，又需占用处理器多少时间？

正确答案：

$9600\text{b/s}\div 8=1200\text{B/s}$ 。

若采用DMA方式，传送1200个字符共需1200个存取周期，每传送400个字符需中断一次，因此，若采用DMA方式，每秒因数据传输占用处理器的时间为
 $0.1\mu s \times 1200 + 5\mu s \times (1200 \div 400) = 120\mu s + 15\mu s = 135\mu s$ 。

若采用中断方式，每传送一个字符要申请一次中断请求，每秒因数据传输占用处理器的时间为 $5\mu s \times 200 = 6000\mu s$ 。

80、假定磁盘传输数据以32位的字为单位，传输率为1MB/s。CPU的时钟频率为50MHz。

(1) 采用程序查询的输入输出方式，一个查询操作需要100个时钟周期，求CPU为I/O查询所花费的时间比率。假定要进行足够的查询以避免数据丢失。

(2) 用中断方式进行控制，每次传输的开销（包括中断处理）为100个时钟周期。求CPU为传输磁盘数据花费的时间比率。

(3) 采用DMA控制进行输入输出操作，假定DMA的启动操作需要1000个时钟周期，DMA完成时处理中断需要500个时钟周期，如果传输的数据长度为4KB。在磁盘工作时，忽略DMA申请使用总线的影响，处理器将用多少时间比率进行输入输出操作？

正确答案：

根据题意可知，每传送一个字需要约 $4\mu s$ ，CPU的时钟周期为 $0.02\mu s$ 。

(1) 采用程序查询的输入输出方式，一个查询操作需要100个时钟周期，而时钟周期为 $0.02\mu s$ ，所以每个查询操作需要 $2\mu s$ ，CPU为I/O查询所花费的时间比率为

$$0.02 \times 100 / 4 = 1/2$$

(2) 用中断方式进行控制，每次传输的开销（包括中断处理）为100个时钟周期，而时钟周期为 $0.02\mu s$ ，所以每次传输的开销时间为 $100 \times 0.02 = 2\mu s$ ，传送一个字的时间为 $4\mu s$ ，CPU为传输磁盘数据花费的时间比率为

$$0.02 \times 100 / 4 = 1/2$$

(3) 采用DMA控制进行输入输出操作，平均传输的数据长度为4KB，根据数据传输率，传输时间为 $4\text{KB} \div 1\text{MB/s} = 4\text{ms}$ 。DMA的启动操作需要1000个时钟周期，即 $1000 \times 0.02 = 20\mu\text{s}$ ；DMA完成时处理中断需要500个时钟周期，即 $500 \times 0.02 = 10\mu\text{s}$ 。所以，在磁盘工作时CPU为进行输入输出操作花费的时间比率为

$$0.02 \times 1500 / 4000 = 30 / 4000 = 3 / 400$$

81、假定一个字长为32位的CPU的主频为500MHz，硬盘的传输速率为4MB/s。

(1) 采用中断方式进行数据传送，每次中断传输4字块数据。每次中断的开销（包括中断响应和中断处理的时间）是500个时钟周期。CPU用于磁盘数据传送的时间占整个CPU时间的百分比是多少？

(2) 采用DMA方式进行数据传送，每次DMA传输的数据量为8KB。如果CPU在DMA预处理时花了1000个时钟周期，在DMA后处理时花了500个时钟周期，CPU用于磁盘数据传送的时间占整个CPU时间的百分比为多少？

正确答案：

(1) 每次中断传输一个4字块（16B），则CPU每秒应该至少执行 $4\text{MB} \div 16\text{B} = 250 \times 2^{10}$ 次中断，即每秒用于中断的时钟周期数为 $250 \times 2^{10} \times 500 \approx 125 \times 10^6$ ，故CPU用于磁盘数据传送的时间占整个CPU时间的百分比为 $125 \times 10^6 \div (500 \times 10^6) \times 100\% = 0.25 \times 100\% = 25\%$ 。

(2) 每传送8KB数据需要花费时间约为 $8\text{KB} \div 4\text{MB/s} = 2\text{ms}$ ，CPU每秒至少有 0.5×10^3 次DMA传送，即每秒用于DMA上的时钟周期数为 $0.5 \times 10^3 \times (1000 + 500) = 750 \times 10^3$ ，故CPU用于磁盘数据传送的时间占整个CPU时间的百分比为 $750 \times 10^3 \div (500 \times 10^6) \times 100\% = 1.5 \times 10^{-3} \times 100\% = 0.15\%$ 。

82、今有一磁盘存储器，转速为3000r/in，分8个扇区，每扇区存储1KB。主存与磁盘传送数据的宽度为16b（即每次传送16位）。

(1) 描述从磁盘处于静止状态起将主存缓冲区中2KB传送到磁盘的整个工作过程。

(2) 假如一条指令最长执行时间为，是否可采用在指令结束时响应DMA请求的 $30\mu\text{s}$ 方案？假如不行，应采用怎样的方案？

正确答案：

(1) 主程序应先启动磁盘驱动器，并向接口发送设备地址、主存缓冲区首地址、传送字数（ $1\text{KW}=2\text{KB}$ ）等预处理工作。磁盘寻道并等待转到访问的扇区后，通过接口发出 1×2^{10} 个DMA请求，传送 1KW 个数据。当数据传送完后，接口向CPU发中断请求，由中断服务程序实现停止磁盘工作等后处理工作。

(2) 数据传输率为 $8\times 3000/60=400\text{KB/s}$ ，即每16位数据保持最短时间，为 $2/400=5\mu\text{s}$ ，而一条指令的最长执行时间为 $30\mu\text{s}$ ，所以，如果指令结束时再响应DMA请求，就有可能丢失数据，应使每个机器周期结束时都可以响应DMA请求。

五、计算题（共6题，1.2分）

1、一个DMA接口可采用周期窃取方式把字符传送到存储器，它支持的最大批量为400字节。若存取周期为 $0.2\mu\text{s}$ ，每处理一次中断需 $5\mu\text{s}$ ，现有的字符设备的传输率为 9600b/s 。假设字符之间的传输是无间隙的，试问DMA方式每秒因数据传输占用处理器多少时间？如果完全采用中断方式，又需占处理器多少时间（忽略预处理所需时间）？

正确答案：

根据字符设备的传输率为 9600b/s ，得到每秒能传输 $9600/8 = 1200\text{B}$ ，即1200个字符。若采用DMA方式，传输1200个字符共需1200个存取周期，考虑到每传400个字符需中断处理一次，因此DMA方式每秒因数据传输占用处理器的时间是 $0.2\mu\text{s}\times 1200 + 5\mu\text{s}\times (1200/400) = 255\mu\text{s}$ 。

若采用中断方式，每秒因数据传输占用处理器的时间是 $5\mu\text{s}\times 1200 = 6000\mu\text{s}$ 。

2、【2009】某计算机的CPU主频为500MHz，CPI为5（即执行每条指令平均需5个时钟周期）。假定某外设的数据传输率为0.5MB / s，采用中断方式与主机进行数据传送，以32位为传输单位，对应的中断服务程序包含18条指令，中断服务的其他开销相当于2条指令的执行时间。请回答下列问题，要求给出计算过程。

（1）在中断方式下，CPU用于该外设输入输出的时间占整个CPU时间的百分比是多少？

（2）当该外设的数据传输率达到5MB / s时，改用DMA方式传送数据。假定每次DMA传送块大小为5000B，且DMA预处理和后处理的总开销为500个时钟周期，则CPU用于该外设输入 / 输出的时间占整个CPU时间的百分比是多少（假设DMA与CPU之间没有访存冲突）？

正确答案：

（1）已知主频为500MHz，则时钟周期为 $1 \div 500 = 2\text{ns}$ ，因为 $\text{CPI} = 5$ ，所以每条指令平均执行时间为 $5 \times 2 = 10\text{ns}$ 。

又已知每中断一次传送32位(4B)，数据传输率为0.5MB/s，所以传输时间为 $4\text{B} \div 0.5\text{MB/s} = 8\mu\text{s}$ 。

CPU用于该外设I/O共需20条指令（中断服务程序包括18条指令+其他开销折合2条指令），花费时间为 $20 \times 10 = 200\text{ns}$ 。

所以CPU用于该外设I/O的时间占整个CPU时间的百分比为： $200/8000 \times 100\% = 2.5\%$

（2）该用DMA方式传送数据，数据传输率为5MB/s，传送5000B的时间为 $5000\text{B} \div 5\text{MB/s} = 1\text{ms}$ 。

预处理和后处理的总开销时间为 $500 \times 2\text{ns} = 1\mu\text{s}$ 。

CPU用于该外设I/O的时间占整个CPU时间的百分比为预处理和后处理的总开销时间÷传送数据时间，即

$1/1000 \times 100\% = 0.1\%$

3、【2016】假定CPU主频为50MHz，CPI为4。设备D采用异步串行通信方式向主机传送7位ASCII字符，通信规程中有1位奇校验位和1位停止位，从D接收启动命令到字符送入I/O端口需要0.5ms。请回答下列问题，并说明理由。

(1) 每传送一个字符，在异步串行通信线上共需传输多少位？在设备D持续工作过程中，每秒钟最多可向I/O端口送入多少个字符？

(2) 设备D采用中断方式进行输入/输出，示意图如图7-18所示。

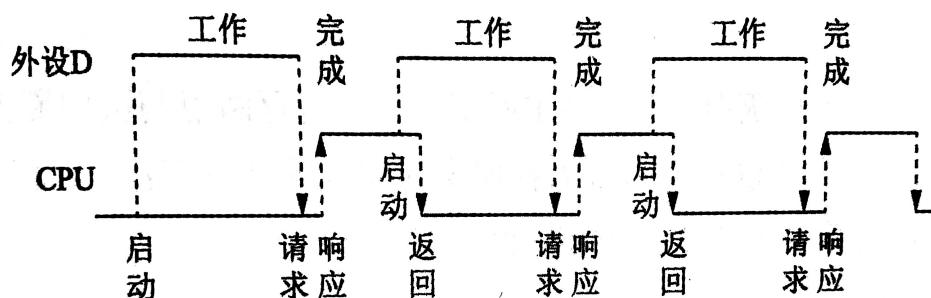


图 7-18 设备 D 采用中断方式进行输入/输出

I/O端口每收到一个字符申请一次中断，中断响应需10个时钟周期，中断服务程序共有20条指令，其中第15条指令启动D工作。若CPU需从D读取1000个字符，则完成这一任务所需时间大约是多少个时钟周期？CPU用于完成这一任务的时间大约是多少个时钟周期？在中断响应阶段CPU进行了哪些操作？

正确答案：

(1) 每传送一个ASCII字符，需要传输的位数有1位起始位、7位数据位（ASCII字符占7位）、1位奇校验位和1位停止位，故总位数为 $1+7+1+1=10$

I/O端口每秒钟最多可接收 $1000/0.5 = 2000$ 个字符。

(2) 一个字符传送时间包括：设备D将字符送到I/O端口的时间、中断响应时间和中断服务程序前15条指令的执行时间。时钟周期为 $1/(50\text{MHz})=20\text{ns}$ ，设备D将字符送到I/O端口的时间为 $0.5\text{ms}/20\text{ns}=2.5\times10^4$ 个时钟周期。一个字符的传送时间大约为 $2.5\times10^4+10+15\times4=25+15\times4=25070$ 个时钟周期。完成1000个字符传送所需时间大约为 $1000\times25070=25070000$ 个时钟周期。

CPU用于该任务的时间大约为 $1000\times(10+20\times4)=9\times10^4$ 个时钟周期。

在中断响应阶段，CPU主要进行以下操作：关中断、保护断点和程序状态、识别中断源。

4、有以下两种总线：

(1) 总线1是64位数据和地址复用的总线。能在一个时钟周期中传输一个64位的数据或地址。任何一个读、写操作总是先用一个时钟周期传送地址，然后有2个时钟周期的延迟，从第4个时钟周期开始，存储器系统以每个时钟2个字的速度传送，最多传送8个字。

(2) 总线2是分离的32位地址和32位数据的总线。读操作包括：一个时钟周期传送地址，2个时钟周期延迟，从第4个时钟周期开始，存储器系统以每个时钟1个字的速度传输，最多传送8个字。对于写操作，在第1个时钟周期内第1个数据字与地址一起传输，经过2个时钟周期的延迟后，以每个时钟1个字的速度，传输余下的7个数据字。假定进行60%的读操作和40%的写操作。

在以下两种情况下，求这两种总线和存储器能提供的带宽。

(1) 只进行单数据字的传输。

(2) 所有的传输都是8个字的数据块。

正确答案：

设时钟周期为 T ，一个字为32位，则64位为2个字。总线1采用地址 / 数据复用技术。所以，读、写操作所花时间都一样。总线2的地址线 and 数据线分离。所以，读、写操作所花时间不一样。

(1) 单数据字传送的情况。

总线1：虽然每个时钟周期可传2个字，但题目规定只传一个字。读、写操作的第一个时钟周期用于传送地址，接下来的两个时钟周期为延迟。因为一个时钟周期能传输一个64位的数据或者地址，当从第4个时钟周期开始，存储器利用一个时钟周期的时间来传送一个字。

综上所述，总共需花费时间为 $4T$ 。因为在单数据字传送的情况下，每个时钟周期只传送一个字。因此，带宽为 $4B / 4T = 1B/T$

总线2：该总线在读操作下第1个时钟周期传送地址，2个时钟周期的延迟，第4个时钟周期开始以每个时钟周期传送1个字的速度传输数据，所以读1个字的时间为 $1 = 4T$ ；对于写操作，在第1个时钟周期内第1个数据字和地址一起传送，经过2个时钟周期的延迟，以每个时钟1个字的速度传输余下的数据字。所以写1个字所需时间为 $3T$ 。因此，带宽 $\text{宽} = (4B/4T) \times 60\% + (4B/3T) \times 40\% = 1.1 B/T$ 。显然，在只进行单数据字传输的情况下，总线2比总线1的带宽要大。

(2) 8个字的数据块的传送情况

总线1：在传送8个字的情况下，总线1在读、写操作的第一个时钟周期用于传送地址，经过2个时钟周期的延迟，从第4个时钟周期开始，每个时钟周期传输2个字，最多传送8个字，需要4个时钟周期才能传送完这8个字（即第4、5、6、7个时钟周期用于传送这8个字）。所以，传送这8个字的数据块，所花费时间总共为 $4T + 3T$ 。也即读或写8个字所花时间都为 $7T$ 。因此，带宽 $\text{宽} = 8 \times 4B / 7T = (32/7) B/T$

总线2：该总线采用地址线 and 数据线分离的方法，读操作时，第一个时钟周期传送地址，经过2个时钟周期的延迟，从第4个时钟周期开始以每个时钟周期传输一个字的速度传送数据。因此读8个字时间为： $3 + 8 = 11T$ ；在写操作下，第一个时钟周期传送了

第一个数据字和地址，经过2个时钟周期的延迟，从第4个时钟周期开始，以每个时钟周期传送1个字的速度传送余下的7个字。因此写8个字所花费的总时间为 $3 + 7 = 10T$

因此，带宽 $\text{宽} = 8 \times 4B / 11T \times 60\% + 8 \times 4B / 10T \times 40\% = (32/10.6) B/T$ 。显然，总线1的带宽比总线2的带宽要大。

5、某总线的时钟频率为66MHz。在一个64位总线中，总线数据传输周期包含7个时钟周期，每个数据周期可以传输6个字的数据块。

(1) 总线的数据传输率是多少？

(2) 如果不改变数据块的大小，而是将时钟频率减半，这时总线的数据传输率是多少？

正确答案：

(1) 总线周期为7个时钟周期，总线频率为66/7MHz。

总线在一个完整的操作周期中传输一个数据块， $64/8 \times 6$ ，所以总线的宽度为48B，传输率为 $48B \times 66/7\text{MHz} = 452.6\text{MB/s}$ 。

(2) 时钟频率减半时的总线频率为 $(66/7)/2\text{MHz}$ ，传输率为 $48B \times 33/7\text{MHz} = 226.3\text{MB/s}$

6、某总线在一个总线周期中并行传送8字节的数据，假设一个总线周期等于一个总线时钟周期，总线时钟频率为70MHz，求总线带宽是多少？

正确答案：

设总线带宽用 D_r 表示，总线时钟周期用 $T=1/f$ 表示，一个总线周期传送的数据量用 D 表示，根据定义可得： $D_r = T \times D = D \times 1/f = 8B \times 70\text{MHz} = 560\text{MB/s}$

