



西安电子科技大学
XIDIAN UNIVERSITY

第四章 存储系统

主讲：张骏鹏（博士，副教授）

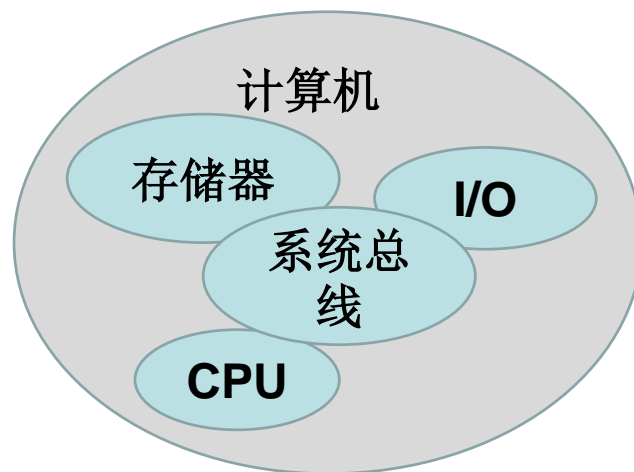
西安电子科技大学

人工智能学院



第四章 存储系统

- 存储系统概述
 - 存储器的分类
 - 存储器的层次结构
- 主存储器
- 高速缓冲存储器
- 辅助存储器





1. 存储器概述——存储器的分类

由于存储器的材料、性能及使用方法不同,从不同的角度考虑,就有不同的分类方法。

A. 按存储信息的介质分类

半导体存储器

磁盘(磁带)存储器

光盘存储器



1. 存储器概述——存储器的分类

B. 按存取方式分类

随机存储器

存储器的任何一个存储单元的内容都可以**随机存取**，而且**存取时间与存储单元的物理位置无关**。

只读存储器

能对其存储的内容读出，而**不能对其重新写入**的存储器

顺序存取存储器

对存储单元进行读写操作时，需按其物理位置的先后顺序寻址，例如：磁带

直接存取存储器

例如：磁盘



1. 存储器概述——存储器的分类

C. 按在计算机中的用途分类

主存储器

存放当前正要执行或刚执行的程序和数据存储器

高速缓冲存储器

存放正在执行的程序或正在使用的数据、用以克服主存储器速度太慢的存储器

控制存储器

存放微程序的存储器

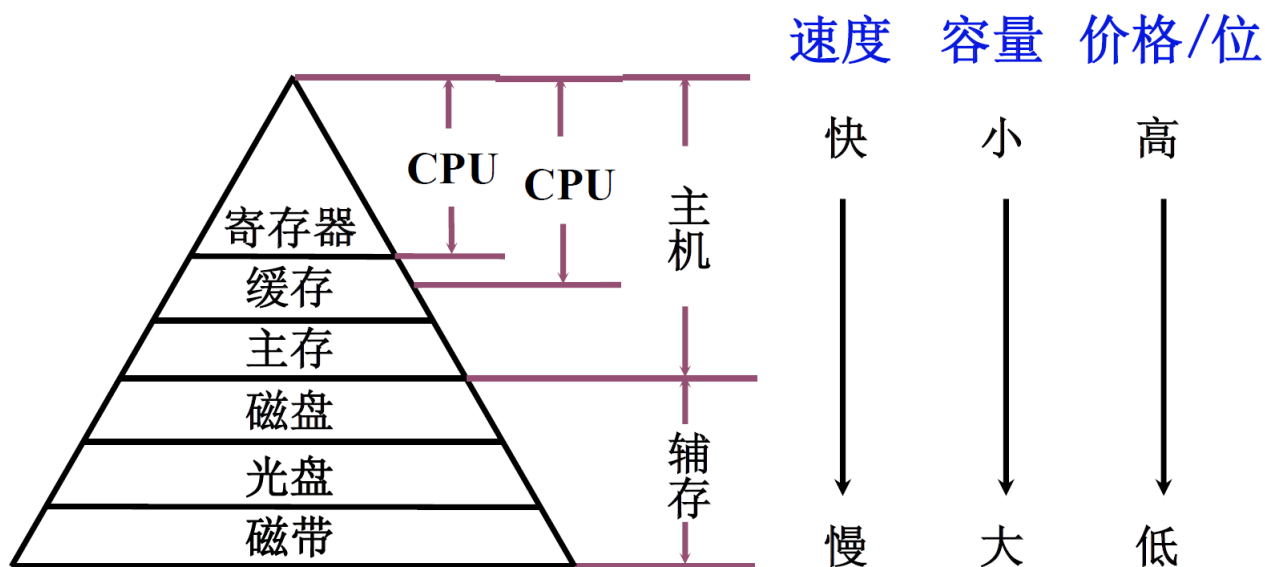
外部存储器

存放当前暂不使用的大量信息的存储器



1. 存储器概述——存储系统的层次结构

一台计算机中可能会包括各种存储器，如 CPU 内部的通用寄存器组、一级 Cache、二级 Cache 和三级 Cache，主板上的主存储器(简称主存)，主板外的联机(在线)磁盘存储器以及脱机(离线)的磁带、光盘存储器等。



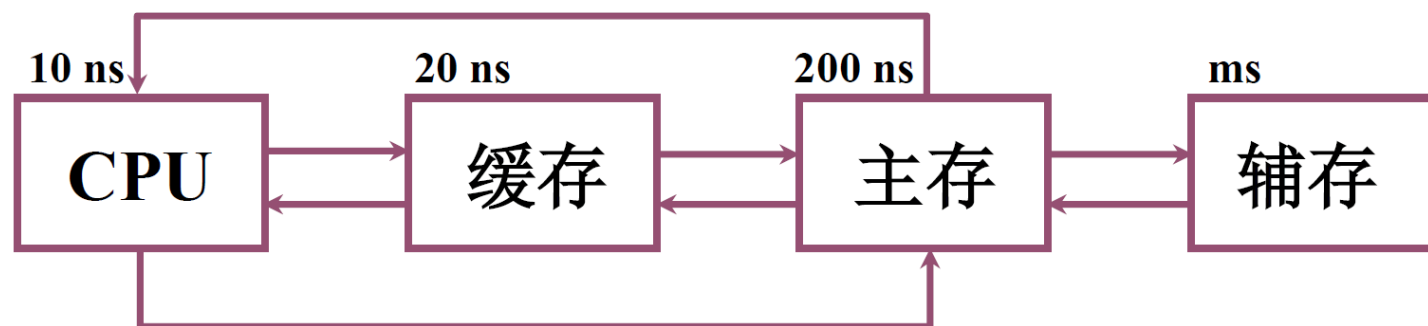


1. 存储器概述——存储系统的层次结构

存储系统的层次结构主要体现在以下俩个存储层次上：

➤ 缓存—主存;

➤ 主存—辅存。



(速度) (容量)
缓存—主存 主存—辅存



1. 存储器概述——存储器的性能指标

存储器和存储系统是不同的两个概念，这里说明的是存储器的性能指标。

1. 存储容量

存储容量指的是存储器所能存储的**二进制信息的总位数**，其表示方式一般为：

$$\text{存储容量} = \text{存储器总存储单元数} \times \text{每个存储单元的位数} \quad (4.1)$$



1. 存储器概述——存储器的性能指标

2. 存储器速度

(1)存取时间又称访问时间，是对存储器中某一个存储单元的数据进行一次存(取)所需要的时间。

(2)存取周期是指连续对存储器进行存(取)时，完成一次存(取)所需要的时间。

(3)存储器带宽(Memory Band Width)是指单位时间里存储器可以读出(或写入)的字节数。若存储器的存取周期为 t_m ，且每次可读出(或写入) n 个字节，则存储器的带宽 $B_m = n/t_m$ 。



1. 存储器概述——存储器的性能指标

3.可靠性

计算机要正确地运行，必然要求存储器系统具有很高的可靠性。主存的任何错误都足以使计算机无法正常工作。

对计算机的存储器来说，有的是不可维修的，如构成主存的超大规模集成存储器芯片，一旦出现故障就只能更换；而有的存储器是可维修的，如磁盘存储器、磁带存储器等。

4.功耗

功耗在电池供电的系统中是非常重要的指标。使用功耗低的存储器构成存储系统，不仅可以降低对电源容量的要求，而且还可以提高存储系统的可靠性。



1. 存储器概述——存储器的性能指标

5. 价格

构成存储系统时，在满足上述指标要求的情况下，应尽量降低存储器的价格。通常是以每千字节(KB)或每兆字节(MB)的价格来衡量存储器的成本。随着技术的发展，存储器的价格已大大降低。例如，对于磁盘存储器，20世纪80年代初每兆字节(MB)需几千元，而今天每吉字节(GB)只需几角钱。



2. 主存储器

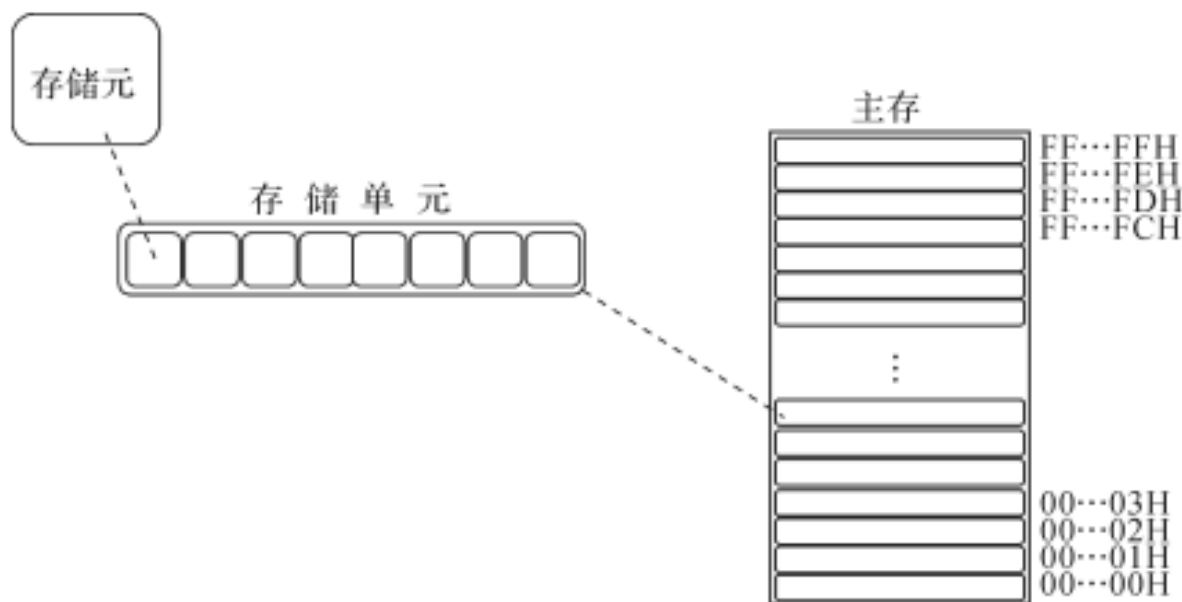
计算机中的内部存储器，狭义是指主存储器(Main Memory,MM)，广义是指包括主、高速缓存、虚拟存储器在内的存储层次。

主存是计算机存储体系中最早出现的存储层次，是从冯·诺依曼计算机开始到目前所有计算机中不可缺少的功能部件。主存是**正在执行的程序和所用数据的存放地**，其容量和速度对计算机性能(速度)有直接影响。现代计算机的主存毫无例外地采用半导体存储器集成芯片构成。



2. 主存储器——逻辑结构

主存用来存储二进制的程序和数据，由许多**存储单元**组成，每个存储单元可以存储1 个字节或1个字(与计算机字长和CPU 的数据线数有关)，存储单元的每1位为二进制存储元，即1个字节存储单元由8个二进制存储元构成。





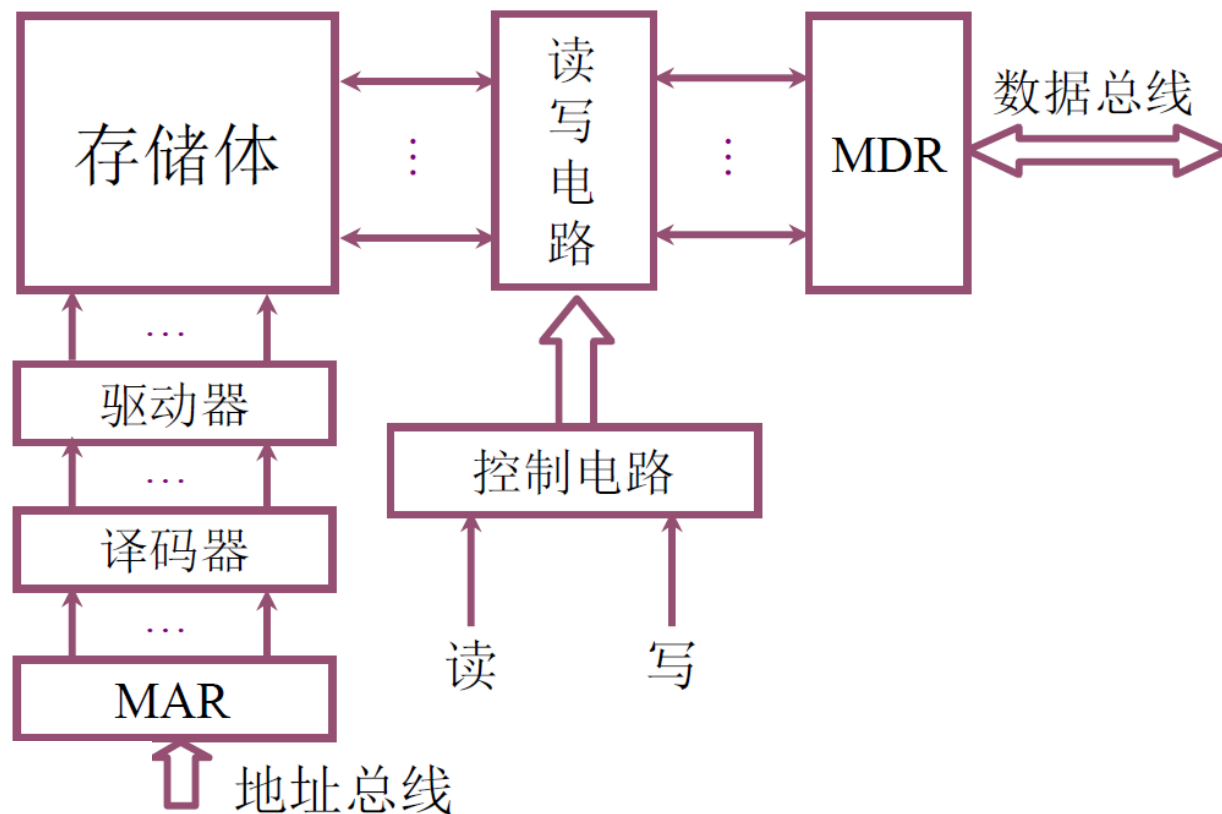
主存的地址空间大小由 CPU 提供的地址线数决定。主存的规模即主存的容量可表示为

$$\text{主存存储容量} = \text{存储单元数} \times \text{存储单元的位数} = 2^n \times m \text{ 位} \quad (4.2)$$

其中， n 为存储单元地址位数(即 CPU 的地址线数)， m 为每个存储单元可存储的位数。主存容量中特定数据的常用表示有： $2^{10}=1\text{K}$ ， $2^{20}=1\text{ M}$ ， $2^{30}=1\text{G}$ ， $2^{40}=1\text{T}$ ， $2^{20} \times 8\text{bit}=1\text{M} \times 8\text{b}=1\text{MB}$ 。



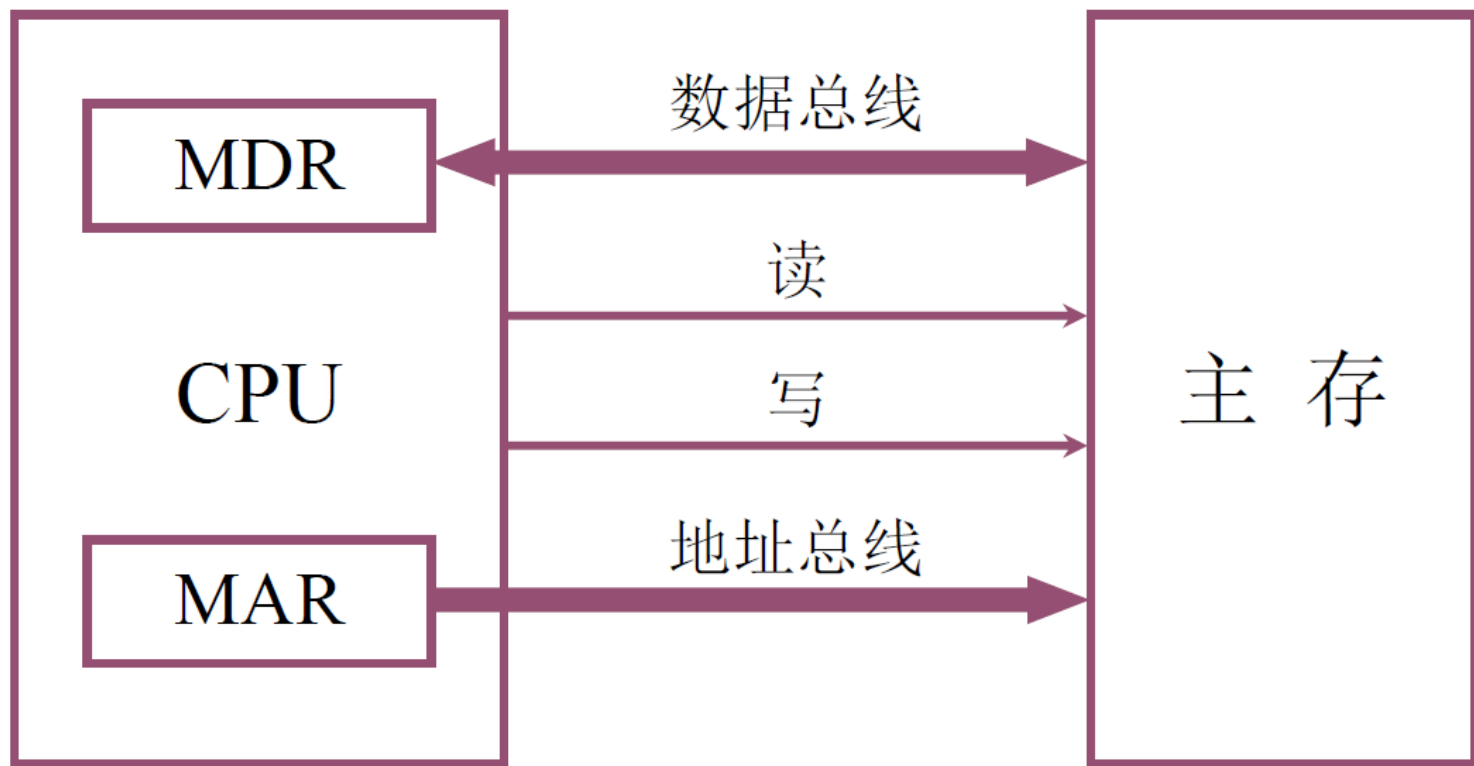
2. 主存储器——基本组成





2. 主存储器——基本组成

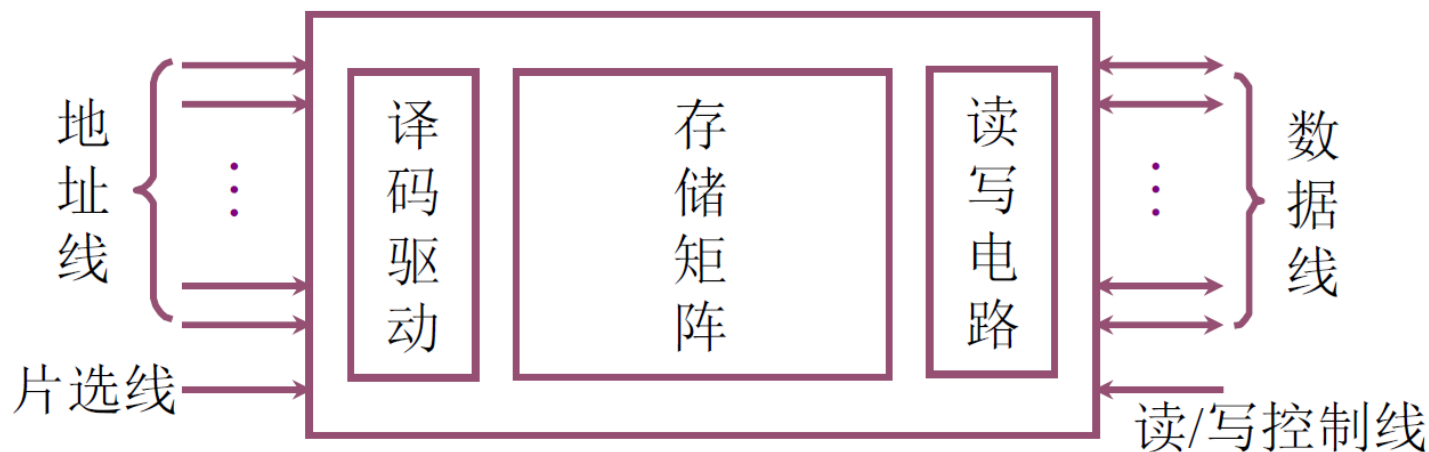
现代计算机的主存由半导体集成电路构成，其中，驱动器、译码器和读写电路均制作在存储芯片中，而MAR和MDR制作在CPU芯片中。





2. 主存储器——半导体芯片的基本结构

半导体存储芯片采用超大规模集成电路制造工艺，在一个芯片内集成具有记忆功能的存储矩阵、译码驱动电路和读写电路等。

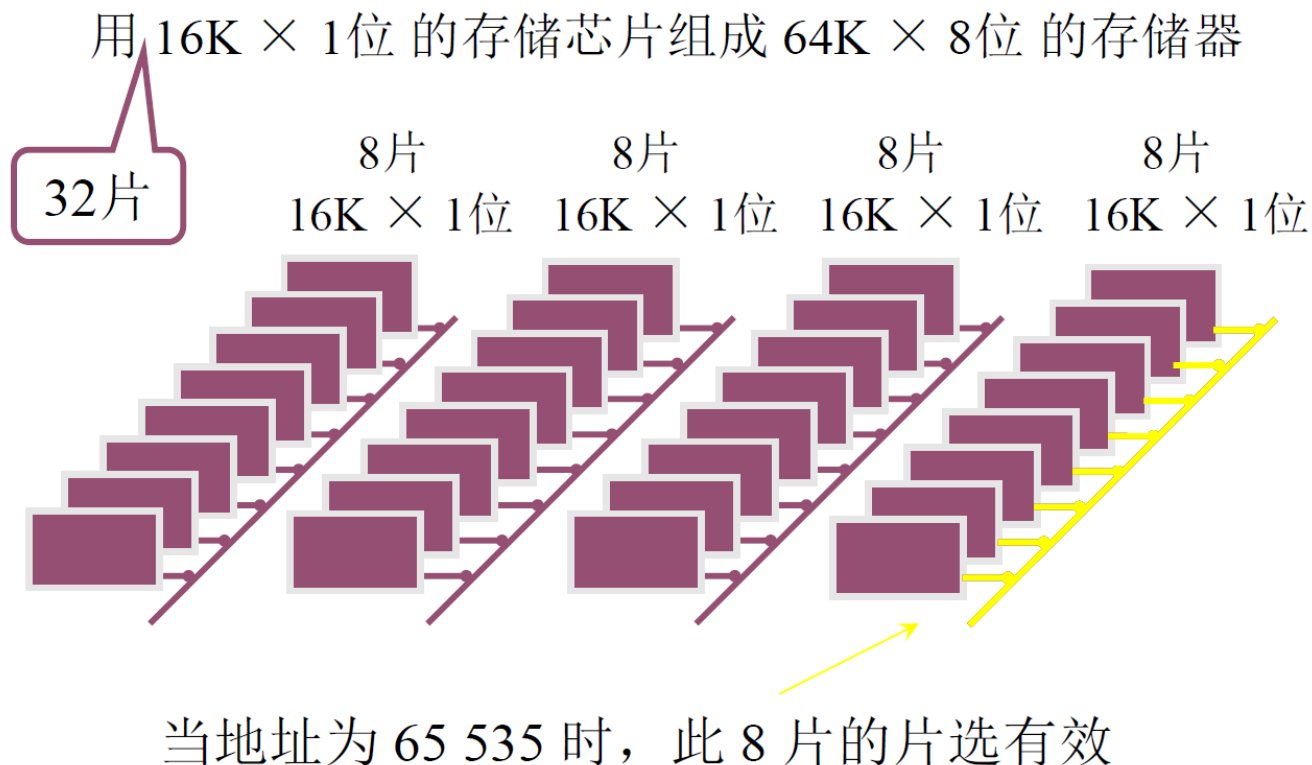


地址线（单向）	数据线（双向）	芯片容量
10	4	1K×4位
14	1	16K×1位



2. 主存储器——半导体芯片的基本结构

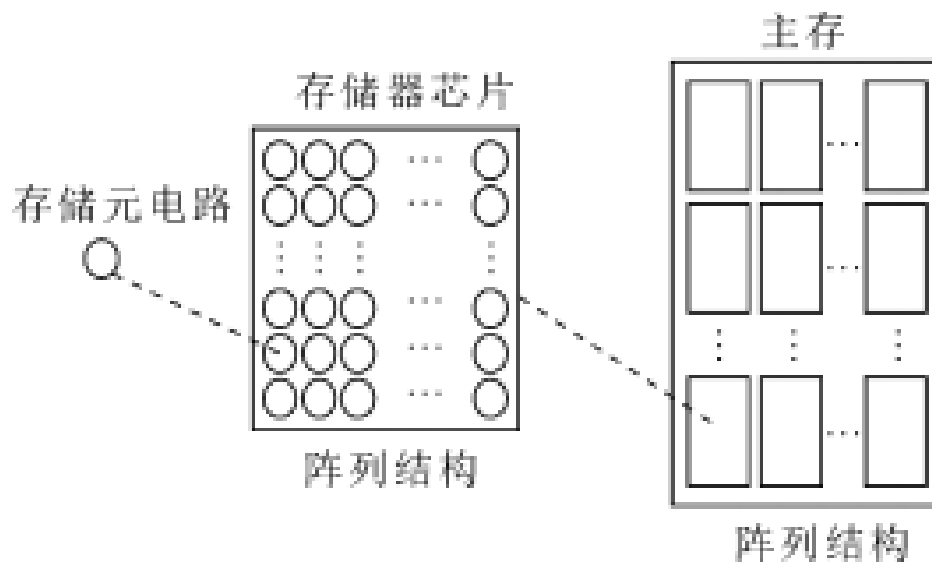
半导体存储器是由许多芯片构成的，为此需要片选信号来确定那个芯片被选中。





2. 主存储器——半导体芯片的译码驱动方式

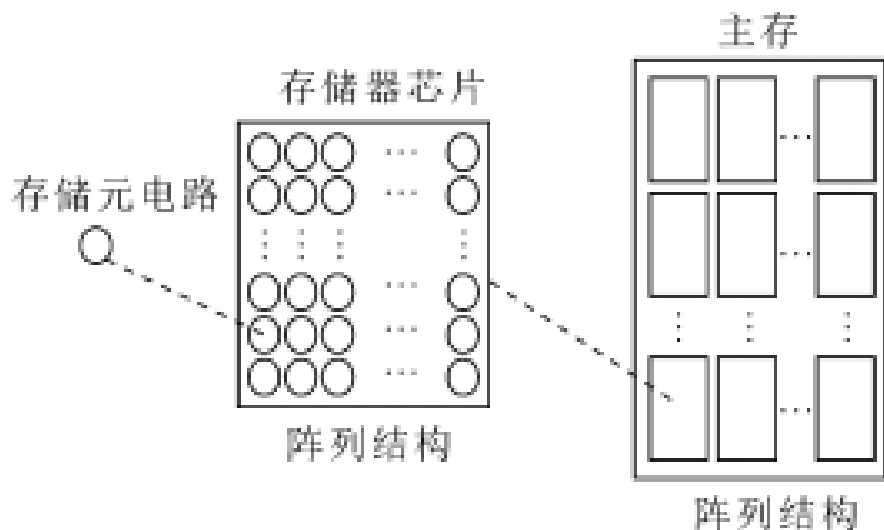
- 每个存储元由存储1个二进制位的电路(部件)构成,
- 若干个存储元电路组成存储单元,
- 许多存储单元电路以行列矩阵组成存储器芯片。





2. 主存储器——半导体芯片的译码驱动方式

- 每个存储元由存储1个二进制位的电路(部件)构成,
- 若干个存储元电路组成存储单元,
- 许多存储单元电路以行列矩阵组成存储器芯片,
- 多个存储器芯片也按行列矩阵(即字、位扩展)组成主存。





2. 主存储器——半导体芯片的译码驱动方式

为了能对**芯片内部**的存储单元进行寻址访问，需要在芯片内部对地址信号进行译码，以便选中地址所对应的存储单元。

芯片内部的地址译码有两种方式：

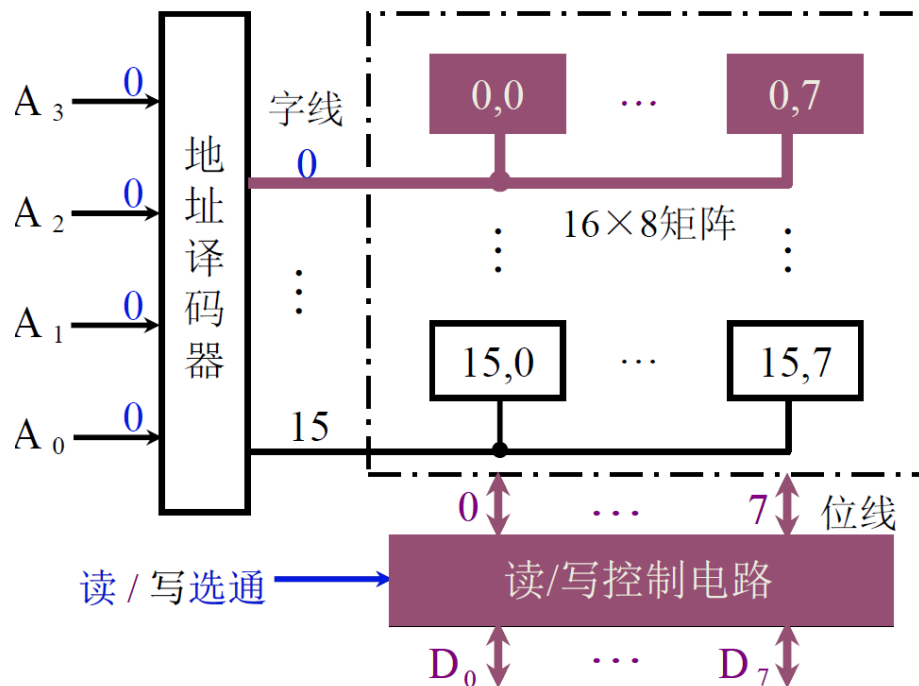
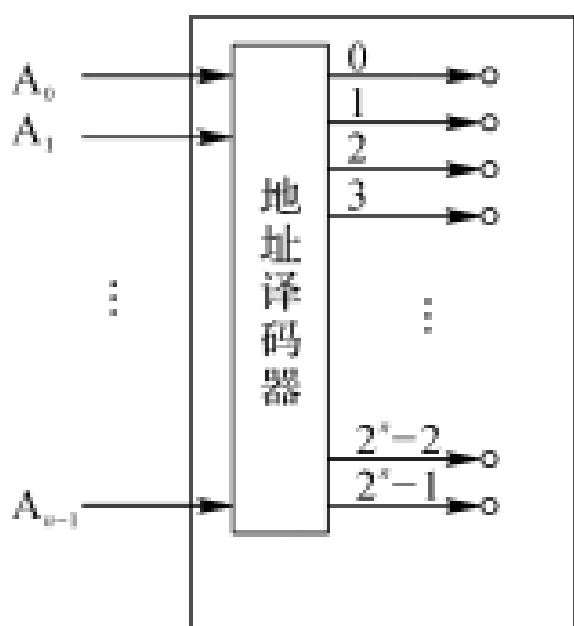
- 一维译码；
- 二维译码。



2. 主存储器——半导体芯片的译码驱动方式

1) 一维译码

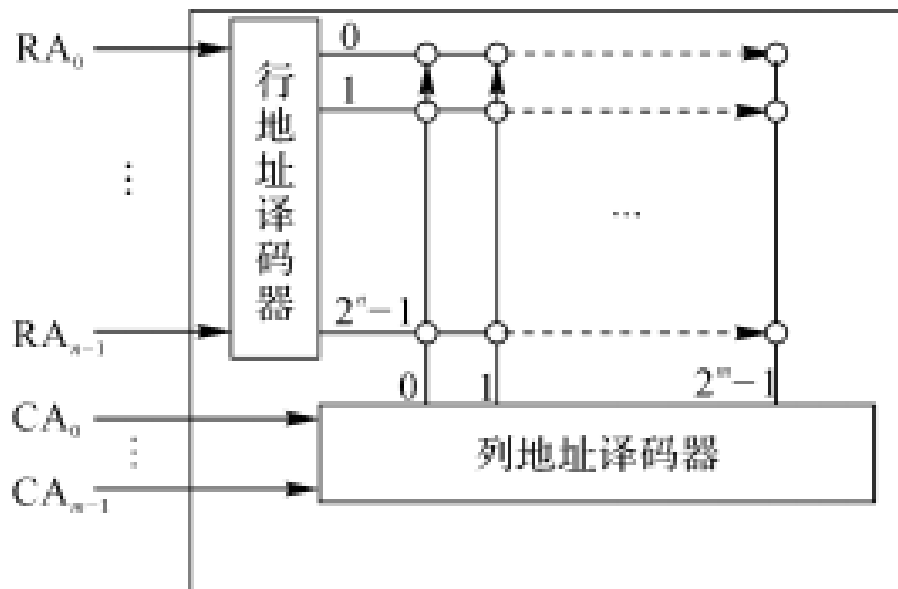
对于容量很小的芯片，如容量在几百个存储单元以内的芯片，多用一维译码。
芯片内部只用一个地址译码器，其译码输出可选中相对应的存储单元。





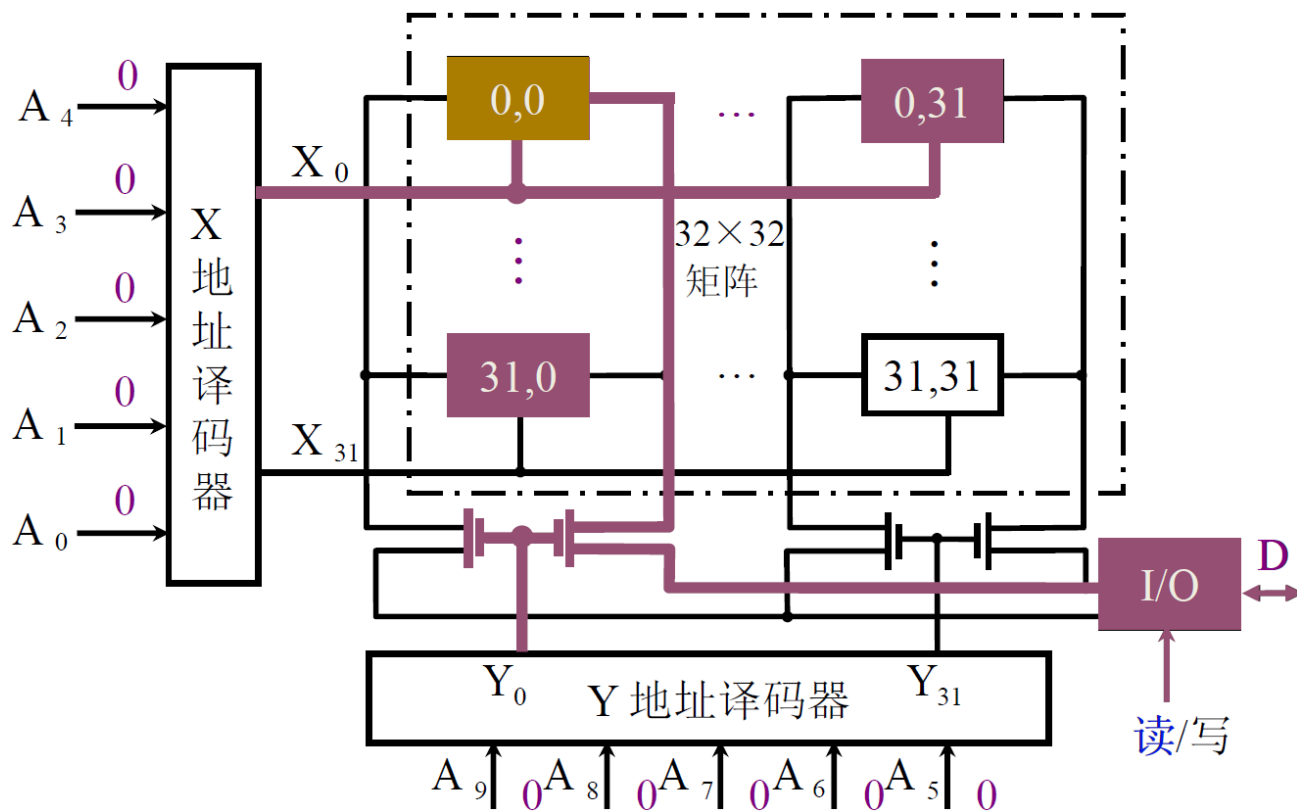
2. 主存储器——半导体芯片的译码驱动方式

当芯片容量在几百个存储单元以上时，用一维译码会使译码器过于复杂，因此多采用二维译码。此时芯片内部用行地址译码器和列地址译码器分别对地址译码，行译码输出可选中相对应的一行存储单元，列译码输出可选中相对应的一列存储单元，而行列交叉点上的存储单元就是最终所选中的存储单元。





2. 主存储器——半导体芯片的译码驱动方式



芯片内部的二维译码



4.3.2 随机读写存储器 RAM

1. 静态读写存储器SRAM

静态读写存储器SRAM 是构成小容量高速存储器最常用的部件,如高速缓冲存储器 Cache采用的就是SRAM。

常规 RAM 芯片的外部有地址线、数据线和控制信号线。地址线在芯片内部译码,可选中芯片内部的相应存储单元。例如,某SRAM 芯片上有 n 条地址线,这些地址线所能表示的地址编码有 2^n 种,这意味着该芯片内部有 2^n 个存储单元。



THE END !

THANKS