西安电子科技大学

计算机组织与体系结构 课程评价

首页 任务 统计 资料 通知 作业 考试 讨论

I_O技术

一、单选题 (题数: 40, 共 80.0 分)

1 主机与I/O设备传送数据时,采用(), CPU的效率最高。

(2.0分)

- A、 程序查询方式
- B、 中断方式
- C、 DMA方式

正确答案: C 我的答案: B

2 Ⅰ/O编址方式通常可分统一编址和不统一编址,()。

(2.0分)

- A、 统一编址就是将I/O地址看做是存储器地址的一部分,可用专门的I/O指令对设备进行访问
- B、 不统一编址是指I/O地址和存储器地址是分开的,所以对I/O访问必须有专门的I/O指令
- C、 统一编址是指1/0地址和存储器地址是分开的,所以可用访存指令实现CPU对设备的访问

正确答案: B 我的答案: C

(3

- 3 I/O与主机交换信息的方式中,中断方式的特点是()。 (2.0分)
- A、 CPU与设备串行工作,传送与主程序串行工作
- B、 CPU与设备并行工作,传送与主程序串行工作
- C、 CPU与设备并行工作,传送与主程序并行工作

正确答案: B 我的答案: B

4 I/O与主机交换信息的方式中, DMA方式的特点是()。

(2.0分)

- A、 CPU与设备串行工作,传送与主程序串行工作
- B、 CPU与设备并行工作, 传送与主程序串行工作
- C、 CPU与设备并行工作,传送与主程序并行工作

正确答案: C 我的答案: B

5 I/O的编址方式采用统一编址时,存储单元和I/O设备是靠()来区分的。

(2.0分)

- A、 不同的地址线
- B、 不同的地址码
- C、不同的控制线

正确	答案: B 我的答案: B
6	I/O采用统一编址时,进行输入输出操作的指令是。 (2.0分)
A,	控制指令
В、	访存指令
С,	输入输出指令
正确:	答案: B 我的答案: C
7	I/O采用不统一编址时,进行输入输出操作的指令是() (2.0分)
A,	控制指令
	访存指令
С,	输入输出指令
正确	答案: C 我的答案: B
8	以下有关I/O接口功能和结构的叙述中,错误的是()。
	(2.0分)
A,	I/O接口就是像显卡或网卡之类的一种外设控制逻辑
В、	CPU可以向I / O接口传送用来对设备进行控制的命令
C,	CPU可以从I / O接口取状态信息,以了解接口和外设的状态
D,	I / O接口中主机侧数据宽度与设备侧数据宽度总是一样
正确:	答案: D 我的答案: B
9	以下有关I/O端口的叙述中,错误的是()。
	(2.0分)
A,	I/O接口中程序可访问的寄存器被称为I/O端口
В、	I / O接口中有命令端口、状态端口和数据端口
C.	I / O端口可以和主存统一编号,也可以单独编号
D,	I / O接口中命令端口和状态端口不能共用同一个
正确	答案: D 我的答案: B
答案	案解析:
10	以下I/O控制方式中,主要由硬件而不是软件实现数据传送的方式是()。
10	(2.0分)
A、	程序查询方式
В、	中断方式
C.	DMA方式
D,	无条件程序控制方式

		Mar Character Comment	
正确给	答案: C	我的答案: C	
11	以下有关中断	/ O方式的叙述中,错误的是()。	
	(2.0分)		
A,	中断请求的是CPI	U时间,要求CPU执行程序来处理发生的相关事件	
В、	CPU对外部中断的	的响应不可能发生在一条指令的执行过程中	
C.	中断I / O方式下,	,外设接口中的数据和CPU中的寄存器内容直接交换	
D,	只要有中断请求发	发生,那么 一 条指令执行结束后CPU就进入中断响应周期	
正确	答案: D	我的答案: C	
12	以下是有关DM	MA方式的叙述:	
	①DMA控制器	向CPU请求的是总线使用权。	
	②DMA方式可	用于键盘和鼠标器的数据输入。	
	③ DMA方式下	下整个I/O过程完全不需要CPU介入。	
	④DMA方式需	要用中断处理进行辅助操作。	
	以上叙述中, 钅	昔误的是()。	
	(2.0分)		
A,	①和②		
В、	②和③		
C′	②和④		•
D.	3和④		
正确	答案: B	我的答案: B	
13	以下是有关程序	字直接控制(查询)I/O方式的叙述:	
	①无条件传送技	妾口中不记录状态,无须状态查询,可直接定时访问。	
	②条件传送接口	口中有"就绪""完成"等状态,可定时查询或独占查询。	
	③通过CPU执行	行相应的无条件传送程序或查询程序来完成数据传送。	
	④适合于巡回村	佥测采样系统或过程控制系统,以及非随机启动的字符型设备。	
	以上叙述中,ī	正确的有()。	
	(2.0分)		
Α,	①和②		
B,	①和②和③		
C.	①和③和④		
D,	全部		
正确	答案: D	我的答案: C	

< 9

B、 I、III、IV

D	I, II, IV
-	II. IV
正确智	答案: B 我的答案: A
答案	KKM行:
4.0	
18	【2012】下列选项中,在I/O总线的数据线上传输的信息包括()。
	I. I/O接口中的命令字 II. I/O接口中的状态字 III. 中断类型号
	(2.0分)
A,	仅I、II
В、	仅I、III
C.	仅II、III
D,	
正确智	答案: D 我的答案: D
答案	案解析:
10	【2015】在采用中断I/O方式控制打印输出的情况下,CPU和打印控制接口中的I/O端口之间交换的信息不可能是()。
19	(2.0分)
A.	打印字符
	主存地址
	设备状态
D.	控制命令
正确名	答案: B 我的答案: D
	答案: B 我的答案: D
答案	宾解析 :
	案解析: 【2014】下列有关I/O接口的叙述中,错误的是()。
答案	案解析: 【2014】下列有关I/O接口的叙述中,错误的是()。 (2.0分)
答案 20	条解析: 【2014】下列有关I/O接口的叙述中,错误的是()。 (2.0分) 状态端口和控制端口可以合用同一个寄存器
答案 20 A、 B、	全解析: 【2014】下列有关I/O接口的叙述中,错误的是()。 (2.0分) 状态端口和控制端口可以合用同一个寄存器 I/O接口中 CPU 可访问的寄存器称为I/O端口
答案 20 A、 B、 C、	案解析: 【2014】下列有关I/O接口的叙述中,错误的是()。 (2.0分) 状态端口和控制端口可以合用同一个寄存器 I/O 接口中 CPU 可访问的寄存器称为I/O端口 采用独立编址方式时,I/O端口地址和主存地址可能相同
答案 20 A、 B、 C、	全解析: 【2014】下列有关I/O接口的叙述中,错误的是()。 (2.0分) 状态端口和控制端口可以合用同一个寄存器 I/O接口中 CPU 可访问的寄存器称为I/O端口
答案 20 A、 B、 C、 D、	案解析: 【2014】下列有关I/O接口的叙述中,错误的是()。 (2.0分) 状态端口和控制端口可以合用同一个寄存器 I/O 接口中 CPU 可访问的寄存器称为I/O端口 采用独立编址方式时,I/O端口地址和主存地址可能相同
答案 20 A、 B、 C、 D、 正确符	条解析: 【2014】下列有关I/O接口的叙述中,错误的是()。 (2.0分) 状态端口和控制端口可以合用同一个寄存器 I/O 接口中 CPU 可访问的寄存器称为I/O端口 采用独立编址方式时,I/O端口地址和主存地址可能相同 采用统一编址方式时,CPU不能用访存指令访问I/O 端口
答案 20 A、B、C、D、正确符	案解析: 【2014】下列有关I/O接口的叙述中,错误的是()。 (2.0分) 状态端口和控制端口可以合用同一个寄存器 I/O接口中 CPU 可访问的寄存器称为I/O端口 采用独立編址方式时,I/O端口地址和主存地址可能相同 采用统一編址方式时,CPU不能用访存指令访问I/O端口 答案: D 我的答案: B
答案 20 A、 B、 C、 D、 正确符	全解析: 【2014】下列有关I/O接口的叙述中,错误的是()。 (2.0分) 状态端口和控制端口可以合用同一个寄存器 I/O 接口中 CPU 可访问的寄存器称为I/O端口 采用独立编址方式时,I/O端口地址和主存地址可能相同 采用统一编址方式时,CPU不能用访存指令访问I/O端口
答案 20 A、B、C、D、正确符	案解析: 【2014】下列有美I/O接口的叙述中,错误的是()。 (2.0分) 状态端口和控制端口可以合用同一个寄存器 I/O接口中 CPU 可访问的寄存器称为I/O端口 采用独立编址方式时,I/O端口地址和主存地址可能相同 采用统一编址方式时,CPU不能用访存指令访问I/O端口 答案: D 我的答案: B 案解析: 【2017】I/O指令实现的数据传送通常发生在()。
答案 20 A、B、C、D、 正确符 21	(2014】下列有美I/O接口的叙述中,错误的是()。 (2.0分)
答案 20 A、B、C、D、正确符 21	(2014] 下列有关I/O接口的叙述中,错误的是()。 (2.0分)

正确答案: D 我的答案: C		
答案解析:		
22 【2021】下列选项中,不属于I/O接口的是()。 (2.0分)		
A、 磁盘驱动器		
B、 打印机适配器		
C、 网络控制器		
D、 可编程中断控制器		
正确答案: A 我的答案: C		
答案解析:		
23 【2018】下列关于外部I/O中断的叙述中正确的是()。		
(2.0分)		
A、 中断控制器按所接收中断请求的先后次序进行中断优先级排队		
B、 CPU响应中断时,通过执行中断隐指令完成通用寄存器的保护		
C、CPU只有在处于中断允许状态时,才能响应外部设备的中断请求		
D、 有中断请求时,CPU立即暂停当前指令执行,转去执行中断服务程序		
正确答案: C 我的答案: C		
答案解析:		
24 【2020】若设备采用周期挪用DMA方式进行输入输出,每次DMA传送的数据块大小为512字节,相应的I/O接口中有一个32位数		
据缓冲寄存器。对于数据输入过程,下列叙述中错误的是()		
(2.0分)		
A、 每准备好32位数据,DMA控制器就发出一次总线请求		
B、 相对于CPU,DMA控制器的总线使用权的优先级更高		
C、 在整个数据块的传送过程中,CPU不可以访问主存储器		
D、 数据块传送结束时,会产生"DMA传送结束"中断请求		
正确答案: C 我的答案: C		
答案解析:		
25 【2013】下列选项中,用于设备和设备控制器(I/O接口)之间互连的接口标准是()。		
(2.0分)		
A、 PCI		
B、 USB		
C、 AGP		
D、 PCI-Express		
正确答案: B 我的答案: D		

答案解析:

26 以下关于程序中断方式和DMA方式的叙述中错误的是()。

I.若同时接到DMA请求和中断请求, CPU优先响应DMA请求

II.程序中断需要保护现场,DMA方式不需要保护现场

Ⅲ程序中断方式的中断请求是为了报告CPU数据的传输结束,而DMA方式的中断请求完全是为了传送数据

IV.相较于DMA方式,快速I / O设备更适合采用中断方式传递数据

(2.0分)

- A. II. IV
- B. II. III. IV
- c. III. IV
- $_{\text{D}_{\text{v}}}$ I, II, IV

正确答案: C 我的答案: B

答案解析:

27 以下关于I/O设备与主机间交换数据的叙述中错误的是()。

(2.0分)

- A、 在中断方式下,CPU需要执行程序来实现数据传送任务
- B、 在中断方式和DMA方式下, CPU与I/O设备都可并行工作
- C. 相较于DMA方式,快速I/O设备更适合采用中断方式传递数据
- D. 若同时接到DMA请求和中断请求,CPU优先响应DMA请求

正确答案: C 我的答案: D

(4)

答案解析:

28 下面关于I/O控制方式的叙述中正确的是()。

(2.0分)

- A、程序查询方式的CPU效率较高
- B、 中断方式适合批量数据传送
- C、中断方式需要CPU的较多干预
- D、 DMA方式完成I/O处理比较慢

正确答案: C 我的答案: C

答案解析:

29 I/O接口中数据缓冲寄存器的作用是()。

(2.0分)

- A. 用来暂存外部设备和CPU之间传送的数据
- B. 用来暂存外部设备的状态
- C、用来暂存CPU发出的命令
- D、 以上全部

正确答案: A 我的答案: C

	
	案解析:
30	在计算机系统中,外部设备通过I/O接口与主板的系统总线相连接,其功能是()。 (2.0分)
A,	数据缓冲和数据格式转换
В、	检测外部设备的状态
C.	控制外部设备的操作
D,	前三种功能的综合作用
正确征	答案: D 我的答案: B
答案	Z解析:
31	中断发生时,程序计数器内容的保护和更新,是由()完成的。
	(2.0分)
A.	硬件自动
В、	进栈指令和转移指令
C,	访存指令
正确征	答案:A 我的答案:C
32	以下()情况出现时,会引起CPU自动查询有无中断请求,进而可能进入中断响应周期。
	(2.0分)
A,	一条指令执行结束
В、	一次I / O操作结束
C.	一次中断处理结束
D,	一次DMA操作结束
正确征	答案: A 我的答案: B
	答案: A 我的答案: B 以下有关CPU响应外部中断请求的叙述中,错误的是()。
	以下有关CPU响应外部中断请求的叙述中,错误的是()。
33	以下有关CPU响应外部中断请求的叙述中,错误的是()。 (2.0分)
33 A.	以下有关CPU响应外部中断请求的叙述中,错误的是()。 (2.0分)
33 A. B. C.	以下有关CPU响应外部中断请求的叙述中,错误的是()。 (2.0分) 每条指令结束后,CPU都会转到"中断响应"周期进行中断响应处理 在"中断响应"周期,CPU将中断允许触发器消零,以使CPU关中断
A, B, C, D,	以下有关CPU响应外部中断请求的叙述中,错误的是()。 (2.0分) 每条指令结束后,CPU都会转到"中断响应"周期进行中断响应处理 在"中断响应"周期,CPU将中断允许触发器清零,以使CPU关中断 在"中断响应"周期,CPU把后继指令地址作为返回地址保存在固定地方
A、 B、 C、 D、 正确领	以下有关CPU响应外部中断请求的叙述中,错误的是()。 (2.0分) 每条指令结束后,CPU都会转到"中断响应"周期进行中断响应处理 在"中断响应"周期,CPU将中断允许触发器清零,以使CPU关中断 在"中断响应"周期,CPU把后继指令地址作为返回地址保存在固定地方 在"中断响应"周期,CPU把取得的中断服务程序的入口地址送PC
A、 B、 C、 D、 正确领	以下有关CPU响应外部中断请求的叙述中,错误的是()。 (2.0分) 每条指令结束后,CPU都会转到"中断响应"周期进行中断响应处理 在"中断响应"周期,CPU将中断允许触发器清零,以使CPU关中断 在"中断响应"周期,CPU把后继指令地址作为返回地址保存在固定地方 在"中断响应"周期,CPU把取得的中断服务程序的入口地址送PC 答案: A 我的答案: B
A、B、C、D、正确行	以下有关CPU响应外部中断请求的叙述中,错误的是()。 (2.0分) 每条指令结束后、CPU都会转到"中断响应"周期进行中断响应处理 在"中断响应"周期,CPU将中断允许触发器清零,以使CPU关中断 在"中断响应"周期,CPU把后继指令地址作为返回地址保存在固定地方 在"中断响应"周期,CPU把取得的中断服务程序的入口地址送PC 答案: A 我的答案: B 设置中断屏蔽字可以动态地改变()优先级。 (2.0分)
A、B、C、D、正确结	以下有关CPU响应外部中断请求的叙述中,错误的是()。 (2.0分) 每条指令结束后,CPU都会转到"中断响应"周期进行中断响应处理 在"中断响应"周期,CPU将中断允许触发器清零,以使CPU关中断 在"中断响应"周期,CPU把后继指令地址作为返回地址保存在固定地方 在"中断响应"周期,CPU把取得的中断服务程序的入口地址送PC 答案: A 我的答案: B 设置中断屏蔽字可以动态地改变()优先级。 (2.0分)
A、B、C、D、正确。	以下有关CPU响应外部中断请求的叙述中,错误的是()。 (2.0分) 每条指令结束后,CPU都会转到"中断响应"周期进行中断响应处理 在"中断响应"周期,CPU把后继指令地址作为返回地址保存在固定地方 在"中断响应"周期,CPU把取得的中断服务程序的入口地址送PC 答案: A 我的答案: B 设置中断屏蔽字可以动态地改变()优先级。 (2.0分) 中断直询 中断响应 中断电应

正确答案: C 我的答案: C
35 在中断响应周期中,CPU主要完成的工作是()。
(2.0分)
A、 关中断,保护断点,发中断响应信号并形成向量地址
B、开中断,保护断点,发中断响应信号并形成向量地址
C、 关中断,执行中断服务程序
D、 开中断,执行中断服务程序
正确答案: A 我的答案: B
答案解析:
36 在CPU响应中断时,保护两个关键的硬件状态是()。
(2.0分)
A、 PC和IR
B、 PC和PSW
C、 AR和IR
D、 AR和PSW
正确答案: B 我的答案: B
答案解析:
(• 🚅
37 当有中断源发出请求时,CPU可执行相应的中断服务程序。提出中断请求的可以是()。
37 当有中断源发出请求时,CPU可执行相应的中断服务程序。提出中断请求的可以是()。 (2.0分)
37 当有中断源发出请求时,CPU可执行相应的中断服务程序。提出中断请求的可以是()。 (2.0分) A. 通用寄存器 B. 专用寄存器 C. 外部事件
37 当有中断源发出请求时,CPU可执行相应的中断服务程序。提出中断请求的可以是()。 (2.0分) A、 通用寄存器 B、 专用寄存器
37 当有中断源发出请求时,CPU可执行相应的中断服务程序。提出中断请求的可以是()。 (2.0分) A. 通用寄存器 B. 专用寄存器 C. 外部事件
37 当有中断源发出请求时,CPU可执行相应的中断服务程序。提出中断请求的可以是()。 (2.0分) A. 通用寄存器 B. 专用寄存器 C. 外部事件 D. Cache
37 当有中断源发出请求时,CPU可执行相应的中断服务程序。提出中断请求的可以是()。 (2.0分) A. 通用寄存器 B. 专用寄存器 C. 外部事件 D. Cache 正确答案: C 我的答案: C
37 当有中断源发出请求时,CPU可执行相应的中断服务程序。提出中断请求的可以是()。 (2.0分) A. 通用寄存器 B. 专用寄存器 C. 外部事件 D. Cache 正确答案: C 我的答案: C
37 当有中断源发出请求时,CPU可执行相应的中断服务程序。提出中断请求的可以是()。 (2.0分) A. 通用寄存器 B. 专用寄存器 C. 外部事件 D. Cache 正确答案: C 我的答案: C 答案解析: 38 下面关于中断的顺序中排列正确的是()。
37 当有中断源发出请求时,CPU可执行相应的中断服务程序。提出中断请求的可以是()。 (2.0分) A. 通用寄存器 B. 专用寄存器 C. 外部事件 D. Cache 正确答案: C 我的答案: C 答案解析: 38 下面关于中断的顺序中排列正确的是()。 (2.0分)
37 当有中断源发出请求时,CPU可执行相应的中断服务程序。提出中断请求的可以是()。 (2.0分) A. 適用寄存器 B. 专用寄存器 C. 外部事件 D. Cache 正确答案: C 我的答案: C 答案解析: 38 下面关于中断的顺序中排列正确的是()。 (2.0分) A. 中断请求、中断响应、中断处理
37 当有中断源发出请求时,CPU可执行相应的中断服务程序。提出中断请求的可以是()。 (2.0分) A. 通用商存器 B. 专用寄存器 C. 外部事件 D. Cache 正确答案: C 我的答案: C 答案解析: 38 下面关于中断的顺序中排列正确的是()。 (2.0分) A. 中断请求,中断响应,中断处理 B. 中断响应,中断动速
37 当有中断源发出请求时,CPU可执行相应的中断服务程序。提出中断请求的可以是()。 (2.0分) A. 通用寄存器 B. 专用寄存器 C. 外部事件 D. Cache 正确答案: C 我的答案: C 答案解析: 38 下面关于中断的顺序中排列正确的是()。 (2.0分) A. 中断请求、中断则应、中断处理 B. 中断响应、中断处理 C. 中断请求、中断处理 C. 中断请求、中断处理
37 当有中断游发出请求时,CPU可执行相应的中断服务程序。提出中断请求的可以是()。 (2.0分) A. 通用寄存器 B. 专用寄存器 C. 外部事件 D. Cache 正确答案: C 我的答案: C 答案解析: 38 下面关于中断的顺序中排列正确的是()。 (2.0分) A. 中断请求、中断创成、中断处理 B. 中断响应、中断对理、中断创成 D. 中断响应、中断处理,中断调应

ŝ	18:57	计算机组织与体系	系结构-考试
	在中断系统中,为了防	"防止其他中断源产生另一次中断干扰保护断点和现场的工作,CPU一旦响应	ī中断,就立即关闭的标志是 (
) .		
	(2.0分)		
	A、 中断允许		
	B、 中断请求		
	C、 中断屏蔽		
	D、 中断排队		
	正确答案: A	我的答案: B	
	答案解析:		
	40 中断屏蔽码的	岛的作用是()。	
	(2.0分)		
		对主机的访问	

- B、 暂停对某些中断的处理
- C、 暂停对一切中断的处理
- D. 暂停CPU对主存的访问

正确答案: B 我的答案: C

答案解析:

二、计算题 (题数: 1, 共 20.0 分)

41 【2009】某计算机的CPU主频为500MHz,CPI为5(即执行每条指令平均需5个时钟周期)。假定某外设的数据传输率为0.5MB / s,采用中断方式与主机进行数据传送,以32位为传输单位,对应的中断服务程序包含18条指令,中断服务的其他开销相当于2条指令的执行时间。



请回答下列问题,要求给出计算过程。

- (1) 在中断方式下,CPU用于该外设输入输出的时间占整个CPU时间的百分比是多少?
- (2) 当该外设的数据传输率达到5MB/s时,改用DMA方式传送数据。假定每次DMA传送块大小为5000B,且DMA预处理和后处理的总开销为500个时钟周期,则CPU用于该外设输入/输出的时间占整个CPU时间的百分比是多少(假设DMA与CPU之间没有访存冲突)?

(20.0分)

正确答案

- (1) 已知主频为500MHz,则时钟周期为1÷500=2ns,因为CPI=5,所以每条指令平均执行时间为5×2=10ns。 又已知每中断一次传送32位(4B) ,数据传输率为0.5MB/s,所以传输时间为4B÷0.5MB/s=8μs。 CPU用于该外设I/O共需20条指令(中断服务程序包括18条指令+其他开销折合2条指令),花费时间为20×10=200ns。 所以CPU用于该外设I/O的时间占整个CPU时间的百分比为:200/8000×100%=2.5%
- (2)该用DMA方式传送数据,数据传输率为5MB/s,传送5000B的时间为5000B÷5MB/s=1ms。 预处理和后处理的总开销时间为500×2ns=1µs。 CPU用于该外设I/O的时间占整个CPU时间的百分比为预处理和后处理的总开销时间÷传送数据时间,即 1/1000×100%=0.1%

我	的	答	案