

2023.06.05 CPU与流水线-1

返回

待批阅

客观成绩	单选题 (80.0分)	客观总分	总得分
	68.0	68.0	68.0
主观成绩	分析应用题 (20.0分)	主观总分	
	0.0	0.0	

72M

一、单选题（题数：40，共 80.0 分）

1 在一条无条件跳转指令的指令周期内，PC的值被修改的次数是（ ）。

(2.0分)

- A、 1
- B、 2
- C、 3
- D、 无法确定

正确答案： B
 我的答案： B

答案解析：

2 下列有关程序计数器（PC）的描述中错误的是（ ）。

(2.0分)

- A、 PC中总是存放指令地址
- B、 PC的值由CPU在执行指令过程中修改
- C、 转移指令时，PC的值总是修改为转移目标指令的地址
- D、 PC的位数一般和存储器地址寄存器（MAR）的位数一样

正确答案： C
 我的答案： C

答案解析：

3 在计算机系统中，表征系统运行状态的部件是（ ）。

(2.0分)

- A、 程序计数器
- B、 累加寄存器
- C、 中断寄存器
- D、 程序状态字寄存器

正确答案： D
 我的答案： D

答案解析：

4 在下列寄存器中，汇编语言程序员可见的是（ ）。
(2.0分)

- A、 存储器地址寄存器
- B、 程序计数器
- C、 存储器数据寄存器
- D、 指令寄存器

正确答案： B 我的答案： B

答案解析：

5 条件转移指令执行时依据的条件来自（ ）。
(2.0分)

- A、 指令寄存器
- B、 程序状态字寄存器
- C、 程序计数器
- D、 地址寄存器

正确答案： B 我的答案： B

答案解析：

6 通用寄存器是（ ）。
(2.0分)

- A、 可存放指令的寄存器
- B、 可存放程序状态字的寄存器
- C、 本身具有计数逻辑与移位逻辑的寄存器
- D、 可编程指定多种功能的寄存器

正确答案： D 我的答案： D

答案解析：

7 指令译码器进行译码的是（ ）。
(2.0分)

- A、 整条指令
- B、 指令的操作码字段
- C、 指令的地址码字段
- D、 指令的操作数字段

正确答案： B 我的答案： B

答案解析：

8 微操作信号发生器的作用是（ ）。

(2.0分)

- A、 从主存中取出指令
- B、 完成指令操作码的分析功能
- C、 产生控制时序
- D、 产生各种微操作控制信号

正确答案： D 我的答案： D

答案解析：

9 从一条指令的启动到下一条指令的启动的间隔时间称为()。
(2.0分)

- A、 时钟周期
- B、 机器周期
- C、 工作周期
- D、 指令周期

正确答案： D 我的答案： D

答案解析：

10 下列说法中正确的是()。
(2.0分)

- A、 指令周期等于机器周期
- B、 指令周期小于机器周期
- C、 指令周期大于机器周期
- D、 指令周期是机器周期的两倍

正确答案： C 我的答案： C

答案解析：

11 在计算机体系结构中，CPU内部包括程序计数器（PC）、存储器数据寄存器（MDR）、指令寄存器（IR）和存储器地址寄存器（MAR）等。若CPU要执行的指令为MOV R0，# 100（即将数值100传送到寄存器R0中），则CPU首先要完成的操作是()。
(2.0分)

- A、 100→R0
- B、 100→MDR
- C、 PC→MAR
- D、 PC→IR

正确答案： C 我的答案： C

答案解析：

12 以下说法中错误的是()。
(2.0分)

- A、 指令执行的第一步就是取指令操作

- B、 为了进行取指令操作，控制器需要得到相应的指令
- C、 取指令操作是控制器自动进行的
- D、 在指令长度相同的情况下，所有取指令的操作都是相同的

正确答案： B 我的答案： D

答案解析：

13 下列说法中正确的是()。
(2.0分)

- A、 加法指令的执行周期一定要访存
- B、 加法指令的执行周期一定不会访存
- C、 指令的地址码给出存储器地址的加法指令，在执行周期一定要访存
- D、 指令的地址码给出存储器地址的加法指令，在执行周期一定不会访存

正确答案： C 我的答案： C

答案解析：

14 以下叙述中正确的是（ ）。

- I.同一CPU周期中，可以并行执行的微操作称为兼容性微操作
- II.同一CPU周期中，不可以并行执行的微操作称为兼容性微操作
- III.同一CPU周期中，允许并行执行的微操作称为互斥性微操作
- IV.同一CPU周期中，不允许并行执行的微操作称为互斥性微操作

(2.0分)

- A、 I和II
- B、 II和IV
- C、 II和III
- D、 I和IV

正确答案： D 我的答案： D

答案解析：

15 在取指令操作完成之后，PC中存放的是（ ）。

(2.0分)

- A、 当前指令的地址
- B、 下一条实际执行的指令地址
- C、 下一条顺序执行的指令地址
- D、 对于微程序控制计算机，存放的是该条指令的微程序入口地址

正确答案： C 我的答案： A

答案解析：

16 下列有关指令周期的叙述中错误的是（ ）。

(2.0分)

- A、 指令周期的第一个阶段一定是取指令阶段
- B、 乘法指令和加法指令的指令周期一样长
- C、 一个指令周期由若干机器周期或时钟周期组成
- D、 单周期CPU中的指令周期就是一个时钟周期

正确答案： B 我的答案： B

答案解析：

17 在计算机中，存放微指令的控制存储器隶属于（ ）。

(2.0分)

- A、 辅助存储器
- B、 高速缓存
- C、 主存储器
- D、 CPU

正确答案： D 我的答案： B

答案解析：

18 在微程序控制中，把操作控制信号编成（ ）。

(2.0分)

- A、 微指令
- B、 微地址
- C、 操作码
- D、 程序

正确答案： A 我的答案： A

答案解析：

19 下列说法中正确的是（ ）。

(2.0分)

- A、 采用微程序控制器是为了提高速度
- B、 控制存储器采用高速RAM电路组成
- C、 微指令计数器决定指令执行顺序
- D、 一条微指令放在控制存储器的一个单元中

正确答案： D 我的答案： C

答案解析：

20 下列说法中正确的是（ ）。

(2.0分)

- A、 微程序控制方式与硬布线控制方式相比较，前者可以使指令的执行速度更快

- B、 若采用微程序控制方式，则可用 μ PC取代PC
- C、 控制存储器可以用掩膜ROM、EPROM或闪存存储器实现
- D、 指令周期也称为CPU周期

正确答案： C 我的答案： C

答案解析：

21 以下关于CPU的叙述中错误的是（ ）。
(2.0分)

- A、 CPU产生每条指令的操作信号并将操作信号送往相应的部件进行控制
- B、 程序计数器除了存放指令地址，也可以临时存放算术 / 逻辑运算结果
- C、 CPU中的控制器决定计算机运行过程的自动化
- D、 指令译码器是CPU控制器中的部件

正确答案： B 我的答案： B

答案解析：

22 在微程序控制器中，机器指令与微指令的关系是()。
(2.0分)

- A、 每一条机器指令由一条微指令来执行
- B、 一条机器指令由一段用微指令编成的微程序来解释执行
- C、 一段机器指令组成的程序可由一个微程序来执行
- D、 每一条微指令由一条机器指令来解释执行

正确答案： B 我的答案： B

答案解析：

23 微地址是指微指令()。
(2.0分)

- A、 在主存的存储位置
- B、 在堆栈的存储位置
- C、 在磁盘的存储位置
- D、 在控制存储器的存储位置

正确答案： D 我的答案： D

答案解析：

24 在微程序控制器中，形成微程序入口地址的是（ ）。
(2.0分)

- A、 机器指令的地址码字段
- B、 微指令的微地址码字段
- C、 机器指令的操作码字段
- D、 微指令的微操作码字段

正确答案： C 我的答案： C

答案解析：

25 当微指令采用分段编码时，应该将互斥性微命令（ ）。
(2.0分)

- A、 放在同一段中
- B、 用多级译码来区分
- C、 放在不同段中
- D、 任意存放

正确答案： A 我的答案： A

答案解析：

26 在微程序控制器设计中，假设微命令采用最短编码法，需产生N种微操作，则微命令控制字段要设置的位数是（ ）
(2.0分)

- A、 $\lceil \log_2(N + 1) \rceil$
- B、 N
- C、 $\lceil \log_2 N \rceil$
- D、 $\lceil \log_2 N \rceil + 1$

正确答案： C 我的答案： A

答案解析：

27 设指令由取指、分析、执行3个子部件完成，并且每个子部件的时间均为 Δt ，若采用常规标量单流水线处理机，连续执行12条指令，共需（ ）。
(2.0分)

- A、 $12\Delta t$
- B、 $14\Delta t$
- C、 $16\Delta t$
- D、 $18\Delta t$

正确答案： B 我的答案： B

答案解析：

28 某指令流水线由5段组成，第1、3、5段所需时间为 Δt ，第2、4段所需时间分别为 $3\Delta t$ 和 $2\Delta t$ ，那么连续输入n条指令时的吞吐率（单位时间内执行的指令个数）TP是（ ）。
(2.0分)

- A、 $\frac{n}{5 \times (3+2)\Delta t}$
- B、 $\frac{n}{(3+3+2)\Delta t \times 3(n-1)\Delta t}$

- C、
$$\frac{n}{(3+2)\Delta t \times (n-3)\Delta t}$$
- D、
$$\frac{n}{(3+2)\Delta t \times 5 \times 3\Delta t}$$

正确答案： B 我的答案： B

答案解析：

29 设指令由取指、分析、执行3个子部件完成，并且每个子部件的时间均为t，若采用常规标量流水线处理机，连续执行10条指令，则该流水线的加速比为()。

(2.0分)

- A、 3
- B、 2.5
- C、 2.4
- D、 2

正确答案： B 我的答案： C

答案解析：

30 指令流水线将一条指令的执行过程分为4段，其中第1、2和4段的经过时间为Δt。若该流水线顺序执行，50条指令共用153Δt，并且不考虑相关问题，则该流水线的瓶颈第3段的时间是()。

(2.0分)

- A、 2Δt
- B、 3Δt
- C、 4Δt
- D、 5Δt

正确答案： B 我的答案： B

答案解析：

31 在流水计算机中，下列语句发生的数据相关类型是()。

ADD R1, R2, R3 ;(R2)+(R3)→R1

ADD R4, R1, R5 ;(R1)+(R5)→R4

(2.0分)

- A、 写后读
- B、 读后写
- C、 写后写
- D、 读后读

正确答案： A 我的答案： A

答案解析：

32 下列几项中，流水线相关包括()。

I. 结构相关 II. 数据相关 III. 指令相关 IV. 控制相关

(2.0分)

- A、 I、 II、 III、 IV
- B、 I、 II、 III
- C、 I、 II、 IV
- D、 I、 III、 IV

正确答案： C 我的答案： C

答案解析：

33 下列说法中正确的是（ ）。
(2.0分)

- A、 指令流水线可以缩短一条指令的执行时间
- B、 实现指令流水线并不需要增加额外的硬件
- C、 指令流水线可以提高指令执行的吞吐率
- D、 在理想情况下，每个时钟周期内都有一条指令在指令流水线中完成

正确答案： C 我的答案： C

答案解析：

34 下列有关CPU 中部分部件的功能的描述中，错误的是()。
(2.0分)

- A、 控制单元用于对指令操作码译码并生成控制信号
- B、 PC称为程序计数器，用于存放将要执行的指令的地址
- C、 通过将PC按当前指令长度增量，可实现指令的按序执行
- D、 IR称为指令寄存器，用来存放当前指令的操作码

正确答案： D 我的答案： D

35 下列有关CPU 时钟信号的叙述中，错误的是()。
(2.0分)

- A、 处理器总是每来一个时钟信号就开始执行一条新的指令
- B、 边沿触发状态单元总在时钟上升沿或下降沿开始改变状态
- C、 时钟周期以相邻状态单元之间最长组合逻辑延迟为基准确定
- D、 每个时钟周期称为一个节拍，机器的主频就是时钟周期的倒数

正确答案： A 我的答案： A

答案解析：

36 下列有关数据通路的叙述中，错误的是()。
(2.0分)

- A、 数据通路由若干操作元件和状态元件连接而成
- B、 数据通路的功能由控制部件送出的控制信号决定
- C、 ALU属于操作元件，用于执行各类算术和逻辑运算

D、 通用寄存器属于状态元件，但不包含在数据通路中

正确答案： D 我的答案： D

答案解析：

37 CPU 中控制器的功能是()。
(2.0分)

- A、 产生时序信号
- B、 控制从主存取出一条指令
- C、 完成指令操作码译码
- D、 完成指令操作码译码，并产生操作控制信号

正确答案： D 我的答案： D

38 冯·诺依曼计算机中指令和数据均以二进制形式存放在存储器中，CPU依据 ()来区分它们。
(2.0分)

- A、 指令和数据的表示形式不同
- B、 指令和数据的寻址方式不同
- C、 指令和数据的访问时点不同
- D、 指令和数据的地址形式不同

正确答案： C 我的答案： C

39 下列寄存器中，对汇编语言程序员不透明的是()。
(2.0分)

- A、 存储器地址寄存器(MAR)
- B、 程序计数器(PC)
- C、 存储器数据寄存器(MDR)
- D、 指令寄存器(IR)

正确答案： B 我的答案： B

答案解析：

40 执行完当前指令后，PC中存放的是后继指令的地址，因此PC的位数和()的位数相同。
(2.0分)

- A、 指令寄存器IR
- B、 指令译码器ID
- C、 主存地址寄存器MAR
- D、 程序状态字寄存器PSWR

正确答案： C 我的答案： C

二、分析应用题（题数： 2， 共 20.0 分）

41 CPU内部一般包括PC、MAR、MDR、IR等几个寄存器及若干通用寄存器。图5-22是指令LAD R0, (X)的指令流程图，其功能是将主存X号单元的数据取到R0寄存器中，其中M表示主存。

- (1) 完成该指令流程图中未完成的部分。
- (2) 画出当源操作数为间接寻址时的指令流程图。

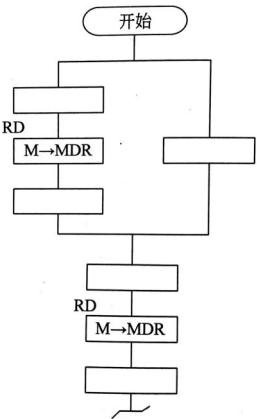


图 5-22 未完成的指令流程图
(10.0分)

正确答案

- (1) 补充完整的指令流程图如图5-27所示。
- (2) 当源操作数为间接寻址时的指令流程图如图5-28所示。

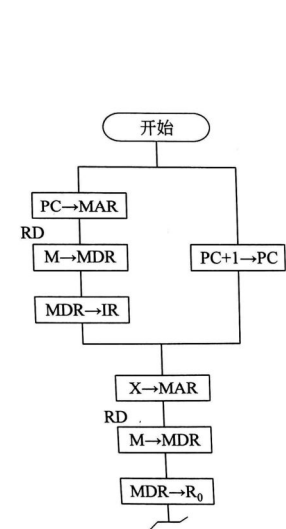


图 5-27 LAD R0, (X) 的指令流程图

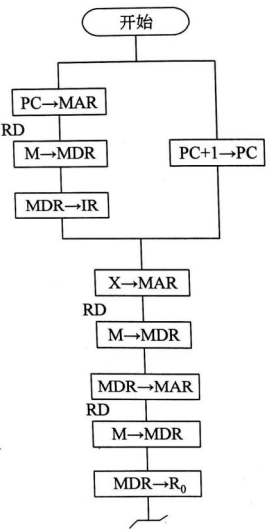
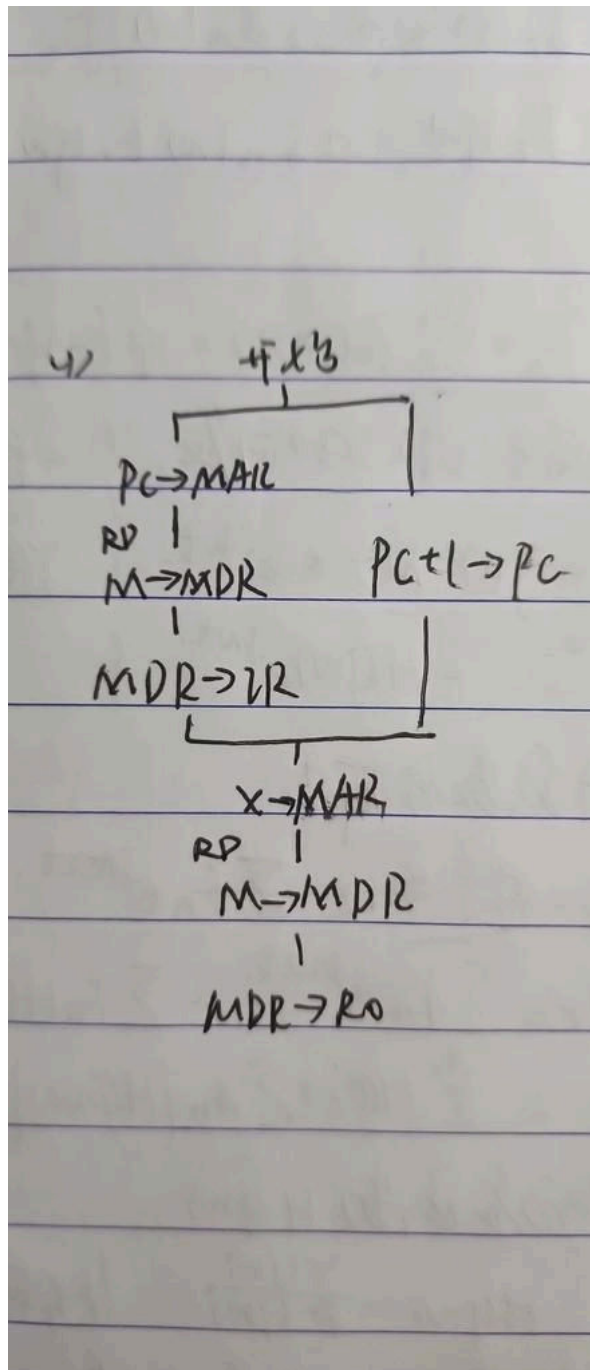
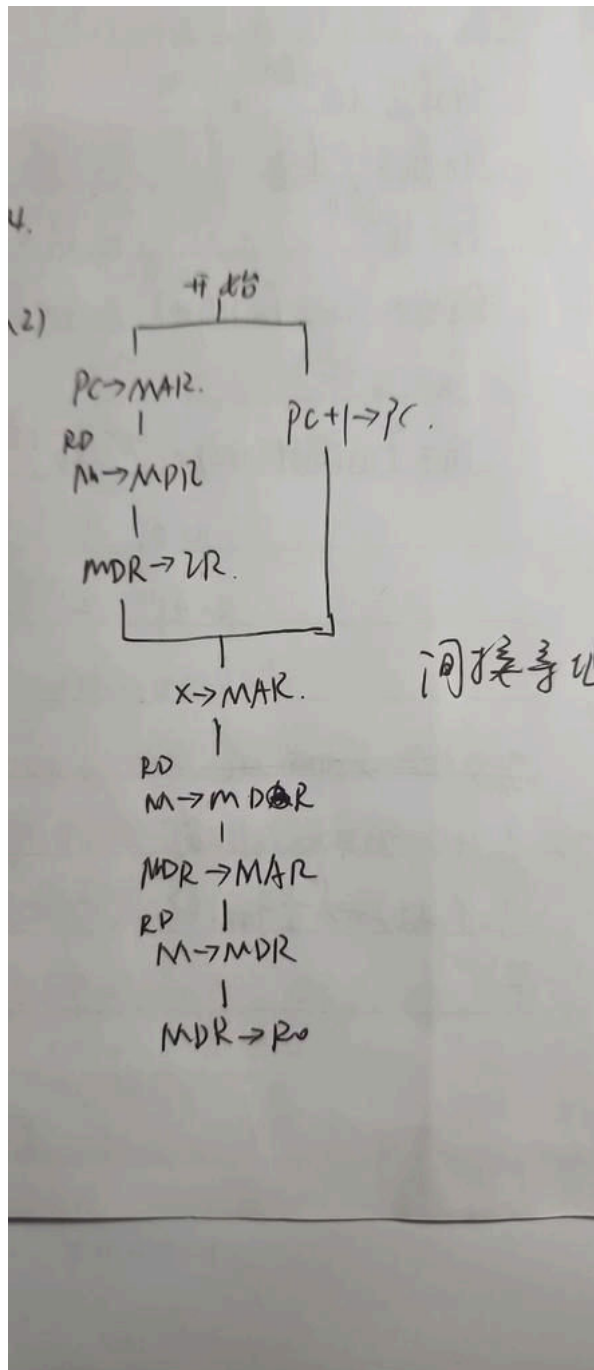


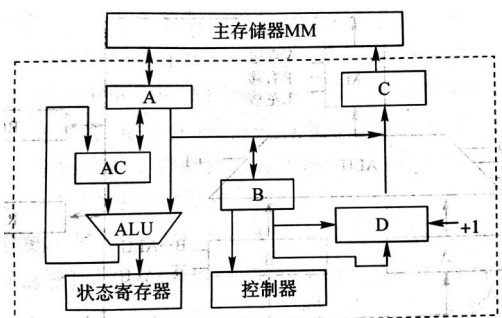
图 5-28 当源操作数为间接寻址时的指令流程图

我的答案



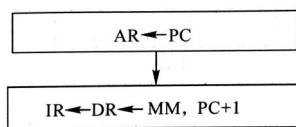


42 6.17 某CPU结构如图中虚框内所示，其中包括一个累加寄存器AC，一个状态寄存器和其他四个寄存器，各部分之间的连线表示数据通路，箭头表示信息传送方向。



- (1) 图中的四个寄存器A、B、C、D分别是什么功能的寄存器？
- (2) 写出LDA X指令执行阶段的微操作流程（X为主存地址，LDA X的功能为 $(X) \rightarrow AC$ ）
- (3) 写出STA Y指令执行阶段的微操作流程（Y为主存地址，STA Y的功能为 $(AC) \rightarrow Y$ ）

提示：取指令阶段的微操作流程可描述为：



(10.0分)

正确答案

1) A:DR, B:IR, C:AR, D:PC

2)

 $AR \leftarrow IR(X)$ $DR \leftarrow MM$ $AC \leftarrow DR$

3)

 $AR \leftarrow IR(Y)$ $DR \leftarrow AC$ $MM \leftarrow DR$

我的答案

