# 第9章 定时/计数器8253应用设计

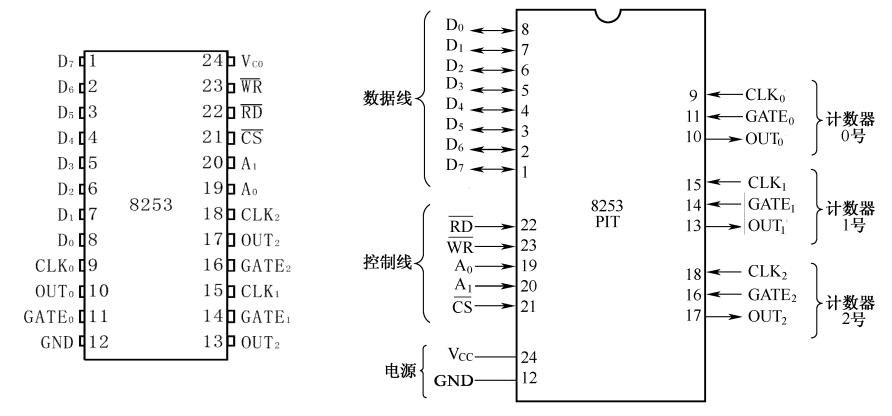


### 主要内容

- 1. 8253的引脚功能及特点
- 2. 8253的原理结构及工作原理
- 3. 8253的控制字及工作方式
- 4. 8253与系统总线的接口方法
- 5. 8253的应用设计

### 1.8253的引脚功能及特点





Intel公司生产的可编程定时/计数器 8253 采用24脚的DIP封装,具有定时, 计数与分频三大功能。

同类型的定时/计数器芯片:Intel8254

# 1.8253的引脚功能及特点



### 8253引脚定义

引脚名	功 能	连接去向
D <sub>0</sub> ~D <sub>7</sub>	数据总线 (双向)	CPU
CS	片选信号	译码电路
RD	读信号	CPU
WR	写信号	CPU
$A_0,A_1$	端口地址	CPU
CLK <sub>0</sub> ~CLK <sub>2</sub>	3个计数通道的时钟 (计数脉冲)	外部
GATE <sub>0</sub> ~GATE <sub>2</sub>	3个计数通道的控制信号	外部
$OUT_0 \sim OUT_7$	3个计数通道的输出信号	外部
Vcc	电源(+5V)	1
GND	地	1

## 2.8253的原理结构及工作原理



定时/计数器8253— 共有三个独立的计数

通道(计数器):

计数器0

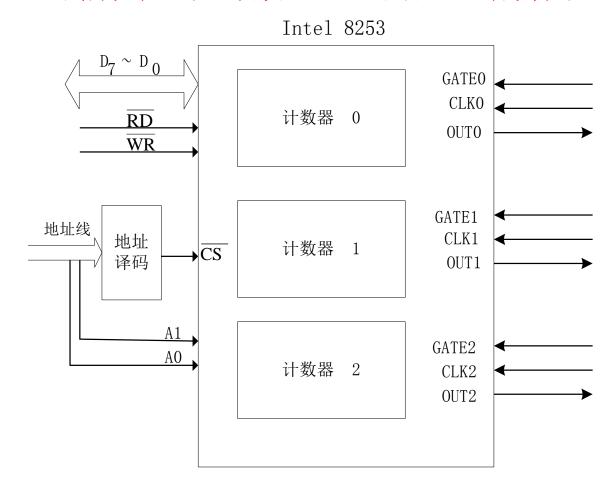
计数器1

计数器2

每个计数器通道都可 以按照二进制或十进 制计数

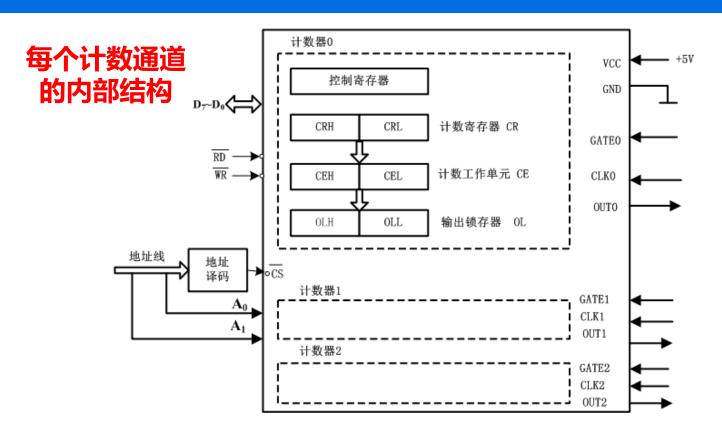
每个通道有6种工作方式,可以由程序设定和改变

### 可编程定时/计数器8253的原理结构图



### 2.8253的原理结构及工作原理





每个计数通道主要包含四个部件: 计数寄存器 (CR,16位)、 计数工作单元 (CE,16位)、 输出锁存器 (OL,16位)、 控制字寄存器 (CWR,8位)。 每个计数通道有三个输入输出信号: 时钟(计数脉冲)CLKx(输入)、 控制信号GATEx(输入)、 输出信号OUTx(输出)。

# 2.8253的原理结构及工作原理



### 定时/计数器8253占用4个端口地址:

 $A_1A_0$ 

00

01

10

11

寻 址

计数通道0

计数通道1

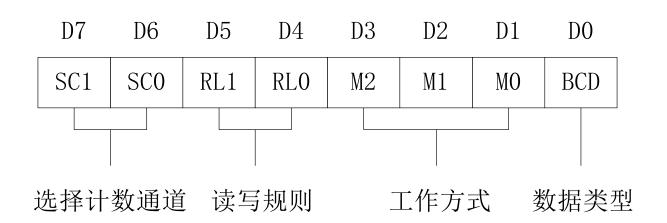
计数通道2

控制字寄存器



### 控制字

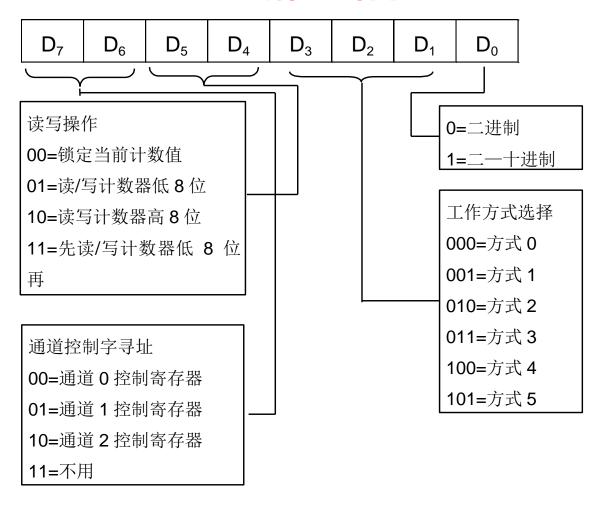
定时/计数器8253一共有6种工作方式,由控制字寄存器的内容来设定。



8253的方式控制



### 8253的编程控制字





### 工作方式

1.方式0 —— 计数达到终值时中断

功能:方式0可以实现设定一个确定的时间t0,当到达时间t0时,需要进行某种操作。

工作过程:在方式0下,当写入方式控制字后,相应的OUT端输出变为低电平,直到计数器达到0时变为高电平,表示达到了定时的时间。当再次写入时常数时,开始一个新的定时过程。

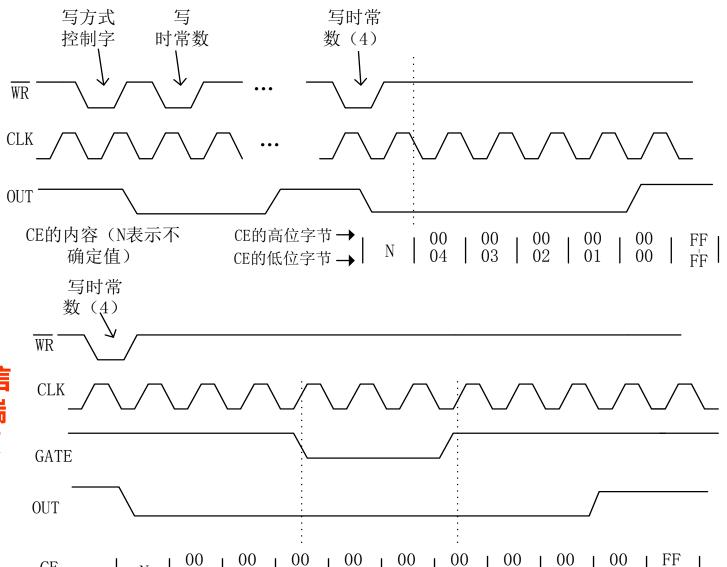
GATE作用:输入控制信号GATE可以暂停计数操作,来加长定时的时间 (在时常数不变的情况下)

当GATE = 0时,表示相应的计数器暂停计数;

当GATE = 1时,表示相应的计数器正常计数。



•GATE=1 情况下方式 0计数过程



02

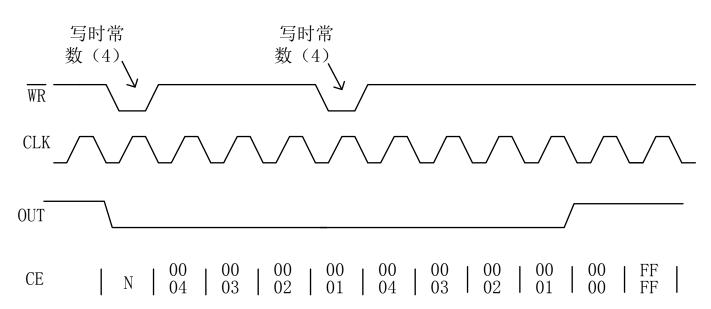
01

●利用GATE信 号加长OUT端 的低电平宽度

CE



●利用写入新的 时常数加长 OUT端的低电 平宽度





例: 向8253的  $A_1A_0$  = 11B的地址写入0011 0000B,则表示计数器0设置成方式0,并且采用16位时常数,假设时常数为1500,则计数器0的初始化程序段如下:

**MOV DX, COUNTD** 

;写入8253的方式控制字

MOV AL, 0011 0000B

OUT DX, AL

**MOV DX, COUNTA** 

; 计数器0置入时常数

**MOV AX, 1500** 

OUT DX, AL

XCHG AL, AH

OUT DX, AL



2. 方式1 —— 硬件触发的单脉冲形成

功能:用硬件触发形成单脉冲

在方式1下,OUT端初始值为高电平,在GATE端加入有效的触发信号(上升沿),并经过一个CLK脉冲后,OUT端变为低电平,表示一个单脉冲形成的开始,与此同时,将时常数从CR读入CE,并进行"减1"计数,这种计数不受GATE端低电平的限制。当计数达到0时,OUT端变为高电平,表示一个单脉冲过程的结束。

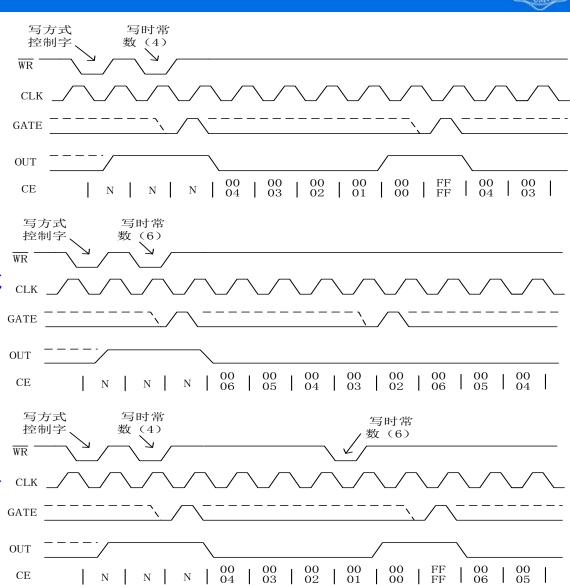


#### 方式1的计数过程

●正常情况

●在第一次硬件触发产生单脉 冲完成之前,又来了一个触 发信号,从而使单脉冲宽度 变宽

●在某次单脉冲完成之前,又 写入了新的时常数,下次单 脉冲才采用新时常数





例: 向8253的 $A_1A_0$  = 11B的地址写入0101 0010B,则表示计数器1设置成方式1,并且采用低8位时常数,假设时常数为15,则计数器1的初始化程序段如下:

**MOV DX, COUNTD** 

;写入8253的方式控制字

MOV AL, 0101 0010B

OUT DX, AL

**MOV DX, COUNTB** 

; 计数器1置入时常数

**MOV AL, 15** 

OUT DX, AL



#### 3. 方式2 —— 分频脉冲形成

功能:方式2类似于N分频器,利用这种方式可以产生周期信号。

在正常情况下(GATE = 1),将计数器设置成方式2后,OUT端输出高电平;向CR置入时常数N后,下一个CLK脉冲将时常数从CR读入CE,并开始"减1"计数;当计数到0001H时,OUT端变为低电平,经过一个CLK脉冲,OUT端再次变为高电平,产生一个时钟周期的负脉冲,与此同时,重新将时常数从CR读入CE,并继续计数。这样,就可以产生周期的分频信号。

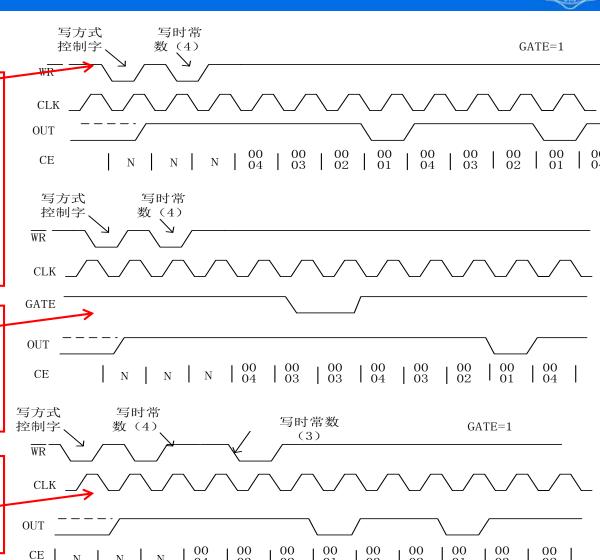


#### 方式2的计数过程

正常情况下(即GATE = 1)的分频脉冲形成。当时常数为N时,则OUT产生的信号为计数时钟的N分频,高电平为(N-1)个计数时钟周期,低电平为1个计数时钟周期。

GATE信号的作用效果,当 - GATE为低电平时,计数器暂停计数,GATE端的上升沿使计数器重新读入时常数。

写入新的时常数的情况,它 只能在下一次分频脉冲后起 作用。





例:向8253的 $A_1A_0$  = 11B的地址写入1001 0100B,则表示计数器2设置成方式2,并且采用低8位时常数,假设时常数为13,则计数器2的初始化程序段如下:

MOV DX, COUNTD ; 写入8253的方式控制字

MOV AL, 1001 0100B

OUT DX, AL

MOV DX, COUNTC ; 计数器2置入时常数

MOV AL, 13

OUT DX, AL

这样在OUT2端就产生了CLK2的13分频信号,这要是通过逻辑电路实现就比较麻烦。



#### 4. 方式3 —— 方波信号形成

功能:方式3类似于方式2,只是在OUT上产生对称的或近似对称的方波。

在正常情况下(GATE = 1),将计数器设置成方式3后,OUT端输出高电平

- · 向CR置入时常数N(设N为偶数)后,下一个CLK脉冲将时常数从CR读入CE,并开始"减2"计数,当计数到0时,OUT端变为低电平;重新将时常数从CR读入CE,并进行"减2"计数,当计数到0时,OUT端再次变为高电平,产生一个时钟周期的方波信号,重复这一过程,可以产生周期的对称方波信号。
- · 当设定的时常数N为奇数时,在将时常数从CR读入CE时会自动减1,使CE中的初步变成N-1(偶数),OUT端输出高电平,并开始"减2"计数,当计数到0时, 再经过1个CLK后使OUT端变成低电平;重新将时常数从CR读入CE,并进行"减2" 计数,当计数到0时,OUT端再次变为高电平,产生一个时钟周期的方波信号,重复这一过程,可以产生周期的近似对称的方波信号。

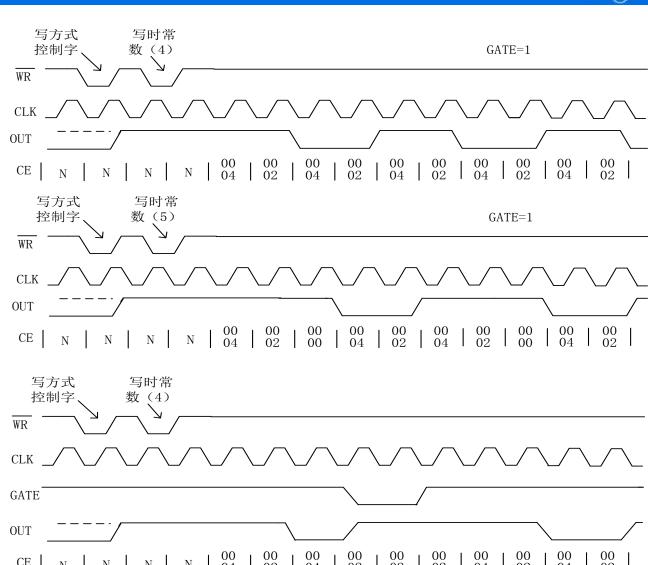


#### 方式3的计数过程

正常情况下(即GATE = 1)的对称方波信号形成,时常数N为偶数;

·正常情况下的近似对 称方波信号形成,时 常数N为奇数;

·GATE信号的作用效果, 当GATE为低电平时, 计数器暂停计数, GATE端的上升沿使计 数器重新读入时常数。





例:向8253的  $A_1A_0$ = 11B的地址写入0011 0110B,则表示计数器0设置成方式3,并且采用16位时常数,假设时常数为2000,则计数器0的初始化程序段如下:

MOV DX, COUNTD ; 写入8253的方式控制字

MOV AL, 0011 0110B

OUT DX, AL

MOV DX, COUNTA ; 计数器0置入时常数

**MOV AX, 2000** 

OUT DX, AL

XCHG AL, AH

OUT DX, AL

这样在OUT2端就产生了CLK2的2000分频的方波信号,如果通过逻辑电路实现,就显得比较麻烦。



#### 5.方式4 —— 软件触发产生选通信号

在方式4下,OUT端初始值为高电平。在正常情况下(GATE = 1),将计数器设置成方式4后,OUT端输出高电平;向CR置入时常数N后,下一个CLK脉冲将时常数从CR读入CE,并开始"减1"计数;当计数到0时,OUT端变为低电平,经过一个CLK脉冲,OUT端再次变为高电平,完成一次选通信号的产生。当再次写入时常数N时,OUT端将经过(N+1)计数时钟周期后产生负的选通信号。

OUT

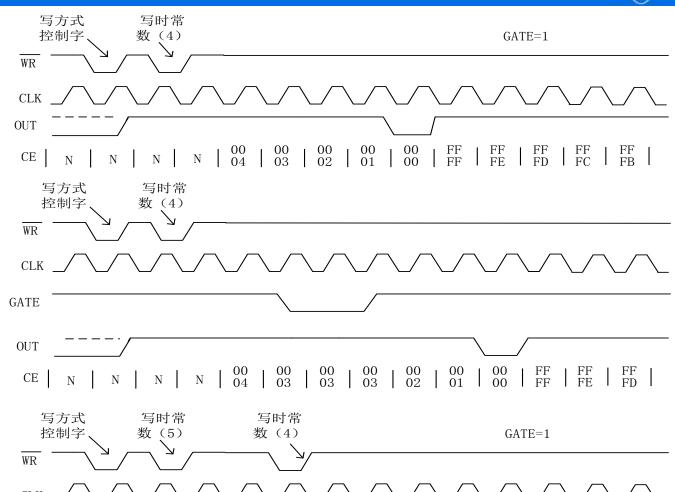


#### 方式4的计数过程

・表示正常情况

·GATE低电平信号的作用效果,它使计数器暂停计数;

·在某次选通信号形成之前,又写入了新的时常数,这时本次选通信号不再形成。





例:向8253的  $A_1A_0$  = 11B的地址写入0101 1000B,则表示计数器 1设置成方式4,并且采用低8位时常数,假设时常数为75,则计数器1的初始化程序段如下:

**MOV DX, COUNTD** 

;写入8253的方式控制字

MOV AL, 0101 1000B

OUT DX, AL

MOV DX, COUNTB

;计数器1置入时常数

**MOV AL, 75** 

OUT DX, AL



#### 6. 方式5 —— 硬件触发产生选通信号

功能:方式5与方式4类似,只是每次选通信号的产生是由硬件触发的。

在方式5下,OUT端初始值为高电平。

在正常情况下(GATE = 1),将计数器设置成方式4或写入时常数时,都使OUT端输出高电平;当GATE端输入上升沿时,其下一个CLK脉冲可以将时常数从CR读入CE,并开始"减1"计数;当计数到0时,OUT端变为低电平,经过一个CLK脉冲,OUT端再次变为高电平,完成一次选通信号的产生。当再次输入GATE的上升沿时,OUT端将经过(N+1)计数时钟周期后产生负的选通信号。

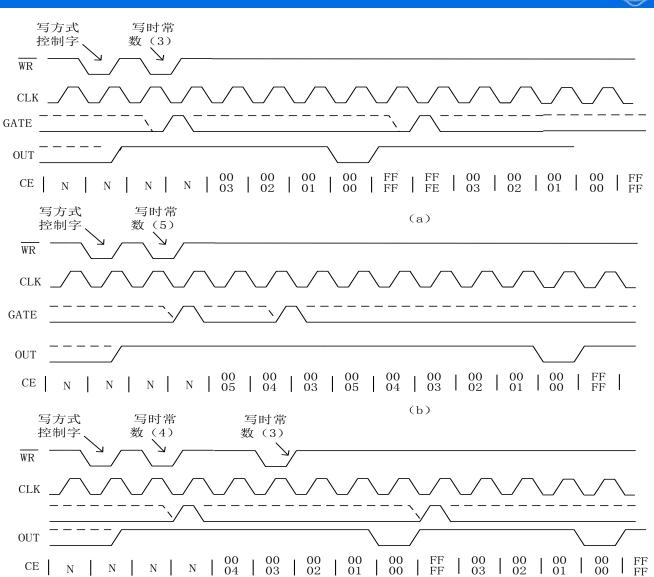


### 方式5的计数过程

・正常情况

·在第一次硬件触发产生选通信号完成之前, 又来了一个硬件触发信号,从而使选通信号的产生时间延迟;

·在某次单脉冲完成之前,又写入了新的时常数,这时不影响本次选通信号的形成,下次选通信号才采用新的时常数。





例: 向8253的  $A_1A_0$  = 11B的地址写入0001 1010B,则表示计数器0设置成方式5,并且采用低8位时常数,假设时常数为155,则计数器0的初始化程序段如下:

**MOV DX, COUNTD** 

;写入8253的方式控制字

MOV AL, 0001 1010B

OUT DX, AL

**MOV DX, COUNTA** 

; 计数器0置入时常数

**MOV AL, 155** 

OUT DX, AL



#### 8253的计数值的读取

在任何时刻都可以读取某个计数器的当前计数值,这应该分两步实现:

- ightharpoonup 输出计数器锁存命令,将方式控制字中 $\mathrm{RL}_{_1}\mathrm{RL}_{_0}$ =00B,这样可以将相应计数通道中的当前计数值锁存到OL锁存器,而CE会继续计数;
- 用IN指令读取OL内容。

例: 要读取计数器1中的计数值, 其程序如下:

MOV DX, COUNTD ; 输出计数器锁存命令

MOV AL, 0100 0000B

OUT DX, AL

**MOV DX, COUNTB** 

IN AL, DX ; 从OL读取低位字节

XCHG AH, AL

IN AL, DX ; 从OL读取高位字节

XCHG AH, AL

这时,AX的内容就是计数器1的当前计数值(注意,在计数器1设定工作方式时,其方式控制字 $RL_{_{1}}RL_{_{0}}$ 的应为11B)。



#### 8254与8253的主要区别

Intel 8254是8253的改进型,它与8253的主要区别有:

➤ 允许的计数脉冲(CLK)的频率范围不同:

8253: 最大时钟频率为2MHz

8254: 最大时钟频率为8MHz

8254-2: 最大时钟频率为10MHz

➤ 在8254中,每个通道中还有一个状态寄存器,CPU通过它可以读取其状态,8254也可进行计数值读取。

### 4.8253与系统总线的接口方法



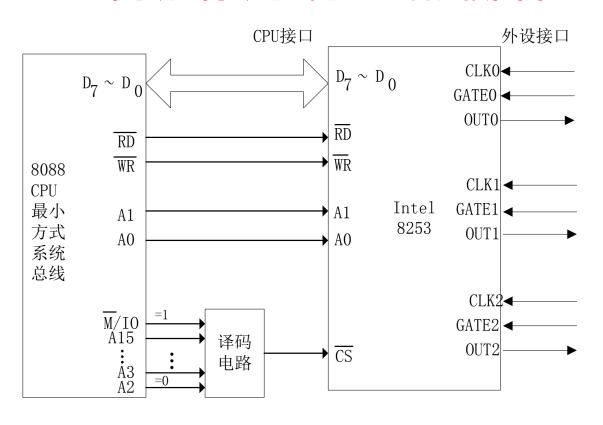
在采用8253进行定时/计数器设计时,首先应该将它与CPU正确连接,在已经设计好8086/8088系统总线情况下,可以直接利用系统总线中的信号与8253连接。

这里给出五种系统总线情况下8253的连接方法:

- ▶8088的最小方式
- ▶8088的最大方式
- ▶8086的最小方式
- ▶8086的最大方式
- ▶IBM PC系统机。

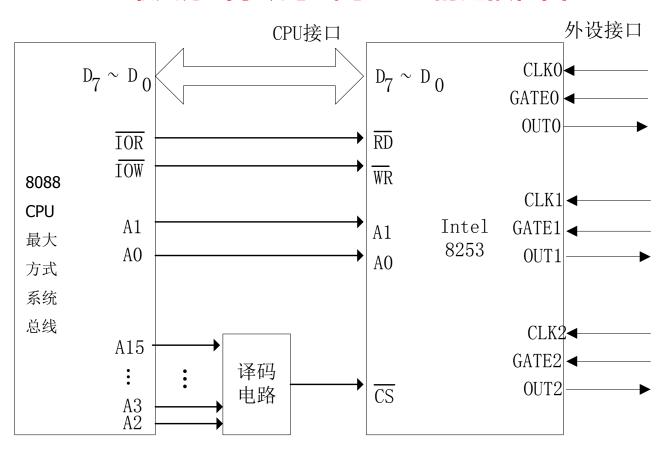


#### 8088最小方式系统总线与8253的连接框图





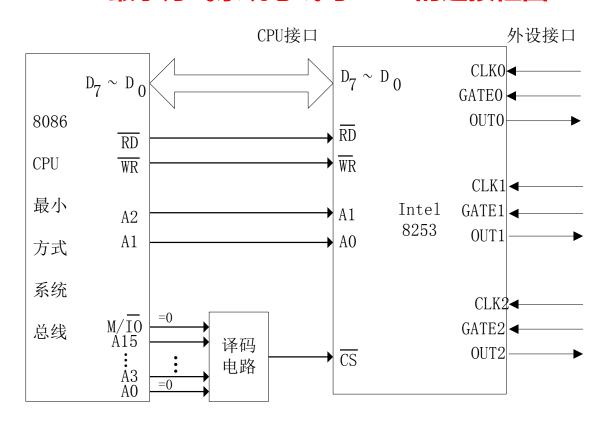
#### 8088最大方式系统总线与8253的连接框图





- M/IO 和A0均为低电平有效,而且约定采用A2、A1作为8253的内部地址线。
- · 图中给出使用偶地址的情况,当采用奇地址时,只需要将图中的地址信号A0换成 BHE,并且将8086 总线的D7~D0换成D15~D8。

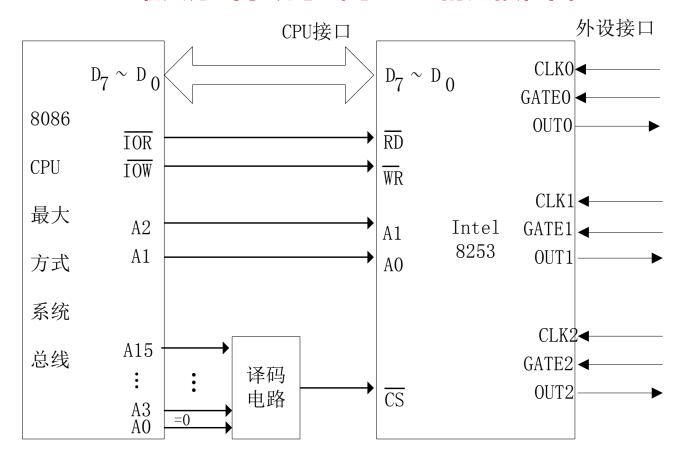
#### 8086最小方式系统总线与8253的连接框图





#### 8086最大方式系统总线与8253的连接框图

• 图中给出使用 偶地址的情况, 当采用奇地址时, 只需要将图中的 地址信号A0换 成 RHE ,并且将 8086总线的 D7~D0换成 D15 ~ D8.

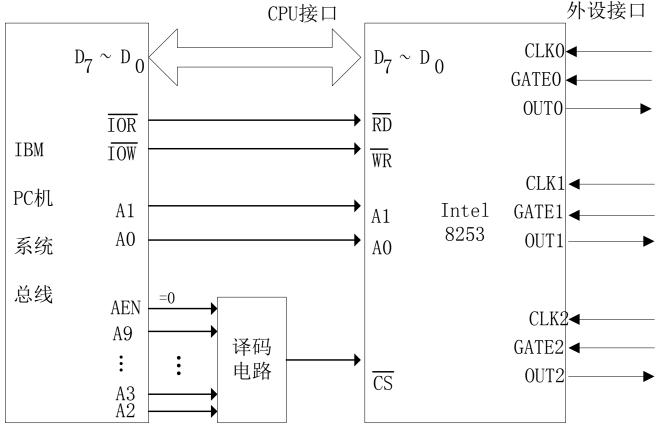




- 在IBM PC机系统中,采用8088的最大方式。
- ·由于系统中包含DMA机构,因此,设计端口和存储器的译码电路时,必须是非DMA操作模式,即AEN=0。
- ・应该注意,系 统的数据总线只 有8位,故没有 BHE

信号。

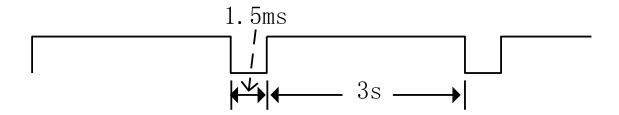
#### IBM PC机系统总线与8253的连接框图





例1. 在以8086构成的最大方式系统中,有一片8253的端口地址分别为301H、303H、305H和307H,给定的外部时钟为512kHz。要求:

- (1) 利用计数器0产生周期为1ms的周期信号;利用这一计数器能产生的最低信号频率为\_\_\_\_\_,这时的时常数CR0=\_\_\_\_。
- (2)利用计数器1和2产生如下图所示的周期信号,并编写初始化程序。
- (3)画出8253的端口译码电路及其连接图。



8253所要产生的周期信号



解:设给定的外部时钟为CLK,其周期T = 1/512kHz = 1.953125μs。

- (1)为了得到1ms的周期信号,因此计数器0应该采用方式2或方式3,其时常数CR0 = 1ms/1.953125μs = 512。利用这个计数器分频时,其最大的分频次数为65536,这时得到最低的频率为512kHz/65536,即约为7.81Hz。
- (2) 为了产生如图所示的周期信号,应该采用方式2,但在方式2下,其低电平时间仅为一个时钟周期,因此,利用一个计数通道无法实现这个任务。现在采用计数器1和计数器2联合,先利用计数器1产生周期为1.5ms的周期信号,然后将输出OUT1信号作为计数器2的时钟输入CLK2,这样可以实现题目的要求。

对于计数器1,工作方式可以选用方式2或方式3,一般采用方式3,这样可以使产生的信号(近似)对称,其时常数CR1 = 1.5ms/1.953125μs = 768, 需要采用16位的时常数表示。对于计数器2,工作方式只能选用方式2,其时常数CR2 = (3s +1.5ms)/1.5ms = 3001,也需要采用16位的时常数表示。



### 8253的初始化程序段如下:

MOV DX,307H ; 写计数器1方式控制字

MOV AL,0111 0110B

**OUT DX,AL** 

MOV DX,303H ; 写计数器1时常数

**MOV AX,768** 

**OUT DX,AL** 

XCHG AL,AH

**OUT DX,AL** 

MOV DX,307H ; 写计数器2方式控制字

MOV AL,1011 0100B

**OUT DX,AL** 

MOV DX,305H ; 写计数器2时常数

**MOV AX,3001** 

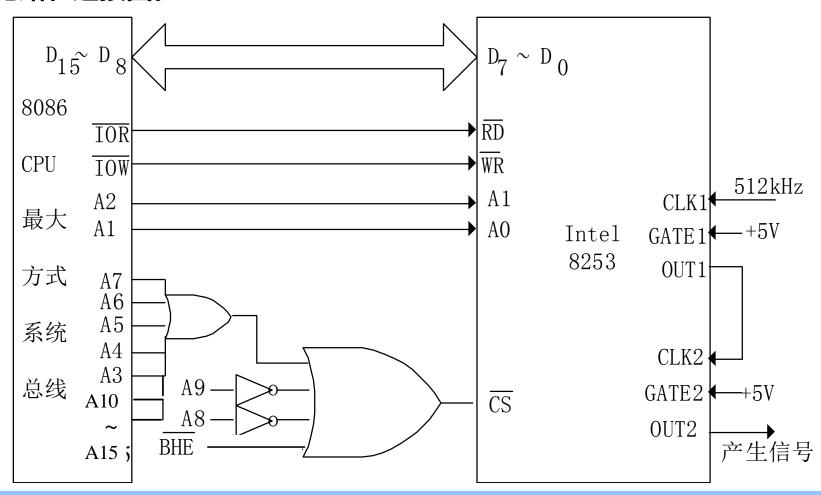
**OUT DX,AL** 

XCHG AL,AH

OUT DX,AL



### (3)根据上面分析和题目给定的条件,可以画出8253的地址译码 电路和连接图。



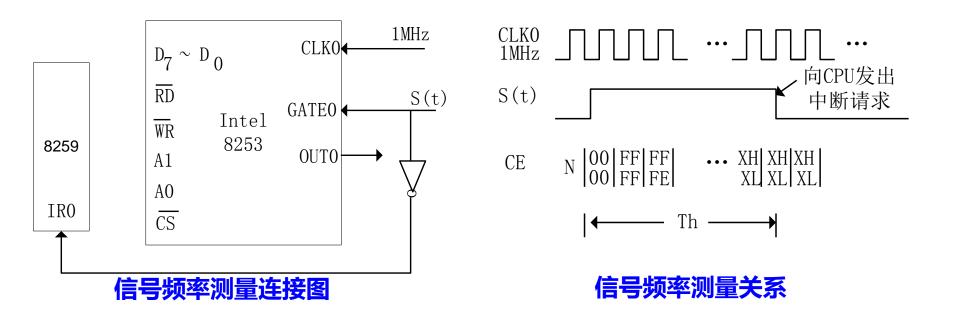


例2. 有一个未知频率的对称周期信号s(t)(频率范围在100Hz~2kHz之间),现在8086最小系统中已经设计了一片8253,其端口地址为380H、382H、384H和386H,外部可以使用的标准信号源为1MHz,设计测量输入s(t)信号的频率,并将结果保存在SFR字单元中。

解:测量信号频率的方法有两种:计数法和测周期法

- 计数法是指在一个确定的时间t内测出s(t)重复变化N次,这样s(t)的 周期约为t/N,要求t足够长,使N≥100。
- · 测周期法是指在s(t)的一个周期内测出已知标准周期信号(设周期为T0)周期数N,则s(t)的周期约为N×T0,这种方法也要求N≥100,即基准频率信号的周期足够短。







- 根据题目给定的信号,这里应该采用测周期法,基准频率信号为1MHz,T0
- = 1 μs。由于题目给定被测信号s(t)为对称的周期信号,因此只需要测量半个周期Th,根据给定的频率范围可以计算出250μs≤Th≤5000μs,这样可以保证测出的周期数250≤N≤5000,确保测量的精度要求。
- 利用计数器0实现输入信号s(t)频率的测量,将基准信号1MHz加到CLK0端, s(t)加到GATE0端,并同时将s(t)连接到8259的中断请求IR0端,8253的连接 图如上左图所示。
- 信号频率测量关系如上右图所示。计数器采用方式2,时常数取最大值,这样当GATE0端有上升沿时,可以启动计数器进行"减1"计数,当GATE0出现低电平时,暂停计数,并一直保留到CPU产生中断,在中断服务子程序中可以读取计数值,与初值相减后再加1就可以得到s(t)半周期内所包含的基准周期数。



#### 8253的初始化程序段如下:

MOV DX,386H ; 写计数器0方式控制字

MOV AL,0011 0100B

OUT DX,AL

MOV DX,380H ; 写计数器0时常数

MOV AL,0 OUT DX,AL OUT DX,AL

STI ; 开中断

#### 中断服务子程序的主要内容为:

PUSH AX

PUSH BX

PUSH DX

MOV DX, 386H;发计数器0的锁存命令

MOV AL,0000 0000B

OUT DX, AL

MOV DX, 380H; 读计数值

IN AL, DX

XCHG AL, AH

IN AL, DX

XCHG AL, AH

NEG AX

INC AX

MOV BX, AX ; 计算信号频率

MOV DX, 000FH

MOV AX, 4240H

DIV BX

SHR AX, 1

MOV SFR, AX ; 保存信号频率

POP DX

POP BX

POP AX

**IRET** 



例3. 在一个由8086构成的最小方式系统中,周期执行某一段程序(设用子程序 MAIN\_PROC表示),设 MAIN\_PROC子程序的执行时间为15ms,要求设计一片8253(端口地址为20H~27H中的偶地址),外部基准时钟为100kHz,完成当程序执行异常时,自动进行复位操作。

#### 解:

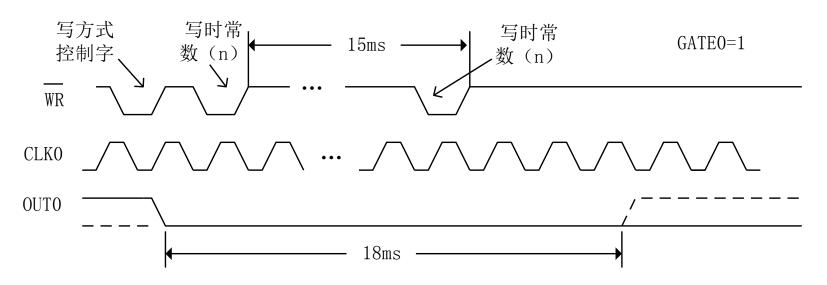
当程序正常执行时,每次执行MAIN\_PROC子程序的时间为15ms,如果一旦程序执行异常,则执行MAIN\_PROC子程序的时间必定会超过15ms,根据这一点可以判定程序执行是否正常。

8086 CPU的RESET(复位)端为高电平时,可以使CPU得到复位, 为此可以采用8253计数器的方式0实现程序执行异常的检测。



•计数器0工作在方式0,其时常数确定的定时时间为18ms,即时常数为18ms/0.1ms-1=179。这样,在程序执行正常情况下,写入时常数后执行MAIN\_PROC子程序,还没有达到定时的时间,又会写入时常数,从而确保OUT0端一直为低电平;

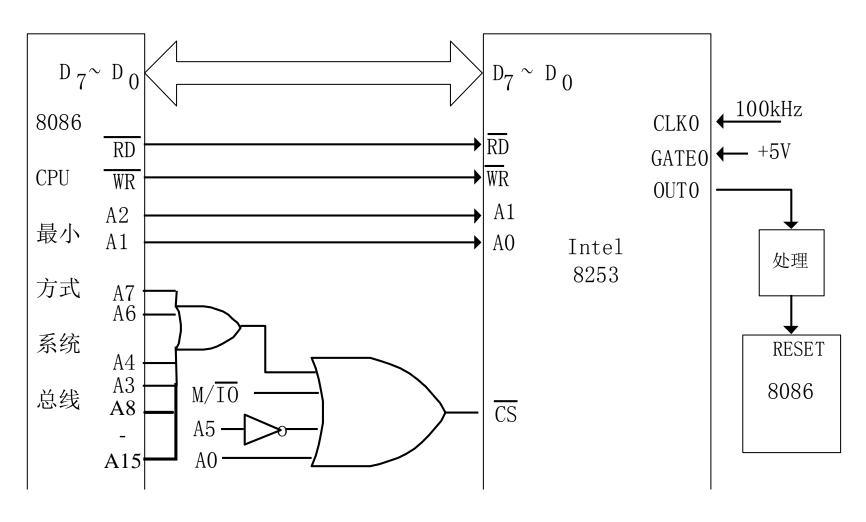
· 当程序执行异常情况下,写入时常数后执行MAIN\_ PROC子程序,由于程序执行异常,未能按时返回到主程序,当达到18ms时(如图虚线表示),就会在OUTO产生上升沿,通过处理后,可以产生CPU的RESET信号。



程序执行异常的检测时序示意图



#### 8253的连接图





#### 8253的应用程序段如下:

MOV DX,26H

;写计数器0方式控制字

MOV AL,0001 0000B

OUT DX, AL

**RESTART:** 

MOV DX, 20H

;写计数器0时常数

MOV AL, 179

OUT DX, AL

CALL MAIN\_PROC

JMP RESTART