



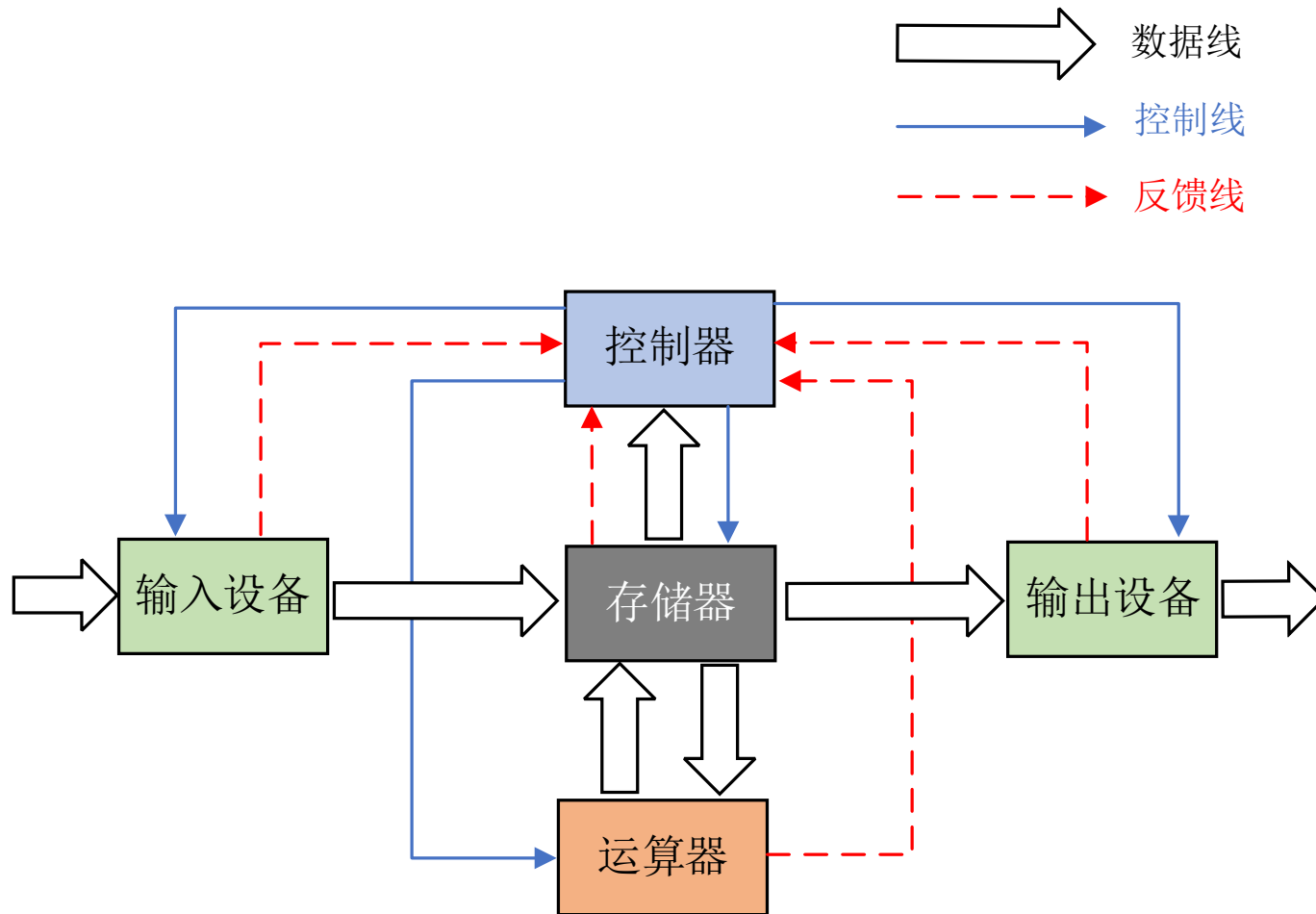
西安电子科技大学  
XIDIAN UNIVERSITY

# 第2章 总线

主讲：张骏鹏，赵庆行

西安电子科技大学

人工智能学院





## 第二章 总线与系统总线

### ➤ 总线的基本概念

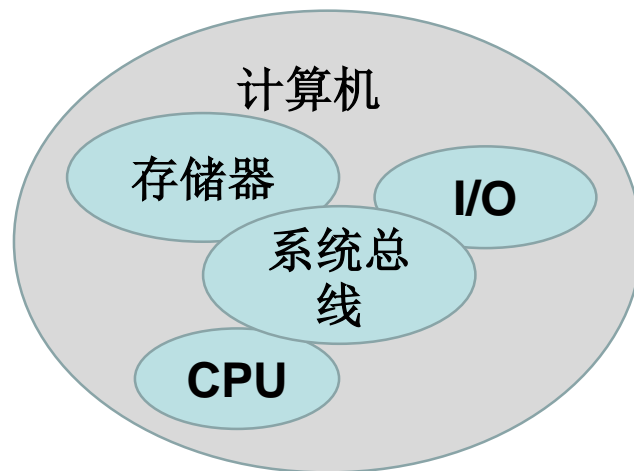
- 什么是总线
- 总线的工作特点

### ➤ 总线的分类

### ➤ 总线信息传输方式

- 总线仲裁
- 总线通信

### ➤ 总线特性与总线标准

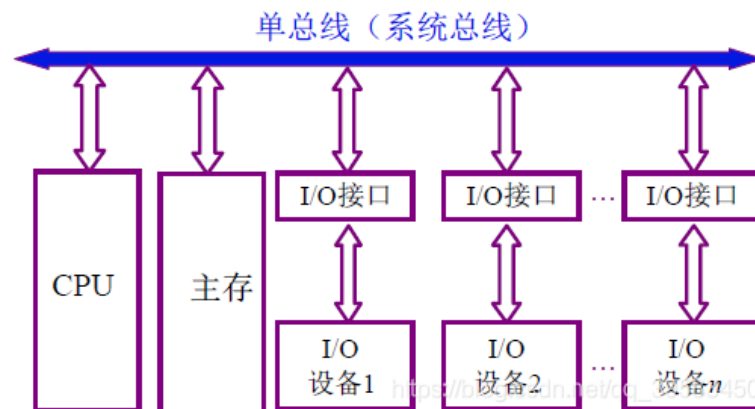
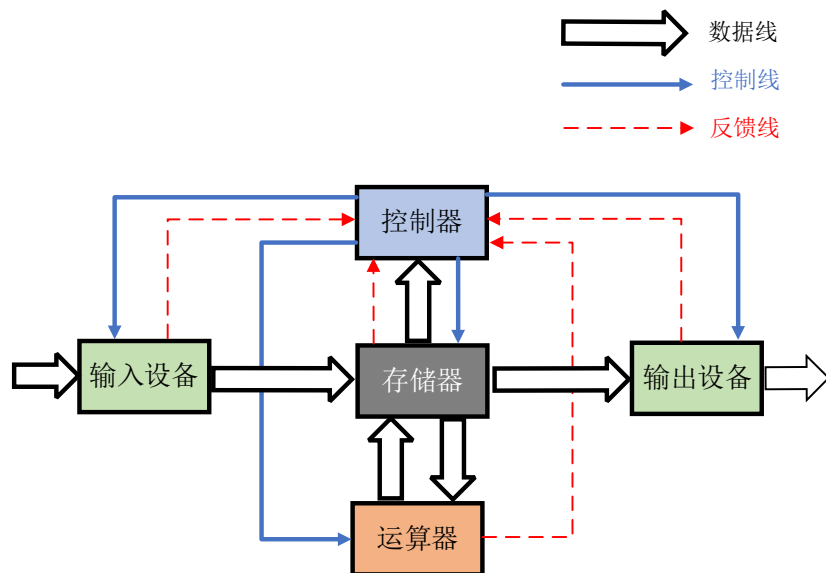




## 1. 总线的基本概念

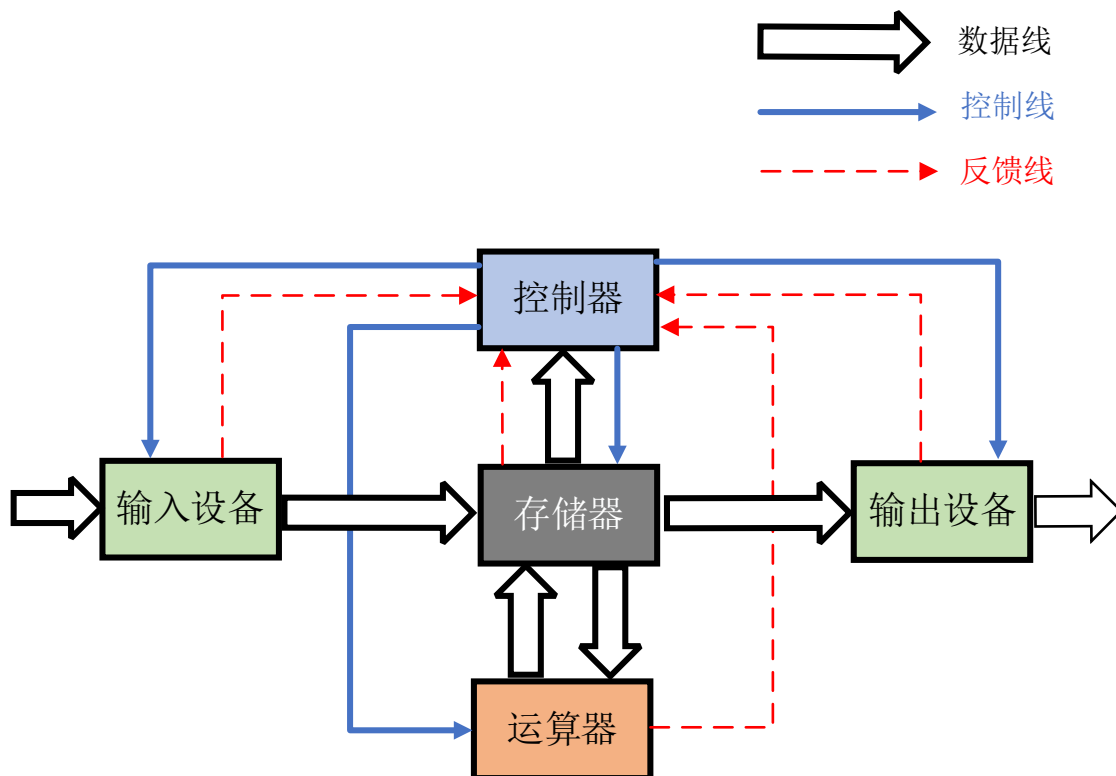
计算机系统中各大部件之间的连接方式：

- 分散连接：各部件之间使用**单独的连线**；
- 总线连接：各部件连接到一组**公共信息传输线**上。





## 1. 总线的基本概念

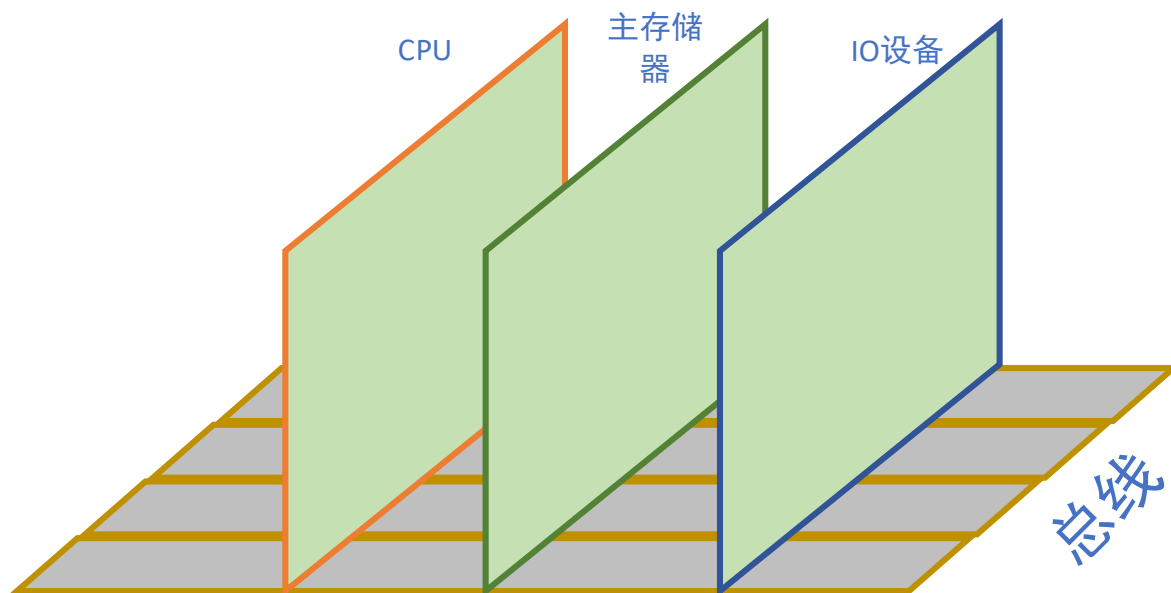


分散连接方式具有较差的灵活性和扩展性。



## 1. 总线的基本概念

总线是连接多个部件的信息传输线，是各部件共享的传输介质。



总线具有分时、共享的工作特点：

- 某一时刻，**只允许一个部件**向总线**发送信息**；
- 多个部件可以**同时**从总线上**接收相同的信息**。



## 2. 总线的分类

### 按连接层次划分

(1) 片内总线：连接 CPU 内部各寄存器、运算器等功能部件的公共连接线。

(2) 系统总线：连接计算机内部CPU、主存、I/O 接口等各功能模块的公共连接线，它由**地址总线**、**数据总线**、**控制总线**组成。

(3) **通信总线**：计算机之间、计算机与外设之间进行连接的连接线，也称为外总线或**I/O总线**，是构成计算机系统的重要组成部分。



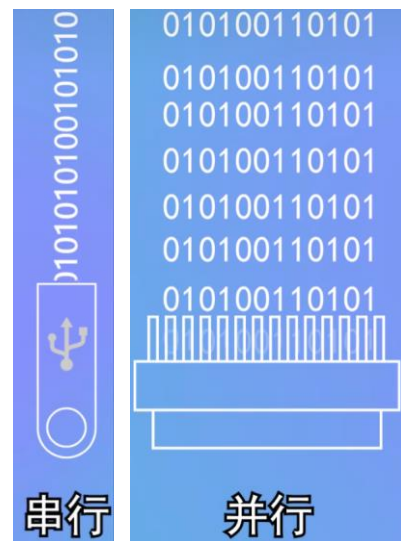
- **数据总线（DB）**：ISA、EISA、VESA、PCI
  - 双向传输；
  - 位数（数据总线宽度）与机器字长、存储字长有关（8/16/32b）；
- **地址总线（AB）**：
  - 用来指明CPU欲访问的存储单元或I/O端口的地址。
  - 由CPU输出，单向传输。
  - 地址线的位数与存储单元的个数有关。32位→4G
- **控制总线（CB）**：
  - 用来传送控制信号和时序信号，单/双向；
  - 控制信号中，有的是CPU送往存储器和I/O接口电路的如读出、写入信号
  - 也有是其它部件反馈给CPU的，比如：中断申请信号、复位信号、总线请求信号、设备就绪信号等



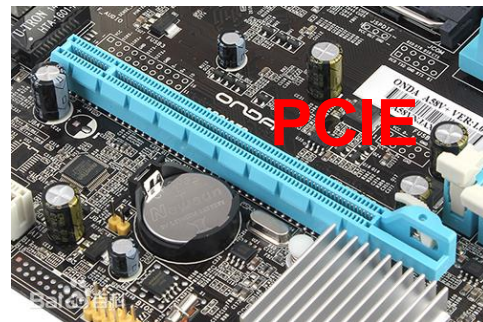


按数据传输的方式，总线可以分为两种

- **串行传输总线**：指数据在单条1位宽的传输线上，一位一位地按顺序分时传送。如I2C、SPI、RS232、UART、**USB**
- **并行传输总线**：指数据在多条并行1位宽的传输线上，同时由源传送到目的地。如STD、PC总线、IEEE488总线
- 并行总线的问题：
  - 数据协同问题，传输的频率有限。
  - 多个传输线之间存在干扰。
  - 接口的线多，针角多，接口大。装机不便。



问题2：高速计算总线采用的何种传输方式？





## 2. 总线的分类

### 按数据位数划分

按照总线中数据线的多少不同，总线可分为：

- (1) 并行总线：含有多条双向数据线的总线；
- (2) 串行总线：只含有一条双向数据线或两条单向数据线的总线。

### 按用法划分

- (1) 专用总线：只连接一对功能部件的总线。
- (2) 公用(共享)总线：多个部件、模块、设备共用的互连线。



## 随堂测试8-1:

(单选题)

连接计算机与计算机之间的总线属于 ( ) 总线

A、片内

B、系统

C、通信

D、局部



## 随堂测试8-2:

(单选题)

系统总线中控制线的主要功能是（ ）。

- A、提供定时信号、操作命令和各种请求/回答信号等
- B、提供数据信息
- C、提供时序信号
- D、提供主存和I/O模块的回答信号



## 随堂测试8-3:

(单选题)

总线中地址线的作用是 ( )

A、只用于选择存储器单元

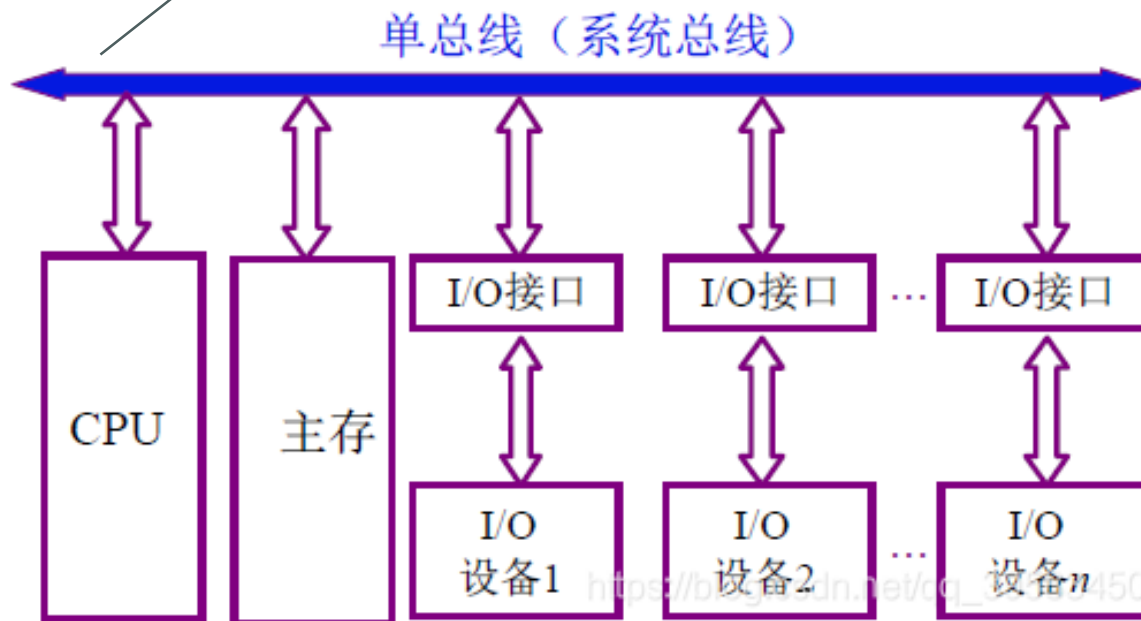
B、由设备向主机提供地址

C、用于选择指定存储器单元和I / O设备接口电路的地址



## 常见总线的结构

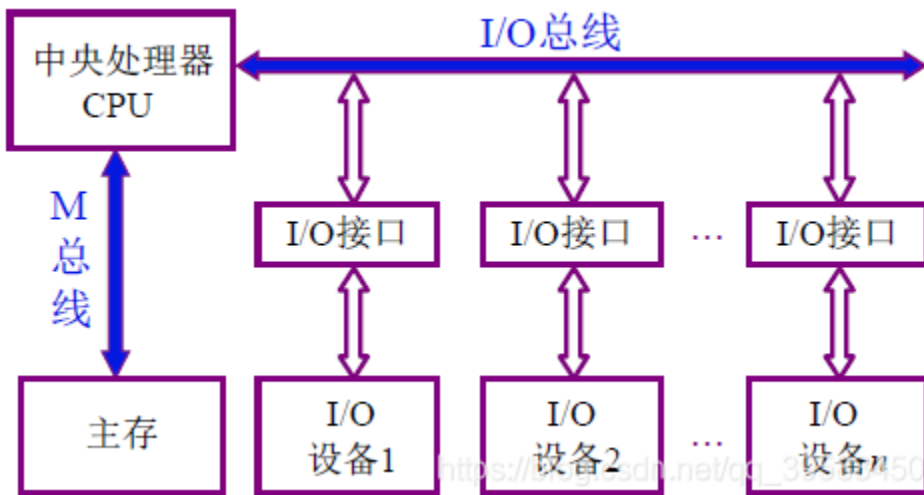
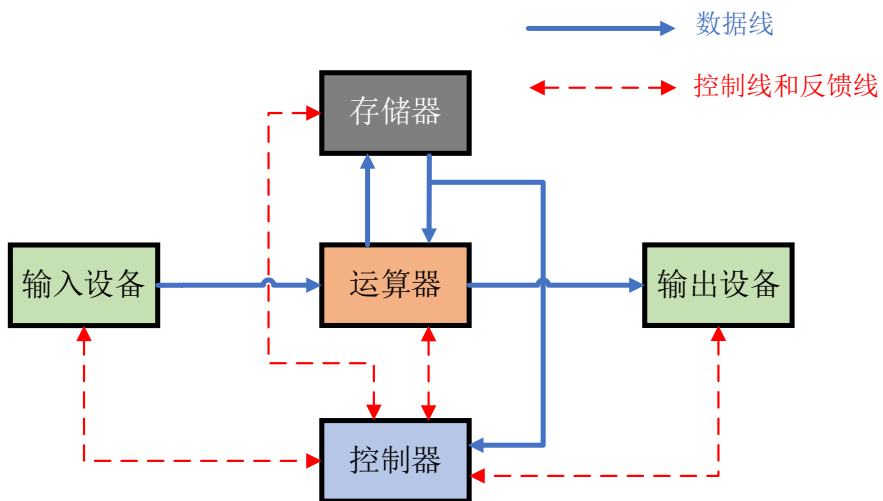
有争夺总线的问题，必须设置总线判优逻辑  
多数被小型计算机或微型计算机所采用





## 常见总线的结构

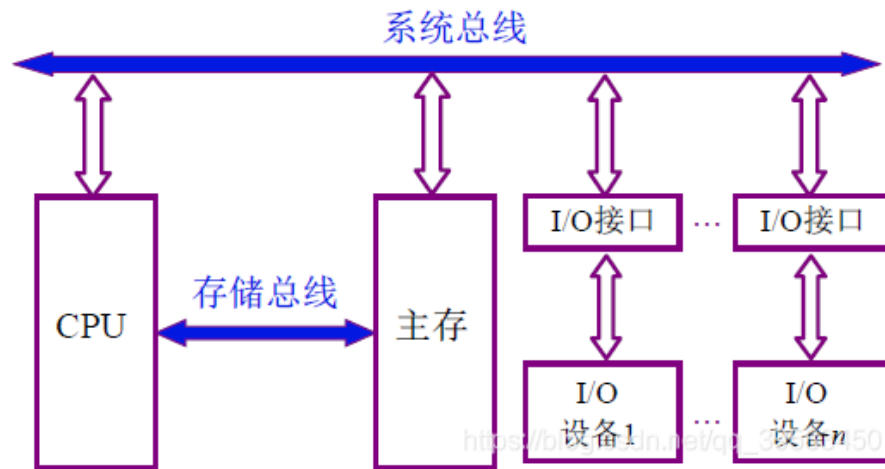
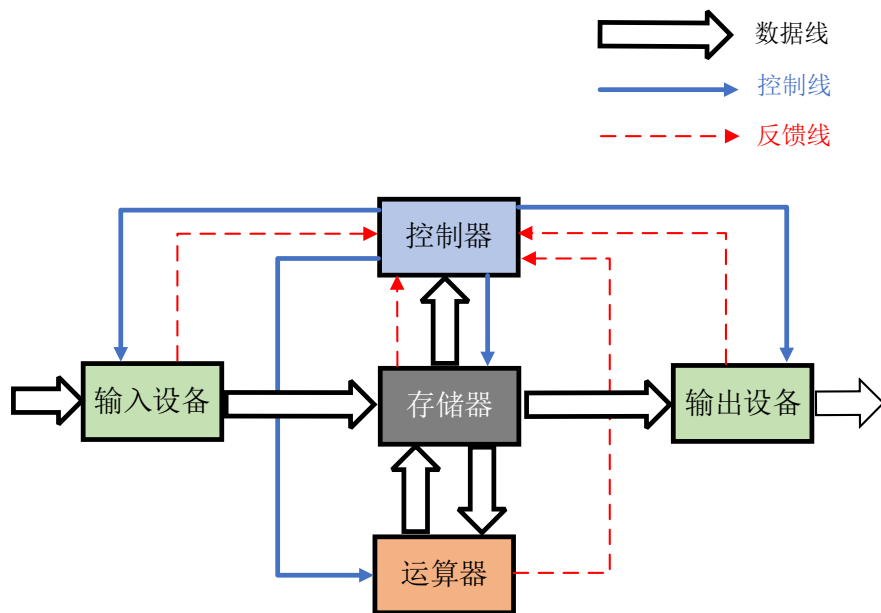
### 面向CPU的双总线结构





## 常见总线的结构

### 以存储器为中心的双总线结构

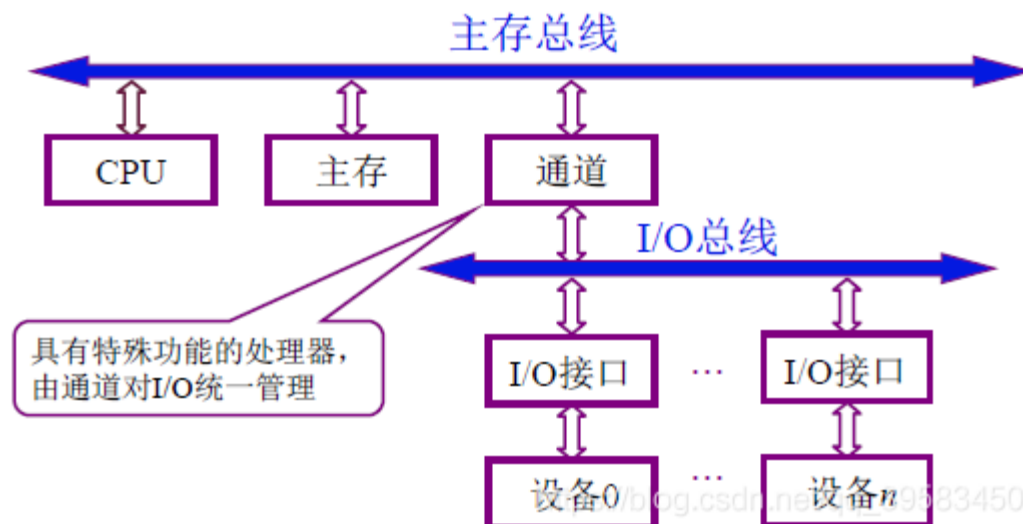






## 常见总线的结构

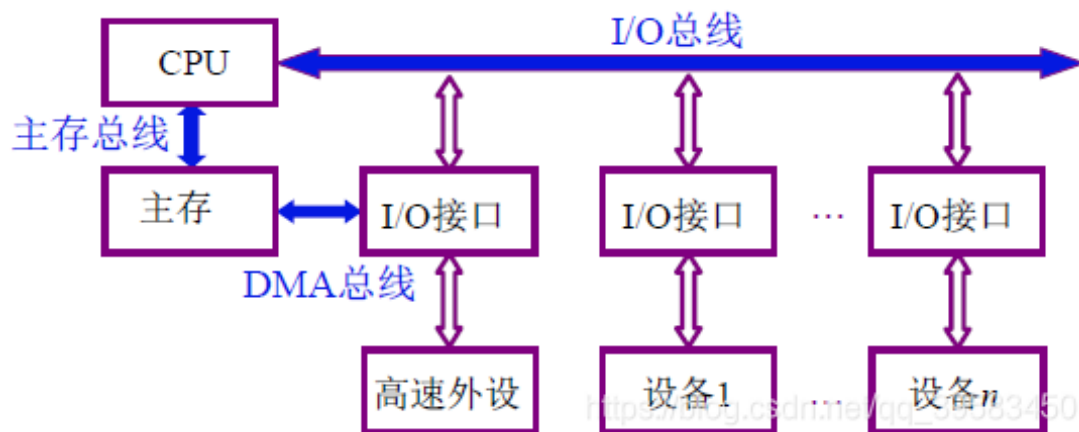
另一种双总线结构





## 常见总线的结构

### 三总线结构



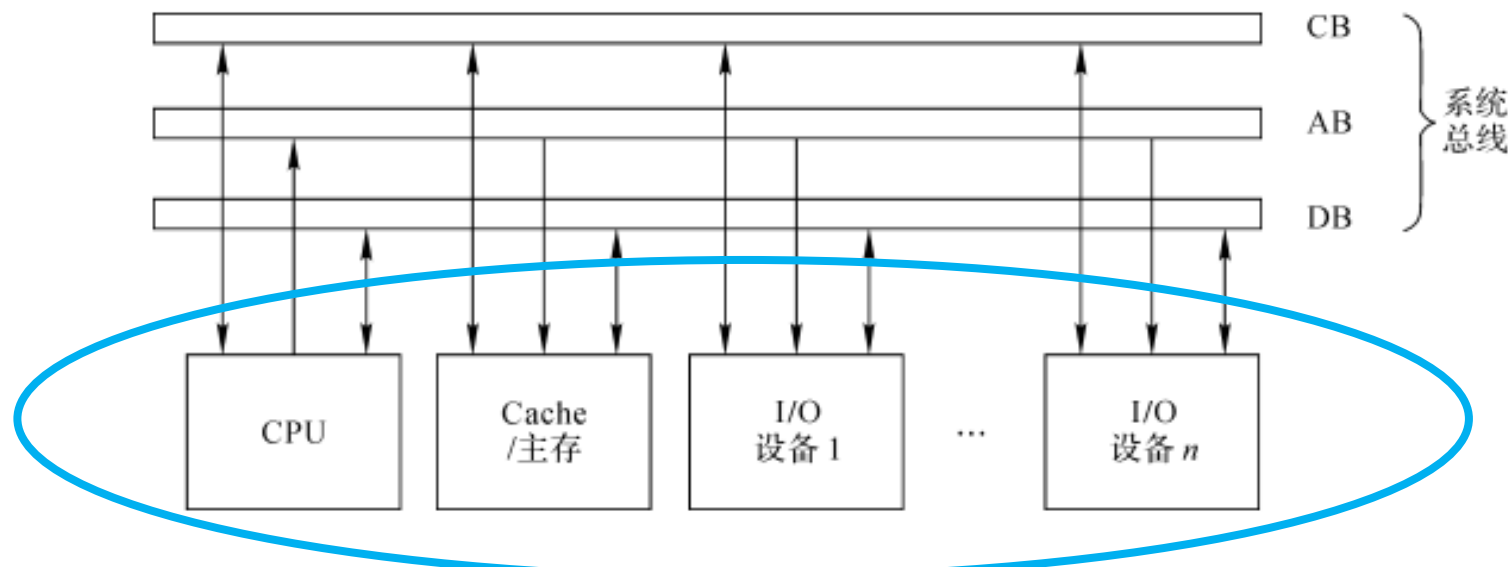


### 3. 总线信息传输方式

---

#### 1. 总线操作

在总线结构中，各功能部件(总线设备)之间为实现各种功能所需要的控制、状态、数据等信息是利用共享总线来传输的，所以在总线上为配合某种功能的实现而进行的**各种信息的传输**称为总线操作。



**总线设备**是总线上连接的各种器件、部件、模块等计算机功能部件的统称，它分为：

- 1) 主设备(Master): 总线上的主控器, 发布控制命令的设备;
- 2) 从属设备(Slave): 是接受控制命令的设备。



### 3. 总线信息传输方式

---

总线操作有两种：读操作和写操作。

- 1) 总线读操作是从属设备通过总线**向主设备**传送数据。
- 2) 总线写操作是主设备通过总线**向从属设备**传送数据

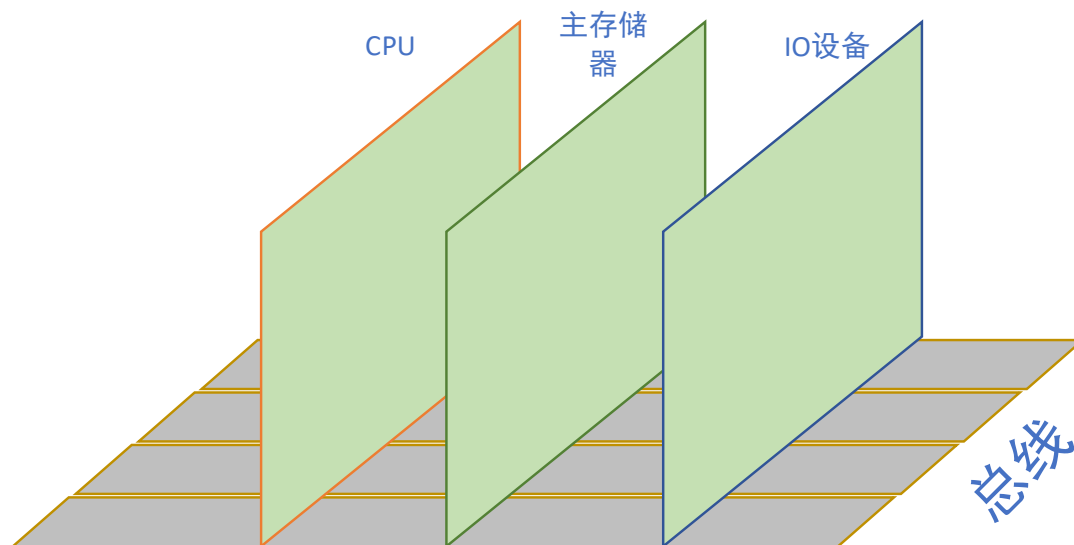
总线操作的具体实现与采用哪种总线通信方式、地址/数据总线是否复用等密切相关，通常用时序图来描述。



## 3. 总线信息传输方式

### 2. 数据传输方式

总线上进行一次传输的过程大致分为5个阶段：传输请求、总线仲裁、部件/设备寻址、数据传输和总线释放。



# 一、系统总线



西安电子科技大学  
XIDIAN UNIVERSITY

目的：通信双方如何获知传输开始和传输结束，以及通信双方如何协调如何配合。

总线传输周期：通常**将完成一次总线操作的时间**称为总线周期，可分为以下4个阶段。

**申请分配阶段**：**主模块(设备)申请**，总线仲裁决定下一个周期的使用权

**寻址阶段**：取得了使用权的主模块向从模块**给出地址和命令**，启动从模块

**传数阶段**：主从模块进行**数据交换**，数据由源模块经由**DB**流入目的模块

**结束阶段**：主模块的有关信息均从系统总线上撤除，**让出总线使用权**



### 3. 总线信息传输方式

---

#### 总线仲裁

为了防止总线 竞争，共享总线上某时刻只允许一个主设备使用总线，并实施对总线的控制。哪个主设备可以使用总线的选择机制称为总线仲裁(Bus Arbitration)。

仲裁依据是**主设备使用总线的优先级**。仲裁机制可分为集中式仲裁和分布式仲裁两类。





### 3. 总线信息传输方式

#### 1. 集中式仲裁

集中式仲裁采用一个中央总线仲裁器(也称为总线控制器), 由它来决定总线上同时提出使用请求的主设备的总线使用优先级。许多系统将总线仲裁器置于 CPU 内部, 也有些系统将其做成一个集成芯片。

集中式仲裁有典型的三种方式:

菊花链(Daisy Chaining)仲裁方式;

轮询(Polling)仲裁方式;

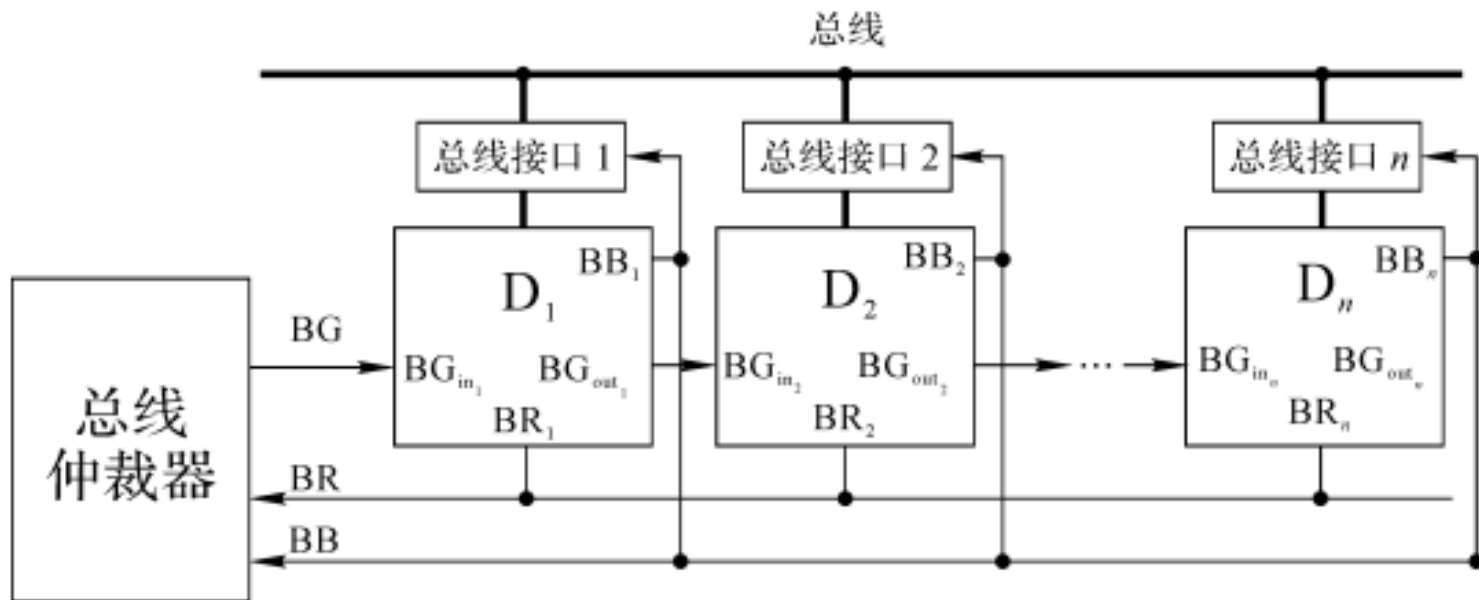
独立请求(IndependentRequesting)仲裁方式。



## 3. 总线信息传输方式

### 1) 菊花链仲裁方式

- 控制线少(3根), 容易扩充
- 对电路敏感, 优先级固定, 不灵活



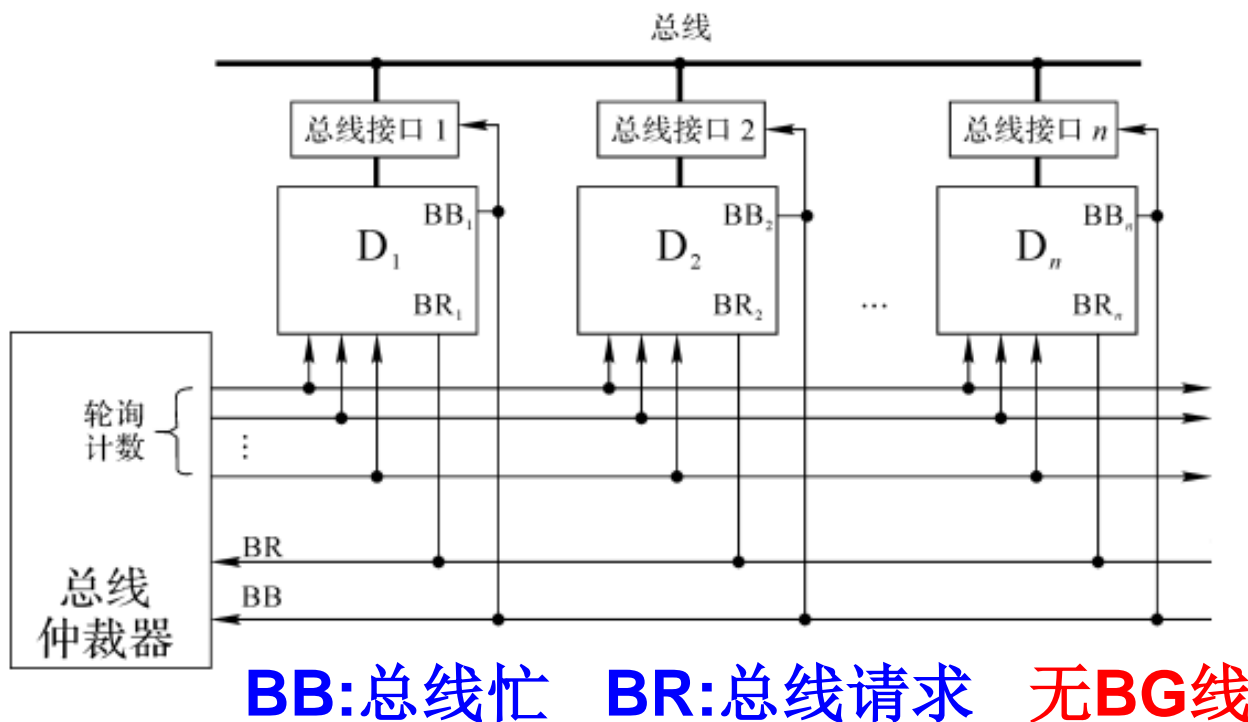
**BB:**总线忙    **BR:**总线请求    **BG:**总线同意



## 3. 总线信息传输方式

### 2) 轮询仲裁方式

在轮询(也称计数查询)仲裁方式中, 先为每一个参与仲裁的设备分配唯一的设备地址, 所有的设备地址是连续的。

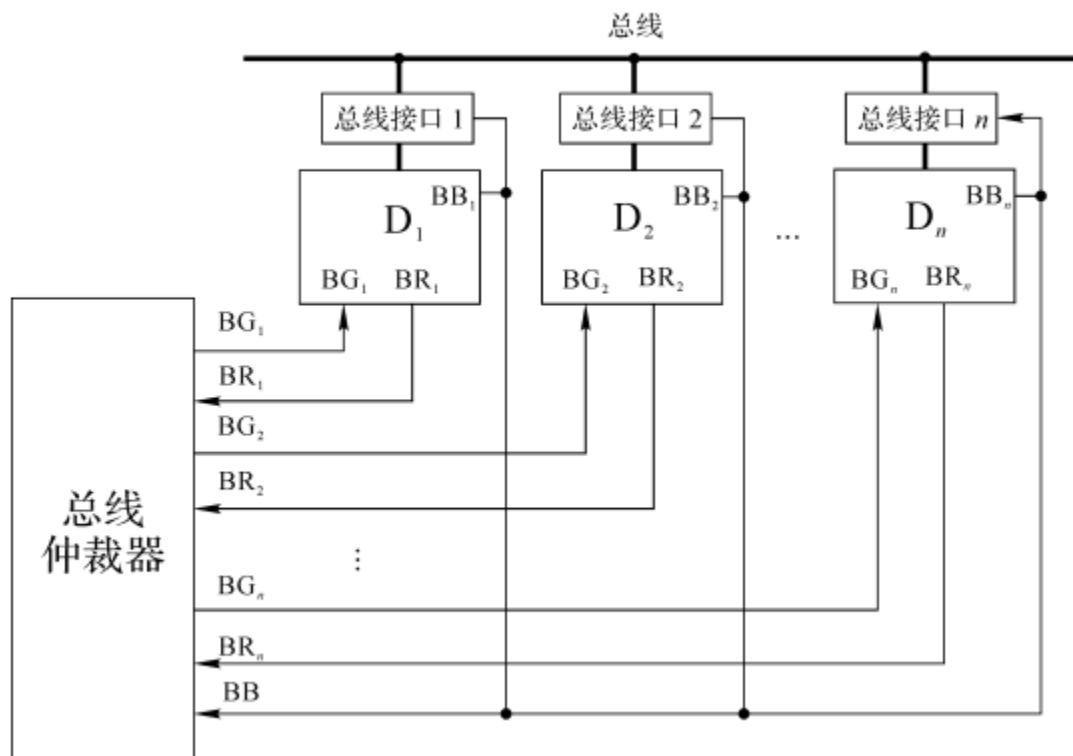




## 3. 总线信息传输方式

### 3) 独立请求仲裁方式

独立请求仲裁方式要求共享总线的每个设备有独立的BR线和BG线。

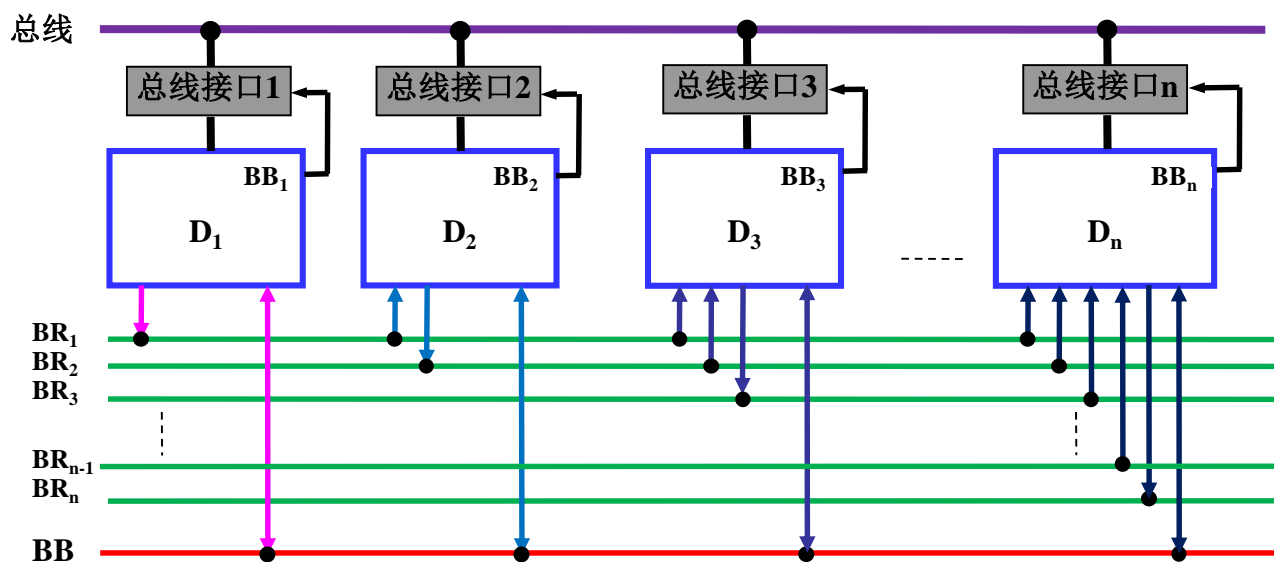




## 1) 总线判优控制（仲裁逻辑）

### 分布式

- 仲裁逻辑分布在各个设备中，无中央仲裁器
- 所有设备的忙信号采用“线或”方式连接，监听BB和比它优先级高的设备发出的BR



**BB:总线忙** **BR:总线请求**

图8.19 自举分布式仲裁方式



## 随堂测试8-5:

(单选题)在某计算机系统中，各个主设备得到总线使用权的机会基本相等，则该系统采用的总线判优控制方式可能是（）。

I.链式查询方式 II.计数器定时查询方式 III.独立请求方式

- A. 只能I，其余都不可能
- B. II和III都有可能，I不可能
- C. 只能II，其余都不可能
- D. I、II、III都有可能



### 3. 总线信息传输方式

---

#### 总线通信方式

在总线上通信需要收发双方的时间配合或控制，这种时间配合或控制称为总线定时或总线通信。

总线定时是一种协议或规则，它有两种基本方案：

- 同步(Synchronous)通信；
- 异步 (Asynchronous)通信。



### 3. 总线信息传输方式

**同步**通信方式：通信双方由统一时标来控制数据传送。

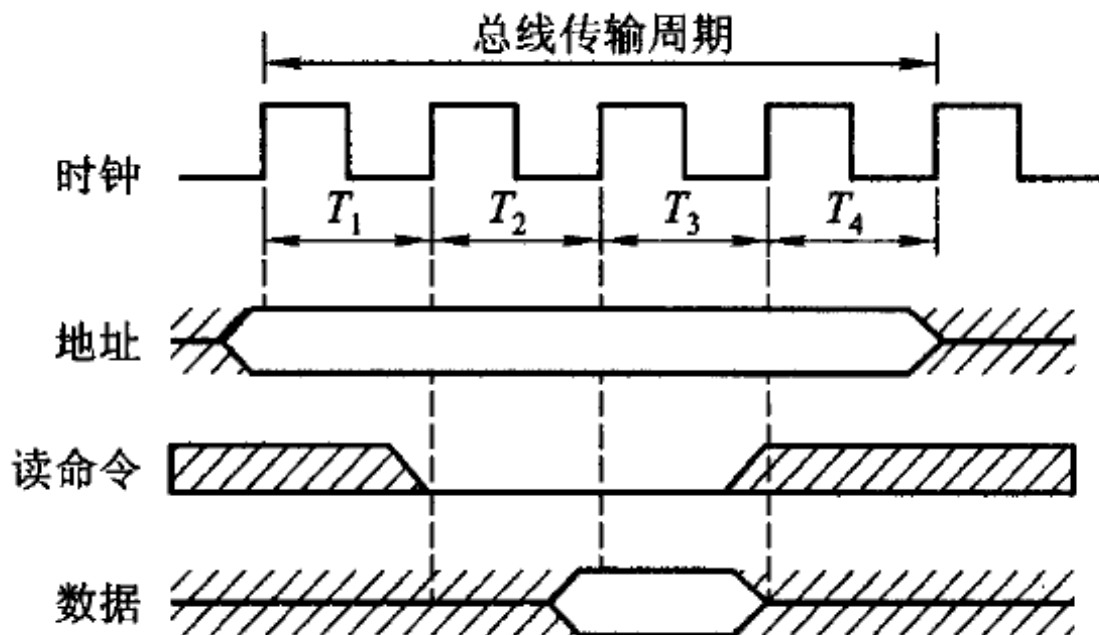
**时标**通常（1）由**CPU的总线控制部件**发出，发送到总线上的所有部件；（2）也可以由每个部件**各自的时序发生器**发出，但是必须由**总线控制部件**发出的时钟信号对他们进行**同步**。





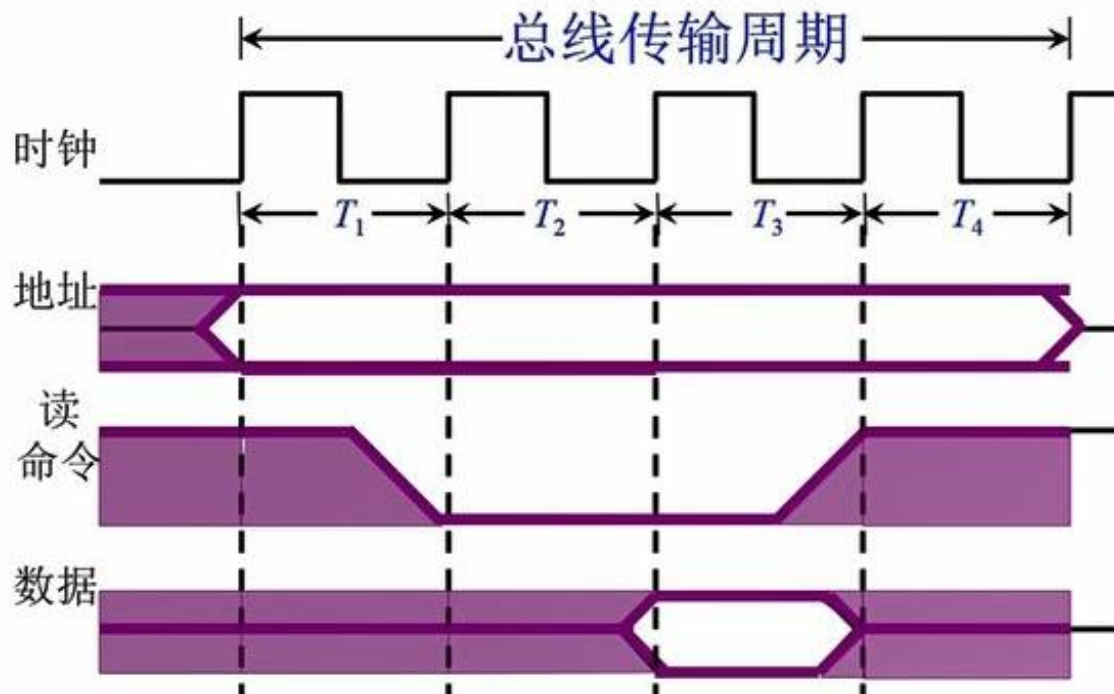
## 3. 总线信息传输方式

一个同步通信总线包括一个收、发双方公用的时钟(在控制线中)和一个固定的协议 (Protocol)，该协议用于与时钟相关联的通信。在同步通信方式中，利用**时钟的边沿**(如上升沿)来确定其他总线信号有效或被识别的时刻。





## 3. 总线信息传输方式

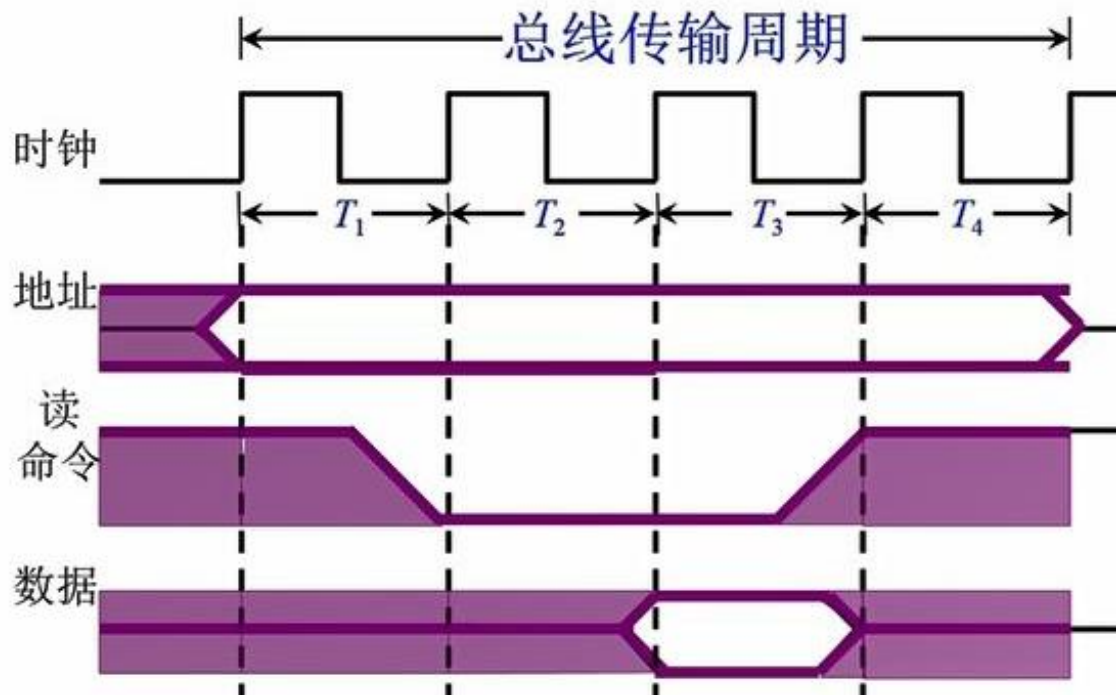


➤ T1: 主模块发出地址

同步式通信数据输入传输



## 3. 总线信息传输方式

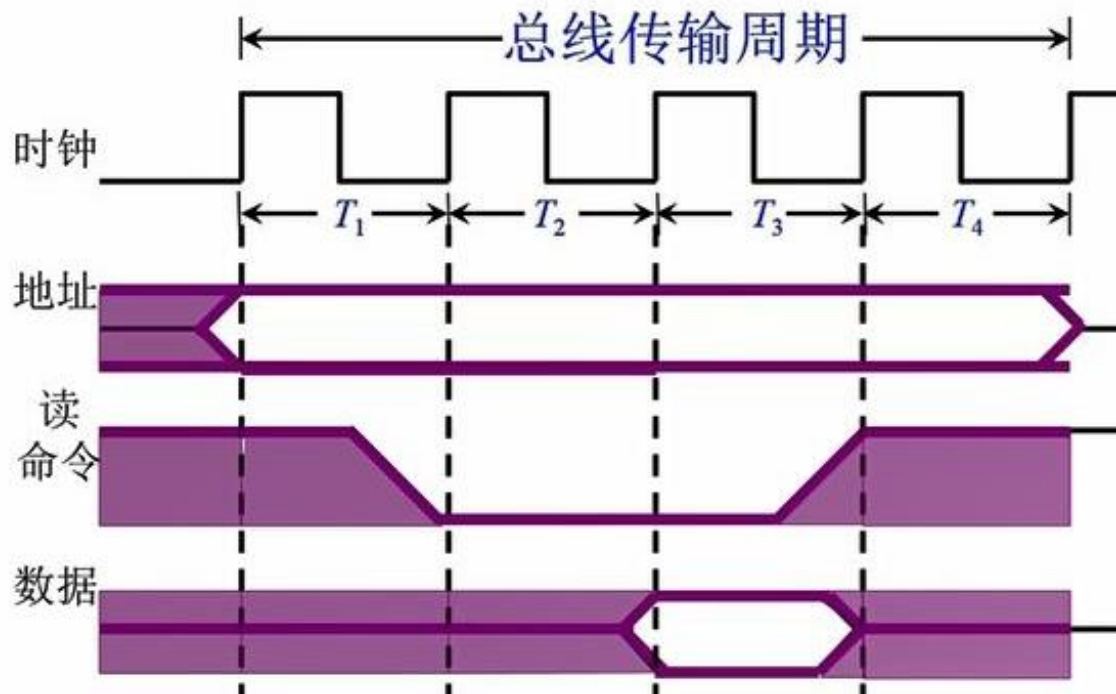


- T1: 主模块发出地址
- T2: 主模块发出读命令

同步式通信数据输入传输



## 3. 总线信息传输方式

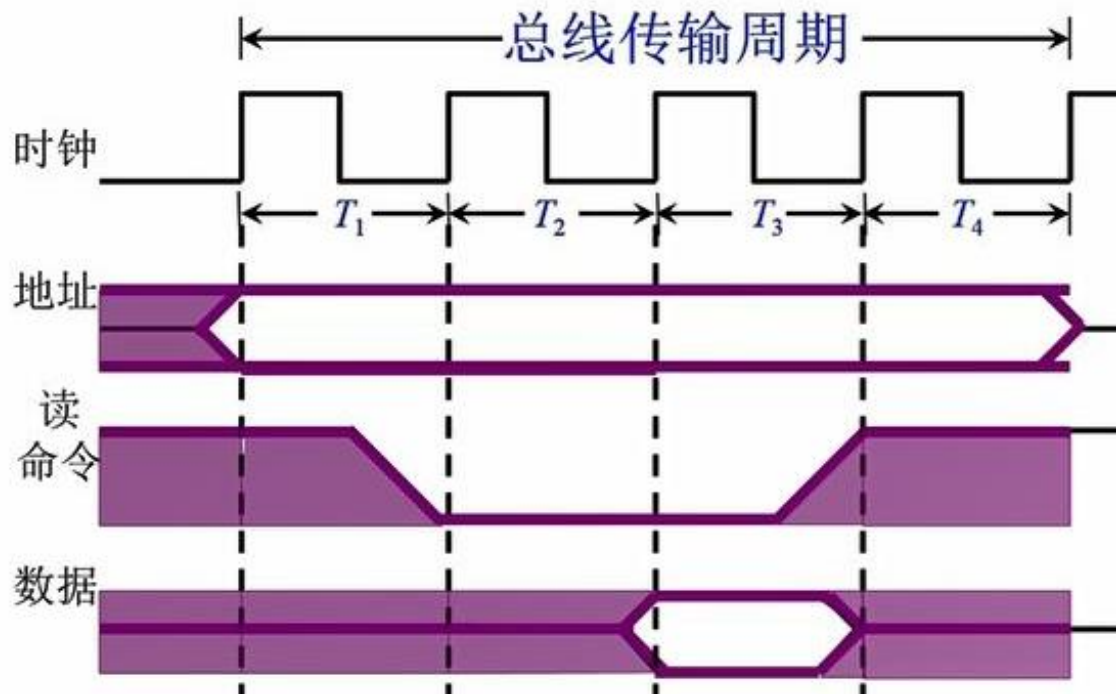


- T1: 主模块发出地址
- T2: 主模块发出读命令
- T3: 从模块提供数据

同步式通信数据输入传输



## 3. 总线信息传输方式



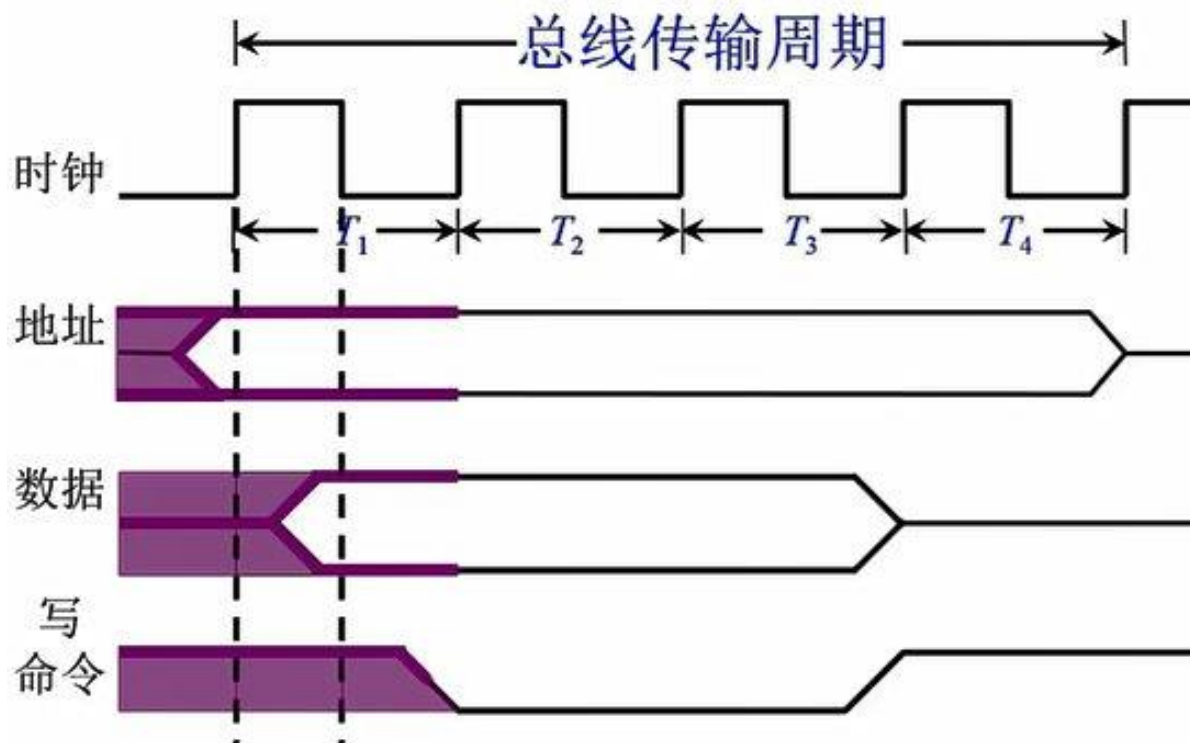
- T1: 主模块发出地址
- T2: 主模块发出读命令
- T3: 从模块提供数据
- T4: 主模块撤销读命令;  
从模块撤销数据

同步式通信数据输入传输





## 3. 总线信息传输方式



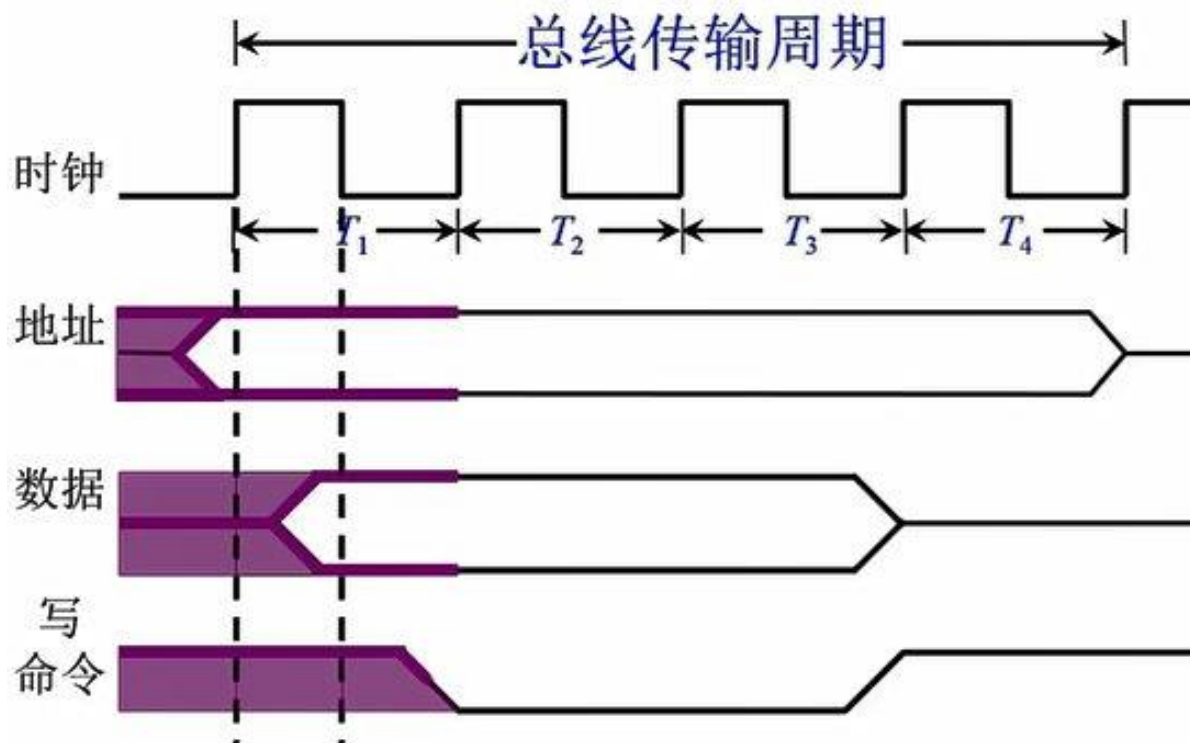
- T1: 主模块发出地址
- T1.5: 主模块提供数据

同步式通信数据输出传输





## 3. 总线信息传输方式



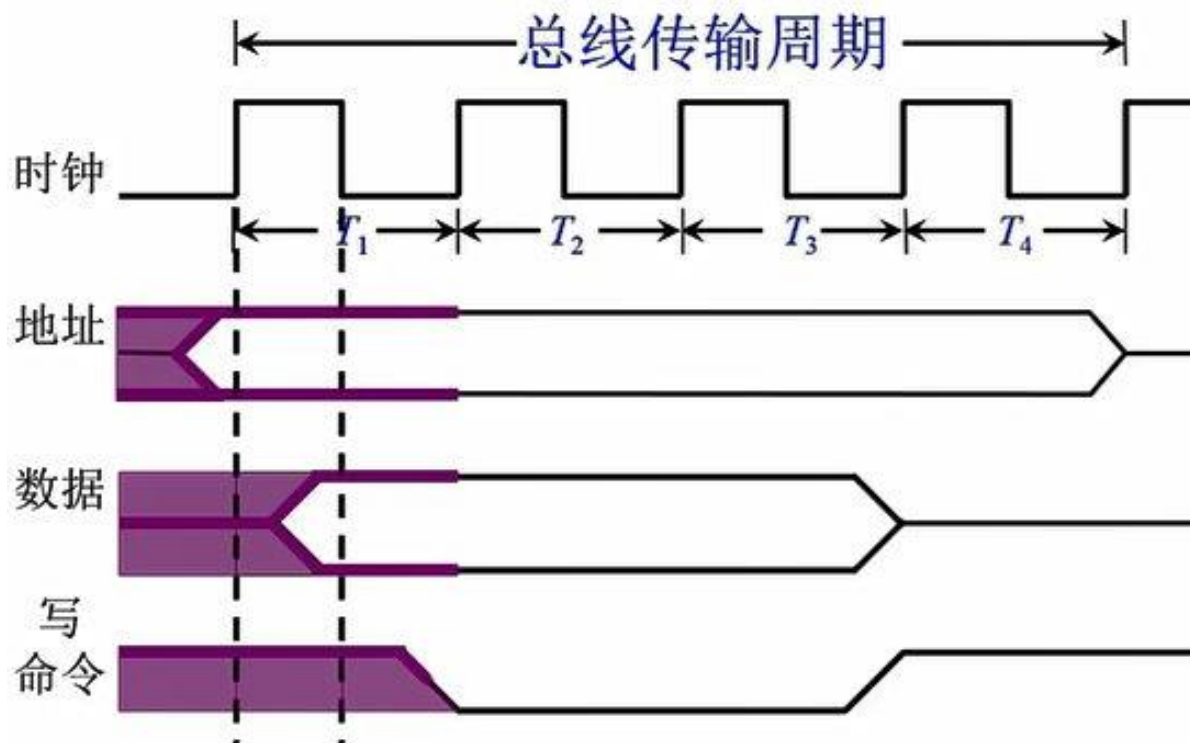
- T1: 主模块发出地址
- T1.5: 主模块提供数据
- T2: 主模块发出写命令;  
从模块完成写命令

同步式通信数据输出传输





## 3. 总线信息传输方式



- T1: 主模块发出地址
- T1.5: 主模块提供数据
- T2: 主模块发出写命令;  
从模块完成写命令
- T4: 主模块撤销写命令;  
主模块撤销数据。

同步式通信数据输出传输



### 3. 总线信息传输方式

同步通信的优点：

- 规定明确、统一，模块间的配合简单一致；

缺点：

- 必须在规定时间内完成规定的操作。



总线传输周期  
由最慢的部件  
决定

同步通信适用于总线长度较短、各个部件存取时间比较一致の場合。



### 3. 总线信息传输方式

---

例 已知总线的时钟频率为100MHz，总线的传输周期为4个时钟周期，总线的宽度为32位，试求总线的数据传输率。



### 3. 总线信息传输方式

#### 异步通信方式

异步通信总线不用公共时钟定时，允许个模块速度的不一致性。

为协调发送设备和接收设备之间的数据传递, 异步通信总线使用了握手协议(Handshaking Protocol):

- (1) 主模块发出请求信号;
  - (2) 等待从模块反馈回来“响应”信号才开始通信。
- 该协议利用一组（两条）附加的控制线来实现。



### 3. 总线信息传输方式

#### 半同步通信方式

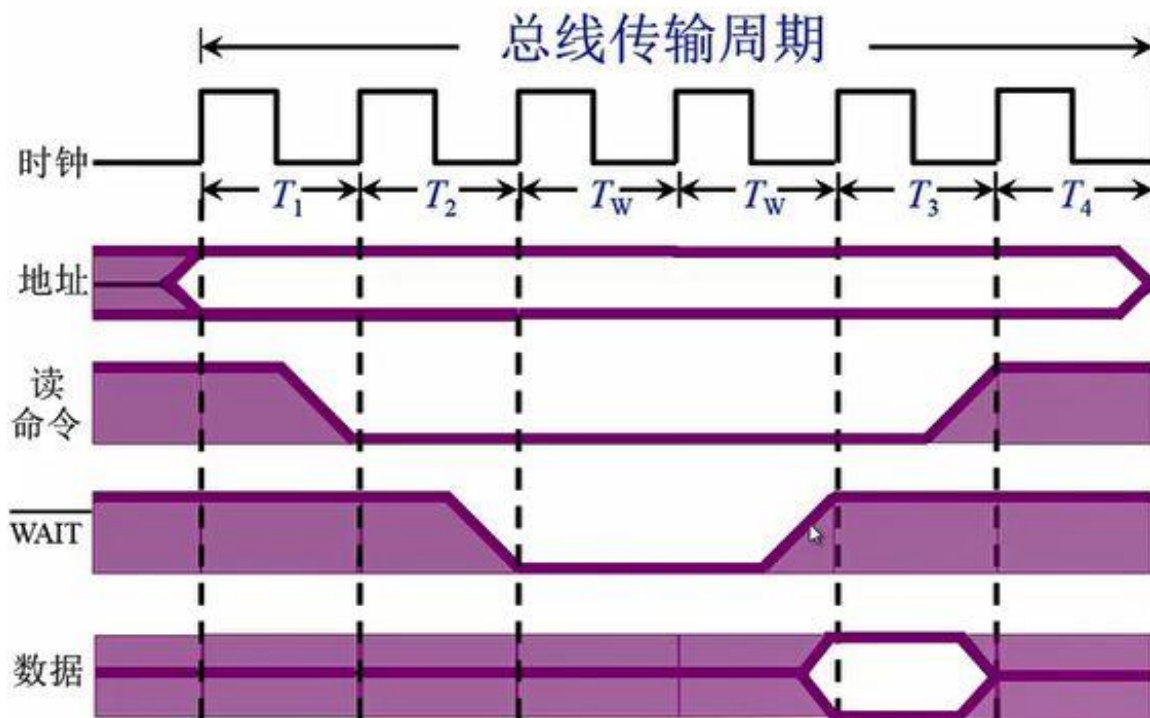
- 严格参照系统时钟的某个前沿开始，而接收方采用系统时钟的后延时刻来进行判断识别。
- 向异步通信一样，允许不同速度的模块和谐地工作



## 3. 总线信息传输方式

### 半同步通信方式

- 严格参照系统时钟的某个前沿开始，而接收方采用系统时钟的后延时刻来进行判断识别。





### 上述三种通信的共同点

#### 一个总线传输周期（以输入数据为例）

- 主模块发地址、命令      占用总线
- 从模块准备数据      不占用总线    总线空闲
- 从模块向主模块发数据    占用总线



## 随堂测试8-6:

(单选题)

总线通信中的同步控制是( )

- A.只适合于CPU控制的方式
- B.由统一时序控制的方式
- C.只适合于外部设备控制的方式





### 4. 总线特性与总线标准

#### 总线特性

通常**总线规范**中会详细描述总线各方面的特性，如：

- 1) 机械特性；
- 2) 电气特性；
- 3) 功能特性：规定了总线中每条信号线的功能及数据传输协议；
- 4) 时间特性：规定了总线的工作时序，即在总线上完成各种操作时，相关信号状态变化与时钟节拍(时间)之间的关系。



### 4. 总线特性与总线标准

---

#### 总线的性能指标

**总线带宽：**即总线的最大数据传输率（数据传输率定义为每秒传输的字节数）。

在同步通信方式中，总线的带宽与总线时钟密不可分，总线时钟频率的高低决定了总线带宽的大小。



### 4. 总线特性与总线标准

---

#### 总线宽度

即总线的线数,它决定了总线所占的物理空间和成本。

对总线宽度最直接的影响是地址线和数据线的数量。

#### 总线负载

连接在总线上的设备的最大数量。



## 4. 总线特性与总线标准

### 总线标准的发展

趋势：串行总线替代并行总线

#### 总线标准

##### 系统总线

ISA（并行总线，1984提出）

EISA（并行总线，1988年提出，在ISA基础上增加位宽）

FSB、QPI（串行总线，Intel提出的两种系统总线，用于连接CPU与北桥芯片，QPI又称为multi-FSB）

VESA（并行总线，1991年提出，用于传输图像）

##### 局部总线

PCI（并行总线，1992年提出，速度和VESA差不多，但是总线工作频率可以独立于CPU主频，用于连接显卡、声卡、网卡等，支持即插即用）

APG（并行总线，1996年提出，从PCI2.1基础上扩展而来，用于连接显存与主存）

PCI-E（串行总线，2001年提出，工作频率很高，支持全双工通信）

##### 设备总线 (通信总线)

###### 连接各种外设

RS-232C（串行总线，1970年提出，用于极慢速的电传打印机）

SCSI（并行总线，1986年提出，用于连接硬盘、打印机、扫描仪等）

PCMCIA（并行总线，1991年提出，用于连接外部存储卡，目的是增强个人电脑的信息互换）

USB（串行总线，1996年提出，采用差模信号，每次传递1bit，工作频率可以很高）

###### 连接硬盘

IDE（并行总线，1986年提出，又称ATA总线，Parallel ATA，主要用于连接硬盘、光驱等）

SATA（串行总线，2001年提出，Serial ATA，主要用于连接硬盘、光驱等）



## 4. 总线特性与总线标准

总线标准	全称	工作频率	数据线	最大速度	特点
ISA	Industry Standard Architecture	8MHz	8/16	8MB/s	系统总线
EISA	Extended ISA	8MHz	32	32MB/s	系统总线
PCI	Peripheral Component Interconnect	33MHz	32	133MB/s	局部总线
AGP	Accelerated Graphics Port	—	—	X1: 266MB/s X8: 2.1GB/s	局部总线
VESA	Video Electronics Standard Architecture	33MHz	32	132MB/s	局部总线
PCI-E	PCI-Express (3GIO)	—	—	10GB/s以上	串行
USB	Universal Serial Bus	—	—	1280MB/s	设备总线、串行
RS-232C	Recommended Standard	—	—	20Kbps	串行通信总线
IDE (ATA)	Integrated Drive Electronics	—	—	100MB/s	硬盘光驱接口
SATA	Serial Advanced Technology Attachment	—	—	600MB/s	串行硬盘接口
PCMCIA	Personal Computer Memory Card International Association	—	—	90Mbps	便携设备接口
SCSI	Small Computer System Interface	—	—	640MB/s	智能通用接口



## 随堂测试8-7:

### (单选题)

以下有关总线标准的叙述中，错误的是（ ）。

- A.引入总线标准便于设备互换和新设备的添加
- B.主板上的处理器总线和存储器总线通常是专用总线
- C.I/O总线通常是标准总线，所以PCI总线是标准总线
- D.串行总线的数据传输率一定比并行总线的数据传输率低



**THE END !**

**THANKS**