**数字电子技术课程大作业课题**

**数字电子技术课程设计概述**

1. **课程设计的目的和要求**

1.能够较全面地巩固和应用“数字电子技术”课程中所学的基本理论和基本方法，并初步掌握小型数字系统设计的基本方法。

2.能合理、灵活地应用各种标准集成电路（SSI、MSI、LSI等）器件实现规定的数字系统。

3.培养独立思考、独立准备资料、独立设计规定功能的数字系统的能力。

4.培养独立进行实验，包括电路布局、安装、调试和排除故障的能力。

5.培养书写综合设计实验报告的能力。

1. **课程设计的基本要求**

根据设计任务，从选择设计方案开始，进行电路设计；选择合适的器件，画出设计电路图；通过安装、调试，直至实现任务要求的全部功能。对电路要求布局合理，走线清晰，工作可靠，经验收合格后，写出完整的课程设计报告。

1. **课程设计的具体步骤**

电子电路的一般设计方法和步骤是：分析设计任务和性能指标，选择总体方案，设计单元电路，选择器件，计算参数，画总体电路图。进行仿真试验和性能测试。实际设计过程中往往反复进行以上各步骤，才能达到设计要求，需要灵活掌握。

**1. 总体方案选择**

设计电路的第一步就是选择总体方案，就是根据提出的设计任务要求及性能指标，用具有一定功能的若干单元电路组成一个整体，来实现设计任务提出的各项要求和技术指标。

设计过程中，往往有多种方案可以选择，应针对任务要求，查阅资料，权衡各方案的优缺点，从中选优。

**2. 单元电路的设计**

**2.1 设计单元电路的一般方法和步骤**

A.  根据设计要求和选定的总体方案原理图，确定对各单元电路的设计要求，必要时应详细拟定主要单元电路的性能指标。

B.   拟定出各单元电路的要求后，对它们进行设计。

C. 单元电路设计应采用符合的电平标准。

**2.2 元器件的选择**

针对数字电路的课程设计，在搭建单元电路时，对于特定功能单元选择主要集成块的余地较小。比如时钟电路选555，转换电路选0809，译码及显示驱动电路也都相对固定。但由于电路参数要求不同，还需要通过选择参数来确定集成块型号。一个电路设计，单用数字电路课程内容是不够的，往往同时掺有线性电路元件和集成块，因此还需对相应内容熟悉，比如运算放大器的种类和基本用法，集成比较器和集成稳压电路的特性和用法。总之，构建单元电路时，选择器件的电平标准和电流特性很重要。普通的门电路、时序逻辑电路、组合逻辑电路、脉冲产生电路、数模和模数转换电路、采样和存储电路等，参数选择恰当可以发挥其性能并节约设计成本。

单元电路设计过程中，阻容元件的选择也很关键。它们的种类繁多，性能各异。优选的电阻和电容辅助于数字电路的设计可以使其功能多样化、完整化。

**3. 单元电路调整与连调**

数字电路设计以逻辑关系为主体，因此各单元电路的输入输出逻辑关系与它们之间的正确传递决定了设计内容的成败。具体步骤要求每一个单元电路都须经过调整，有条件情况下可应用逻辑分析仪进行测试，确保单元正确。各单元之间的匹配连接是设计的最后步骤，主要包含两方面，分别是电平匹配和驱动电流匹配。它也是整个设计成功的关键一步。

**4. 衡量设计的标准**

工作稳定可靠；能达到预定的性能指标，并留有适当的余量；电路简单，成本低，功耗低；器件数目少，集成体积小，便于生产和维护。

1. **课程设计报告要求**

课程设计报告应包括以下内容：

1. 对设计课题进行简要阐述。
2. 设计任务及其具体要求。
3. 总体设计方案方框图及各部分电路设计（含各部分电路功能、输入信号、输出信号、电路设计原理图及其功能阐述、所选用的集成电路器件等）。
4. 整机电路图（电路图应用标准逻辑符号绘制，电路图中

应标明接线引出端名称、元件编号等）。

1. 器件清单。

6. 总结与体会。

课程设计报告应内容完整、字迹工整、图表整齐、数据详实。

**课题一 数字电子钟逻辑电路设计**

1. **简述**

数字电子钟是一种用数字显示秒、分、时、日的计时装置，与传统的机械钟相比，它具有走时准确，显示直观、无机械传动装置等优点，因而得到了广泛的应用。小到人们日常生活中的电子手表，大到车站、码头、机场等公共场所的大型数显电子钟。

数字电子钟由以下几部分组成：石英晶体振荡器和分频器组成的秒脉冲发生器；校时电路；六十进制秒、分计数器，二十四进制（或十二进制）计时计数器；秒、分、时的译码显示部分等。

**二、设计任务和要求**

用中、小规模集成电路设计一台能显示日、时、分、秒的数字电子钟，要求如下：

1. 由晶振电路产生1Hz标准秒信号。
2. 秒、分为00～59六十进制计数器。

3. 时为00～23二十四进制计数器。

4. 周显示从1～日为七进制计数器。

5. 可手动校时：能分别进行秒、分、时、日的校时。只要将开关置于手动位置，可分别对秒、分、时、日进行手动脉冲输入调整或连续脉冲输入的校正。

6. 整点报时。整点报时电路要求在每个整点前呜叫五次低音（500Hz），整点时再呜叫一次高音（1000Hz）。

**课题二 智力竞赛抢答器逻辑电路设计**

1. **简述**

智力竞赛是一种生动活泼的教育形式和方法，通过抢答和必答两种方式能引起参赛者和观众的极大兴趣，并且能在极短的时间内，使人们增加一些科学知识和生活知识。

实际进行智力竞赛时，一般分为若干组，各组对主持人提出的问题，分必答和抢答两种。必答有时间限制，到时要告警，回答问题正确与否，由主持人判别加分还是减分，成绩评定结果要用电子装置显示。抢答时，要判定哪组优先，并予以指示和鸣叫。

因此，要完成以上智力竞赛抢答器逻辑功能的数字逻辑控制系统，至少应包括以下几个部分。

1. 计分、显示部分；
2. 判别选组控制部分；
3. 定时电路和音响部分。

**二、设计任务和要求**

用TTL或CMOS集成电路设计智力竞赛抢答器逻辑控制电路，具体要求如下：

1. 抢答组数为4组，输入抢答信号的控制电路应由无抖动开关来实现。

2. 判别选组电路。能迅速、准确地判处抢答者，同时能排除其它组的干扰信号，闭锁其它各路输入使其它组再按开关时失去作用，并能对抢中者有光、声显示和呜叫指示。

3. 计数、显示电路。每组有三位十进制计分显示电路，能进行加/减计分。

4. 定时及音响。

必答时，启动定时灯亮，以示开始，当时间到要发出单音调“嘟”声，并熄灭指示灯。

抢答时，当抢答开始后，指示灯应闪亮。当有某组抢答时，指示灯灭，最先抢答一组的灯亮，并发出音响。也可以驱动组别数字显示（用数码管显示）。回答问题的时间应可调整，分别为10s、20s、50s、60s或稍长些。

1. 主持人应有复位按钮。抢答和必答定时应有手动控制。