Instituto Tecnológico de Buenos Aires

22.01 Teoría de Circuitos

Trabajo práctico N°2

Grupo 3

Mechoulam, Alan	58438
Lambertucci, Guido Enrique	58009
Rodriguez Turco, Martín Sebastian	56629
Londero Bonaparte, Tomás Guillermo	58150
Galdeman, Agustín	59827

Profesores
Jacoby, Daniel Andrés
Belaustegui Goitia, Carlos
Iribarren, Rodrigo Iñaki

Presentado: 5/09/19

Índice

1. Comportamiento de Amplificadores Operacionales **3**
1.1. Introducción y modelos . . . 3
1.1.1. Modelo ideal . . . 3
1.1.2. Modelo A_{Vol} finito . . . 3
1.1.3. Modelo polo dominante . . . 4
1.2. Configuración inversora y no inversora . . . 4
1.2.1. Calculo Analítico del Circuito Inversor . . . 5
1.2.2. Calculo Analítico del Circuito No Inversor . . . 11
1.2.3. Impedancia de entrada . . . 17
1.2.4. Máximos valores de entrada . . . 25
1.2.5. Principales Características . . . 28
1.2.6. DC-Sweep . . . 29
1.2.7. Slew-Rate . . . 33
1.2.8. Respuesta en frecuencia . . . 34
1.2.9. Limitaciones . . . 40

2. Caracterización de Amplificadores Operacionales **41**
2.1. Introducción teórica . . . 41
2.1.1. Respuesta en frecuencia . . . 41
2.1.2. Impedancia de entrada . . . 43
2.2. Resultados experimentales LM833 . . . 44
2.2.1. Respuesta en frecuencia . . . 45
2.2.2. Impedancia de entrada . . . 46
2.3. Resultados experimentales NE5534 . . . 49
2.3.1. Respuesta en frecuencia . . . 50
2.3.2. Impedancia de entrada . . . 51
2.4. Aplicaciones . . . 54
2.5. Conclusiones . . . 54

3. Medición corriente de bias y tensión de offset **55**
3.1. Introducción . . . 55
3.2. Estabilidad . . . 55
3.3. Deducción de expresiones para medir. . . . 58
3.4. Ruido Ambiente. . . . 59
3.5. Resultados. . . . 59
3.5.1. Mediciones . . . 59
3.5.2. Analisis de resultados. . . . 61
3.6. Compensación de tensión de offset y corrientes de bias. . . . 62
3.6.1. Compensación Bias . . . 62
3.6.2. Compensación Tensión de Offset . . . 63
3.7. Introducción . . . 65
3.7.1. Análisis previo del **LM833N** . . . 65
3.8. Ganancia bajo diferentes condiciones de A_{vol} . . . 66
3.8.1. A_{vol} infinito . . . 66
3.8.2. A_{vol} finito . . . 69
3.8.3. Análisis con Polo Dominante . . . 71
3.9. Respuesta en frecuencia . . . 73
3.10. Respuesta temporal . . . 81

3.11. Impedancia de Entrada 87
3.12. Circuitos Compensados 89
3.13. Conclusiones 92

4. Distorsión **93**
4.1. Análisis Cualitativo del Circuito Base 93
4.1.1. Etapa de Alimentación 93
4.1.2. Etapa de Pre-amplificación 94
4.1.3. Etapa de Amplificación 95
4.1.4. Etapa de Ecualización 96
4.1.5. Corriente de Bias y Tensión de Offset 96
4.2. Análisis Cuantitativo del Circuito Base 97
4.2.1. Componentes 97
4.2.2. Impedancia de Entrada 100
4.2.3. Impedancia de Salida 100
4.2.4. Rangos Operativos del Operacional 100
4.3. Simulación del Circuito Base 100
4.3.1. Análisis de Señal, Transitorio 101
4.3.2. Análisis de Bode 104
4.3.3. Análisis de Fourier 105
4.4. Prototipo del Circuito Base 105
4.4.1. Resultados del Prototipado 105
4.5. Esquemático del diseño propuesto 106
4.6. Análisis del Diseño Propuesto 106
4.6.1. Componentes 106
4.7. Simulación del Diseño Propuesto 108
4.7.1. Análisis de Bode 108
4.7.2. Análisis de Fourier 109
4.7.3. Análisis de Señal, Transitorio 110
4.8. Realización del Diseño Propuesto 111
4.9. Mediciones del Diseño Propuesto 112
4.9.1. Análisis de Bode 113
4.9.2. Análsis de Señal, Transitorio 113
4.10. Conclusiones 119

5. Circuito de Aplicación **120**
5.1. Diseño del circuito 120
5.1.1. Primer modelo: inversor y restador 121
5.1.2. Segundo modelo: restador e inversor 125
5.1.3. Selección del modelo más óptimo 128
5.2. Modo de uso 130
5.3. Detalles técnicos 131
5.4. Datasheet 133

1. Comportamiento de Amplificadores Operacionales

1.1. Introducción y modelos

En el presente punto se analizan las limitaciones del amplificador operacional **LM324** en las configuraciones inversora y no inversora.

Un amplificador operacional es un dispositivo electrónico el cual, dependiendo de la tensión de entrada, fija una tensión de salida. Estos se pueden modelar de la siguiente forma:

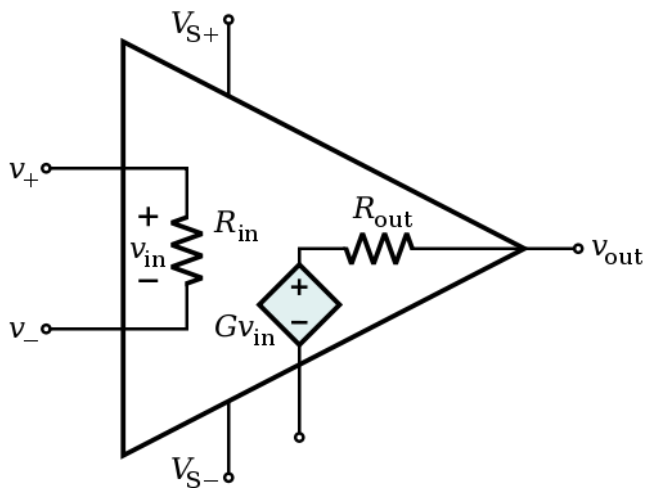


Figura 1: Modelo básico del amplificador operacional.

donde típicamente $R_{in} \approx \infty$ y $R_{out} \approx 0$

1.1.1. Modelo ideal

En el modelo ideal realimentado por el borne inversor (V^-), las hipótesis con las que se trabaja son:

$$V^+ = V^- \tag{1}$$

$$V_{Out} \underset{A_{Vol}\to\infty}{=} A_{Vol} \cdot (V^+ - V^-) \tag{2}$$

$$R_{in} = \infty \,;\, R_{Out} = 0 \tag{3}$$

1.1.2. Modelo A_{Vol} finito

Para este modelo se le agregan idealidades al modelo anterior.

$$V_{Out} = A_{Vol} \cdot (V^+ - V^-) \tag{4}$$

Si bien la realimentación negativa intentará hacer que la diferencia entre V^+ y V^- sea 0, no es algo que se asume en este modelo.

1.1.3. Modelo polo dominante

Este modelo es el más cercano al real que se trata en el presente trabajo. Los amplificadores operacionales poseen un polo dominante, el cual está diseñado intencionalmente por el fabricante, para cubrir algunos problemas que surgen al trabajar con mayores frecuencias. Estos dispositivos cuentan con una serie de polos debido a capacidades parásitas propias de la construcción. El polo dominante es introducido para evitar que estos polos desestabilicen el circuito al introducir una inversión en el lazo de realimentación, a altas frecuencias.

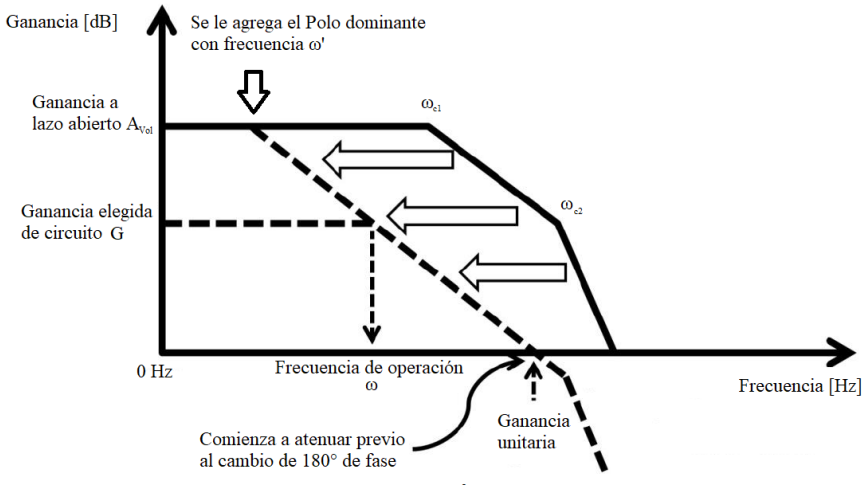


Figura 2: Modelo polo dominante.

También se define un "Ancho de Banda", con el cual se puede trabajar; comúnmente el dato con el que se trabaja es el conocido como GBP (Gain Bandwidth Product), el cual sigue la siguiente relación:

$$GBP = A_{Vol} \cdot \omega' \tag{5}$$

donde ω' es la frecuencia del polo dominante a lazo abierto. También se cumple que

$$GBP = \omega \cdot G \tag{6}$$

donde ω es la frecuencia de corte del circuito en el que esté aplicado y G la ganancia del mismo. Finalmente la ecuación principal que rige este modelo es (4) con la singularidad de que:

$$A_{Vol} = A_{Vol}(s) = \frac{A_{vol}}{1 + \frac{s}{\omega'}} \tag{7}$$

1.2. Configuración inversora y no inversora

La cátedra propone dos modelos de circuitos diferentes para analizar. Estos son los presentados a continuación:

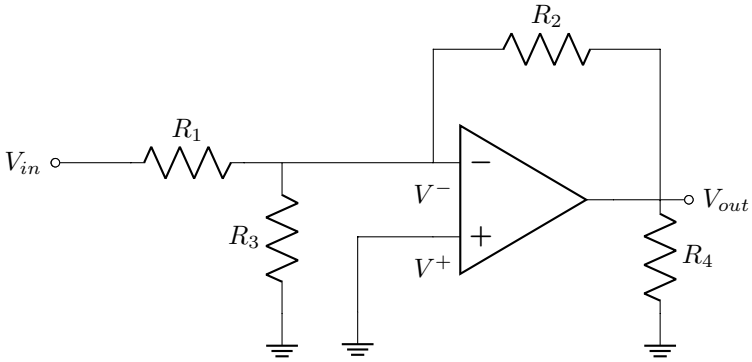


Figura 3: Configuración inversora.

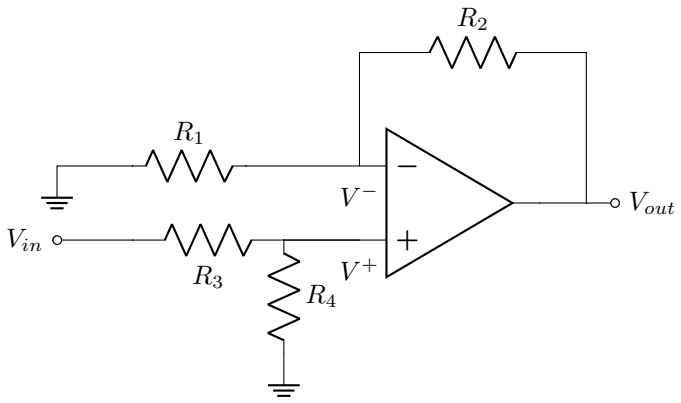


Figura 4: Configuración no inversora.

Para ambos, y debido a que se utiliza el mismo operacional en cada caso, se obtuvieron los siguientes datos de la hoja de datos del fabricante:

A_{vol}	$Max\ V_{in}$	V_{cm}	Slew rate	GBW
100 k	$32\ V$	$VCC\ -\ 1{,}5\ V$	$0.3\ \frac{V}{\mu s}$	$1\ MHz$

Tabla 1: Datos pertinentes al operacional.

1.2.1. Calculo Analítico del Circuito Inversor

Lo primero que se realizó fue utilizar el equivalente de Thevenin para simplificar los cálculos analíticos.

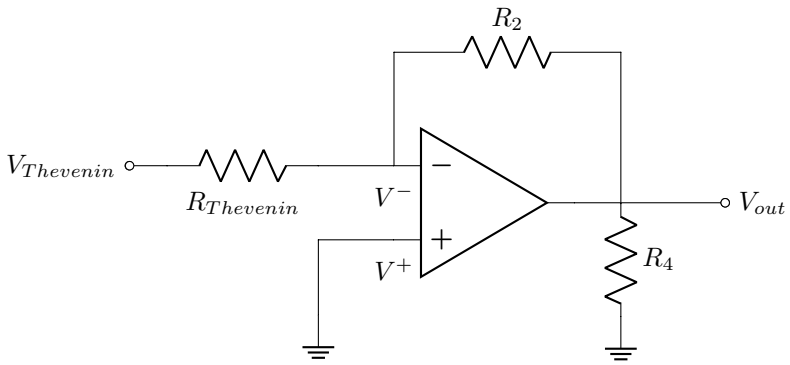


Figura 5: Equivalente de Thevenin del circuito inversor.

Teniendo en cuenta que

$$V_{Thevenin} = V_{in} \cdot \frac{R_3}{R_1 + R_3} \tag{8}$$

$$R_{Thevenin} = \frac{R_1 \cdot R_3}{R_1 + R_3} \tag{9}$$

Se considera primero caso genérico y una vez terminado el desarrollo, se toman las aproximaciones necesarias para los diversos casos pedidos.

$$V_{Out} = A_{Vol}(\omega) \cdot (V^+ - V^-) \tag{10}$$

$$V^+ = 0 \tag{11}$$

$$\frac{V_{Th} - V^-}{R_{Th}} = \frac{V^- - V_{Out}}{R_2} \tag{12}$$

Despejando para V_{Out} se llega a que:

$$V_{Out} = -V_{in} \cdot \frac{R_3}{R_1 + R_3} \cdot \frac{\frac{R_2}{R_{Th}+R_2} \cdot A(\omega)}{1 + \frac{R_{Th}}{R_{Th}+R_2} \cdot A(\omega)} \tag{13}$$

sabiendo que la transferencia es $H(s) = \frac{V_{Out}}{V_{in}}$.

Para el caso de $A_{Vol} = \infty$ simplemente basta tomar:

$$\lim_{A_{Vol}\to\infty} -\frac{R_3}{R_1 + R_3} \cdot \frac{\frac{R_2}{R_{Th}+R_2} \cdot A(\omega)}{1 + \frac{R_{Th}}{R_{Th}+R_2} \cdot A(\omega)} = -\frac{R_3}{R_1 + R_3} \cdot \frac{R_2}{R_{Th}} = -\frac{R_2}{R_1} \tag{14}$$

Para el caso de A_{Vol} finito solamente se reescribirá (13).

$$H(s) = -\frac{R_2 \cdot A_{Vol}}{R_1 \cdot R_3 + R_1 \cdot R_3 \cdot A_{Vol} + R_2 \cdot R_3 + R_2 \cdot R_1} \tag{15}$$

Finalmente el caso el cual incluye el polo dominante alcanza con tomar lo especificado en (7), donde ω' es la frecuencia del polo dominante. Utilizando (7) y (15) se llega a la expresión:

$$H(s) = -\frac{A_0 R_2 R_3}{A_0 R_1 R_3 + R_1 R_2 + R_1 R_3 + R_2 R_3} \cdot \left[1 + s\left(\omega' \cdot \frac{A_0 R_1 R_3 + R_1 R_2 + R_1 R_3 + R_2 R_3}{R_1 R_2 + R_1 R_3 + R_2 R_3}\right)^{-1}\right]^{-1} \tag{16}$$

De (16) se obtiene la frecuencia de corte del sistema.

$$f_c = \frac{\omega'}{2\pi} \cdot \frac{A_0 R_1 R_3 + R_1 R_2 + R_1 R_3 + R_2 R_3}{R_1 R_2 + R_1 R_3 + R_2 R_3} \tag{17}$$

Luego, teniendo en cuenta que

$$\omega' = \frac{GBW}{A_0} = 2\pi \cdot 10\ Hz \approx 62{,}83\ Hz \tag{18}$$

Para este grupo, los valores de resistencias asignados se presentan a continuación:

Caso:	**1**	**2**	**3**
$R_1 = R_3$	7,5	7,5	75
R_2	75	7,5	7,5
R_4	30	30	300

Tabla 2: Valores de resistencias en $k\Omega$.

Para estos casos se calculó la ganancia considerando A_{Vol} finito e infinito. Además, se calculó la frecuencia de corte del sistema para $A(\omega)$.

Caso	**1**	**2**	**3**
$H(s)_\infty$	10	1	0.1
$H(s)_{Finito}$	9.9998	0.9999	0.0999
f_c	47.62 kHz	333.34 kHz	833.34 kHz

Tabla 3: Ganancias y frecuencias de corte de los circuitos inversores.

Luego se procedió a realizar los gráficos de $H(s)$ cpn las distintas consideraciones de A_{Vol} para cada uno de los 3 casos.

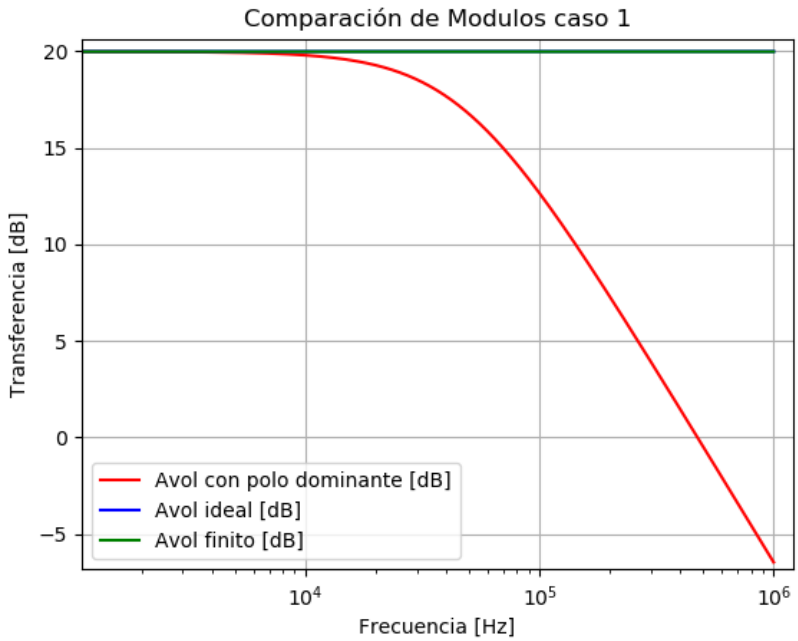


Figura 6: $A_{Vol}(\omega)$ Caso 1.

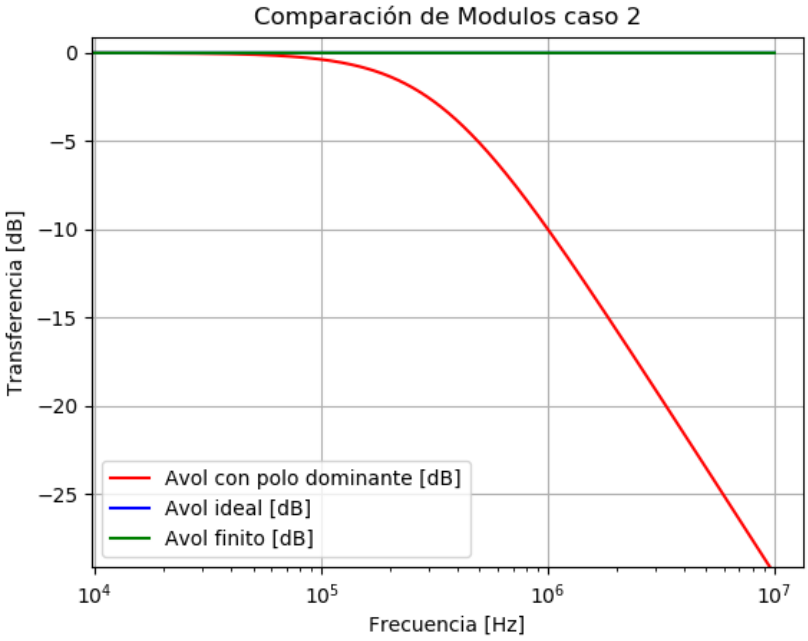


Figura 7: $A_{Vol}(\omega)$ Caso 2.

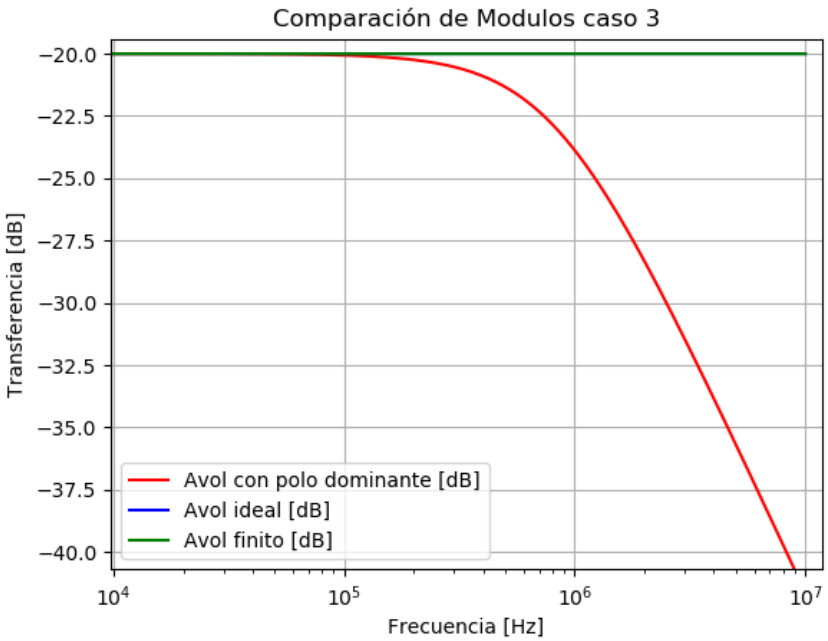


Figura 8: $A_{Vol}(\omega)$ Caso 3.

Se puede apreciar que cuanto más baja sea la ganancia, mayor será el ancho de banda, y que a partir de la frecuencia de corte cada sistema el opamp comienza a atenuar.

El error de utilizar el caso de A_{Vol} ideal en lugar del caso con polo dominante se calculó como:

$$Error = \frac{|A_{Vol}(\omega) - A_{Vol-Ideal}|}{A_{Vol}(\omega)} \tag{19}$$

obteniendo los siguientes gráficos:

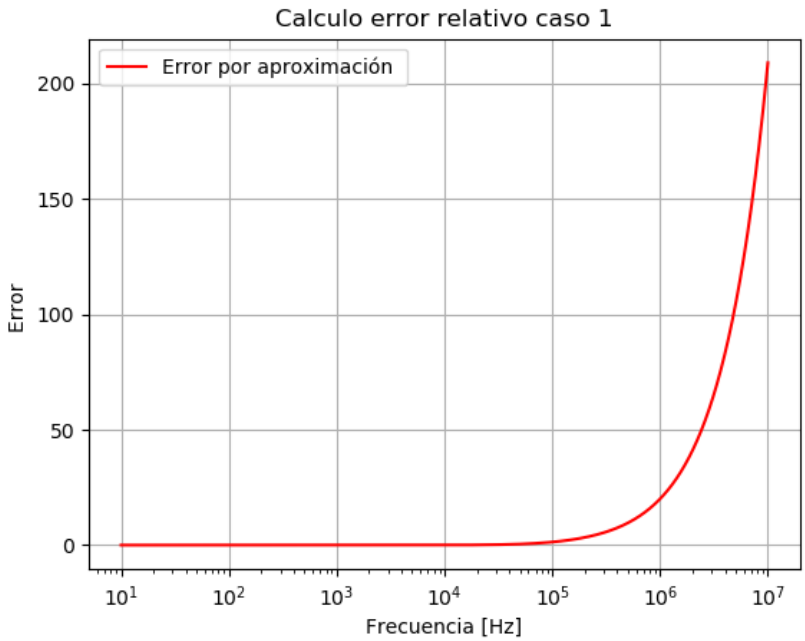


Figura 9: Error relativo por aproximar Caso 1.

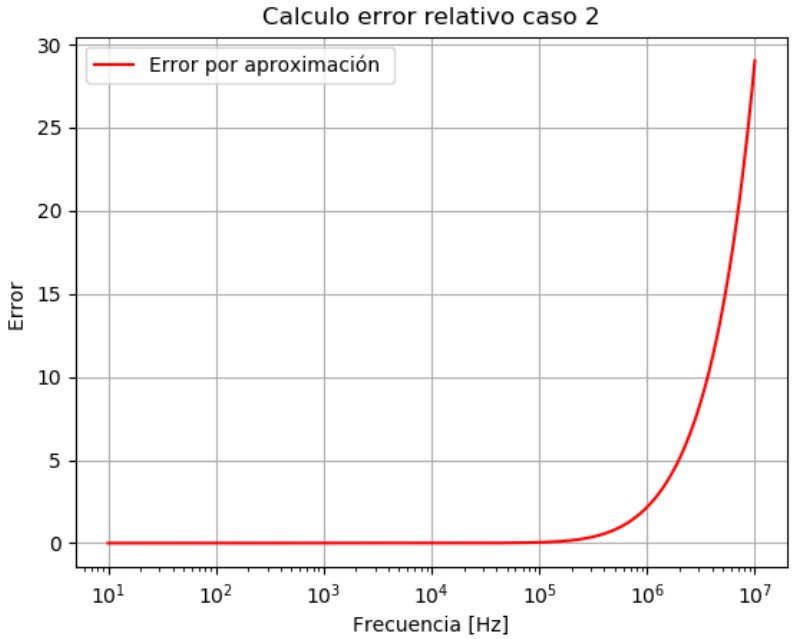


Figura 10: Error relativo por aproximar Caso 2.

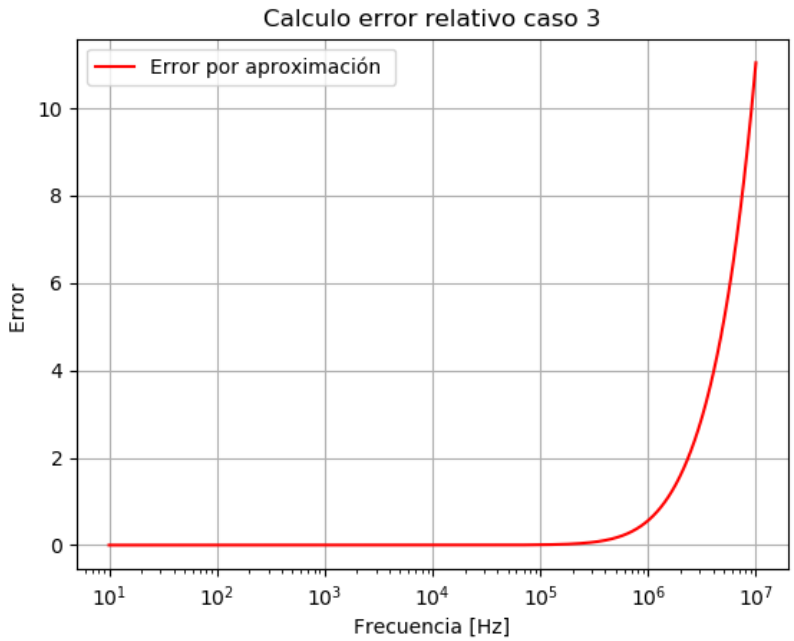


Figura 11: Error relativo por aproximar Caso 3.

De estos, es posible concluir que se puede utilizar la aproximación ideal siempre y cuando se tengan en cuenta la frecuencia de trabajo, y en caso de serlo necesario, el error que uno comete.

1.2.2. Calculo Analítico del Circuito No Inversor

De la misma forma que en el circuito inversor, se decidió aplicar el teorema de Thevenin.

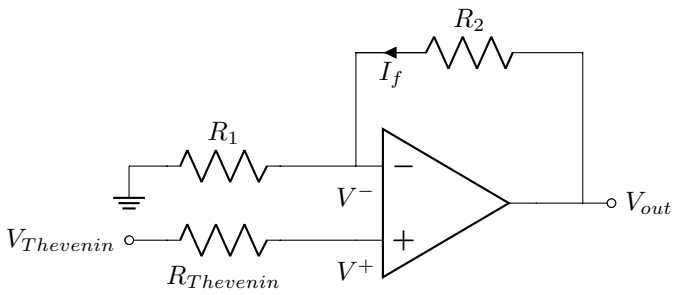


Figura 12: Equivalente de Thevenin del circuito inversor.

Siendo

$$V_{Thevenin} = V_{in} \cdot \frac{R_4}{R_4 + R_3} \tag{20}$$

$$R_{Thevenin} = \frac{R_4 \cdot R_3}{R_4 + R_3} \tag{21}$$

Utilizando (10) y planteando además

$$V^+ = V_{Thevenin} \tag{22}$$

$$V^- = I_f R_1 \tag{23}$$

$$V_{out} - I_f R_1 = V^- \tag{24}$$

y operando algebraicamente, se puede demostrar que

$$H(s) = \frac{A_0}{R_3} \cdot \frac{R_3//R_4}{1 \ + \ A_0 \frac{R_1//R_2}{R_2}} \cdot \left[\frac{s}{\omega' \cdot \left(1 + A_0 \frac{R_1//R_2}{R_2}\right)} \ + \ 1 \right]^{-1} \tag{25}$$

considerando para este caso (7).
Para el caso de A_{Vol} finito simplemente basta tomar:

$$\lim_{\omega' \to \infty} H(s) = \frac{A_0}{R_3} \cdot \frac{R_3//R_4}{1 \ + \ A_0 \frac{R_1//R_2}{R_2}} \cdot \left[\frac{s}{\omega' \cdot \left(1 + A_0 \frac{R_1//R_2}{R_2}\right)} \ + \ 1 \right]^{-1} \tag{26}$$

Resultando en:

$$H_{A_{vol} fin}(s) = \frac{A_0}{R_3} \cdot \frac{R_3//R_4}{1 \ + \ A_0 \frac{R_1//R_2}{R_2}} \tag{27}$$

Por otro lado, para A_{Vol} finito solamente basta tomar:

$$\lim_{A_{vol} \to \infty} H_{A_{vol}=\infty}(s) = \frac{R_3//R_4}{R_3} \cdot \frac{R_2}{R_1//R_2} \tag{28}$$

Resultando en:

$$H_{A_{vol}=\infty}(s) = \frac{R_3//R_4}{R_3} \cdot \frac{R_2}{R_1//R_2} \tag{29}$$

De (25) se tiene que

$$f_c = \frac{\omega'}{2\pi} \cdot \left(1 + A_0 \frac{R_1//R_2}{R_2}\right) \tag{30}$$

Reemplazando con los valores presentados en la Tabla (2), se puede recrear la Tabla (3) para el caso del circuito no inversor.

Caso	**1**	**2**	**3**
$H(s)_\infty$	8,8	1,6	0,88
$H(s)_{Finito}$	8,8	1,6	0,88
f_c	90,92 kHz	500,01 kHz	909,1 kHz

Tabla 4: Ganancias y frecuencias de corte de los circuitos no inversores.

De esta forma, se procede a comparar la transferencia para cada una de las consideraciones tenias en cuenta.

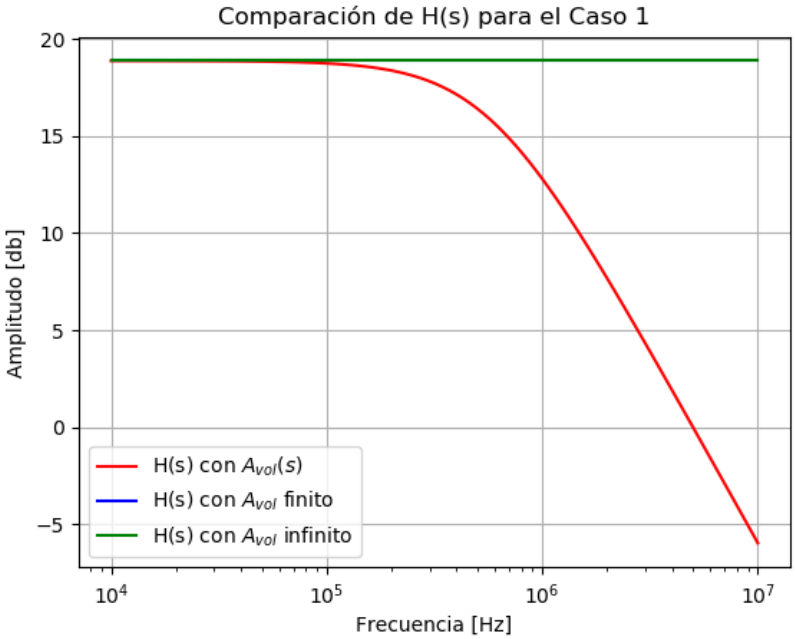


Figura 13: $H(s)$ para el Caso 1.

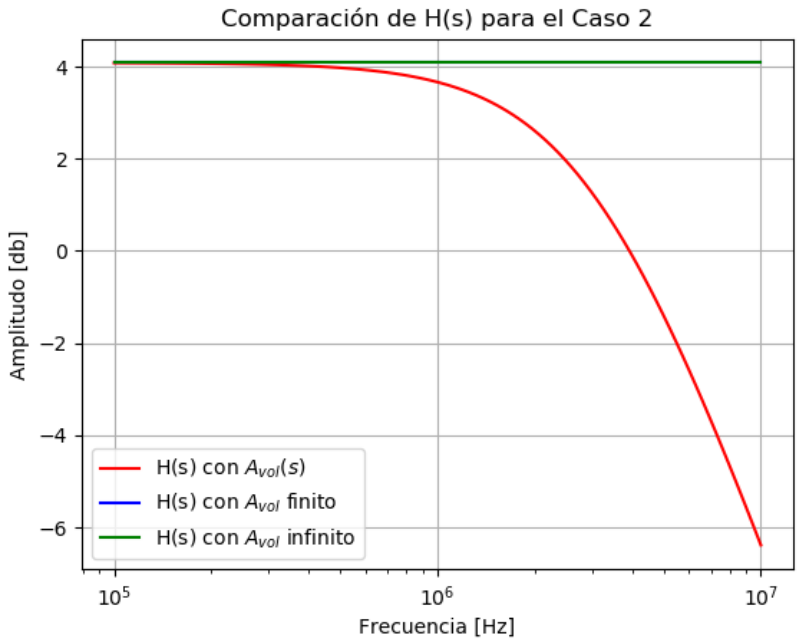


Figura 14: $H(s)$ para el Caso 2.

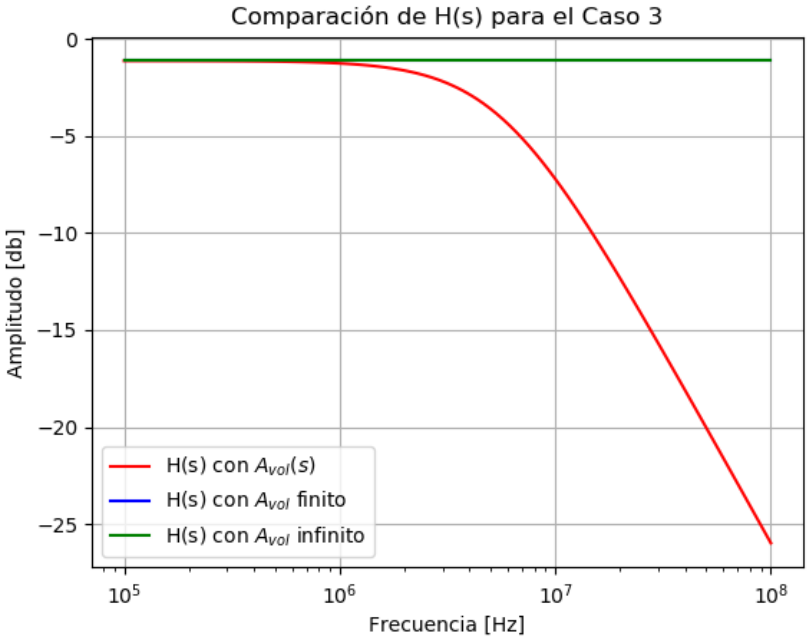


Figura 15: $H(s)$ para el Caso 3.

De igual forma que se realizó con el circuito inversor, se emplea (19) para calcular el error al considerar $A_{vol}(s)$ frente a $A_{vol\infty}$ en los distintos casos.

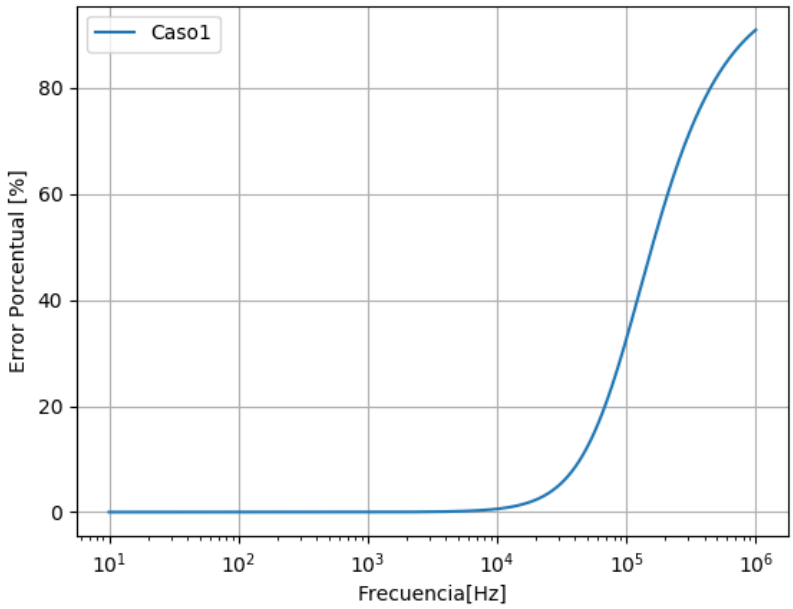


Figura 16: Error relativo por aproximar $A_{vol}(s)$ para el Caso 1.

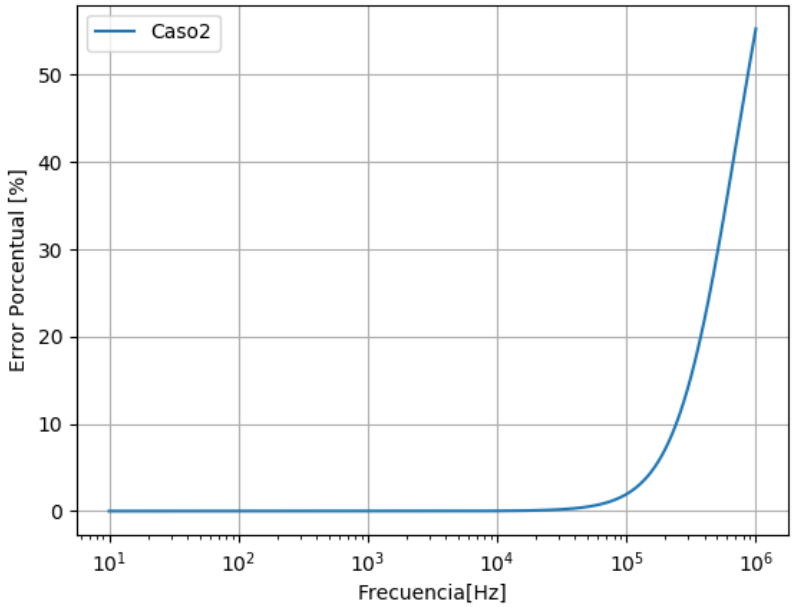


Figura 17: Error relativo por aproximar $A_{vol}(s)$ para el Caso 2.

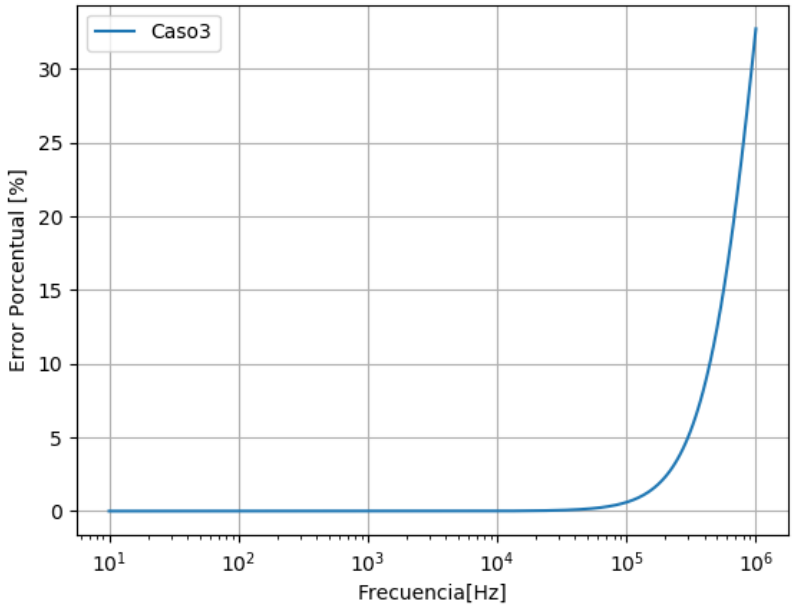


Figura 18: Error relativo por aproximar $A_{vol}(s)$ para el Caso 3.

1.2.3. Impedancia de entrada

Para calcular la impedancia de entrada de los casos presentados se sigue la misma idea de la primer parte.

Se procede a analizar el caso del inversor. Sabiendo que

$$\frac{V_{Th} - V^-}{R_{Th}} = I_{in} \tag{31}$$

y ademas, utilizando (9), (12) y (13), se puede llegar a la siguiente expresión:

$$Z_{in}(s) = \frac{A_{Vol}R_1R_3 + R_1R_2 + R_2R_3 + R_1R_3}{A_{Vol}R_3 + R_2 + R_3} \cdot \frac{1 + \frac{s\cdot(R_1R_2+R_1R_3+R_2R_3)}{\omega'\cdot(A_{Vol}R_1R_3+R_1R_2+R_1R_3+R_2R_3)}}{1 + \frac{s\cdot(R_2+R_3)}{\omega'\cdot(A_{Vol}R_3+R_2+R_3)}} \tag{32}$$

También se puede observar en (31) que si A_{Vol} es infinito, se cumple

$$V^- = V^+ = 0 \implies Z_{in} = R_1 \tag{33}$$

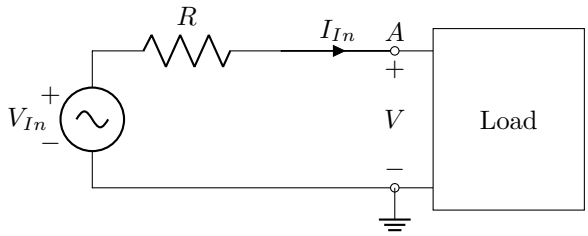
Por otro lado, planteando de forma similar para el no inversor:

$$\frac{V_{Th} - V^+}{R_{Th}} = I_{in} \tag{34}$$

y valiendose del uso de (22), se llega a

$$Z_{in} = R_3 + R_4 \tag{35}$$

Las mediciones de la impedancia de entrada se realizaron de la siguiente manera:



Se optó por medir la de entrada la señal y la existente en el punto A, para poder emplear la de resta de ellas mediante el modo "math" del osciloscopio. Luego, se observó la proporción en decibeles y la fase, tanto de la resta como de la entrada, obteniendo las medidas correspondientes a la siguiente expresión:

$$20\log\left(\frac{V_{(A-In)}}{V_{in}}\right) \tag{36}$$

A partir de estos valores se puede obtener la impedancia de entrada de la forma:

$$Z_{In} = 20\log\left(\frac{V_{In}}{I_{in}}\right) = 20\log\left(\frac{V_{In}\cdot R}{V_{(A-In)}}\right) = -20\log\left(\frac{V_{(A-In)}}{V_{In}}\right) + 20\log(R) \tag{37}$$

para la fase con medir simplemente con medir la diferencia de fase entre la señal de entrada y la que cae sobre la resistencia es equivalente a medir la de la corriente de entrada y la tensión de entrada dado a que la corriente sobre la resistencia y la caida de tensión sobre ella tienen la misma fase.

Luego se realizaron mediciones de la impedancia de entrada. De esta forma se compararon con simulaciones realizadas en LTSpice y con el calculo analítico. Cabe aclarar que para los gráficos, al realizar el calculo analítico, no fueron tomadas en cuentas las puntas del osciloscopio, las cuales se emplearon en modo **x1**, de forma que alteraron la medición, mientras que en las simulaciones con LTSpice si fueron tomadas en cuenta.

A continuación se presentan dichas medidas para el circuito inversor.

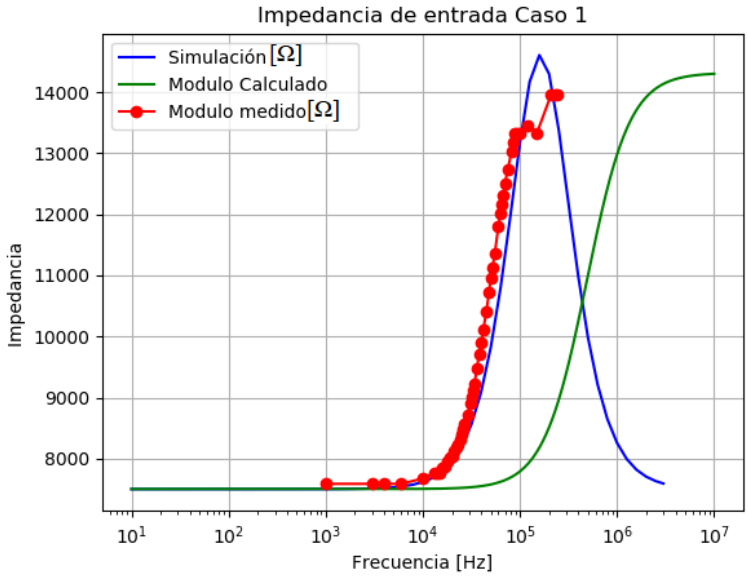


Figura 19: BODE en modulo para el Caso 1 del circuito inversor.

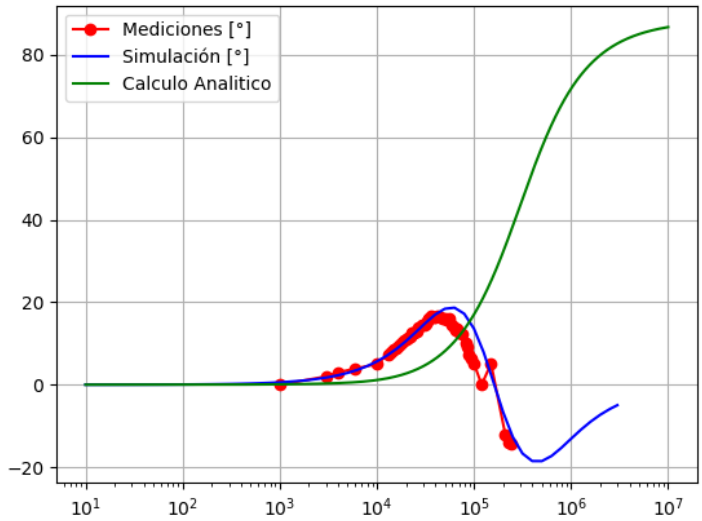


Figura 20: BODE en fase para el Caso 1 del circuito inversor.

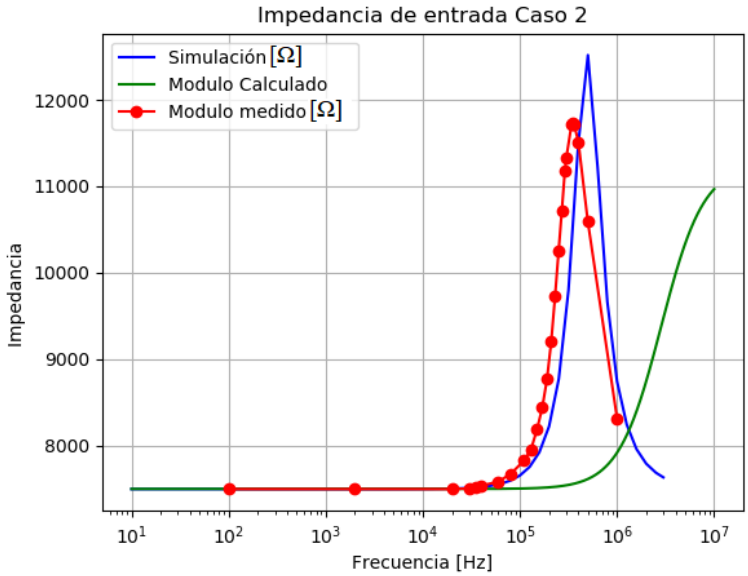


Figura 21: BODE en modulo para el Caso 2 del circuito inversor.

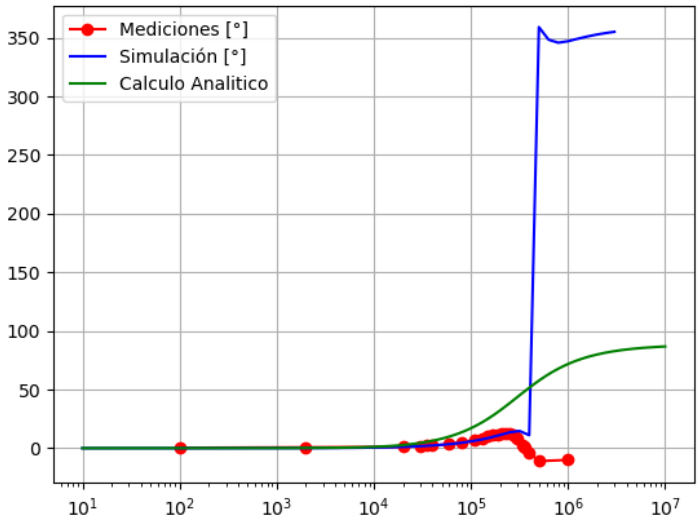


Figura 22: BODE en fase para el Caso 2 del circuito inversor.

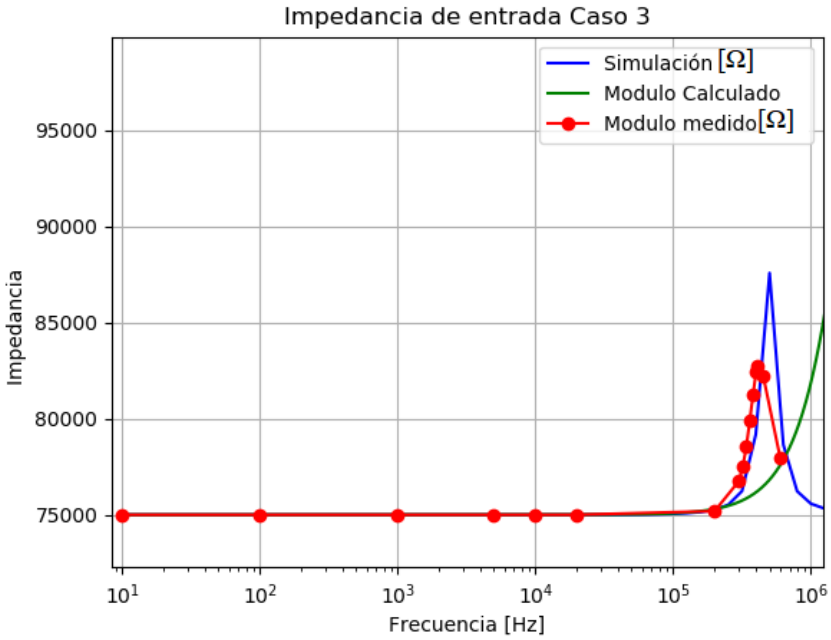


Figura 23: BODE en modulo para el Caso 3 del circuito inversor.

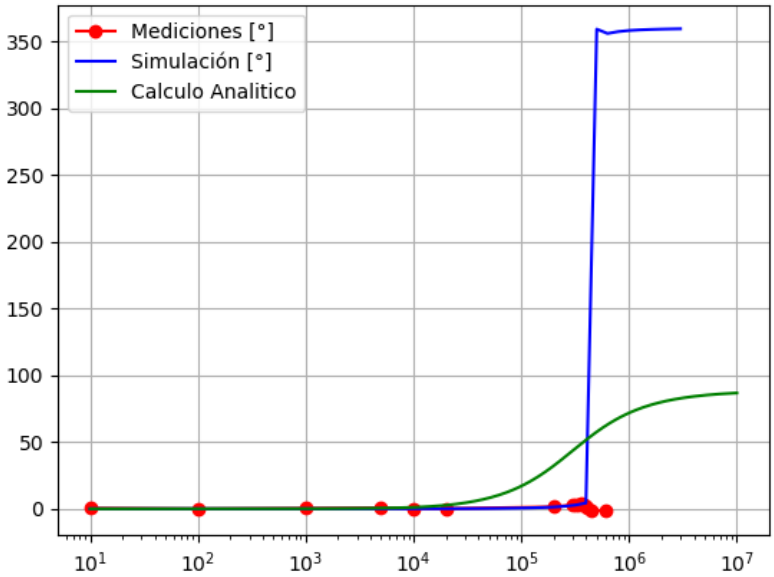


Figura 24: BODE en fase para el Caso 3 del circuito inversor.

También cabe destacar que en las Figuras (22) y (24) realmente no hay un salto, sino que es un cambio de fase de 360°.

Luego se procede a mostrar las mediciones realizadas para el caso del circuito no inversor.

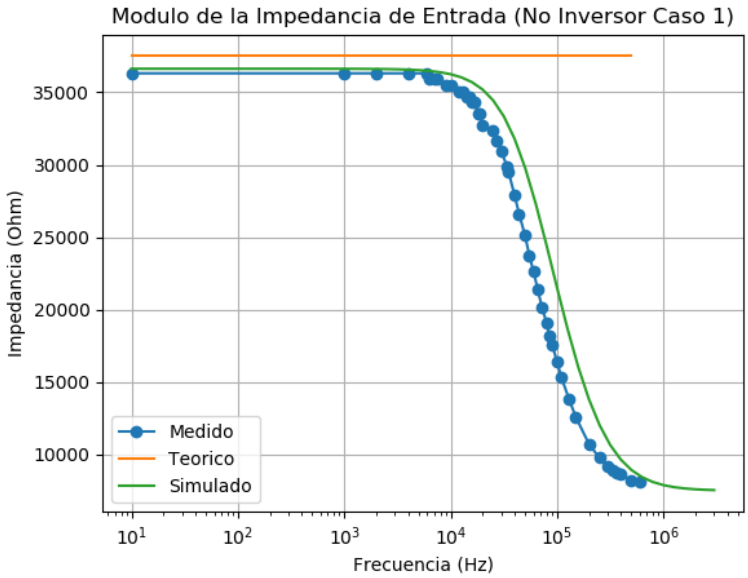


Figura 25: BODE en modulo para el Caso 1 del circuito no inversor.

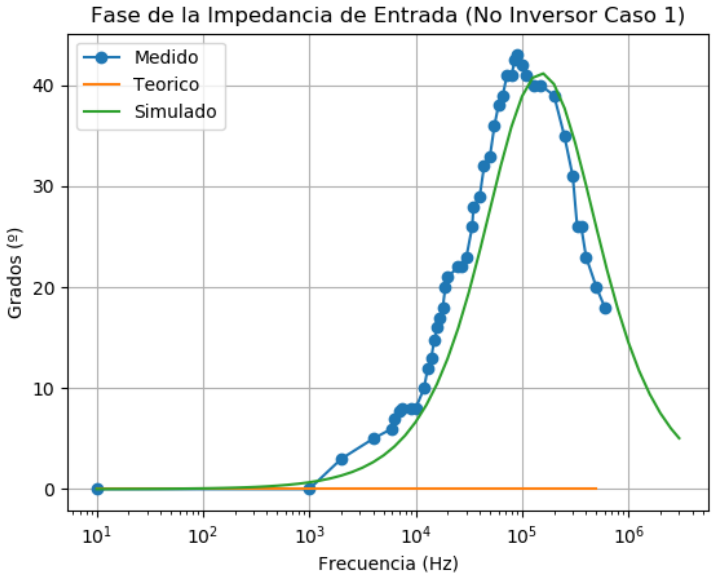


Figura 26: BODE en fase para el Caso 1 del circuito no inversor.

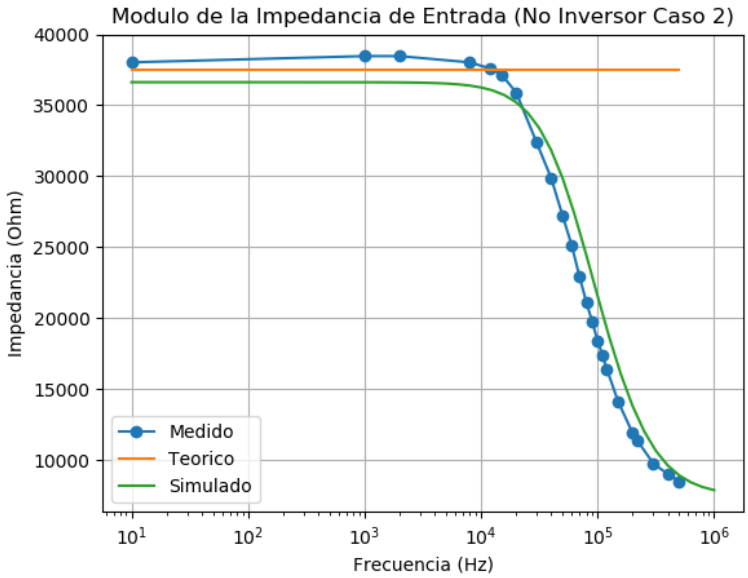


Figura 27: BODE en modulo para el Caso 2 del circuito no inversor.

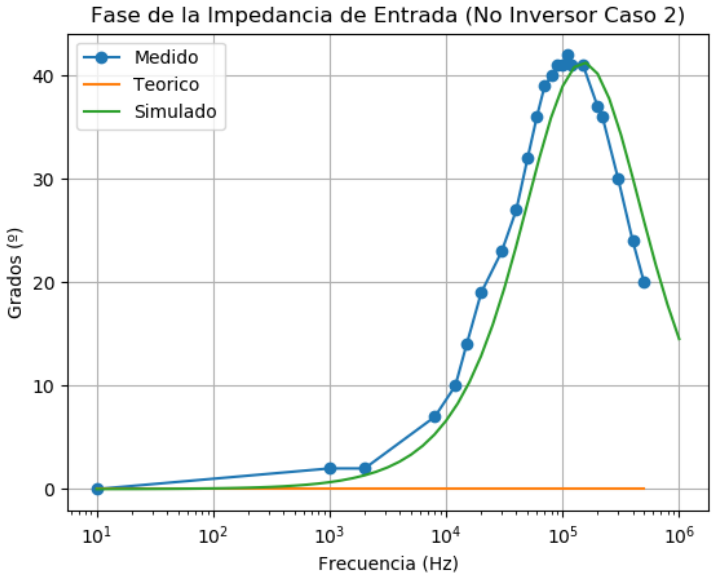


Figura 28: BODE en fase para el Caso 2 del circuito no inversor.

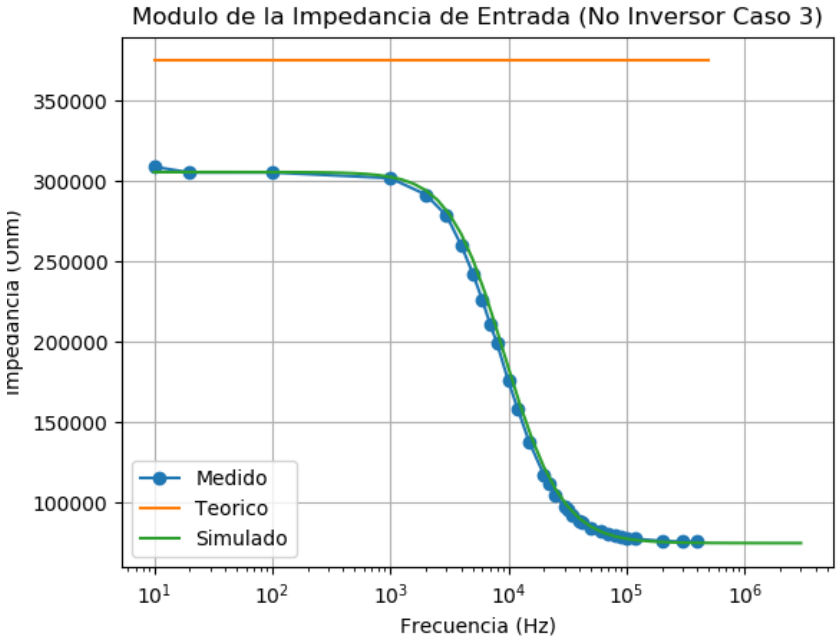


Figura 29: BODE en modulo para el Caso 3 del circuito no inversor.

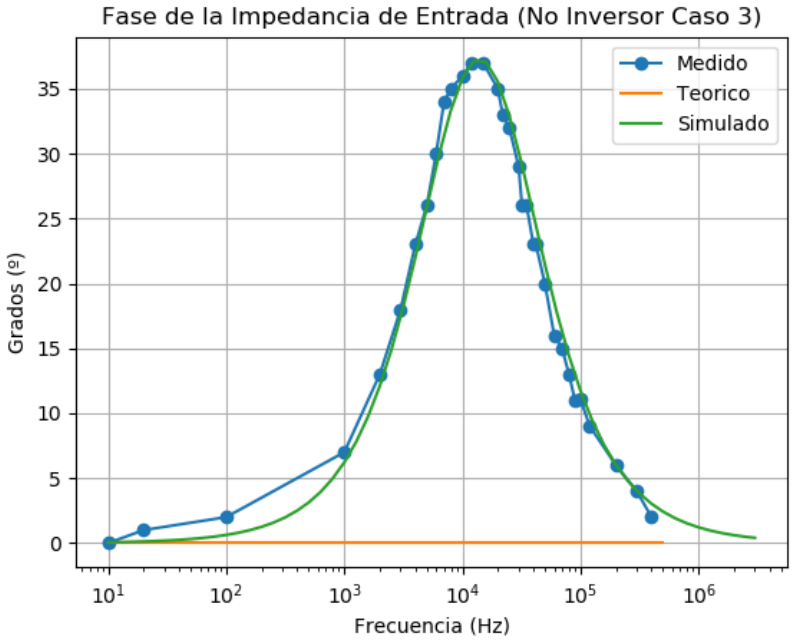


Figura 30: BODE en fase para el Caso 3 del circuito no inversor.

1.2.4. Máximos valores de entrada

El máximo valor de entrada a partir del cual el opamp satura se encuentra definido por diversas variables, siendo algunas de ellas la ganancia del sistema, la amplitud y la frecuencia de la entrada.

Al momento de definir los valores posibles, se realizó un enfoque en las tres variables previamente mencionadas y se asumió el opamp con ganancia ideal. Cabe recordar que se empleó la formula $V_{Out} = H(s) \cdot V_{in}$.

De esta forma, el máximo valor de V_{in} queda definido por la tensión de saturación del operacional. Para el utilizado en este informe (LM324), dicho valor es de $Vcc - 1{,}5\ V$[1], siendo así, para el caso empleado, equivalente a 13,5 V. Luego, utilizando esta relación, se plasmaron los resultados, para las distintas ganancias analizadas, en la Tabla (5). Cabe destacar que para el caso 3 se realiza una excepción, ya que el fabricante informa que la máxima tensión de entrada soportada por el dispositivo sin quemarse es de 32 V.

Caso	**1**	**2**	**3**
Ganancia ideal	10	1	0.1
V_{in-Max} $[V]$	1.35	13.5	32

Tabla 5: Ganancia ideal para el operacional LM324 con los casos del circuito inversor.

Caso	**1**	**2**	**3**
Ganancia ideal	8.8	1.6	0.88
V_{in-Max} $[V]$	1.53	8.43	15.34

Tabla 6: Ganancia ideal para el operacional LM324 con los casos del circuito no inversor.

Luego se graficó la máxima tensión de entrada en función de la ganancia:

[1] Dato extraído de la hoja de datos.

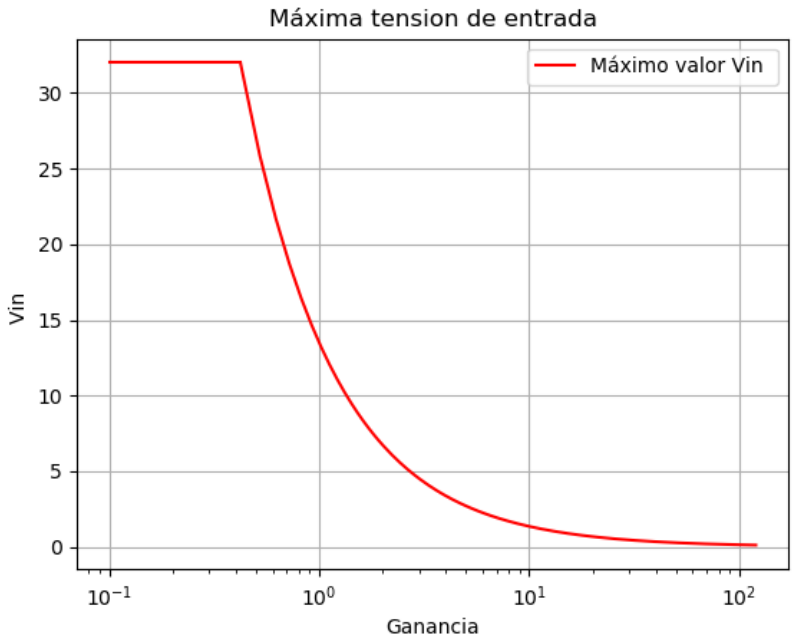


Figura 31: Máxima tensión de entrada en función de la ganancia.

También se analizó la máxima amplitud de entrada en función de la frecuencia tal que no haya Slew-Rate, el cual es un efecto que se detalla con mayor profundidad en su propia sección, ni saturación. La cual puede ser apreciada en el siguiente gráfico para el circuito inversor:

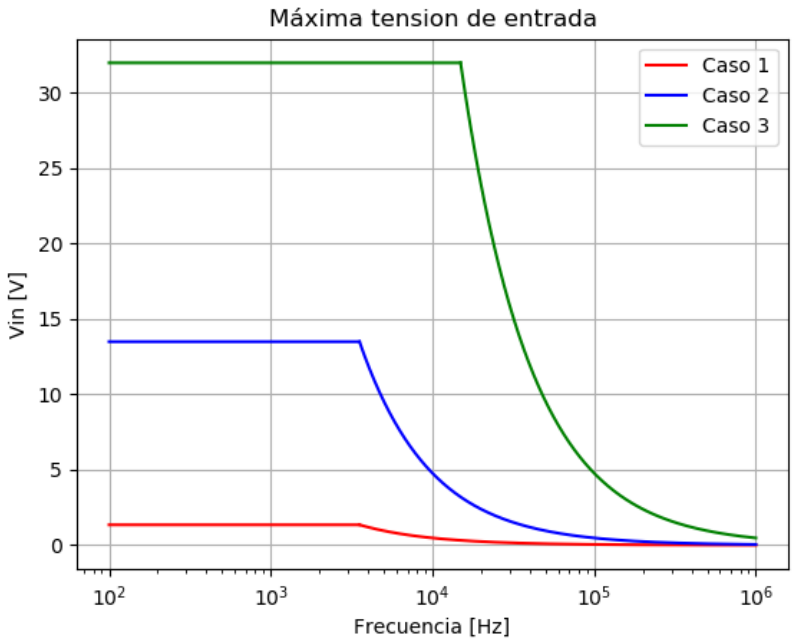


Figura 32: Máxima tensión de entrada sin saturación ni Slew-Rate para el circuito inversor.

A continuación, la máxima amplitud de entrada en función de la frecuencia para el circuito no inversor:

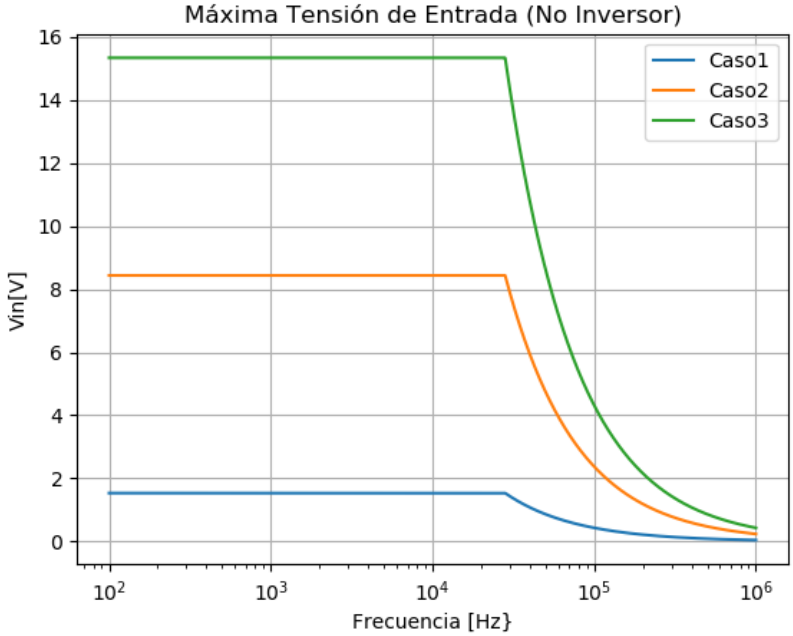


Figura 33: Máxima tensión de entrada sin saturación ni Slew-Rate para el circuito no inversor.

1.2.5. Principales Características

En el caso del circuito inversor, considerando la situación en la cual R_3 sea igual a 0, la salida del amplificador operacional debería ser de 0 V. Esto no es lo que ocurre dado que existe una tensión de offset, la cual se analiza en la sección 3 de este informe.

Por su parte, para el circuito no inversor, se obtendría que $V^+ = V_{in}$. Este circuito se caracteriza por poder ser sustentado con una sola fuente de alimentación, siendo esta referenciada a $V^+/2$ [2]. Es así que recalculando la ganancia para esta disposición, se obtiene que

$$H(s) = \left(\frac{R_1}{R_1 + R_2} + A_o(\omega) \right)^{-1}$$

Luego, se sabe que R_3 no es necesaria considerando I_{in} constante frente a cambios en la temperatura[3]. Además, se observa en (35) que la impedancia de entrada decae, lo cual puede llegar a provocar que esta sea comparable con la de la fuente, generando problemas de medición.

Por otro lado, se analiza el propósito de R_4 en el circuito inversor. A primera vista no es evidente, dado que la transferencia es independiente de ella, pero observando que existe una corriente máxima[4] que puede aportar el opamp, se

[2] Caracterización brindada por el fabricante.
[3] Dato obtenido de la hoja de datos
[4] Dato obtenido de la datasheet, $I_{Max} = 20\ mA$

llego a que el propósito de R_4 es limitar la corriente, por lo tanto su valor debe ser $R_4 > \frac{V_{Out}}{I_{Max}}$. Otra función que posee R_4 es el limitar la corriente del lazo.

1.2.6. DC-Sweep

Se realizó un barrido entre $-Vcc$ y Vcc, utilizando un generador de funciones con una rampa y un circuito inversor para llegar a la tensión de salida necesitada, dado que el generador de funciones solo puede entregar hasta 20 Vpp. El comportamiento del operacional no es lineal para todo el rango de entradas. Este se puede observar únicamente en el rango entre $-V_{sat}$ y V_{sat}. Considerando las tensiones de entrada máxima que se observan en la Figura (32), se registraron las siguientes mediciones para el circuito inversor:

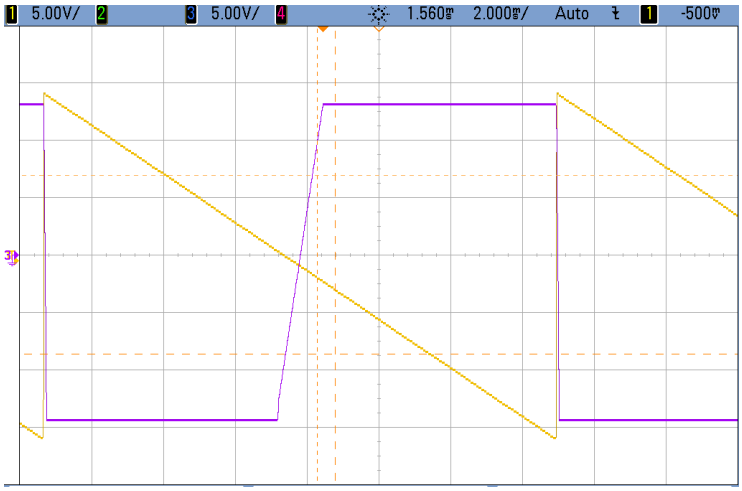


Figura 34: DC-sweep del circuito inversor, Caso 1.

Se puede observar en este caso como el opamp satura a partir de una tensión mayor a 1,35V como se predijo en le punto (a).

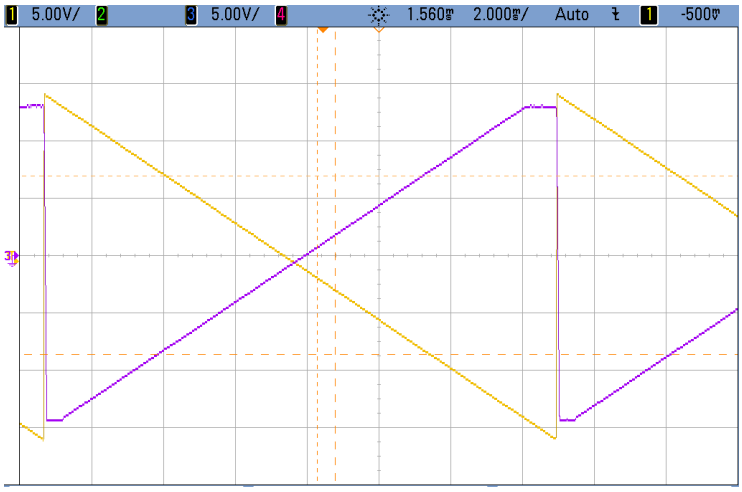


Figura 35: DC-sweep del circuito inversor, Caso 2.

En esta figura se ve como el comportamiento del amplificador operacional es lineal en la mayoría del espectro, con la excepción de las puntas, como fue explicado en el punto (a), para tensiones próximas a los 13,5 V.

Figura 36: DC-sweep del circuito inversor, Caso 3.

Finalmente en esta figura se muestra que el opamp tiene comportamiento lineal para todos los valores de la rampa.

Luego, se procede a presentar el mismo análisis aplicado al circuito no inversor:

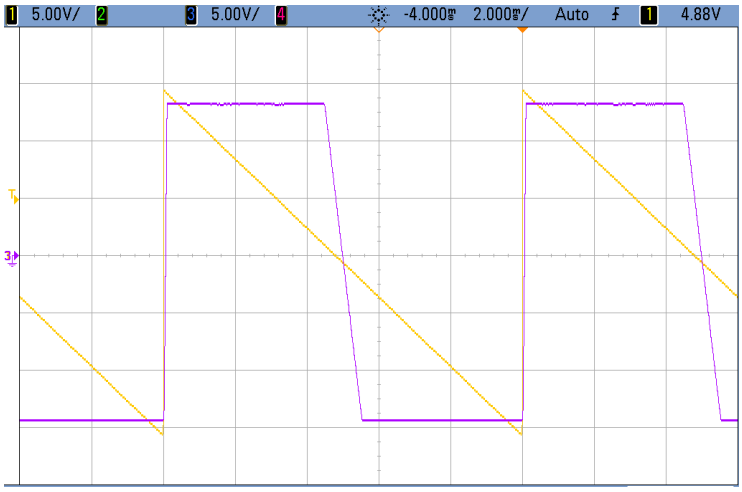


Figura 37: DC-sweep del circuito no inversor, Caso 1.

Figura 38: DC-sweep del circuito no inversor, Caso 2.

Figura 39: DC-sweep del circuito no inversor, Caso 3.

Los casos mostrados en las Figuras (37), (38) y (39) son muy similares a los presentados en (34), (35) y (36). Esto es un resultado esperable, ya que los ordenes con los cuales se amplifican las señales de entrada, para cada caso, son similares, provocando que las tensiones de saturación también lo sean, con la salvedad del cambio de signo en la tensión de entrada para cada tipo de circuito.

Otro efecto no lineal del amplificador operacional que fue observado es el efecto de Cross-Over, el cual es introducido dado a la polarización de los transistores que tiene por dentro el operacional. Este efecto se hace notar como una deformación en forma de llanura en la transición por 0 V, como se puede apreciar en la Figura (40).

Se puede evitar tener que lidiar con este problema al aplicar una tensión de offset de continua, de forma tal que se consiga polarizar los transistores. Para ello, en este informe, se emplearon valores entre 0,7 V y 1,4 V. Otra alternativa es valerse de una señal con valor medio mayor a 0,7 V.

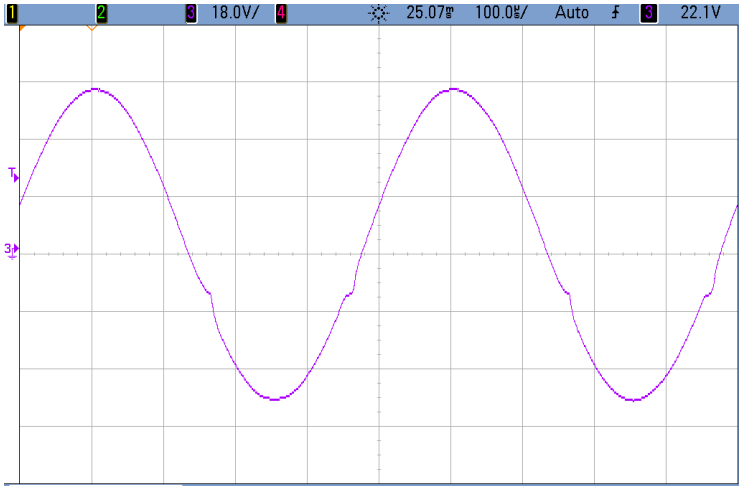


Figura 40: Señal con Cross-Over.

1.2.7. Slew-Rate

El Slew-Rate está definido como la máxima variación temporal de la salida del amplificador operacional. Este efecto depende de 3 parámetros siendo estos la frecuencia, la amplitud y la ganancia, considerando el caso de que la salida sea una senoidal. Dado que se puede describir cualquier señal como una combinación lineal de senos, se puede decir que el Slew-Rate de una señal arbitraria también dependerá de estos parámetros. Si se le demanda al operacional una tasa de cambio mayor a la soportada, este procederá a distorsionar la señal.

$$SR = Max\left(\frac{\partial V_{Out}}{\partial t}\right) \tag{38}$$

Utilizando una entrada senoidal de la forma $V_{in} = A \cdot \sin(\omega t)$:

$$SR = Max\left(\frac{\partial(G \cdot A \cdot \sin(\omega t))}{\partial t}\right) = A \cdot \omega \cdot G \tag{39}$$

A partir de (39) se llega a una relación que debe cumplir la señal de entrada para no presentar efectos de Slew-Rate. Esta limitación tiene un grado de libertad, por lo tanto se puede elegir un parámetro fijo y regular el otro, por ejemplo, fijando la frecuencia de entrada, se deberá cumplir que:

$$V_{in} \leq \frac{SR}{G \cdot \omega_0} \tag{40}$$

Es así que se midió el Slew-Rate utilizando como entrada una senoidal, obteniendo la siguiente medición:

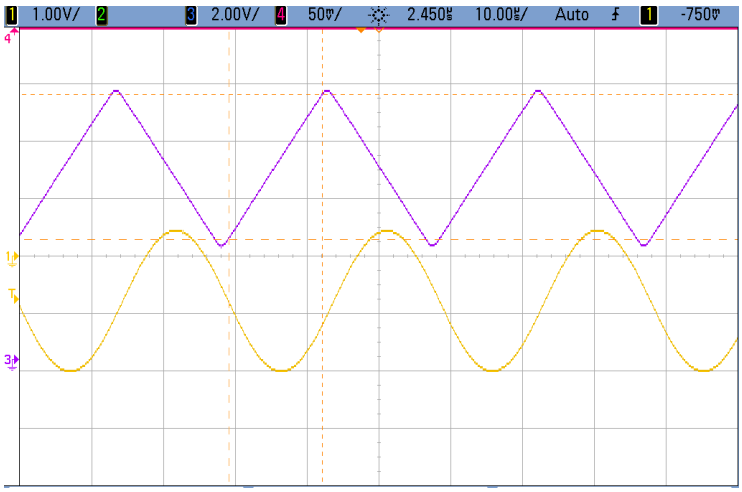


Figura 41: Medición Slew-Rate.

De aqui utilizando (39) se obtiene que:

$$SR \approx 0{,}38\frac{V}{\mu s} \tag{41}$$

lo cual concuerda con lo provisto por el fabricante en la Tabla (1).

1.2.8. Respuesta en frecuencia

Se midió la respuesta en frecuencia de las configuraciones en los diversos casos y se graficaron junto a las simulaciones hechas en LTSpice y los cálculos teóricos.

Primero se presentan los casos para el circuito inverso.

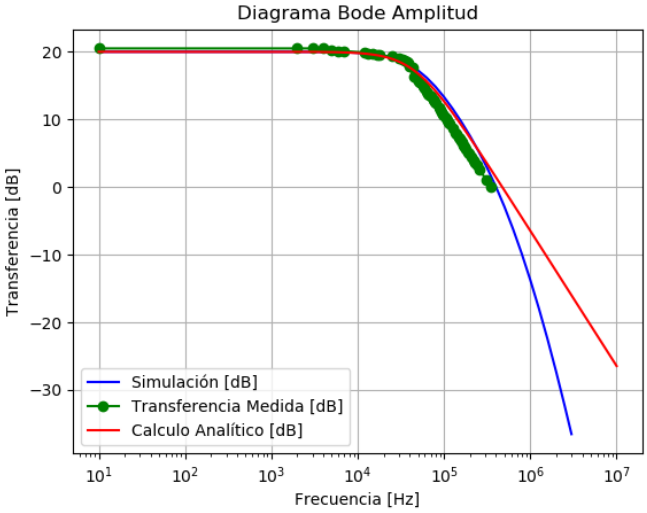


Figura 42: Diagrama de Bode en amplitud Caso 1.

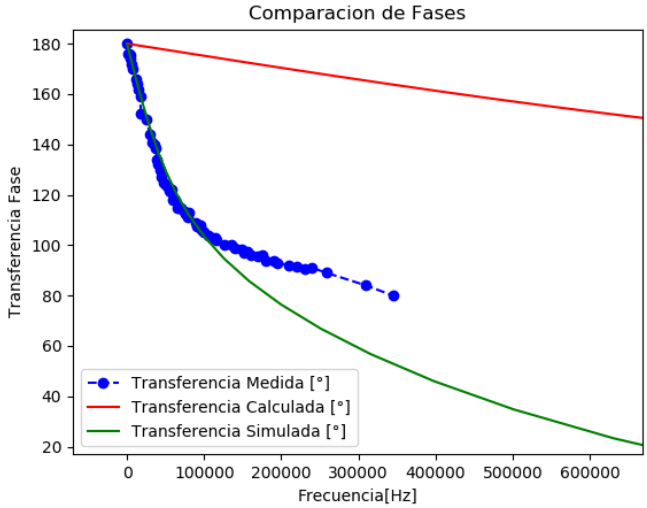


Figura 43: Diagrama de Bode en fase Caso 1.

En estas mediciones el principal problema que se presentó fue la saturación propia del operacional. También se evidenciaron los efectos del Slew-Rate dado

a que esta configuración amplifica y efecto de Cross-Over. Además, se observó que, dado que la tensión de entrada era tan pequeña, como se puede apreciar en la Figura (32), la señal era comparable con ruido, el cual a su vez era amplificado y obteniendo uno mucho mayor a la salida.

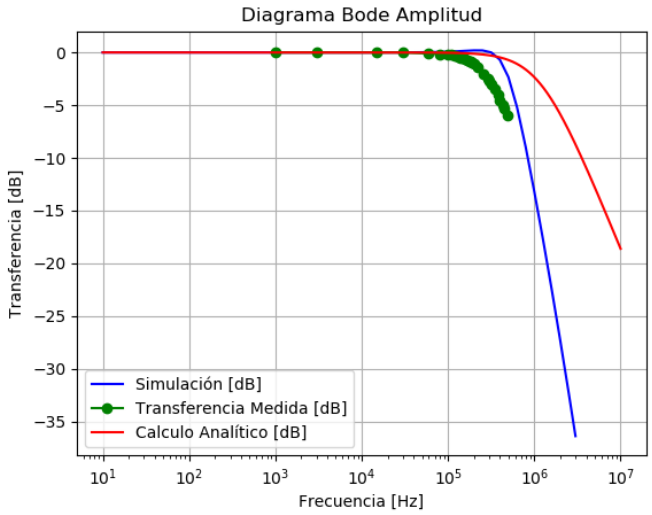


Figura 44: Diagrama de Bode en amplitud Caso 2.

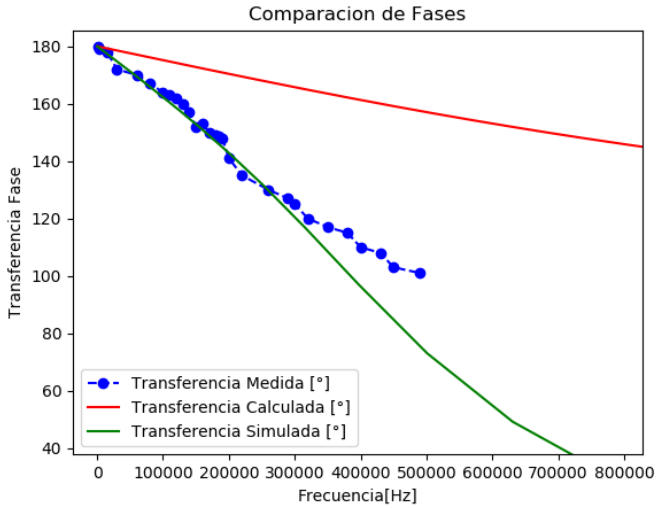


Figura 45: Diagrama de Bode en fase Caso 2.

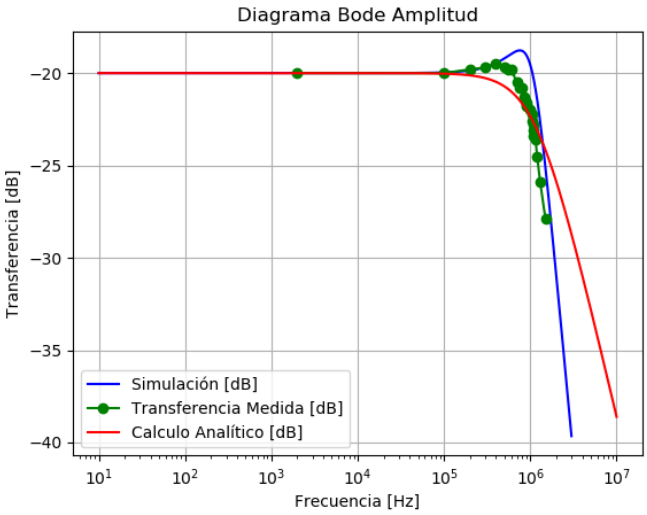


Figura 46: Diagrama de Bode en amplitud Caso 3.

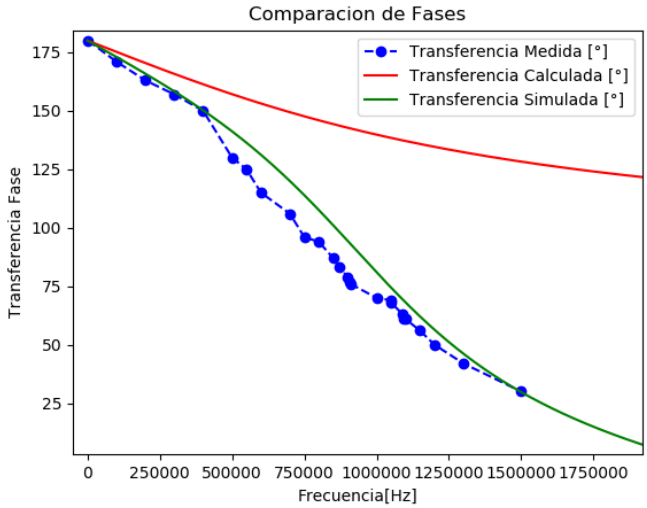


Figura 47: Diagrama de Bode en fase Caso 3.

Para las mediciones del tercer caso, se presentó el problema de que se dificultó la toma de mediciones, debido a que, se estaba atenuando la señal a medir, por lo tanto se encontraba cerca del piso de ruido a altas frecuencias. Algo que se puede apreciar en esta medición es la aparición de un sobrepico. Las mismas fueron hechas con una punta **x10**, la cual introdujo un polo adicional, generando un sistema de segundo orden, justificando la aparición de dicho sobrepico.

A continuación se presentan las mediciones realizadas para el circuito no inversor.

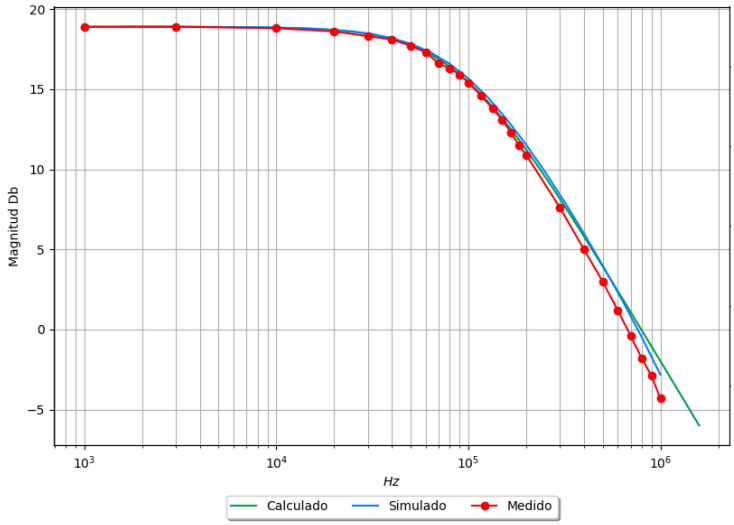


Figura 48: Diagrama de Bode en amplitud Caso 1.

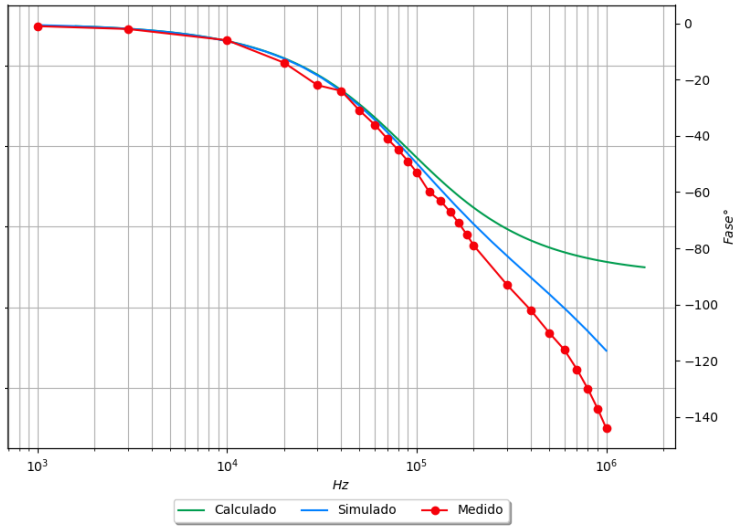


Figura 49: Diagrama de Bode en fase Caso 1.

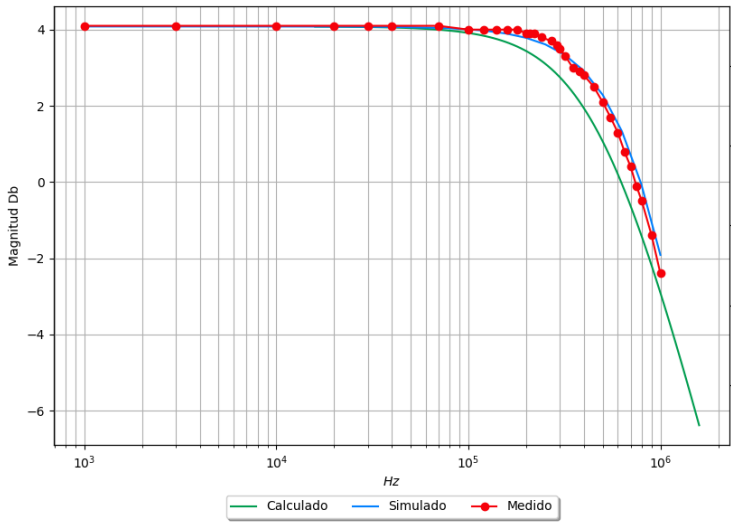


Figura 50: Diagrama de Bode en amplitud Caso 2.

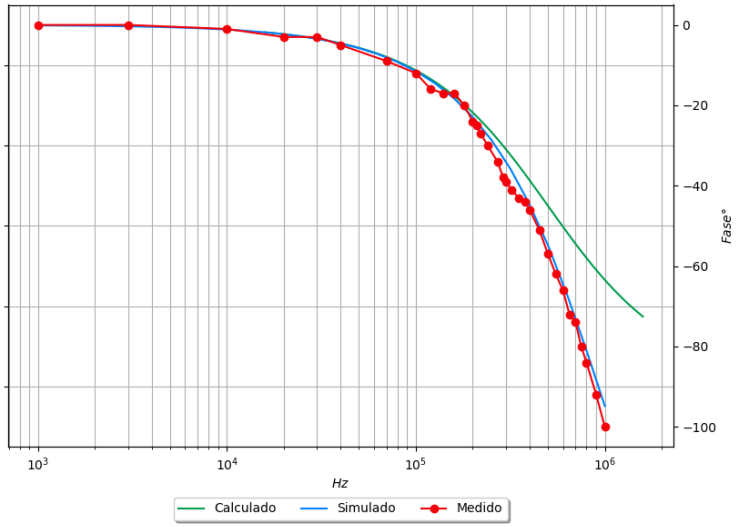


Figura 51: Diagrama de Bode en fase Caso 2.

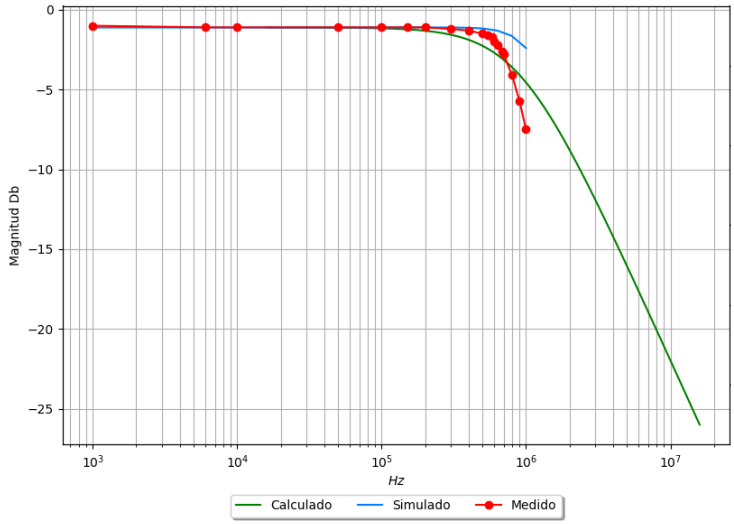


Figura 52: Diagrama de Bode en amplitud Caso 3.

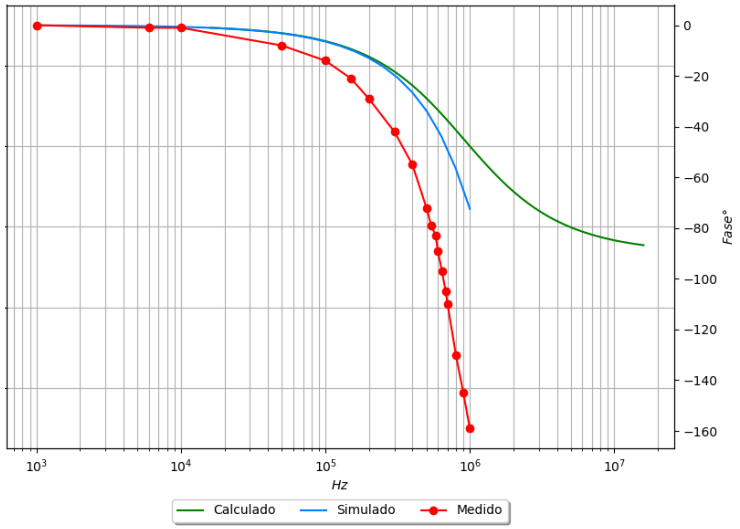


Figura 53: Diagrama de Bode en fase Caso 3.

Se puede observar en todos los casos como la frecuencia de corte de las transferencias son próximas, mientras que las transferencias medidas y simuladas difieren de la teórica. Esto es más evidente al observar las discrepancias en (49), (51) y (53) a altas frecuencias. Esto se debe a las puntas del osciloscopio cuyas capacitancias son de aproximadamente 80 pF. Al pasar a las altas frecuencias, este capacitor genera un filtro de segundo orden con el polo ya existente, atenuando la tensión de salida del circuito y generando en consecuencia que esta sea comparable con el ruido existente y dificultando las mediciones.

1.2.9. Limitaciones

Algunas limitaciones con las cuales se lidiaron al utilizar este operacional fueron la intervención del Slew-Rate, el efecto de Cross-Over y la saturación del mismo.

En el caso de que se quiera trabajar con una señal cuadrada de 1 Vpp, en un rango de frecuencias de 0,3 $MHz \sim 2\ MHz$, con un Duty Cycle entre 20 % y 80 %, no será posible, dado que se presentaran problemas de Slew-Rate. Por otro lado, se observarán problemas de Cross-Over cuando la media de la señal no supere los 0,7 V.

Viendo que el operacional LM324 no funciona para dichas aplicaciones, se encontraron 3 amplificadores operacionales que pueden ser utilizados con una señal de las características mencionadas. Considerando que posean un valor medio de 0 V y un duty de 50 % los cuales son: TL072, TL084 y LM833, según los datos brindados por los fabricantes.

2. Caracterización de Amplificadores Operacionales

2.1. Introducción teórica

El objetivo de esta sección es comparar el comportamiento de dos amplificadores operacionales diferentes, analizando sus características principales, contrastando sus respectivos modelos teóricos, simulaciones y mediciones.

En la siguiente tabla se presentan algunas características otorgadas por los fabricantes sobre ambos integrados que serán de importancia en el análisis que sigue:

Amplificador	A_{vol} (dB)	GBP (MHz)	Slew-Rate ($\frac{V}{\mu s}$)	V offset (mV)	I bias (nA)	r_d
$LM833$	110	$10-15$	7	$0,3$	300	no especifica
$NE5534$	$25-100$	10	7,5	$0,5-4$	$500-1500$	100 $k\Omega$

Tabla 7: Datos op-amps.

El circuito a trabajar es la configuración no inversora dada en la Figura (54), en la cual $R_1 = 3\ k\Omega$, $R_2 = 240\ k\Omega$ y $R_3 = 220\ k\Omega$. Se utilizó esta misma configuración para ambos integrados.

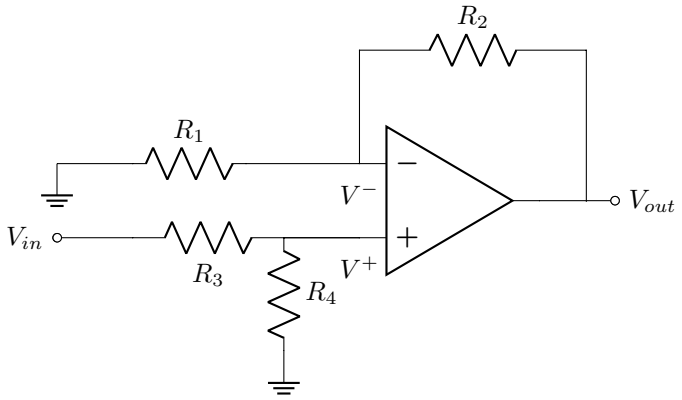


Figura 54: Configuración no inversora.

2.1.1. Respuesta en frecuencia

Un amplificador operacional puede describirse mediante diferentes modelos. Un análisis inicial fue hecho en la sección anterior, no obstante aquí se profundizará más al respecto. Un esquema de la configuración no inversora completa puede verse en la Figura (55).

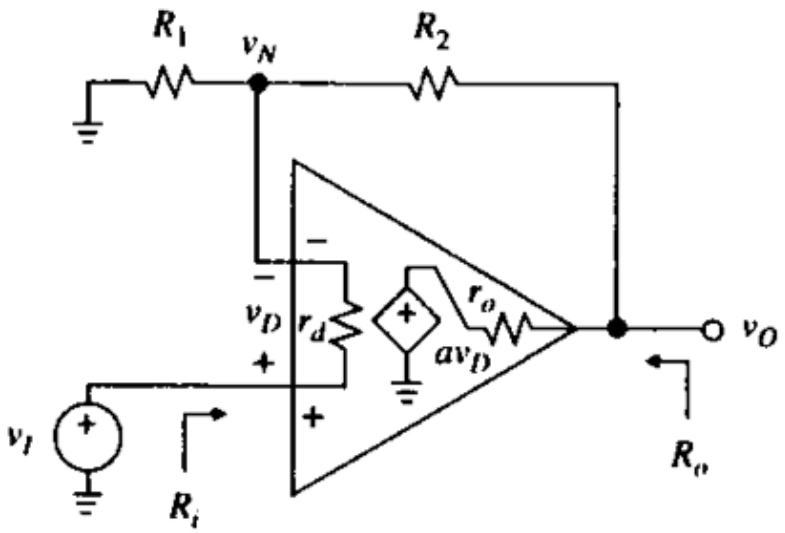


Figura 55: Esquema configuración no inversora completa.

Para el modelo ideal la resistencia r_d es igual a infinito, mientras que r_0 es igual a cero y la ganancia es por ende, infinita. No obstante el caso analizado y medido dista mucho del ideal. En realidad se puede considerar a A_0 como un número muy grande, pero finito, al igual que r_d. En ese caso se considera que casi no circula corriente por r_d y por ende la tension en el nodo N (v_N), es igual a V_{in}. La tension a la salida es a su vez:

$$V_{out} = A_{vol}(v_D) \tag{42}$$

con v_D igual a la diferencia de tension entre el borne positivo y el negativo.

Es posible también, realizar un divisor resistivo entre R_2 y R_1:

$$V_N = \frac{V_{out}R_1}{R_1 + R_2} \tag{43}$$

Reemplazando en (42):

$$V_{out} = A_{vol}(V_{in} - \frac{V_{out}R_1}{R_1 + R_2}) \tag{44}$$

Si resuelvo para $\frac{V_{out}}{V_{in}}$ y reordeno:

$$\frac{V_{out}}{V_{in}} = \frac{A_{vol}}{1 + \frac{A_{vol}}{1+\frac{R_2}{R_1}}} \tag{45}$$

Cuando se realiza el límite de A_vol tendiendo a infinito se llega a la expresión ideal:

$$G_i = 1 + \frac{R_2}{R_1} \tag{46}$$

El último modelo utilizado es el del polo dominante o compensación por frecuencia. Debido a que la mayoría de los amplificadores utilizan el feedback negativo como método para alcanzar altas ganancias, es posible que a altas frecuencias, imperfecciones dentro del chip generen que este feedback se de vuelta, causando que el amplificador oscile.

El modelo de polo dominante utilizado es el siguiente:

$$A_{vol} = \frac{A_0}{1 + \frac{s}{\omega_p}} \tag{47}$$

en el cual ω_p es del orden de los Hertz. Si se reemplaza (46) y (47) en (45), con un poco de trabajo matemático se llega a la siguiente fórmula normalizada:

$$\frac{V_{out}}{V_{in}} = \frac{\frac{G_i A_0}{A_0 + G_i}}{1 + \frac{s}{\omega_p (1 + \frac{A_0}{G_i})}} \tag{48}$$

Por último, un parámetro de vital importancia para el análisis de un amplificador operacional es su GBP, o el producto entre el ancho de banda del amplificador y la ganancia a la cual es medido. Para cualquier op-amp con polo dominante esta cantidad es una constante independiente de la ganancia a la cual es medida. El gain-bandwidth-product, es importante ya que, da una idea de la máxima ganancia que se puede extraer de un dispositivo a una frecuencia dada. El GBP para un amplificador operacional con polo dominante es igual a la siguiente expresión:

$$GBP = A_0 \omega_p = G_{real} \omega_c \tag{49}$$

con ω_c el polo del circuito completo.

2.1.2. Impedancia de entrada

Para analizar la impedancia de entrada teórica del circuito se utilizó el modelo completo con polo dominante del op-amp. Todo el análisis siguiente se hará a partir de la Figura (55), con la única diferencia de que se considerará además una resistencia en la entrada no inversora del circuito (R_3). La impedancia de entrada del circuito puede obtenerse poniendo una fuente de prueba v a la entrada del circuito para luego usar la relación:

$$Z_{in} = \frac{v}{i} \tag{50}$$

En primer lugar se plantea la ecuación de corrientes en el nodo N:

$$\frac{v - v_N}{R_3 + r_d} - \frac{v_N}{R_1} + \frac{A_{vol} v_D - v_N}{R_2} = 0 \tag{51}$$

Se por inspección que:

$$v - v_D = v_N = v - r_d i \tag{52}$$

Reemplazando (52) en (51) y simplificando:

$$\frac{r_{di}}{R_3 + r_d} - \frac{v}{R_1} + \frac{r_{di}}{R_1} + \frac{A_{vol} r_{di} - v + r_{di}}{r_0 + R_2} = 0 \tag{53}$$

Si se factoriza la expresión anterior de un lado por i y del otro por v:

$$i\left(\frac{r_d}{r_d+R3}+\frac{r_d}{R_1}+\frac{A_{vol}r_d}{r_0+R_2}\right)=v\left(\frac{1}{R_1}+\frac{1}{r_0+R_2}\right) \tag{54}$$

Si se reemplaza (50) en la ecuación anterior se cancelan las corrientes. Luego resuelvo para Z_i y después de reordenar la expresión resultante es la siguiente:

$$Z_i=r_d\left(\frac{R_1//(r_0+R_2)}{r_d+R_3}+1+\frac{A_{vol}}{1+\frac{r_0+R_2}{R_1}}\right) \tag{55}$$

Si se reemplaza A_{vol} por su modelo de polo dominante y se reordena se llega a lo siguiente:

$$Z_i=r_d\left(1+\frac{R_1//(r_0+R_2)}{r_d+R_3}+\frac{\frac{A_0}{1+\frac{r_0+R_2}{R_1}}}{1+\frac{s}{\omega_p}}\right) \tag{56}$$

Por último es importante mencionar el método de medición de Z_i. Para eso se modeló el circuito como si fuera un divisor resistivo, es decir, se colocó una resistencia extra de 1 $k\Omega$ a la entrada del circuito y se midió cuanta tensión caía sobre dicha resistencia con el osciloscopio. Se hizo lo mismo para la fase, aunque los resultados finales pueden mejorarse.

2.2. Resultados experimentales LM833

Con los valores de resistencias utilizados la ganancia ideal tiene un valor de 81, (46), valor a tener en cuenta a la hora de medir, para evitar tener problemas con el slew rate o que el amplificador sature. Por lo anterior se utilizaron tensiones del orden de los milivoltios para medir la respuesta en frecuencia. De (49), considerando el peor caso para el GBP brindado por el fabricante (10 Mhz), se obtiene que:

$$f_c=\frac{GBP}{2\pi G_i}=19649\ Hz \tag{57}$$

Se toma G_i ya que A_0 es considerablemente grande y por ende G_i es cercano a G_{real}.

Por último antes de pasar al análisis de la respuesta en frecuencia del circuito con el LM833, al realizarse las mediciones se observó que a medida que la frecuencia de la señal de entrada aumentaba aparecía un offset en la señal de salida. En otras palabras, había una componente de continua montada sobre la señal de salida, por ende el valor medio de la salida es diferente a 0 V. A pesar de lo anterior, este fenómeno solo se pudo apreciar a frecuencias relativamente altas (orden de los Megahertz). Debido a que el LM833 tiene una impedancia entre sus bornes muy grande (orden de los Megaohm), a frecuencias bajas no se observa un offset en la salida. Pero a medida que la frecuencia aumenta, a su vez disminuye la impedancia de entrada del circuito y así, se hace comparable el valor de R_3 con el de Z_i. Lo anterior ocasiona que haya una corriente entrando al amplificador, llámese Input Bias Current, que haya una caída de tensión no deseada a la entrada y se degrade la condición de Tierra virtual.

2.2.1. Respuesta en frecuencia

Ya habiendo descrito los modelos teóricos y su respectivo método de medición, se procede a presentar los gráficos obtenidos en los cuales se superpone el modelo teórico, las simulaciones realizadas en LTSpice y los datos medidos:

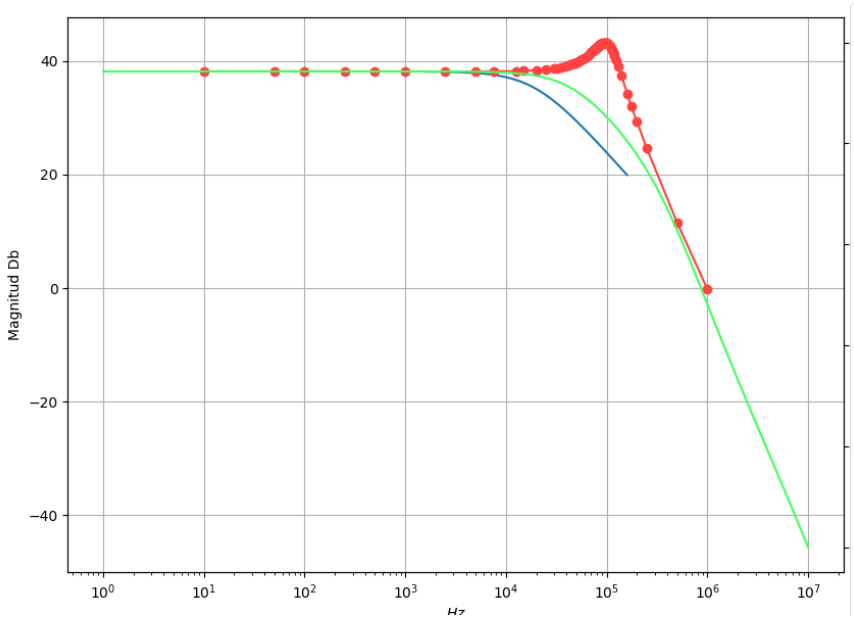


Figura 56: Diagram de Bode en amplitud para LM833.

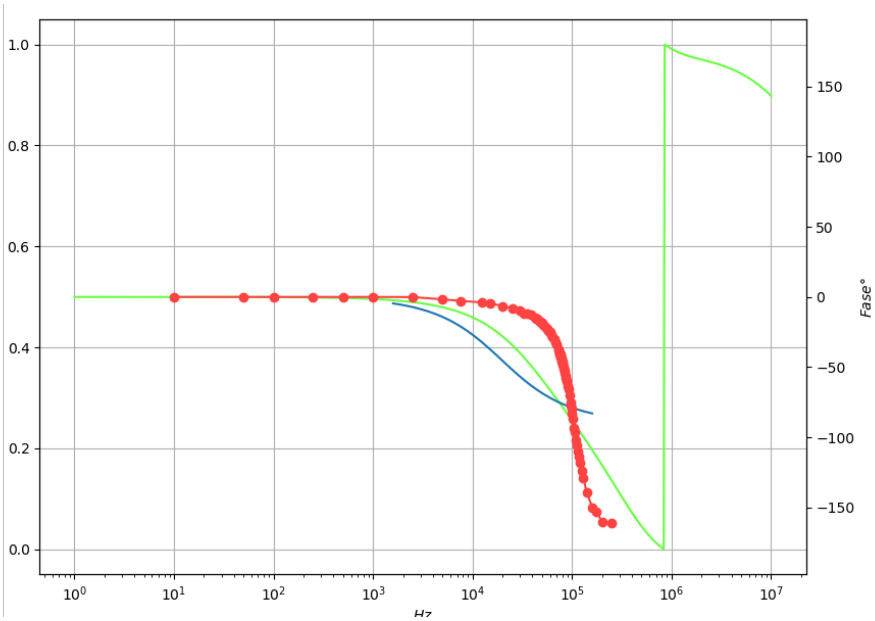


Figura 57: Diagram de Bode en fase para LM833.

En primer lugar puede verse en el gráfico (**??**) que la frecuencia de corte obtenida en (57) concuerda con el modelo simulado. Lo que no concuerda con el modelo simualdo y menos aún con el teórico es el sobrepico medido. El resultado esperado era un circuito que se asemeje a un pasa-bajos de primer orden, no obstante el sobrepico indica que el circuito real obedece a un modelo de segundo orden. Se pueden buscar razones para explicar este resultado. Por el solo acto de medir se esta agregando una capacitancia de 11 pF debido a las puntas, además se tiene que tener en cuenta la capacitancia de los terminales de los componentes y que el circuito fue medido en un protoboard, el cual agrega aproximadamente 2 pF por cada conexión hecha. El pico observado en un principio fue un problema para las mediciones, ya que el amplificador llegaba a su punto de saturación cerca del máximo. Más allá de esta anomalía el resto del gráfico es acorde a las simulaciones y la teoría.

Por otro lado puede hacerse el mismo análisis con la fase del circuito. Teoricamente uno esperaría medir un circuito de primer orden, en el cual es desfase máximo es de 90 grados, pero las evidencias empíricas demuestran lo contrario, se esta trabajando con un circuito de segundo orden y un desfase de 180 grados. Incluso puede observarse a que a altas frecuencias hay un salto en la fase simulada, comportamiento que no logró medirse en el laboratorio.

Un primer paso para mejorar las mediciones es realizar el circuito en una PCB y asi disminuir las capacidades parásitas. Agregado a lo anterior, una solución al problema de las capacidades parásitas es incluir algún tipo de circuito de compensación, similar a lo que hacen los fabricantes al agregar un capacitor dentro del op-amp para evitar la inversión del feedback. El fabricante no incluyó ningún tipo de circuito de compensación recomendado en el caso del LM833 .

2.2.2. Impedancia de entrada

Para graficar la impedancia de entrada teórica hacen falta datos respecto de las resistencias internas del amplificador que no fueron dados por el fabricante. Por lo tanto se limita a presentar los gráficos correspondientes a las mediciones y las simulaciones:

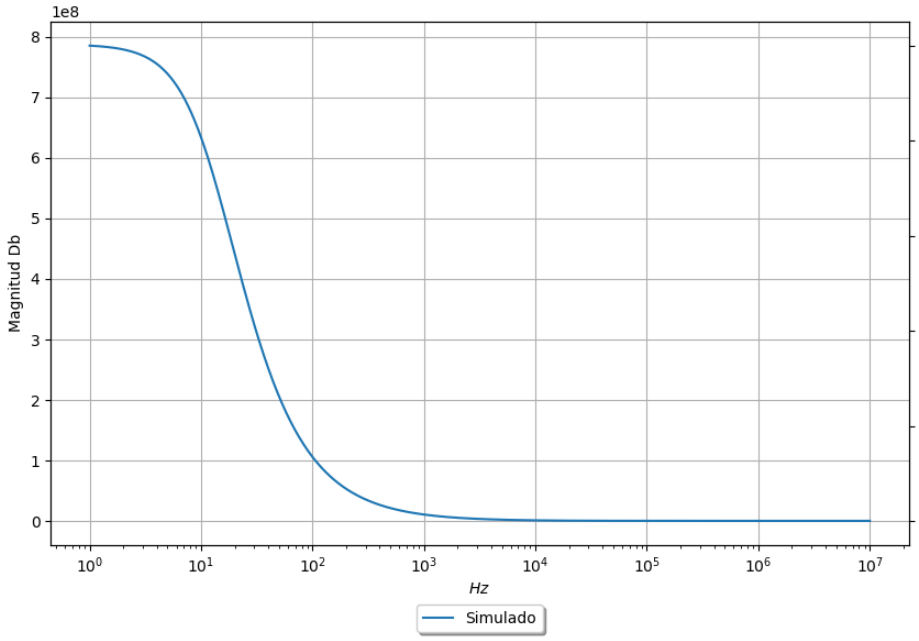


Figura 58: Impedancia de entrada LM833 en amplitud simulada.

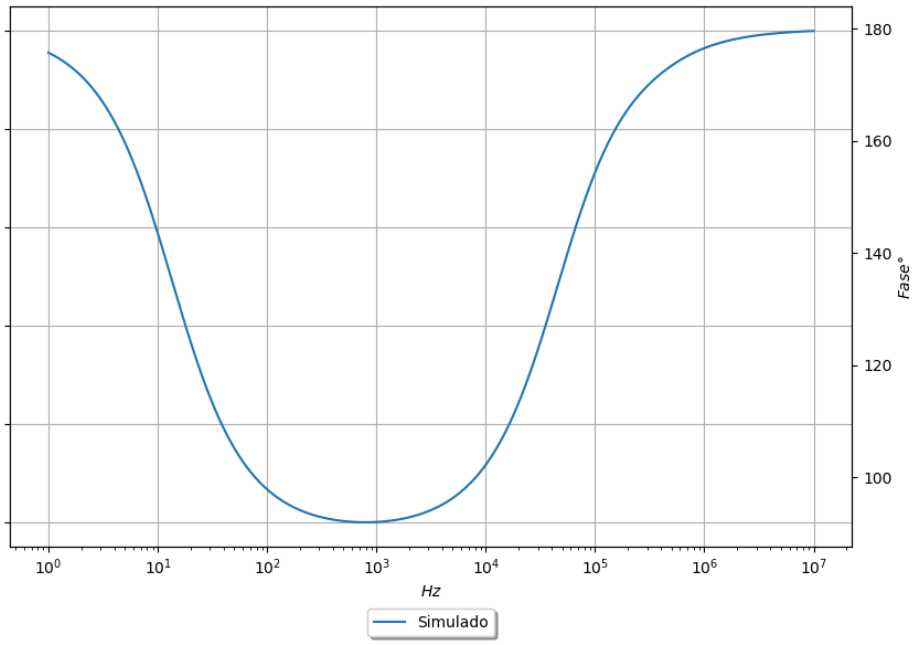


Figura 59: Impedancia de entrada LM833 en fase simulada.

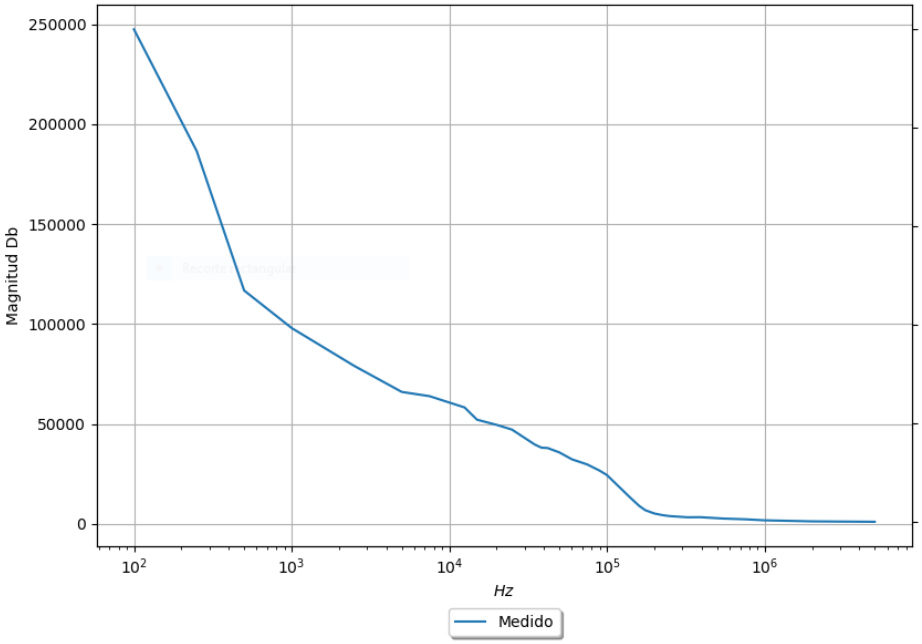


Figura 60: Impedancia de entrada LM833 en amplitud medida.

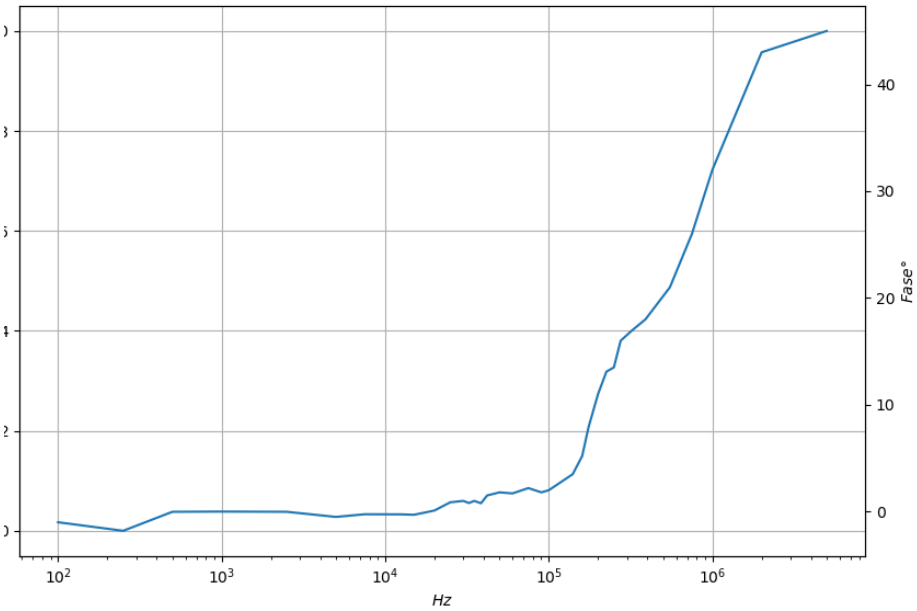


Figura 61: Impedancia de entrada LM833 en fase medida.

Es importante destacar que a frecuencias menores a los $100Hz$ fue imposible la medir una caída de tension en la resistencia colocada en serie delante del circuito. Es importante observar la expresión obtenida en 56 y ver como se

comporta a medida que varía la frecuencia. A frecuencias bajas la resistencia tiende r_d, es decir un valor muy grande, razón por la cual fue imposible medir caídas de tensión. Luego lo esperado es que el modulo de la impedancia baje hasta llegar a un valor constante, comportamiento que se evidencia en los gráficos anteriores. En resumen, se puede observar una linea de tendencia en las mediciones que concuerdan con el modelo, para mejorar las mediciones una posibilidad es utilizar el analizador de impedancias en vez del osciloscopio.

2.3. Resultados experimentales NE5534

Debido a que el dato de GBP dado por el fabricante es el mismo que el valor mínimo para el amplificador anterior la frecuencia de corte del circuito teórica será aproximadamente la misma, considerando que se tiene la misma ganancia ideal. No obstante lo anterior, el NE5534 posee un A_{vol} con muchísima disperisón, por lo que se tomó el valor típico del mismo. Además la resistencia de entrada en este caso es mucho menor, igual a $100k\Omega$ en el mejor de los casos. Debido a esto, cuando se comenzó a medir con $R_3 = 220k\Omega$ no se logró que el circuito funcionara. Como R_3 era del mismo orden, en este caso mayor, que R_{in} el circuito funcionaba como un divisor resistivo que además amplificada el ruido que entraba al sistema. En la figura siguiente se ve el efecto medido en un principio:

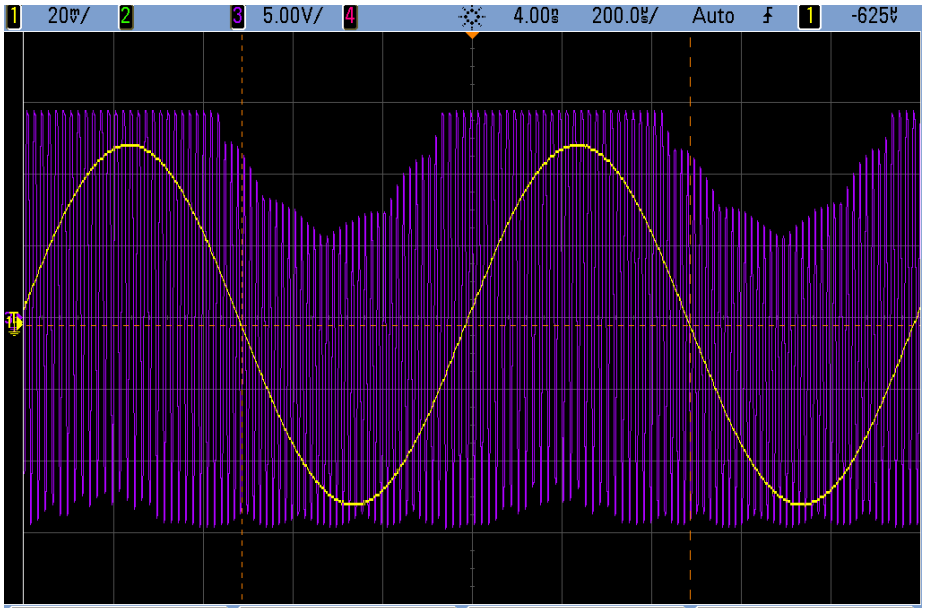


Figura 62: Ruido medido en NE5534.

Para evitar lo anterior, se reemplazó la resistencia R_3 por una igual a 22 $k\Omega$. El segundo efecto visto fue el de un offset en la señal de salida. Para este operacional el offset sí podía apreciarse a bajas frecuencias y era muy notorio a medida que éstas aumentaban. Para evitar lo anterior el fabricante ofrece un circuito de compensación en su datasheet, en el cual se le agrega un capacitor adicional al circuito. A pesar de eso las mediciones fueron realizadas sin el

circuito de compensación.

2.3.1. Respuesta en frecuencia

Los resultados obtenidos se presentan en los gráficos a continuación:

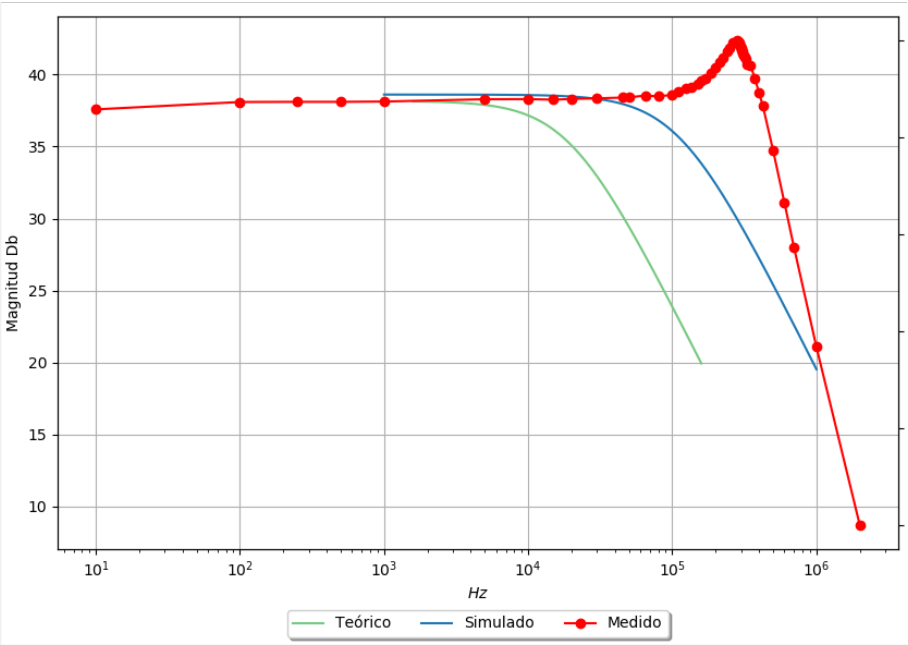


Figura 63: Diagrama de Bode en amplitud para NE5534

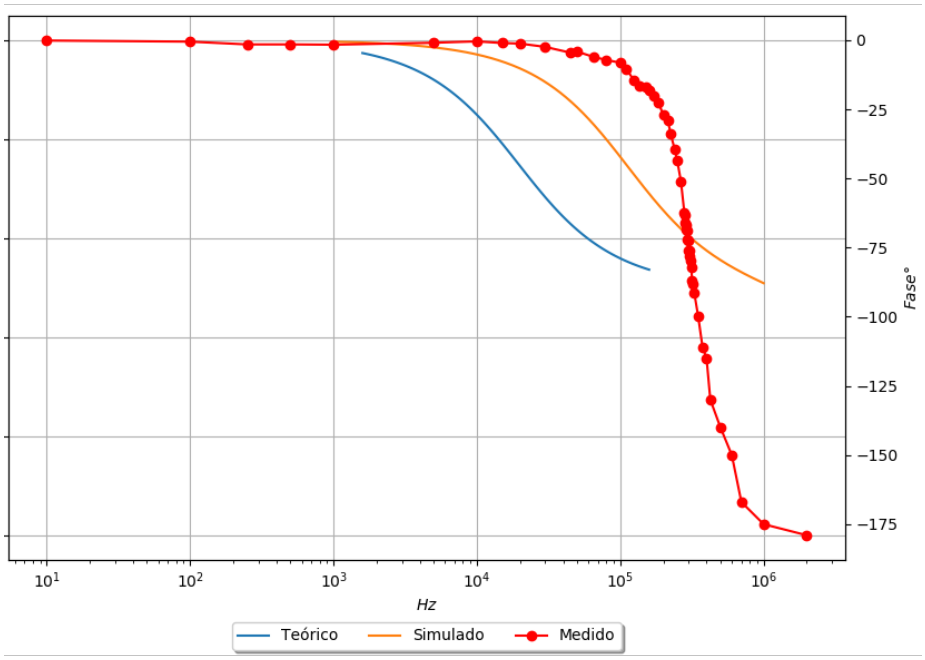


Figura 64: Diagrama de Bode en fase para NE5534

Al igual que en el amplificador anterior, se midió un sobrepico cercano a la frecuencia de corte del circuito. En este caso, dicho sobrepico es aún mayor que para el LM833, lo que indica mayores capacidades parásitas. Además la frecuencia a la que ocurre dicho sobrepico es mayor a la frecuencia teórica calculada anteriormente. Debido a que la ganancia ideal es igual para ambas configuraciones, la única diferencia está el GBP del integrado. Es fácil ver entonces que la ganancia en dBS para el NE5534 alcanza un sobrepico mayor que el LM833 pero es menor en el segmento en el que es constante. De esta manera queda demostrado el efecto del producto de ancho de banda en un operacional y como varía de modelo en modelo. En el NE5534 se logra un mayor ancho de banda, a cambio de perder un poco de ganancia, mientras que en el LM833 ocurre lo contrario. En ambos gráficos puede verse también que debido a las capacidades parásitas el circuito se comporta como uno de segundo orden experimentalmente.

Además de lo anteriormente descrito las mediciones concuerdan bastante bien con los modelos en las secciones en que son cuasi-lineales en el caos de la amplitud, y se puede observar una tendencia similar en el diagrama de fase, a pesar de haberse medido esencialmente un circuito de segundo orden.

2.3.2. Impedancia de entrada

El análisis de la impedancia de entrada para el NE5534 es idéntico al chip anterior, con la salvedad de que si pudieron medirse impedancias a menores frecuencias gracias a que la impedancia de entrada del circuito es muchísimo menor para este operacional. Para realizar estas mediciones tampoco se recurrió al circuito de compensación.

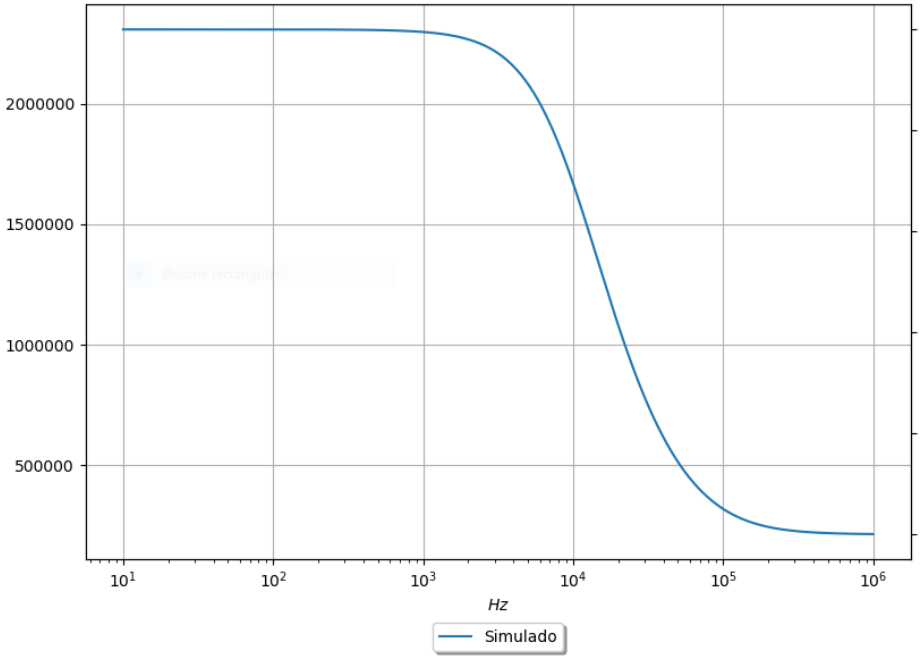


Figura 65: Impedancia de entrada NE5534 en amplitud simulada.

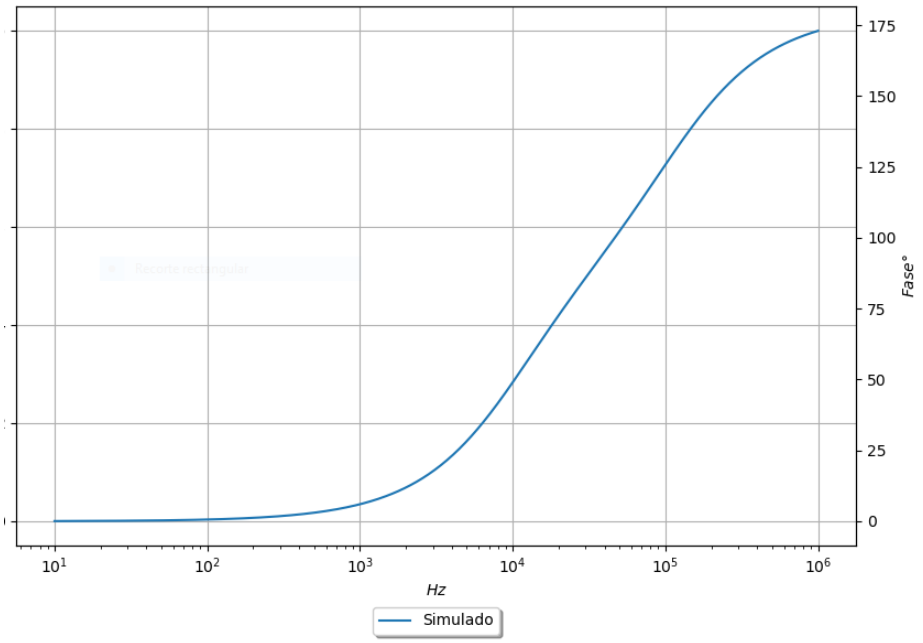


Figura 66: Impedancia de entrada NE5534 en fase simulada.

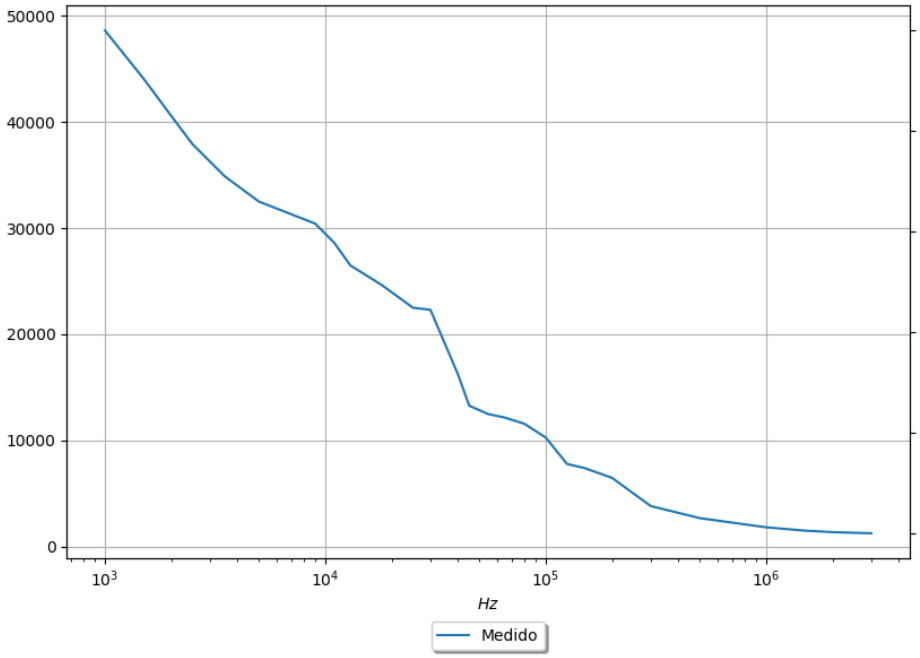


Figura 67: Impedancia de entrada NE5534 en amplitud medida.

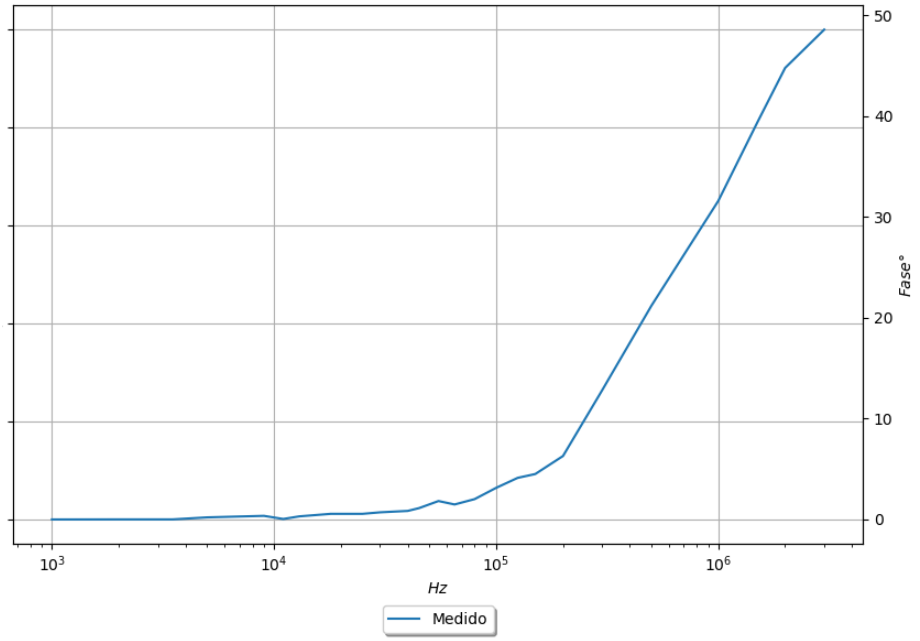


Figura 68: Impedancia de entrada LM833 en fase medida.

Al igual que en el integrado anterior, se observa una tendencia que concuerda entre la simulación y las mediciones. A pesar de lo anterior, más mediciones con

una mayor precisión son requeridas para sacar mejores conclusiones al respecto.

2.4. Aplicaciones

Los dos amplificadores aquí tratados poseen características que los hacen deseables para cierto tipo de aplicaciones. Ambos poseen un A_{vol}, y por consiguiente, una ganancia relativamente grande en un ancho de banda amplio. Lo anterior hace que ambos amplificadores sean útiles en aplicaciones de Audio y preamplificación, ya que el rango de frecuencias en el que se manejan concuerda con ese tipo de aplicaciones. Además, el LM833 posee una impedancia de entrada muy grande y una impedancia de salida muy chica, lo que lo convierte en un gran adaptador de impedancias, no así el otro op-amp analizado. Una desventaja del LM833 es que no hay una manera de integrar un circuito de balance al mismo, al contrario que con el NE5534.

2.5. Conclusiones

En el diseño de un circuito hay que tener en cuenta diversos factores a la hora de elegir que elemento utilizar. En el caso de los amplificadores operacionales, no solo importa la ganancia sino que es de vital importancia analizar las impedancias de entrada y de salida. Como ocurrió en el desarrollo de este ejercicio, a la hora de medir dichos parámetros fueron fundamentales a la hora de armar los circuitos deseados. El caso analizado es quizás el más simple de los circuitos, no así el menos importante de comprender. En caso de tener circuitos con diversas fases el no tener en cuenta factores como los nombrados anteriormente puede significar la diferencia entre recibir una señal limpia o medir ruido a la salida de un sistema. Por eso, queda como conclusión final que es deber de cualquier diseñador tener en cuenta la mayor cantidad posible de variables en la implementación de un circuito.

3. Medición corriente de bias y tensión de offset

3.1. Introducción

Las corrientes de **bias** son las corrientes de polarización de la electrónica dentro de los amplificadores operacionales, en el informe se analizará 2 operacionales. Ambos implementados con **JFet** que si bien, teóricamente no debería tener corriente de gate realmente la tiene. La tensión de offset es la diferencia de potencial que se encuentra a la salida del operacional teniendo una tensión nula a la entrada. Otra corriente de interés es la Corriente de offset. Con el modelo del Op Amp que tiene en cuenta estos fenomenos se puede definir.

$$I_{offSet} = |I_b^- - I_b^+| \text{ y } I_{Bias} = \frac{I_b^- + I_b^+}{2}$$

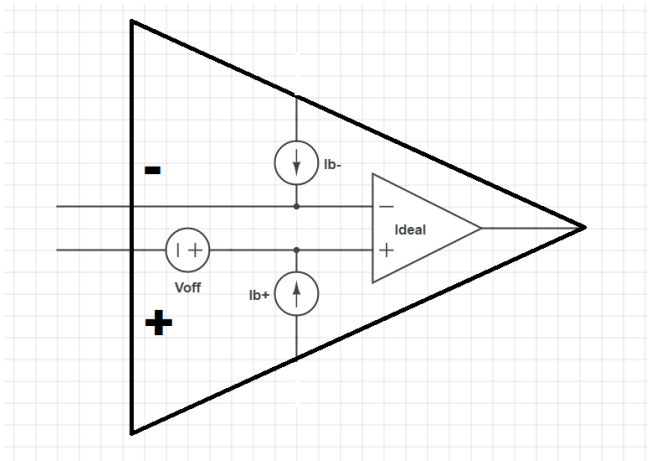


Figura 69: Modelo OpAmp con corriente de bias y tensión de offset.

Se proporcionó el siguiente circuito para medir las corrientes de bias y la tensión de offset.

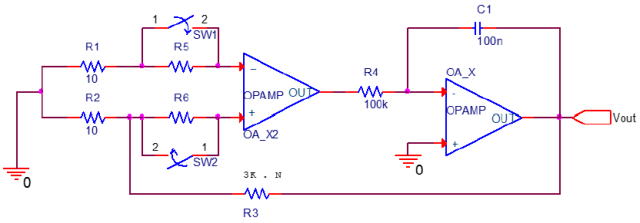


Figura 70: Circuito de medición.

3.2. Estabilidad

Se analizó cada modulo del circuito por separado realizando el diagrama de flujo de señal para el analisis de estabilidad.
Se comenzó por la segunda parte dado que es necesario un resultado de esta parte para realizar la primera

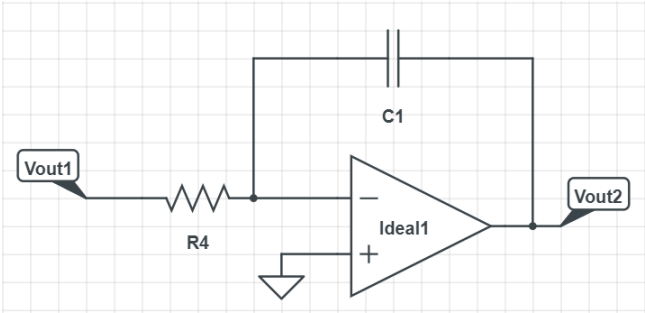


Figura 71: Segunda Etapa.

La corriente circulará a travez de la resistencia y el capacitor.

$$\frac{V_{out_1} - V^-}{R_4} = (V^- - V_{out_2}) \cdot sc$$

Despejando para V^- se llega a:

$$V^- = V_{out_1} \cdot \frac{1}{scR_4+1} + V_{out_2} \cdot \frac{scR_4}{scR_4+1}$$

y utilizando la ecuación del OpAmp:

$$V_{out_2} = A_0 \cdot (-V^-)$$

Se llega al siguiente diagrama

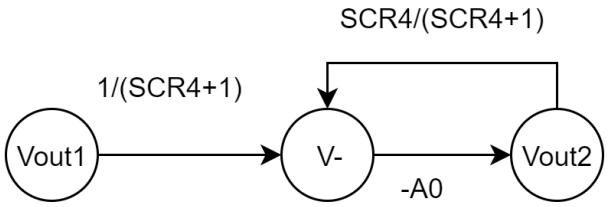


Figura 72: Diagrama de flujo de señal de la segunda etapa.

De aquí se puede apreciar que el circuito es estable dado a que la realimentación es negativa, si se invirtiese la entrada, el circuito pasaría a ser inestable Luego analizando la primer etapa

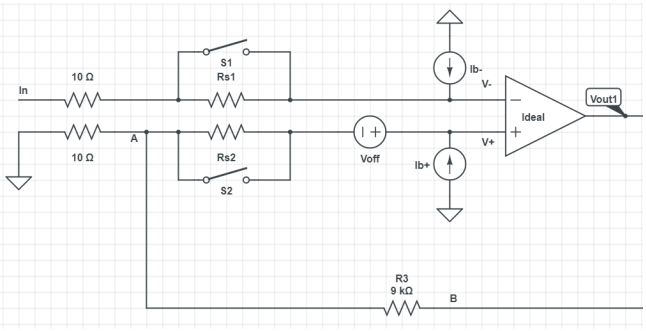


Figura 73: Primer Etapa.

Sabiendo que la tensión en B será el resultado de la confiugración inversora de la segunda etapa.

$$V_{out_1} = A_0 \cdot (V^+ - V^-)$$

$$V^+ = V_{out_1} \cdot \frac{-1}{SCR_4} \cdot \frac{10}{10+R_3}$$

$$V^- = V_{in}$$

Se obtiene el diagrama de flujo de señal:

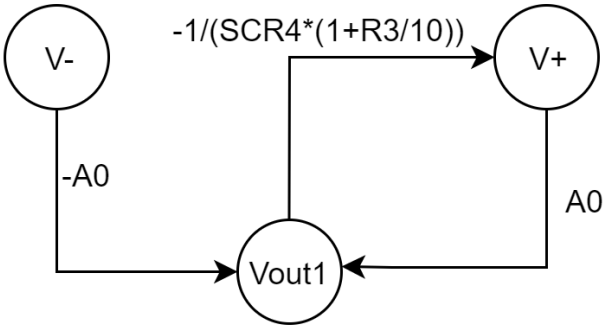


Figura 74: Diagrama de flujo de señal de la primer etapa.

El cual tambien se puede notar que es estable dado a la realimentación negativa, en caso de permutar las entradas cambiarían los signos de los lazos y sería inestable. Finalmente si se invierten las entradas de ambas etapas en simultaneo tambien será inestable dado que si en un sistema uno de los subsistema es inestable el sistema será inestable.
A modo de conclución se llega a que el la única configuración estable es la original, dado que la permutación de las entradas lleva a situaciones inestables por la realimentación positiva.

3.3. Deducción de expresiones para medir.

Teniendo en cuenta el circuito entero de medición, las corrientes de bias y la tensión de offset se lo puede modelar de la siguiente manera

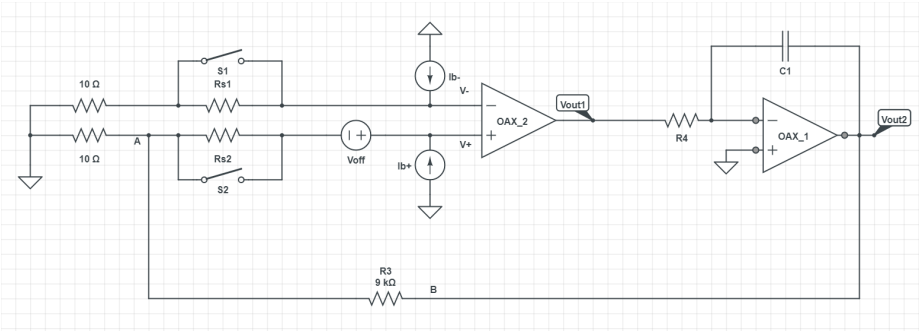


Figura 75: Circuito de medición.

El Opamp a medir será el OAX-2

$$V_{out_1} = A_0 \cdot (V^+ - V^-)$$

Dado a que la corriente de bias es únicamente continua para la segunda etapa el opamp es como si estuviese a lazo abierto

$$V_{out_2} = A_0 \cdot V_{out_1}$$

$$V^- = I_b^- \cdot (R_{s2} + 10)$$

$$V^+ = I_b^+ \cdot R_{s1} + V_A + V_{off}$$

$$V_A = V_{out_2} \cdot \frac{1}{1+\frac{10}{R_3}}$$

Despejando para V_{out_2} se llega a:

$$V_{out_2} = A_0^2 \cdot \frac{I_b^+ \ R_{s1} - I_b^- \cdot (R_{s2}+10) + V_{off}}{1 - A_0^2 \cdot \frac{1}{1+\frac{10}{R_3}}}$$

$$\lim_{A_0 \to \infty} A_0^2 \cdot \frac{I_b^+ \ R_{s1} - I_b^- \cdot (R_{s2}+10) + V_{off}}{1 - A_0^2 \cdot \frac{1}{1+\frac{10}{R_3}}} = -(I_b^+ \ R_{s1} - I_b^- \cdot (R_{s2}+10) + V_{off}) \cdot \frac{1}{1+\frac{10}{R_3}}$$

Luego cambiando de posición la llave se van apoder medir los diferentes observables de interes del circuito.
La V_{off} se medirá poniendo en corto R_{s1} y R_{s2} y se despreciará la caída sobre el resistor de 10Ω dado a su pequeño valor y que la corriente de bias tambien es muy pequeña.

$$V_{off} = V_{out_2} \cdot \frac{10}{10+R_3}$$

Ahora que se tiene un valor de V_{off} se puede poner en corto S1 ó S2 arbitrariamente y se conseguirá una expresión para I_b^+ o I_b^- en función de V_{off} y V_{out_2}
Se tuvo en cuenta elegir un valor de resistecia alto para R_{s1} y R_{s2} talque sea

mas apreciable la caída de potencial sobre ellas; se eligió 1 Mega dado a que siendo un valor muy grande se podrá despreciar la caida de potencial sobre R_{s2} cuando se mida I_b^+.

$$I_b^+ = \frac{V_{out_2} \cdot \frac{10}{10+R_3} - V_{off}}{R_{s1}}$$

$$I_b^- = \frac{V_{out_2} \cdot \frac{10}{10+R_3} - V_{off}}{R_{s2}+10}$$

3.4. Ruido Ambiente.

La segunda etapa si bien está a lazo abierto para las corrientes de bias dado que es de continua se comporta como un filtro para el ruido ambiente que se encuentra a 50Hz,con los valores actuales de resistencia y capacitor atenuará $\approx$ 0.45dB, aumentando el valor del capacitor a $1\mu F$ sera de $\approx$ 20dB. Un problema que se presentaría aplicando un capacitor demasiado chico es que el ruido haría mucho mas dificil las mediciones. Vale la pena también mencionar que el ruido introducido a travez del terminal no inversor del Opamp, utilizando superposición , se encuentra en configuración no inversora, la cual, dependiendo de la intensidad del ruido, puede invertir el lazo de realimentación y hacer que el circuito oscile.

3.5. Resultados.

3.5.1. Mediciones

Se midió el circuito utilizando osciloscopio y se obtuvo la siguiente tabla.

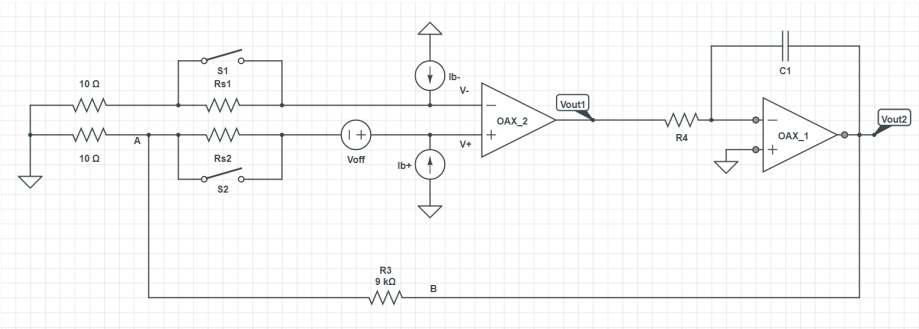


Figura 76: Medición Vout.

Mediciones			
LF356	**Vout**		
Switches	R_{S1} y $R_{S2} = 0$	$R_{S2} = 0$	$R_{S1} = 0$
Osciloscopio	-1.3V	-1.4431V	-1.3903V
TL081	**Vout**		
Switches	R_{S1} y $R_{S2} = 0$	$R_{S2} = 0$	$R_{S1} = 0$
Osciloscopio	0.338V	0.348V	0.282V

Si bien estos fueron los resultados finales de la medición, inicialmente se tuvo el inconveniente de que había mucha interferencia de linea y el opamp terminaba saturando dado a la componente no inversora provista por el ruido de linea, el cual invertia el lazo de realimentación y terminaba oscilando. Lo cual daba la siguiente señal.

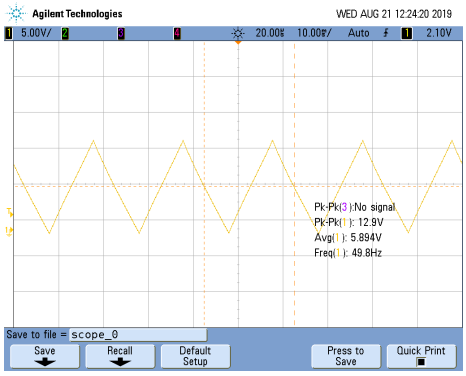


Figura 77: Circuito Oscilando.

Obteniendo para los valores de salida para la medición de I_b^+ y I_b^-. El aumento en el ruido de linea puede deberse a el instrumental que estaba siendo utilizado en el momento en el laboratorio. Estas fueron las mediciones realizadas previo a el cambio del capacitor para el LF356:

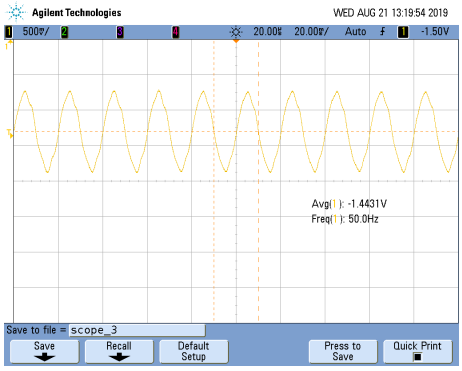


Figura 78: Medición de Vout para Ib+ LF356

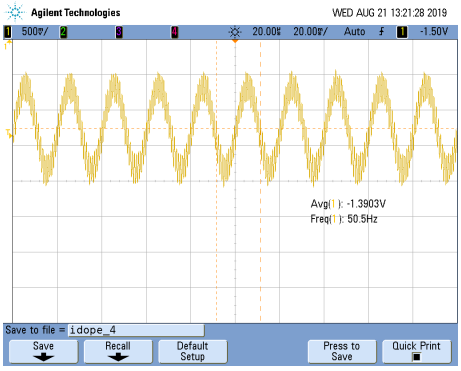


Figura 79: Medición de Vout para Ib- LF356

Luego del cambio del capacitor se obtuvieron las siguientes mediciones, las cuales son en su mayoria libres de ruido, estas en particular son as del TL081.

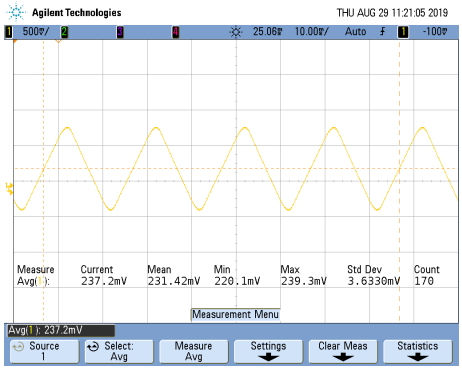


Figura 80: Medición de Vout para Ib+ TL081 con capacitor

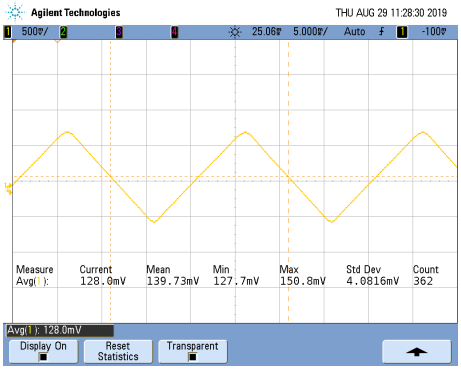


Figura 81: Medición de Vout para Ib- TL081 con capacitor

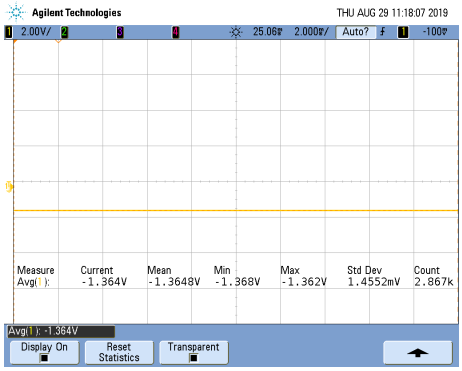


Figura 82: Medición de Vout para Voff LF356 con capacitor

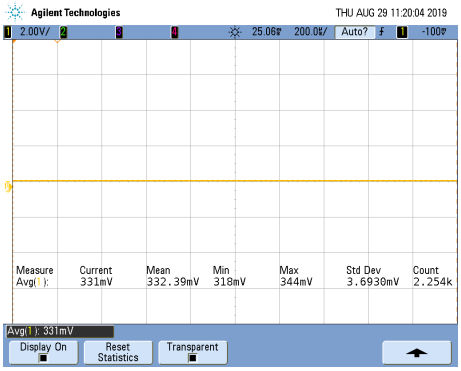


Figura 83: Medición de Vout para Voff TL081 con capacitor

Obteniendo con el nuevo capacitor las siguientes mediciones:

Mediciones con capacitor			
LF356	**Vout**		
Switches	R_{S1} y $R_{S2} = 0$	$R_{S2} = 0$	$R_{S1} = 0$
Osciloscopio	-1.36V	0.208V	-1.47V
TL081	**Vout**		
Switches	R_{S1} y $R_{S2} = 0$	$R_{S2} = 0$	$R_{S1} = 0$
Osciloscopio	0.332V	0.203V	0.138V

Tabla 8: Tabla de mediciones.

3.5.2. Analisis de resultados.

A partir de los valores obtenidos en la tabla (8) se pueden calcular las corrientes de offset y bias, al igual que la tensión de offset previo al cambio de capacitor:

LF356	V_{Offset}	I_b^+	I_b^-	I_{bias}	I_{Offset}
	-1.44mV	-159pA	-100pA	-130pA	58.6pA
TL081	V_{Offset}	I_b^+	I_b^-	I_{bias}	I_{Offset}
	0.375mV	11.1pA	62pA	25.5pA	73.3pA

Luego con el capacitor cambiado:

LF356 con capacitor	V_{Offset}	I_b^+	I_b^-	I_{bias}	I_{Offset}
	-1.51mV	-92pA	-33.6pA	-62.9pA	58.6pA
TL081 con capacitor	V_{Offset}	I_b^+	I_b^-	I_{bias}	I_{Offset}
	0.368mV	143pA	215pA	179pA	71.9pA

Luego comparandola con la siguiente tabla de valores proporcionada por el fabricante:

Datos fabricante LF356					
Máximo			**Típico**		
V_{Offset}	I_{bias}	I_{offset}	V_{Offset}	I_{bias}	I_{offset}
10mV	200pA	50pA	3mV	20pA	3pA
Datos fabricante TL081					
Máximo			**Típico**		
V_{Offset}	I_{bias}	I_{offset}	V_{Offset}	I_{bias}	I_{offset}
10mV	400pA	100pA	3mV	20pA	5pA

Se puede observar que la mayoría de los valores se encuentran dentro de las tolerancias admitidas por el fabricante, el desvío en la corriente de Offset es atribuído a los componentes que su valor no es preciso y finalmente que no se tuvo en cuenta a la punta del osciloscopio en el modelo. También se le atribuye la diferencia en valores en particualr en la corriente de bias del TL081 entre las medidciones sin cambiar el capacitor y las hechas con el capacitor a el ruido que se tenía en el sistema.

3.6. Compensación de tensión de offset y corrientes de bias.

3.6.1. Compensación Bias

Para la compensación de corriente de bias lo que se desea es hacer que la diferencia entre I_b^+ y I_b^- sea ≈ 0 Un ejemplo de esto es tomar un Op Amp en configuración inversora de las siguientes características:

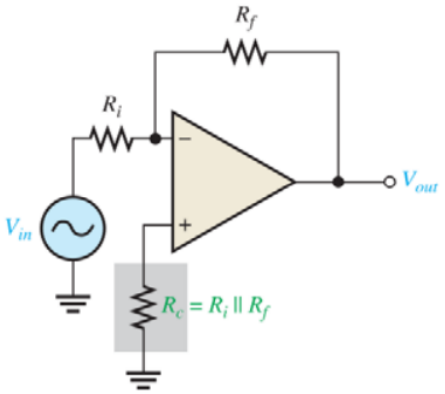


Figura 84: Circuito inversor para la compensación de BIAS.

Asumiendo ya compensada la tensión de offset se procede a la deducción de el valor de Rc para minimizar las corrientes de bias.

$$V_{out} = A_0 \cdot (V^+ - V^-)$$

$$V^+ = -I_b^+ \cdot R_c$$

$$\frac{V_{in} - V^-}{R_i} = \frac{V^- - V_{out}}{R_f} - I_b^-$$

Despejando para V_{out} queda:

$$V_{out} = V_{in} \cdot -\frac{R_f}{R_i} + I_b^+ R_f - I_b^- R_c \cdot \frac{R_i + R_f}{R_i R_f} \cdot R_f$$

Teniendo un valor de R_c= $R_i//R_f$ se deberían anular o atenuar significativamente las corrientes de bias.

3.6.2. Compensación Tensión de Offset

Para la compensación de la tensión de offset hay varias alternativas. En el caso de los Opamps que fueron usados en este informe cuentan con unos pines para configurar la tension de offset(1 y 5), la forma que se va a desarrollar es un circuito externo que funcione en configuración inversora. El circuito a implementar es el siguiente:

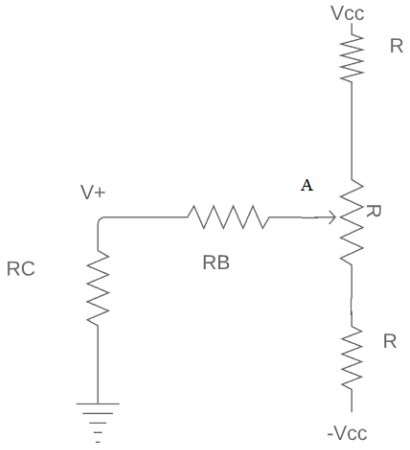


Figura 85: Circuito para la compensación de Tensión de Offset.

El potenciometro sera utilizado para variar la tensóon que se le agrega a V^+ a travez del divisor resistivo conformado por R_C y R_B donde Rc podría ser una resistencia para compensar el BIAS. RB debe ser un valor por lo menos 10 veces superior a RC dado que la tensión que se quiere corregir es pequeña. el propósito de las 2 resistencias 'R' es aumentar la sensibilidad para elegir la tensión. El valor del potenciometro deberia ser un orden de magnitud menor que R_B

$$V_{Off} = V^+ = V_A \cdot \frac{R_c}{R_c + R_b} \tag{58}$$

$$V_A = V_{Off} \cdot \frac{R_c + R_B}{R_c} \tag{59}$$

A partir del valor de V_A se puede definir un valor de R

3.7. Introducción

Los circuitos implementados con amplificadores operacionales permiten la implementación de diferentes configuraciones que resuelven problemas matemáticos. Con el diseño adecuado pueden usarse para resolver sistemas de ecuaciones diferenciales. En este caso estudiaremos 2 bloques fundamentales. El circuito integrador y el derivador. Se analizaran sus características más relevantes así como también sus límites de uso y como extenderlos para aprovecharlos al máximo.

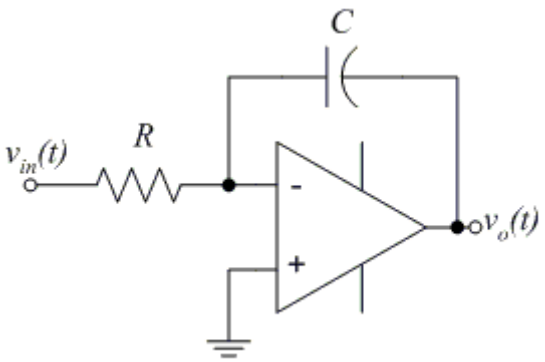


Figura 86: Circuito integrador

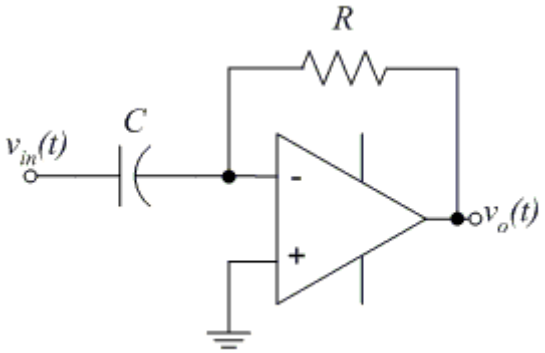


Figura 87: Circuito Derivador

3.7.1. Análisis previo del LM833N

El amplificador a utilizar es el **LM833N** de STMicroelectronics. El mismo es un operacional de bajo ruido diseñado para aplicaciones relacionadas al manejo de audio. En su hoja de datos podemos ver que posee un alto nivel Slew Rate de hasta 7 $\frac{V}{s}$, un GBP de 15MHz y una ganancia de tensión a lazo abierto típica de unos 110 dB. Notemos que también se indica que la ganancia mínima es de unos 90 dB.

Cálculo de A_{vol}

Para poder realizar los cálculos de transferencia y establecer sus correspondientes transferencias de teóricas primero debemos conocer A_{vol} medido en veces.

Para esto basta con tomar el valor de ganancia de tensión típica a veces.

$$A_{vol} = 10^{\frac{110}{20}}$$

$$A_{vol} \approx 316{,}227,77$$

Cálculo de la f_p, polo dominante

Dado el **GBP** de 15MHz podemos fácilmente calcular la frecuencia de corte a lazo abierto

$$f_p = \frac{15MHz}{A_{vol}}$$
$$f_p \approx 47{,}44Hz$$

3.8. Ganancia bajo diferentes condiciones de A_{vol}

En esta sección analizaremos las características de la ganancia de tensión brindad por ambos circuitos bajo diferentes condiciones.

3.8.1. A_{vol} infinito

En un circuito con amplificadores operacionales es deseable utilizar dispositivos con A_{vol}(ganancia a lazo abierto) lo más alto posible para que los modelos teóricos se aproximen a su implementación física.

Ambos circuitos adoptan la configuración de un circuito inversor y sus transferencias pueden ser descritas mediante

$$H(s)_{inv} = \frac{-\frac{Z_{Feed}}{Z_{in}}}{1 + \frac{1+\frac{Z_{Feed}}{Z_{in}}}{A_{vol}}}$$

La cual representa la función transferencia de un amplificador operacional no ideal. Si consideramos A_{vol} infinito obtenemos la transferencia para el inversor ideal:

$$H(s)_{inv} = \frac{-\frac{Z_{Feed}}{Z_{in}}}{1 + \underbrace{\frac{1 + \frac{Z_{Feed}}{Z_{in}}}{A_{vol}}}_{\substack{A_{vol} \to \infty \\ \to 0}}}$$

$$H(s)_{ideal} = -\frac{Z_{Feed}}{Z_{in}}$$

Entonces para el circuito integrador obtenemos:

$$H(s)_{\int} = \frac{-1}{sCR}$$

Podemos corroborar que la acción de este circuito es integrar la señal de entrada al realizar la transformada inversa de Laplace

$$v_{out}(t) = \mathcal{L}^{-1}[X(s)H(s)_{\int}]$$

$$v_{out}(t) = \mathcal{L}^{-1}[X(s) \cdot \frac{-1}{sCR}]$$

$$v_{out}(t) = \frac{-1}{CR} \cdot \int_0^t v_t dt$$

Por otro lado tenemos el circuito derivador:

$$H(s)_{\frac{d}{dt}} = -sCR$$

Análogamente aplicamos la anti-transformada de Laplace:

$$v_{out}(t) = \mathcal{L}^{-1}[X(s)H(s)_{\frac{d}{dt}}]$$

$$v_{out}(t) = \mathcal{L}^{-1}[X(s) \cdot (-sCR)]$$

$$v_{out}(t) = -CR\frac{d}{dt}v_t(t)$$

Si bien, estos circuitos tienen la capacidad de realizar las operaciones antes mencionadas, en los párrafos siguientes estudiaremos su comportamiento y bajo que condiciones funcionan.

Diagramas de Bode con A_{vol} ideal

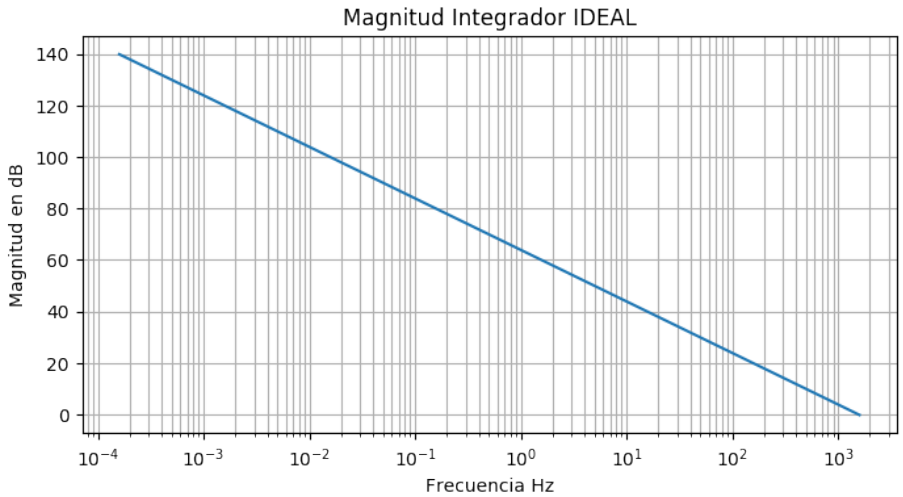


Figura 88: Ganancia Ideal Circuito Integrador

Observamos que el integrador ideal tiene una muy alta ganancia a bajas frecuencias y muy baja cuando se acerca a los $10KHz$ lo cual limita su rango de operación.

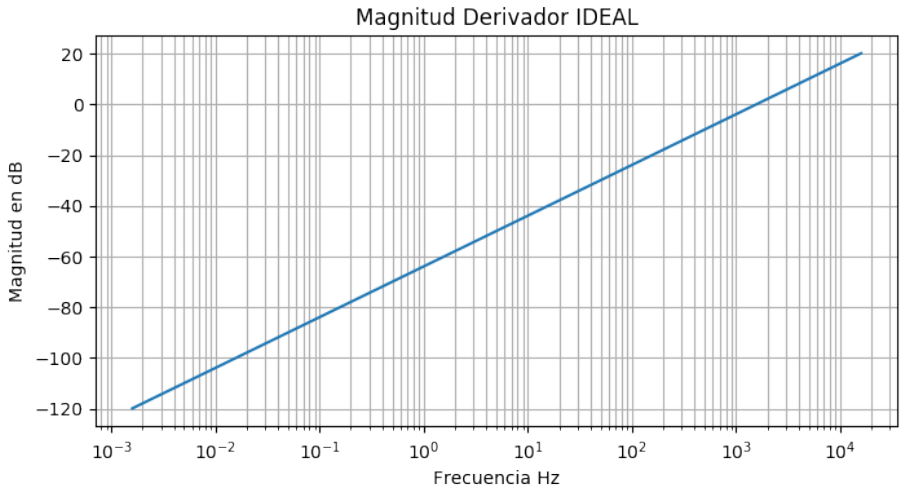


Figura 89: Ganancia Ideal Circuito Derivador

De modo contrario el derivador exhibe sus capacidades a altas frecuencias En cuanto a la fase en ambos casos podemos observar como ver cómo las operaciones de integración y diferenciación introducen un desfase de $\pm 90°$ de la señal original según el caso.

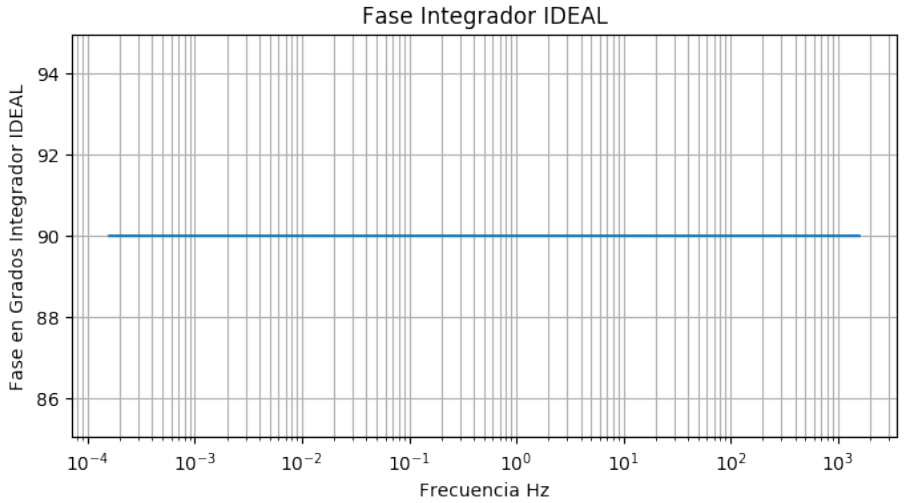


Figura 90: Fase Ideal Circuito Integrador

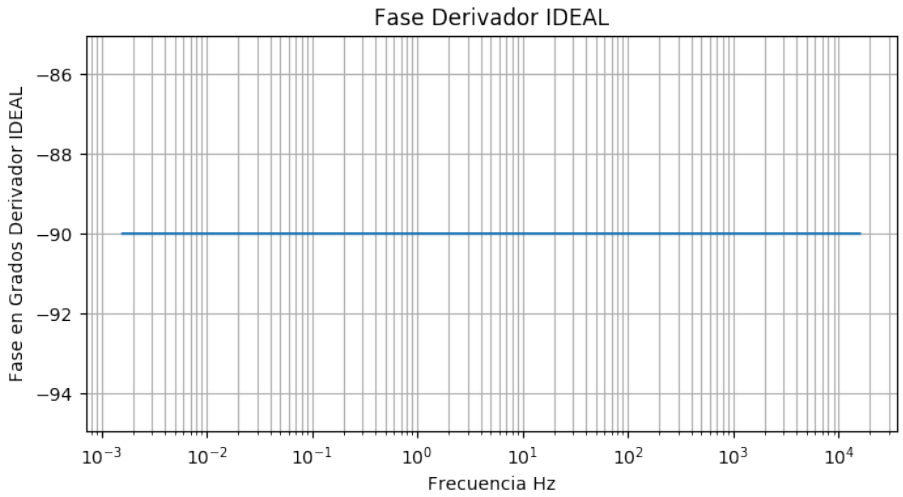


Figura 91: Fase Ideal Circuito Derivador

3.8.2. A_{vol} finito

La ganancia a lazo abierto nunca es infinita en los amplificadores operacionales aunque por cuestiones de simplicidad podemos tratarlo como así fuese. En la introducción calculamos el A_{vol} del **LM833** a partir de los datos brindados por el fabricante en la hoja de datos y encontramos que este valor se encuentra aproximadamente en $316{,}227,77$. Ahora podemos volver a mirar a la función transferencia del inversor no ideal presentada al comienzo.

$$H(s)_{inv} = \frac{-\frac{Z_{Feed}}{Z_{in}}}{1 + \frac{1+\frac{Z_{Feed}}{Z_{in}}}{A_{vol}}}$$

Diagramas de Bode con A_{vol} finito
Considerando A_{vol} finito obtenemos las siguientes transferencias modificadas.

Para el **integrador** tenemos que $Z_{in} = R$, $Z_{feed} = \frac{1}{sCR}$

$$H(s) = \frac{-A_{vol}}{sCR(A_{vol}+1)+1}$$

Por otro lado para **derivador** las impendancias de entrada y feedback seran $Z_{in} = \frac{1}{sC}$ y $Z_{feed} = R$

$$H(s) = -\frac{A_{vol}CRs\omega_p}{A_{vol}\omega_p + (s+\omega_p)(CRs+1)}$$

Y se obtienen las siguientes diagramas de Bode Teóricos

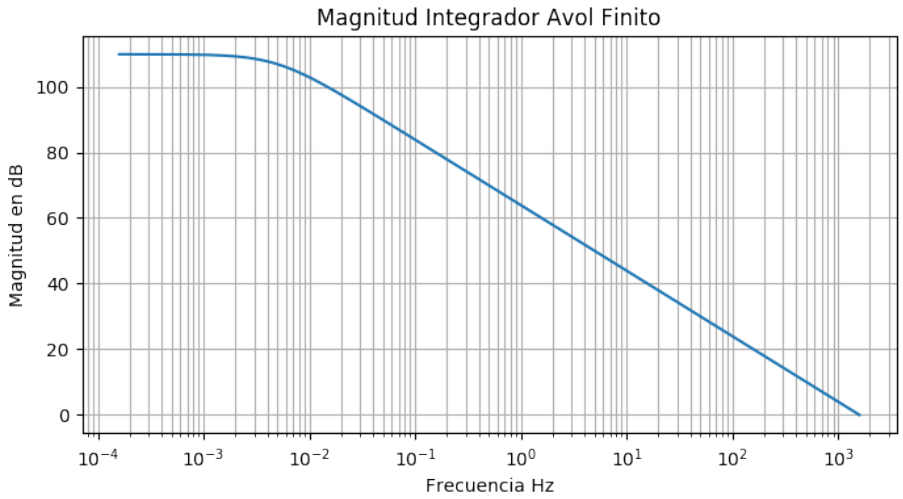


Figura 92: Ganancia con A_{vol} finito Circuito Integrador

El tipo de integrador analizado aquí comienza a integrar aproximadamente para señales de $5mHz$ en adelante. Sin embargo su alta ganancia hace que una señal de 150 mV a $1mHz$ sature la salida del opamp. Veremos más adelante como esta característica afecta significativamente el desempeño del este circuito.

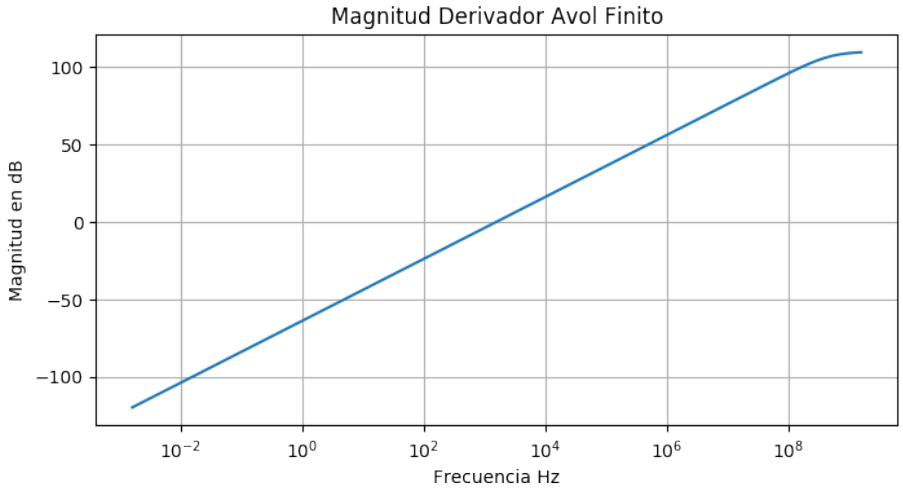


Figura 93: Ganancia con A_{vol} finito Circuito Integrador

En el caso del derivador ocurre lo contrario, es necesario alcanzar frecuencias en el orden de los $100KHz$ para poder ver una señal sin tanta atenuación. Pero tampoco sera posible y mucho más allá dado que la ganancia brindada rápidamente saturara al operacional lo cual nuevamente limita el rango de operación del circuito.

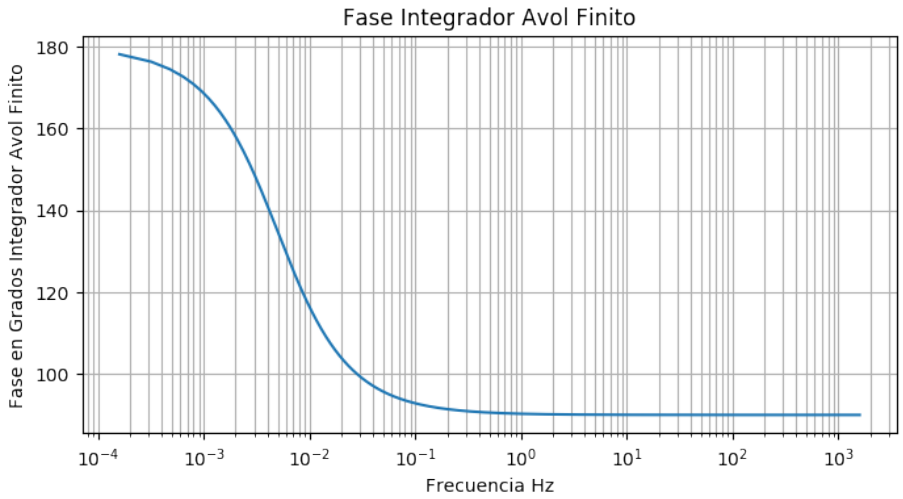


Figura 94: Fase con A_{vol} finito Circuito Integrador

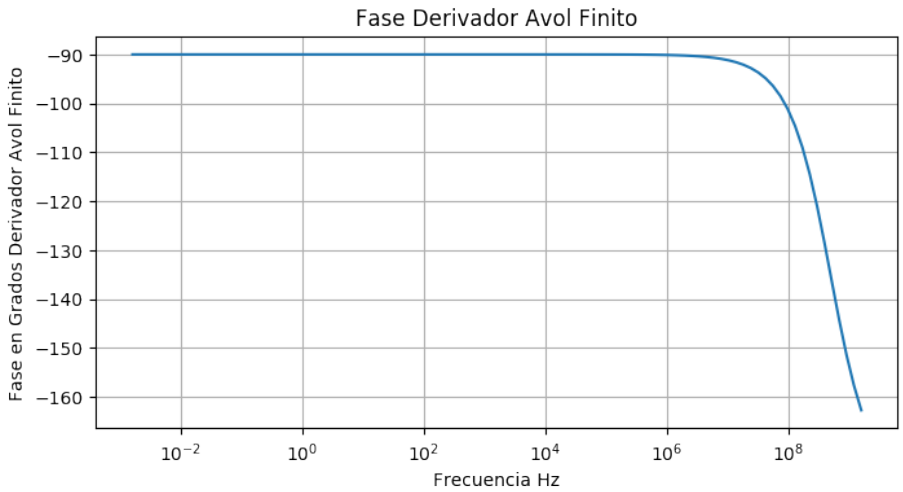


Figura 95: Fase con A_{vol} finito Circuito Integrador

3.8.3. Análisis con Polo Dominante

Con la finalidad de obtener resultados más predecible y garantizar la estabilidad del opamp, los fabricantes añaden el llamado **polo dominante**. Por lo tanto ahora consideraremos:

$$A(s) = \frac{A_{vol}}{1 + \frac{s}{\omega_p}}$$

Reemplazando en las expresiones de la sección anterior obtenemos

$$H(s)_{\int} = -\frac{\omega_p A_{vol}}{(s + \omega_p)\left(scr\left(\frac{s+\omega_p A_{vol}+\omega_p}{s+\omega_p}\right) + 1\right)}$$

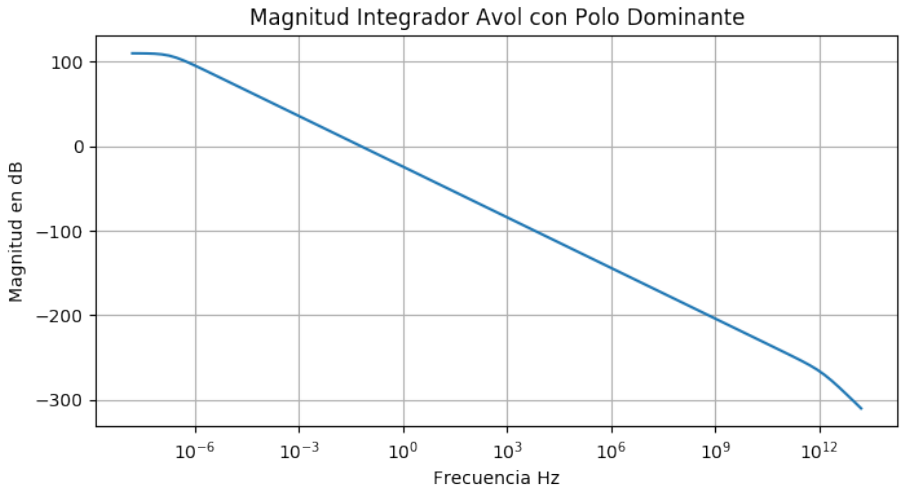


Figura 96: Ganancia con $A_{vol}(s)$ Polo Dominante Circuito Integrador

Notamos que no hay grandes diferencias en cuanto a su comportamiento al añadir el polo dominante. Sin embargo, se observa que para frecuencias de más de $1GHz$ comienzan a afectar los demás polos presentes en el opamps

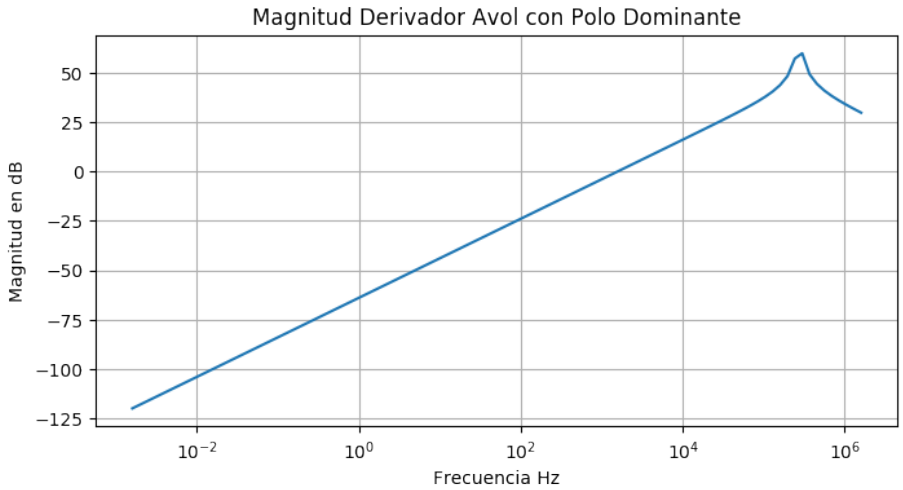


Figura 97: Ganancia con $A_{vol}(s)$ Polo Dominante Circuito Derivador

El caso del derivador en más interesante ya que al contrario de la sección anterior, aquí se nos presentan de manera evidente las limitaciones practicas de este circuito. En el rango de frecuencias bajas esta configuración presenta una atenuación significante por lo que la amplitud de entrada sera un factor critico.

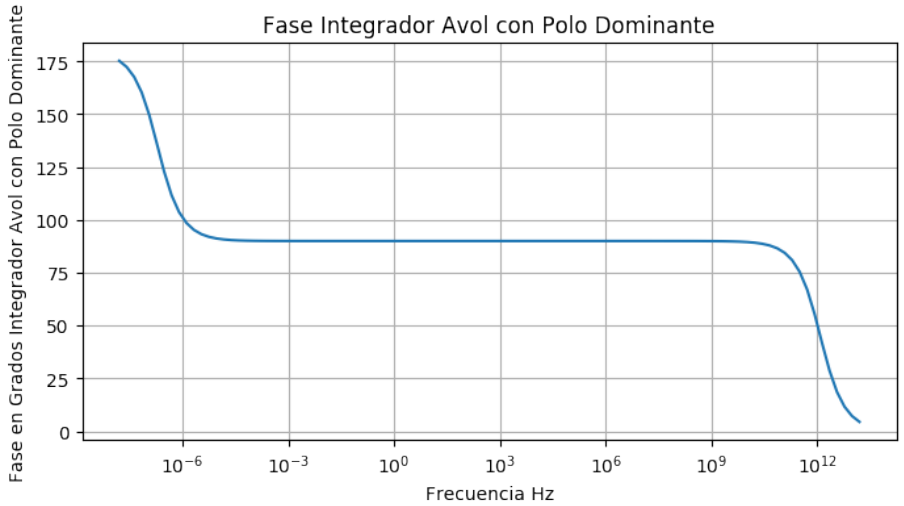


Figura 98: Fase con $A_{vol}(s)$ Polo Dominante Circuito Integrador

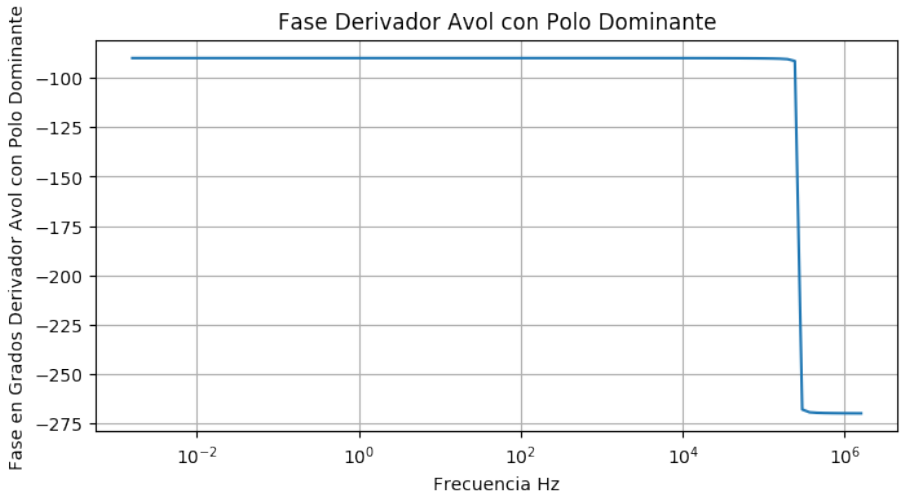


Figura 99: Fase con $A_{vol}(s)$ Polo Dominante Circuito Derivador

3.9. Respuesta en frecuencia

Integrador NO Compensado El circuito integrador no compensado presenta una muy alta ganancia a bajas frecuencia lo cual produce saturación a la salida. Se utilizaron señales del orden de los 150 mV para poder realizar las mediciones a bajas frecuencias.

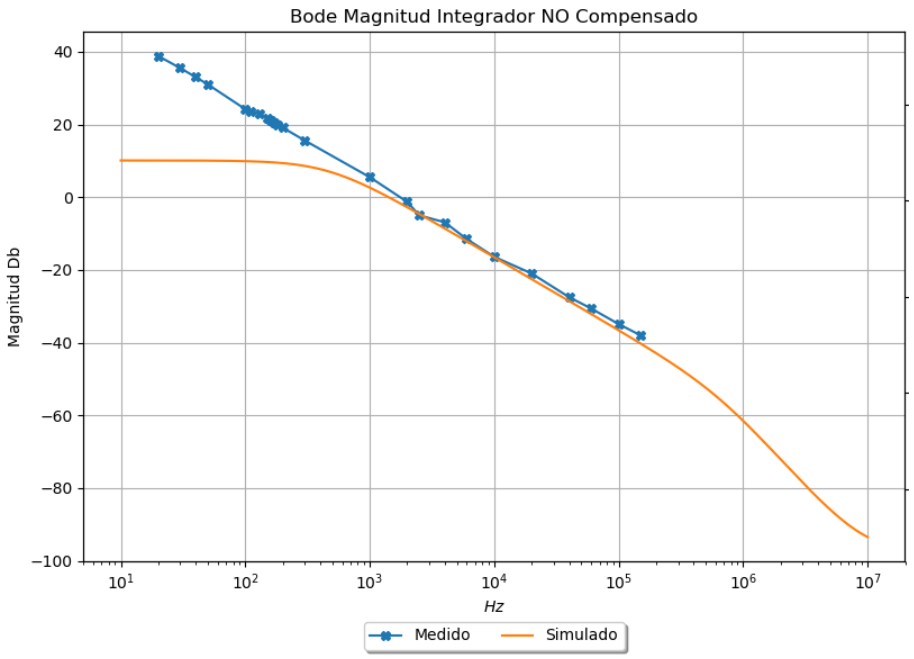


Figura 100: Bode Integrador NO Compensado

Figura 101: Medición a 10Hz 181mVpp
Se intento reducir la amplitud de la señal de entrada pero los defectos del circuito integrador no permitieron una medición confiable

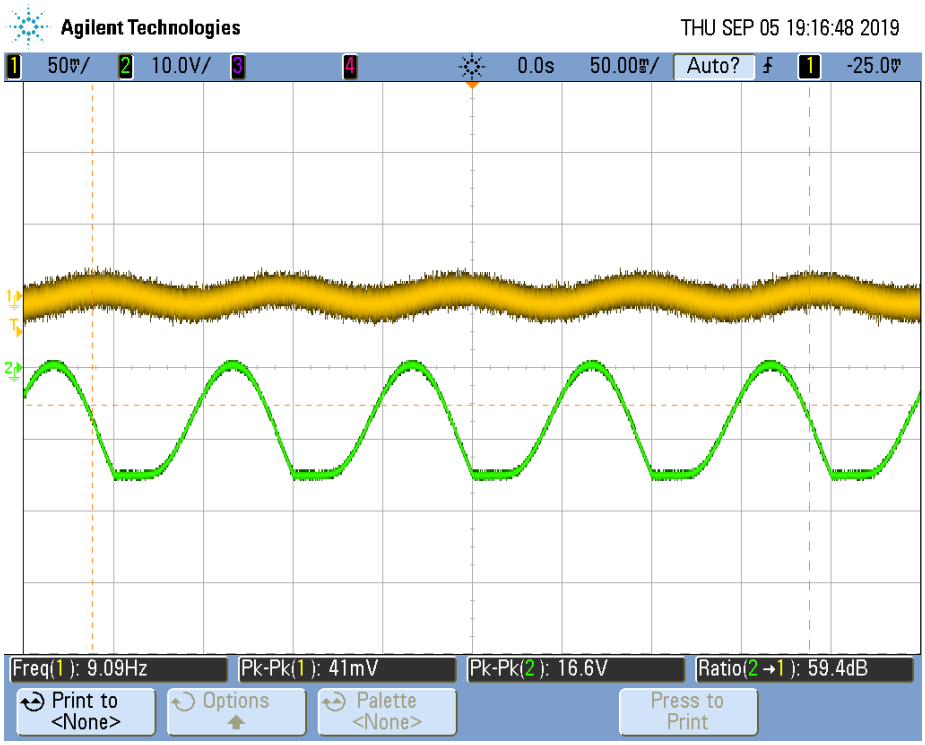


Figura 102: Medición a 10Hz 41mVpp

Podemos observar que el osciloscopio nos indica una ganancia de 54.4 dB. Sin embargo, si vemos con mayor detenimiento la señal de salida tiene su mínimo ubicado en -15V. Lo cual se corresponde con la tensión $V-$ provista a la alimentación del operacional y la cual define el mayor nivel de tensión a la que se puede amplificar. Este desplazamiento se debe a que el circuito integrador otorga una ganancia muy alta a la componentes de baja frecuencia de la señal. Entre ellas se encuentra la tensión de offset del propio operacional en adición a las componentes de baja frecuencia de la entrada. Para que ocurra este desplazamiento el circuito integra esa componente constante y no nula. Al integrarlo la señal de baja frecuencia crece como si fuese una rampa hasta llegar a la saturación donde se convierte en una constante. El hecho de que se encuentre en el limito inferior de tensión se debe a la naturaleza inversora del circuito.

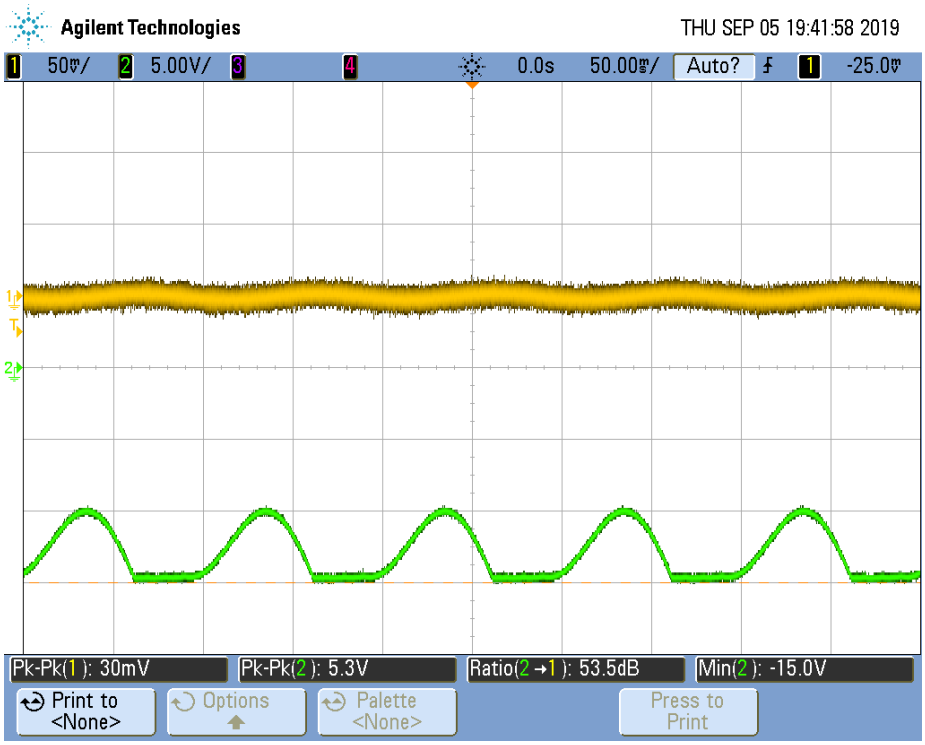


Figura 103: Medición a 10Hz 41mVpp

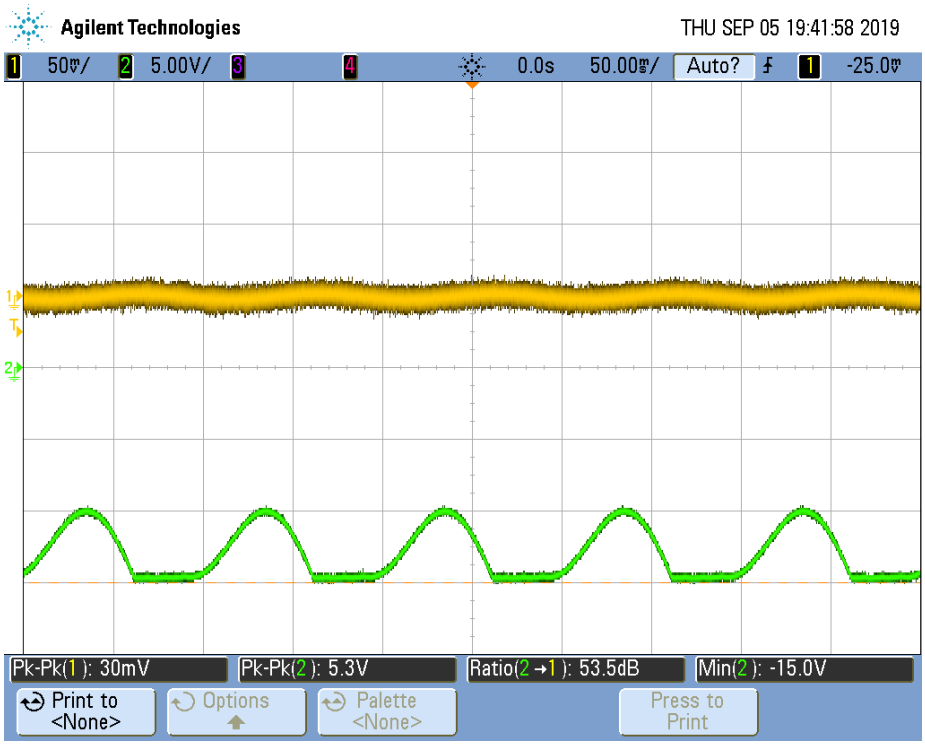


Figura 104: Medición a 10Hz 41mVpp

Por las mismas razones de falta de precisión no se presenta el Bode de Fase.

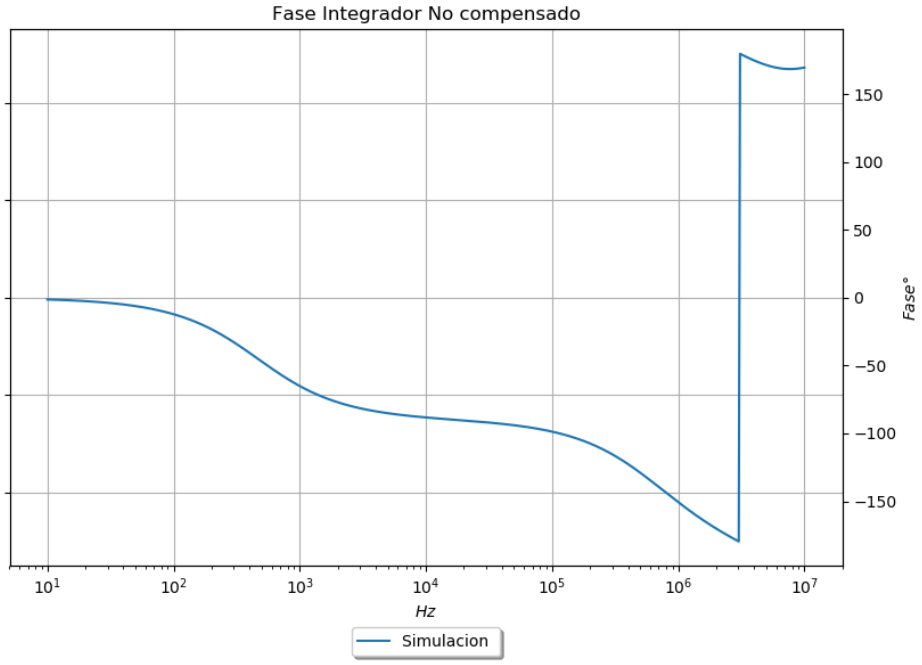


Figura 105: Medición a 10Hz 41mVpp

Derivador No Compensado Se midió la respuesta en frecuencia del derivador sin resistencia de compensación alguna.

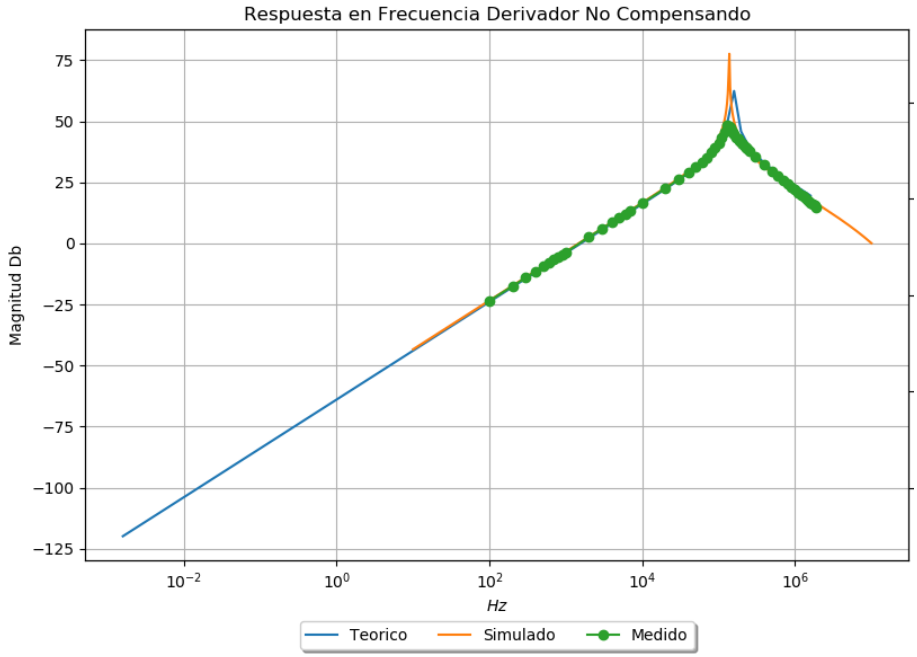


Figura 106: Respuesta en Frecuencia del Circuito Derivador no compensado

El circuito derivador, al contrario del integrador, no es capaz de mantener sus capacidades de derivación a lo largo del espectro de frecuencias. Cuando nos aproximamos a frecuencias cercanas a los $140Hz$ el mismo pierde sus propiedades para poder obtener la derivada de la señal de entrada y comienza a comportarse como un integrador. El sobre-pico observado es producto de la atenuación causada por el filtro pasabajos que se forma a la entrada del derivador.

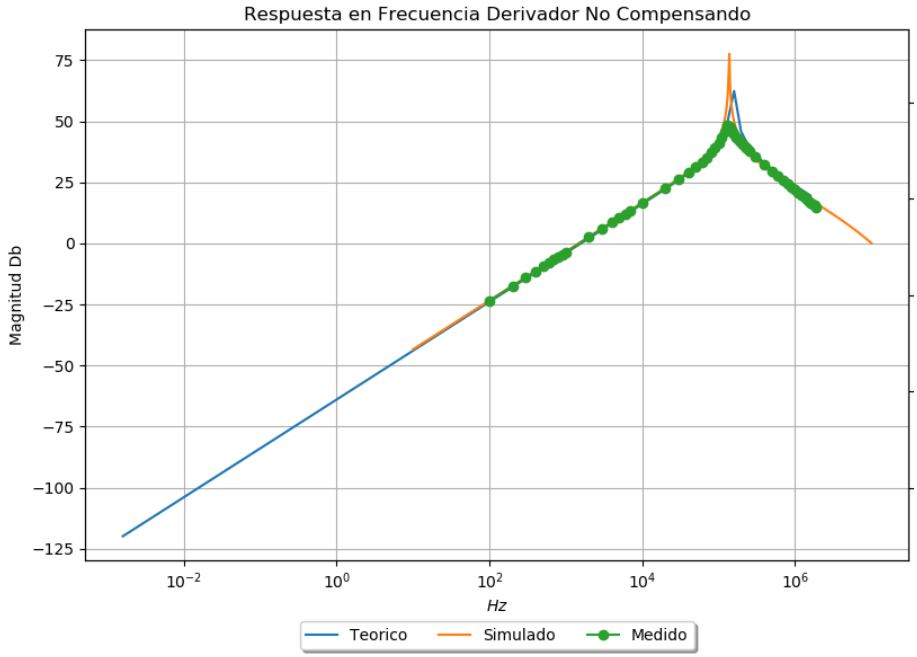


Figura 107: Respuesta en Frecuencia Magnitud del Circuito Derivador no compensado

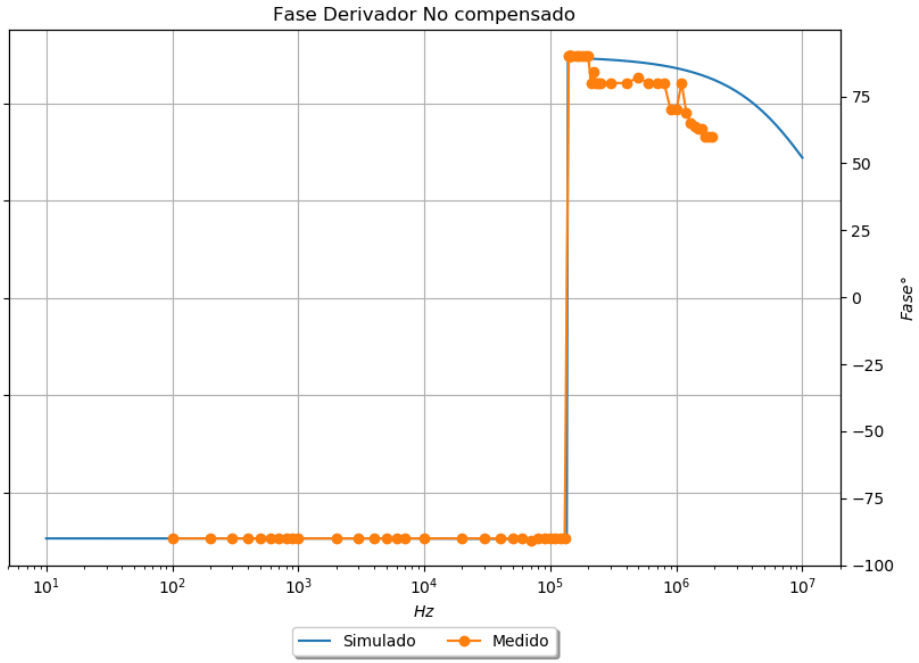


Figura 108: Respuesta en Frecuencia del Fase Circuito Derivador no compensado

3.10. Respuesta temporal

En esta sección se exhibirían la respuesta de ambos circuitos bajo diferentes señales de entrada

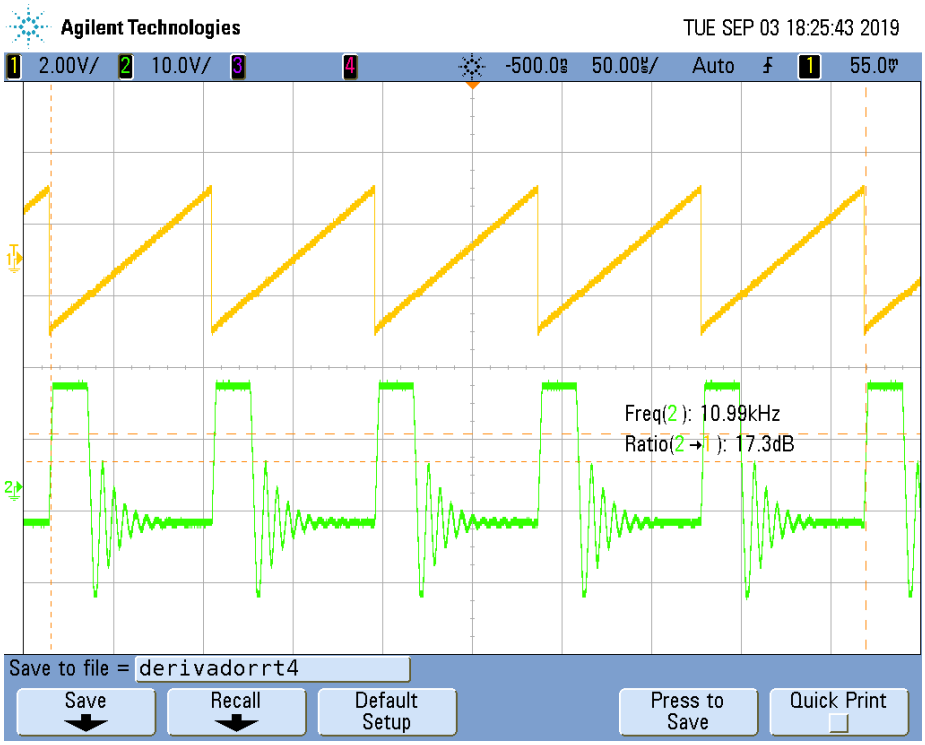


Figura 109: Señal dientes de sierra siendo derivada sin compensación

Figura 110: Señal dientes de sierra siendo derivada con compensación

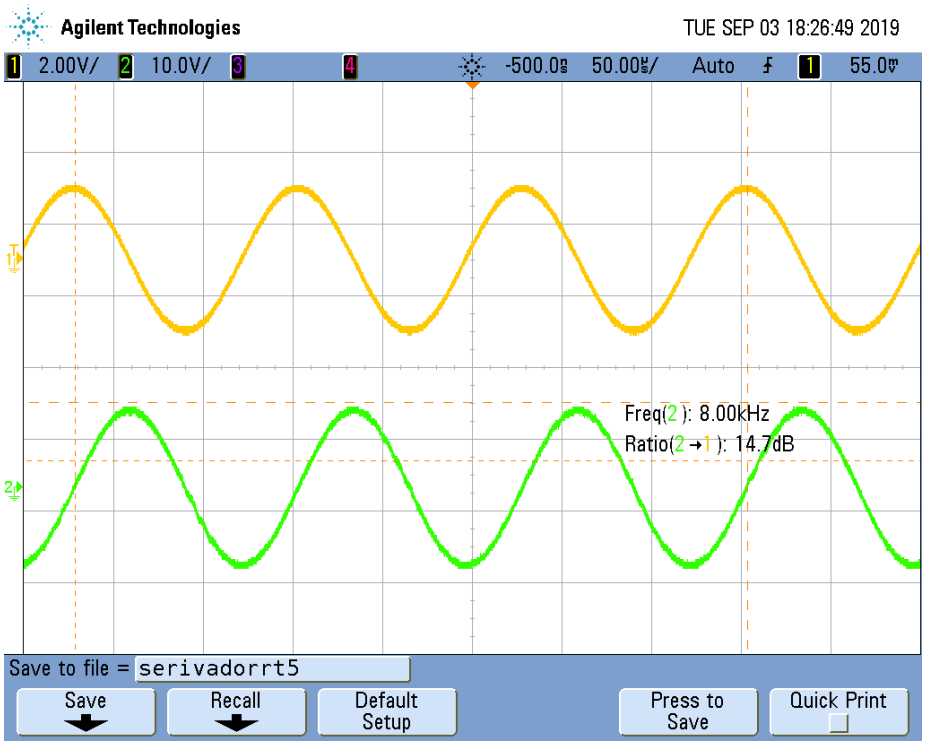


Figura 111: Señal Senoidal derivada

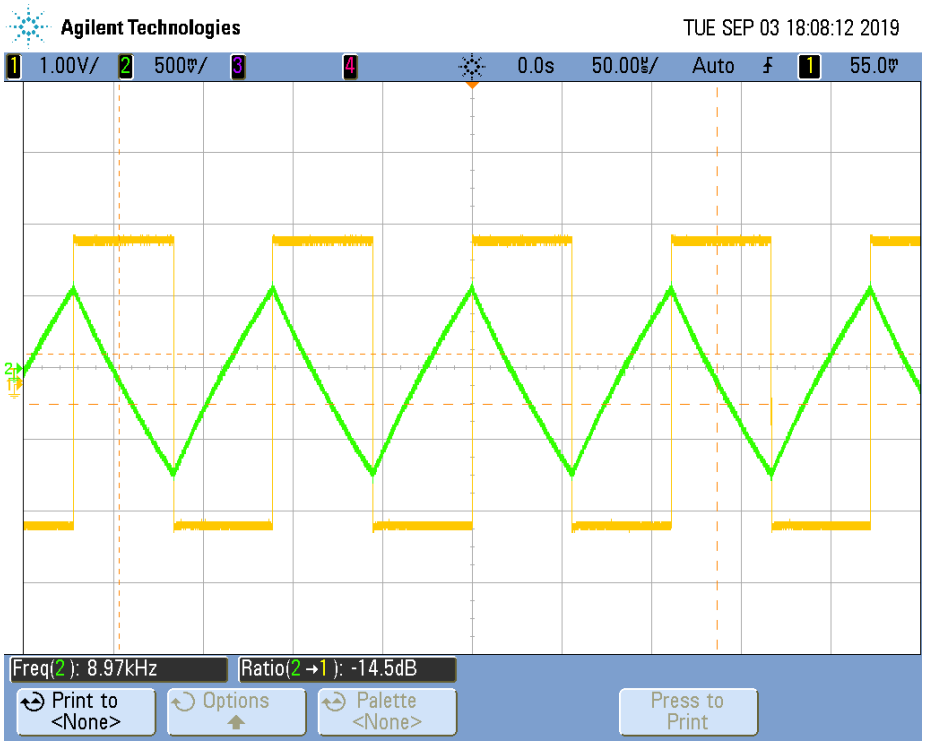


Figura 112: Onda Cuadrada siendo integrada

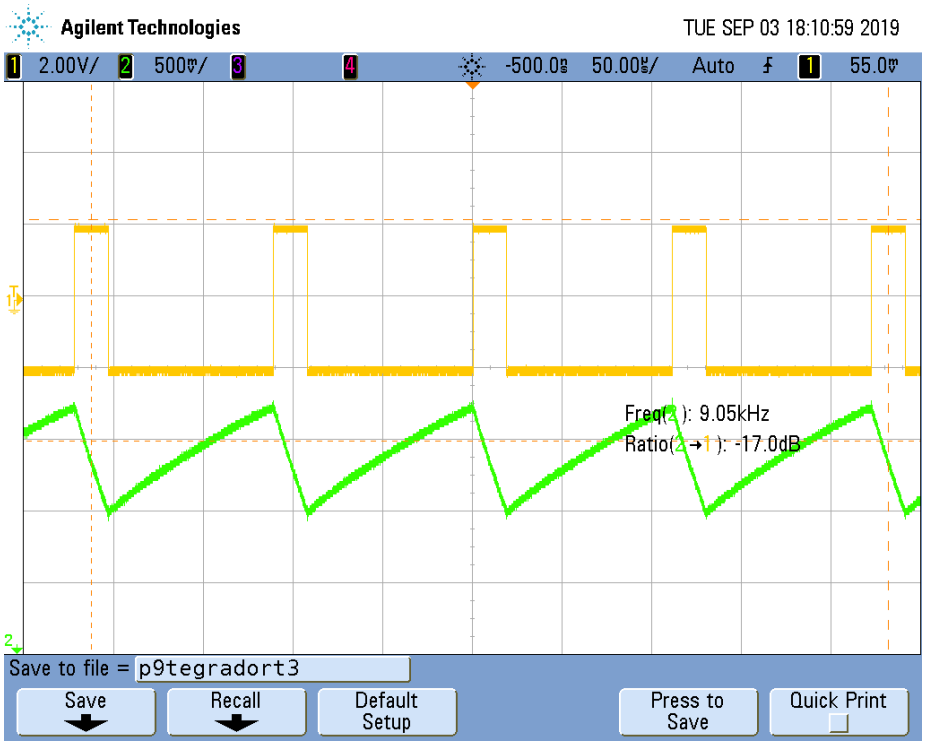


Figura 113: Tren de pulsos siendo integrado

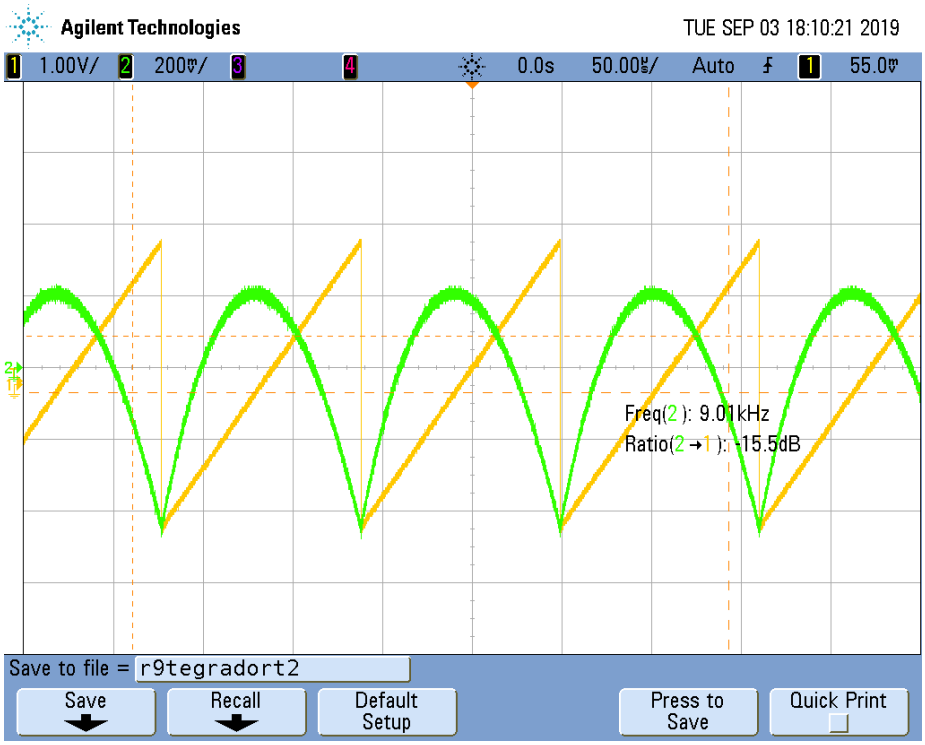


Figura 114: Integral de dientes de sierra

3.11. Impedancia de Entrada

Se realizaron las mediciones de impedancia de entrada haciendo uso del analizador de impedancias

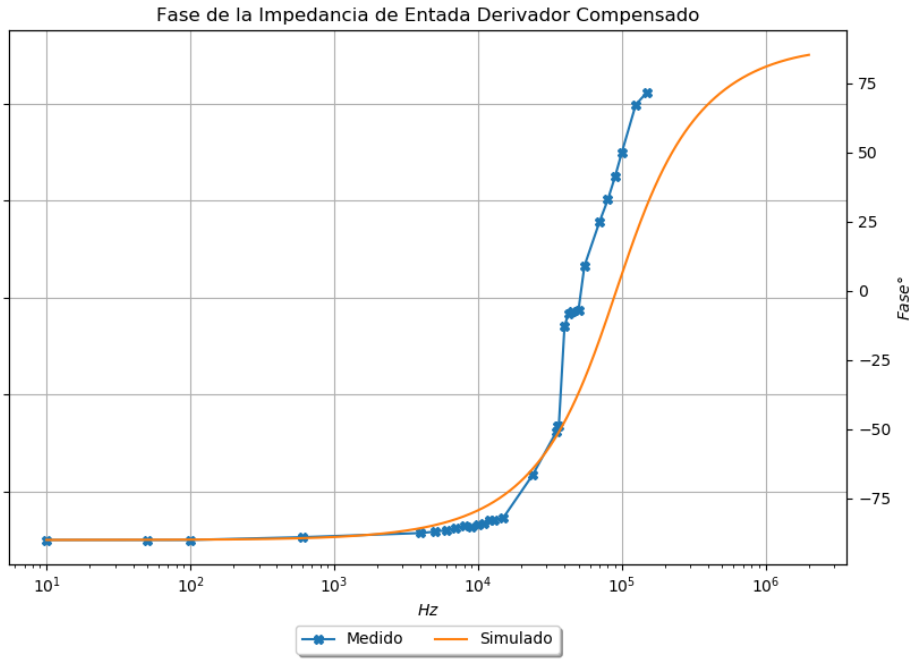


Figura 115: Zin Derivador Compensado

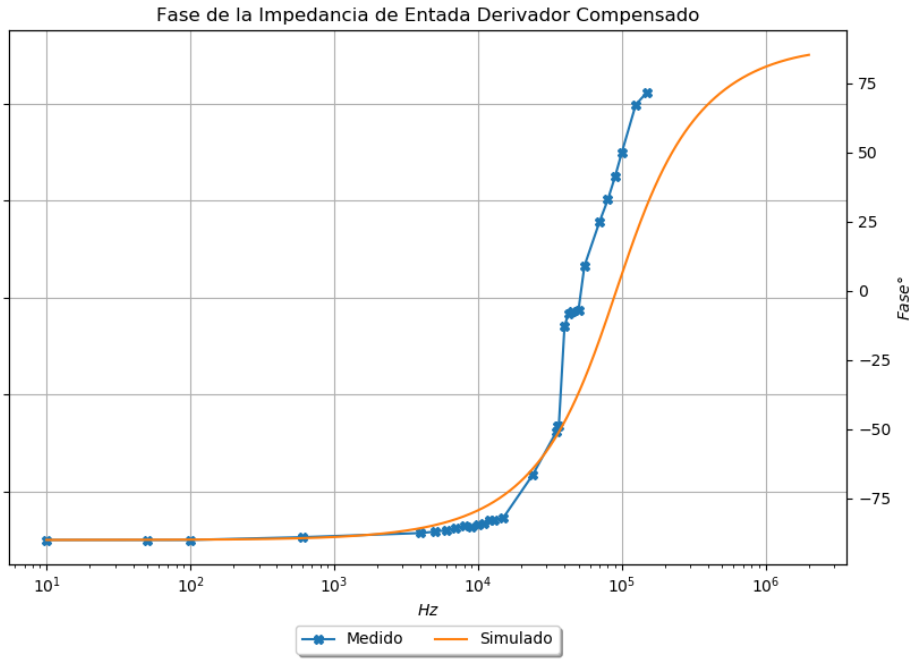


Figura 116: Zin Fase Derivador Compensado

3.12. Circuitos Compensados

Como se comento anteriormente, el circuito integrador no operaba de manera optima debido a la tensión de offset que se introducía a la salida a causa de las señales de muy baja frecuencia. Por el otro lado el circuito derivador presenta un sobrepico el cual podría causar daños a un circuito que se conectase a este. En el circuito integrador, a bajas frecuencias, su ganancia es muy grande. Es por eso que se debe hacer algo para limitar la ganacias de las mismas. Se podria colocar una resistencia a la entrada pero de ser muy grande arruinaria la transferencia a la salida. Es por eso que se analiza que a bajas frecuencias la impedancia provista por el capacitor es muy grande, comparable con un circuito abierto. Lo cual provocaría que la ganancia del integrador crezca mucho. Por tal motivo se decidió colocar una resistencia en paralelo al capacitor tal que a bajas frecuencias la resistencia limite la ganancia que estas pueden obtener. Se decidió colocar una resistencia unas 10 veces más grande de la asignada.

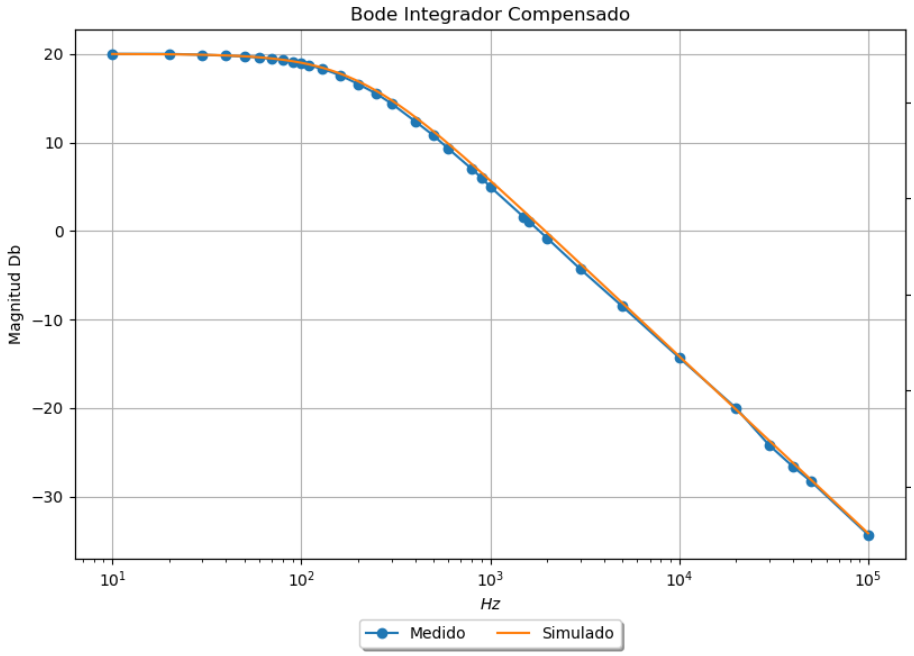


Figura 117: Bode Magnitud Integrador Compensado

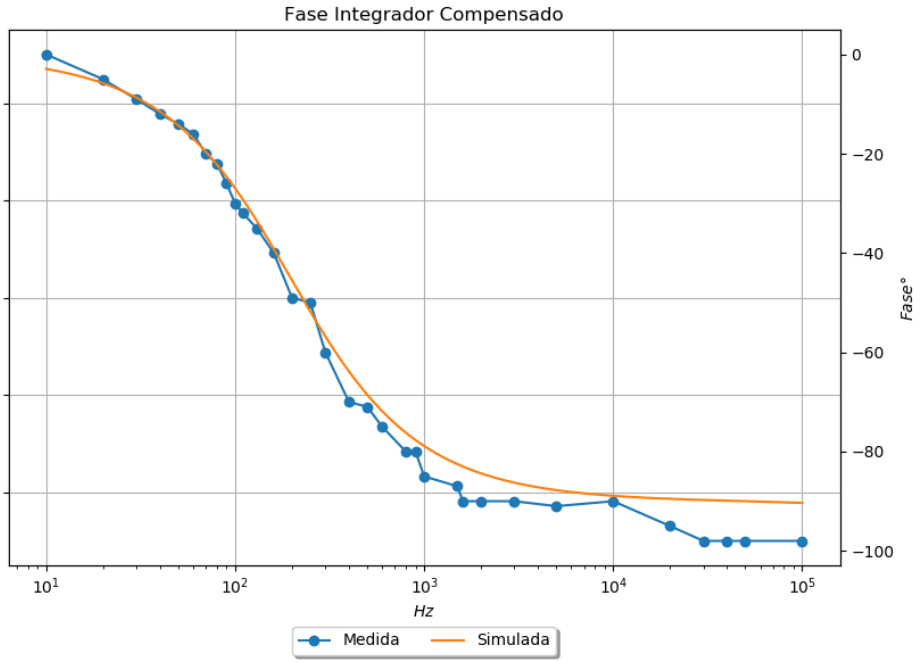


Figura 118: Bode Fase Integrador Compensado

En el caso del derivador era necesario limitar la ganancia que este podría obtener para así evitar el sobre-pico. A altas frecuencias (aproximadamente $140KHz$ en nuestro caso) el capacitor se comporta como un circuito abierto y se pierde control absoluto sobre la ganacia del circuito al tender esta a infinito. Por lo tanto se coloca una resistencia en serie a la entrada del mismo con el fin de limitar la ganancia. Se decidió limitar la ganancia a $38dB$ para poder subsanar el sobre pico. Se escogió una resistencia de 330 Ω.

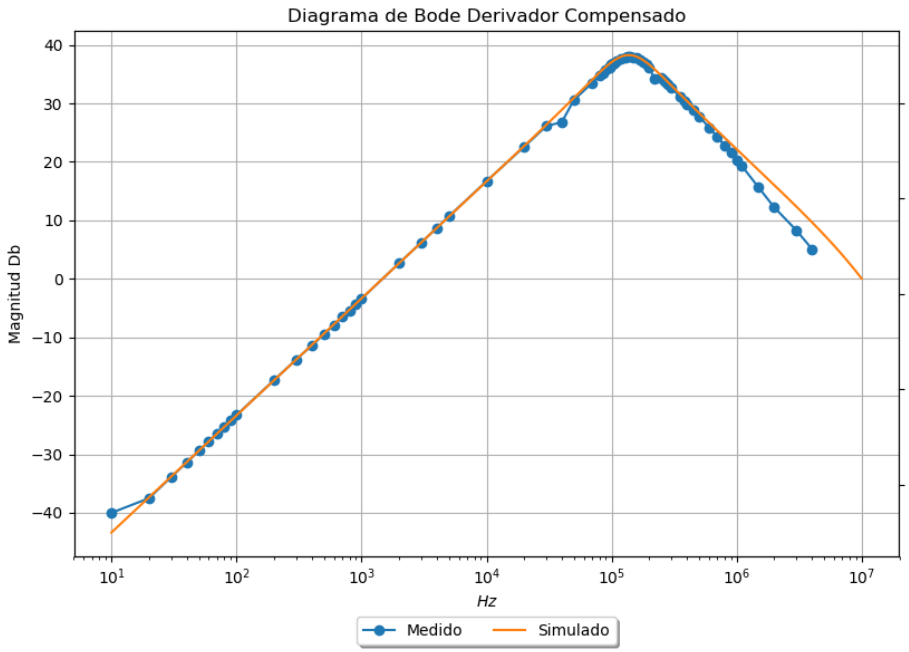


Figura 119: Bode Magnitud Derivador Compensado

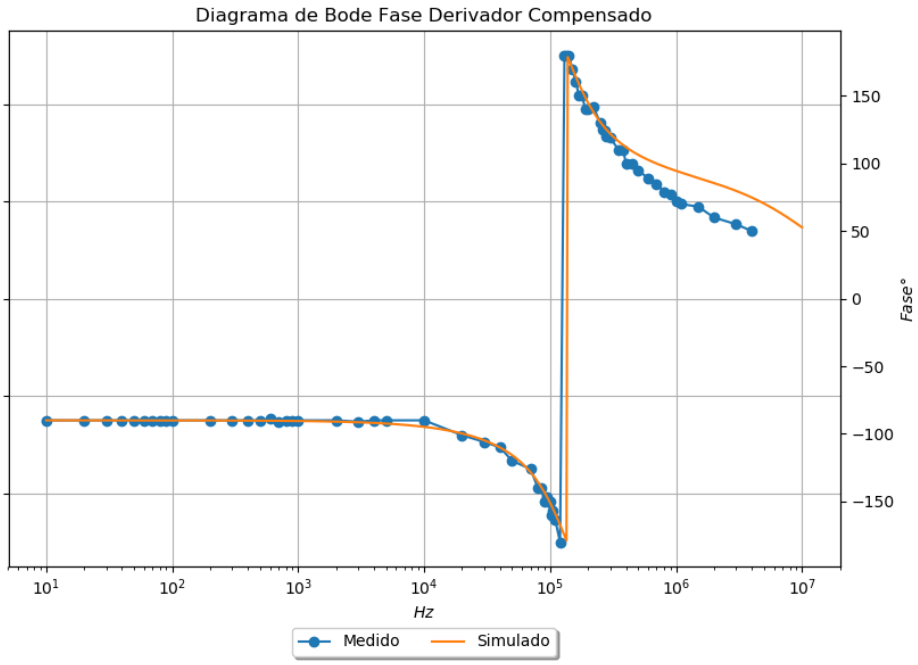


Figura 120: Bode Fase Derivador Compensado

3.13. Conclusiones

Es posible concluir que estos circuitos poseen capacidad de realizar operaciones matemáticas siempre que se encuentren dentro del rango de operación permitido. Además se debe tener especial cuidado con las tensiones de off-set del operacional ya que estas pueden influir de manera negativa en el balance de tensiones entre las entradas inversoras y no inversoras. Se pueden estudiar otros métodos de compensación adicional que permitan que los modelos físicos se aproximen lo más a los modelos teóricos. De hecho una mejora que se podría implementar es la de incorporar una resistencia sobre la entrada no inversora que sea de la misma magnitud que la resistencia en serie con la entrada inversora. Esta adición permitirá balancear los voltajes entre sus entradas.

4. Distorsión

Cuando se toca la cuerda de una guitarra, esta vibra en una superposición de varias frecuencias. La frecuencia mas baja se la denomina frecuencia fundamental, mientras que al resto, todas múltiplas de la susodicha, se la denominan armónicos. El efecto de la distorsión se debe a la introducción de armónicos que no pertenecían a la señal de audio original. Si se pudiera tomar la señal de audio producida por una sola cuerda vibrando, y se separase un armónico cualquiera del resto de las frecuencias a la que vibra la cuerda, se tendría una señal correspondiente a un seno con una cierta amplitud, frecuencia y fase. Si se quiere distorsionar esta señal, basta simplemente con introducir sinusoidales de frecuencia múltiplo a la original, en mayor o menor medida.

Se puede definir un parámetro que indica el nivel de distorsión que posee una señal de audio llamado *distorsión armónica total* o THD por sus siglas en inglés, la cual se calcula como la suma de la potencia de los armónicos de la señal a una cierta frecuencia y amplitud dada, sobre la potencia de la frecuencia fundamental. Esto permite dar una idea de los armónicos introducidos a una señal previamente pura, es decir, de un solo tono.

A lo largo de este informe se detallará el diseño, simulado y posterior medido de un circuito cuyo fin es la de dada una señal de audio a la entrada, introducirle armónicos y generar un efecto de distorsión. Para ello, se utilizaron diodos y un amplificador operacional para distorsionar y amplificar la entrada.

4.1. Análisis Cualitativo del Circuito Base

4.1.1. Etapa de Alimentación

La alimentación del circuito es una fuente no partida de $9V$. Se observa que el capacitor electrolítico C_5 se encuentra justo a la salida de la fuente de alimentación. Este capacitor no solo filtrará cualquier ruido que haya montado sobre la continua u ocasional *ripple* que pueda hallarse, ya que por su conexión a tierra, cualquier tensión no contante encontrará un camino de baja impedancia hacia masa, sino también funcionará como capacitor de desacople para el amplificador operacional, siempre y cuando este esté posicionado físicamente lo más cerca posible del integrado, para eliminar inductancias parásitas que no puedan permitir un pico de consumo de corriente.

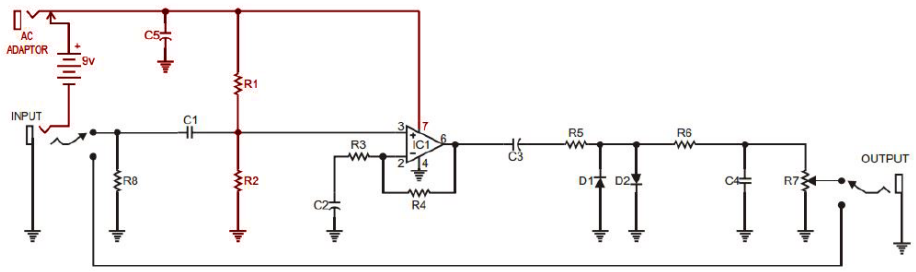


Figura 121: Alimentación del circuito base.

Luego pueden verse dos resistencias R_1 y R_2, donde R_1 está conectada a la señal de entrada y R_2 está conectada a la resistencia anterior y a tierra. Este par puede considerarse de manera aproximada como un divisor resistivo, ya que en el punto medio se ofrece gran impedancia por parte tanto del op-amp como por el capacitor C_1 (por ser tensión continua) lo que significa que la corriente que fluya por otro medio que no sea la resistencia R_2 será despreciable. Este divisor resistivo monta a la señal de entrada sobre la tensión en el punto medio. Es en este punto donde se soluciona el problema de tener una sola fuente no partida ya que, si se cumple que $R_1 = R_2$, la señal de entrada quedará levantada $4{,}5V$, por lo que se podría alimentar al op-amp solo de manera positiva, llevando a tierra la alimentación negativa.

Por último, se llevan los $9V$ de la fuente de alimentación a la entrada de alimentación positiva del op-amp.

4.1.2. Etapa de Pre-amplificación

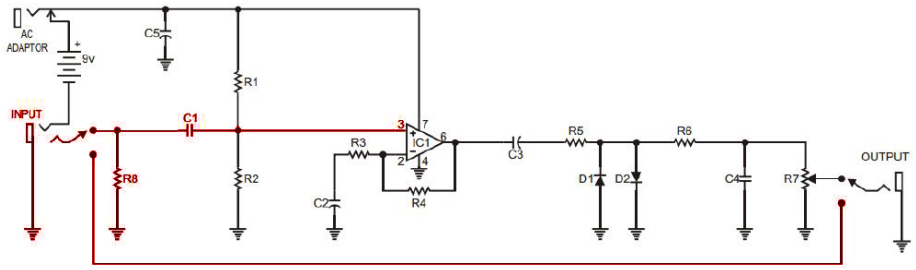


Figura 122: Etapa de pre-amplificación del circuito base.

Justo luego de la entrada se encuentra la resistencia R_8. En el modo de operación normal del circuito con la guitarra conectada, se polariza el capacitor C_1 debido a la continua provista por la alimentación. La finalidad de esta resistencia es de mantener polarizado al capacitor cuando se desconecta el efecto del circuito, es decir, cuando se utiliza la llave de bypass. Si este capacitor se descarga por pérdidas parásitas antes de volver a conectar el efecto, se da a lugar el famoso ruido de 'pop' que puede escucharse.

Para explicar este efecto con mayor detalle, imaginar que no se tiene la resistencia R_8 y está conectada la guitarra al circuito. Cuando la 'placa' de la derecha del capacitor C_1 está conectada a una tensión de $4,5V$, la 'placa' de la izquierda permanecerá polarizada con $0V$ ya que esta está conectada al pickup de la guitarra que a su vez está conectado a tierra. Al momento de utilizar la llave de bypass, como el capacitor no es ideal, este tendrá pequeñas pérdidas que harán que la tensión con la que está cargado el capacitor disminuya, ya que la 'placa' izquierda no estará conectada a nada. Cuando se decida volver a utilizar la llave de bypass, es decir, utilizar el efecto del circuito, se volverá a tratar polarizar al capacitor con la tensión de bias proporcionada por el divisor resistivo, necesitando un rápido flujo de carga, es decir, corriente. Esta descarga

de corriente será enviada al parlante, el cual producirá un sonido distintivo. Si se coloca la resistencia R_8, la 'placa' izquierda del capacitor tenderá a permanecer a $0V$ y por ende no tomará a lugar el efecto dicho.

El capacitor C_1, como ya dicho antes, ofrece gran impedancia a la tensión continua de la alimentación para proteger a la entrada. De otra manera, la señal continua ingresaría por la entrada. Lo que se obtiene posterior al capacitor será la señal de entrada levantada tantos voltios como proporcionen el punto medio del divisor resistivo.

Se contempla además que el circuito base nos permite tener una opción de realizar un bypass total al circuito mediante el uso de una llave.

4.1.3. Etapa de Amplificación

El operacional se encuentra realimentado negativamente con una configuración no inversora. El hecho de que la alimentación positiva sea de $9V$ y la negativa de $0V$ significa que la señal de salida del operacional podrá tener un valor mínimo de a lo sumo $0V$ y un valor máximo de a lo sumo $9V$ (dependiendo del operacional utilizado). Como la señal de entrada estará montada sobre una continua, esto no será un problema.

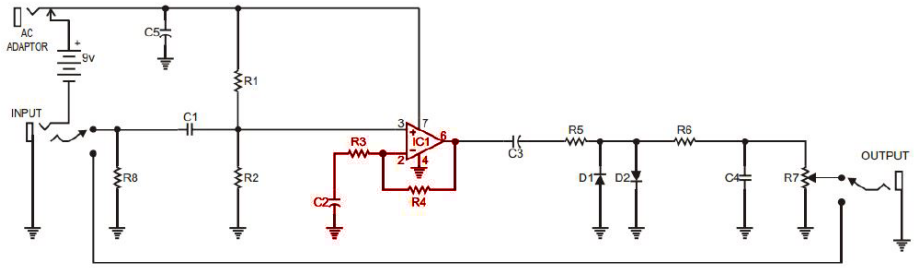


Figura 123: Etapa de amplificación del circuito base.

Analizando el lazo del op-amp, se puede observar que la ganancia dependerá de la frecuencia. Esto puede contemplarse ya que para bajas frecuencias el capacitor actúa con gran impedancia, por lo que el operacional amplifica menos. Para las frecuencias altas el operacional amplificará idealmente cada vez más la señal. Sin embargo, mas importante es que este capacitor impide que el operacional amplifique la continua sobre la cual está montada la señal, ya que en este caso el capacitor se comporta como un circuito abierto. Esto hace que el operacional funcione como un seguidor de tensión, trabajando para fijar la continua de la salida en el mismo valor que la de la referencia. Se observa como es aquí, en el lazo de realimentación, donde se podría controlar la amplificacion de las distintas frecuencias por separado, si se desease por ejemplo utilizar un potenciómetro más adelante para tener un control de tono.

4.1.4. Etapa de Ecualización

A la salida del operacional se encuentra el capacitor C_3. Este capacitor se utiliza para remover la continua sobre la cual estaba montada la señal de entrada.

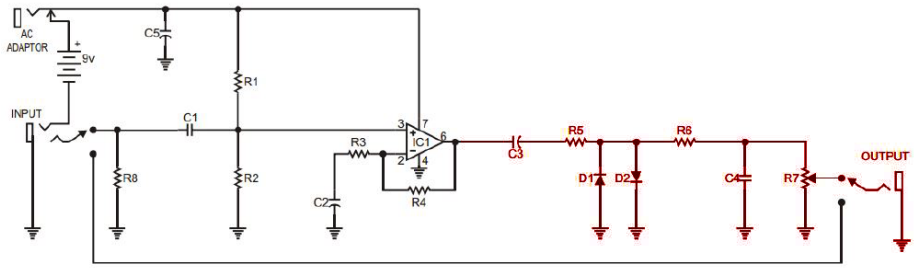


Figura 124: Etapa de ecualización del circuito base.

Luego, se encuentra en el circuito una resistencia en serie con un par de diodos en paralelo con polaridad invertida. Estos diodos fijarían la tensión de la señal en $V_{d_{on}}$ tanto para el semi-ciclo positivo como para el negativo, deformando la señal generando un efecto de *clipping*. Esto se aprecia como una gran distorsión a la hora de conectar una guitarra y escuchar la salida. La resistencia R_5 limitará la corriente que atraviesa los diodos.

Seguido de los diodos se puede encontrar un pequeño circuito R-C. Este circuito estaría posicionando un polo en la respuesta en frecuencia, atenuando las frecuencias altas.

Finalmente antes de la salida se encuentra un potenciómetro, el cual se presume que se utiliza como control de volumen de salida.

4.1.5. Corriente de Bias y Tensión de Offset

La corriente de bias como la tensión de offset pueden ocasionar que la salida del operacional sea distinta de cero aportando una componente de continua aunque la entrada sea nula. En esta aplicación, tanto la corriente de bias como la tensión de offset no son un problema, ya que:

- Se le proporciona a la entrada gracias a la fuente de alimentación la suficiente corriente al operacional para la correcta polarización de todos los elementos que puedan hallarse dentro de este, sin preocupación alguna por la muy pequeña corriente que pueden suministrar los pickups de una guitarra.
- Gracias a los capacitores de acople situados en el circuito la componente de continua de la señal de salida del operacional es removida completamente.
- Un muy pequeño desbalanceo en la tensión de la señal de entrada al operacional produciría en el peor de los casos una saturación asimétrica que contribuiría a la distorsión alineal total del circuito.

4.2. Análisis Cuantitativo del Circuito Base

Tanto el análisis cuantitativo como el subsiguiente diseño de un nuevo circuito propuesto se harán a partir de lo estudiado en tanto diversas fuentes de internet, como en el libro 'Diseño de Amplificadores Operacionales y Circuitos Integrados Analógicos' de Sergio Franco.

Además, se decidió, para presentar lo realizado de la forma más clara, primero realizar un análisis teórico-analítico del circuito base para luego presentar sólamente los cambios propuestos.

4.2.1. Componentes

R_8**:** Esta resistencia debe tener un valor alto para no tener perdida substancial de corriente provista por las bobinas de los pickups y no limitar la impedancia de entrada del circuito vista por la guitarra.

R_1**,** R_2**:** Se quiere montar a la señal de entrada sobre una continua de la mitad del valor que la de la alimentación, por esto, se decidió que $R_1 = R_2$.

Se consideraron los siguientes puntos a la hora de elegir un valor para las resistencias:

- Que la corriente en stand-by no sea muy alta.
- No limitar tanto la impedancia de entrada.
- Que la corriente que fluye a través del divisor no se haga comparable con la corriente que fluye hacia el operacional.
- Como el ruido es proporcional al valor de los resistores usados, se quiso no tener resistencias muy altas.

El valor por el que se optó es de $R_1 = R_2 = 100\ k\Omega$.

C_1**:** Como este capacitor filtra la continua provista por la alimentación, se decidió utilizar un valor de 330 nF ya que se quiso que el efecto del filtro pasa-altos que se forma con las resistencias R_1 y R_2 se minimizara dentro de las frecuencias audibles ($20Hz - 20kHz$). Si sólamente se tiene en cuenta la componente alterna del circuito, la resistencia R_1 pasa a estar conectada a tierra, por lo que se forma el paralelo entre R_1 y R_2. Finalmente utilizando la técnica del divisor resistivo se tiene que

$$H(s) = \frac{(R_1//R_2)}{(R_1//R_2) + \frac{1}{SC_1}} \tag{60}$$

$$H(s) = \frac{SC_1(R_1//R_2)}{SC_1(R_1//R_2) + 1} \tag{61}$$

donde puede calcularse la capacitancia necesaria como

$$C_1 = \frac{1}{2\pi(R_1//R_2)f_c} = \frac{1}{2\pi 50k\Omega 10Hz} = 318,3nF \approx 330nF \tag{62}$$

Cabe notar que el error proporcionado por la aproximación a un valor comercial no trae gran problema, ya que la frecuencia de corte aunque se desplace de los $10Hz$ aún estarán lejos de la banda audible.

C_5**:** Este capacitor filtrará el ruido proveniente de la alimentación, minimizará el *ripple*, y funcionará como capacitor de desacople para el operacional, por lo que se eligió un valor de $100\mu F$, relativamente alto para lograr tener con seguridad una continua fiable, mientras que también pueda filtrar ruido a lo largo de una gran banda de frecuencias, por más que este no sea el mayor de los problemas.

R_4, R_3, C_2**:** Como ya dicho en la sección de análisis cualitativo, la ganancia de la etapa de amplificación dependerá de la frecuencia, y no solo esto, sino también de la ganancia a lazo abierto del operacional.

$$V_{o_{opamp}} = \frac{A_{vol} V_{i_{opamp}}}{1 + A_{vol} \frac{R_3 + \frac{1}{SC_2}}{R_4 + R_3 + \frac{1}{SC_2}}} \tag{63}$$

Sin embargo, si se cumple en la banda audible de frecuencias, y se utiliza el modelo de A_{vol} finito,

$$\left| A_0 \frac{R_3 + \frac{1}{SC_2}}{R_4 + R_3 + \frac{1}{SC_2}} \right| \gg 1 \tag{64}$$

se tiene que

$$V_{o_{opamp}} \approx V_{i_{opamp}} \left(1 + \frac{R_4}{R_3 + \frac{1}{SC_2}} \right) \tag{65}$$

$$V_{o_{opamp}} \approx V_{i_{opamp}} \left(1 + \frac{SC_2 R_4}{SC_2 R_3 + 1} \right) \tag{66}$$

Se eligieron valores de $R_4 = 51R_3 = 1k$ para lograr aproximadamente una ganancia máxima en la etapa de amplificación de $34,35\ dB$.

$$G_{max} \approx 20log_{10}(1 + \frac{R_4}{R_3}) = 34,35\ dB$$

El capacitor además de no dejar amplificar la continua adjudica cuánto son amplificados los graves. Se utilizó un valor de $330nF$ calculándose la capacidad analizando el filtro que se forma con R_3 teniendo un grado de libertad a la hora de darle forma al sonido que se quiere producir.

$$C_2 = \frac{1}{2\pi f_c R_3} = \frac{1}{2\pi 500Hz 1k\Omega} = 318,3nF \approx 330nF$$

Se puede ver que se sigue cumpliendo la condición (64) ya que

$$\left| A_0 \frac{R_3 + \frac{1}{SC_2}}{R_4 + R_3 + \frac{1}{SC_2}} \right|_{f=20Hz} \approx 0,421A_0$$

$$\left| A_0 \frac{R_3 + \frac{1}{SC_2}}{R_4 + R_3 + \frac{1}{SC_2}} \right|_{f=20kHz} \approx 0,019A_0$$

y la ganancia del operacional elegido posee como mínimo una ganancia a lazo abierto de $2{,}5 \cdot 10^4$.

C_3**:** Este capacitor está solamente para filtrar la continua de la salida del operacional pero como forma un pasa-altos con la impedancia equivalente de salida del circuito que aproximadamente es de $8k\Omega$, y no se quiere que afecte este capacitor al circuito, su valor será de $10\mu F$ lo que dejaría la frecuencia de corte en $\approx 2Hz$, realizando la misma cuenta que para C_1.

R_5, R_6**:** R_5 se sitúa para limitar la corriente de los diodos, y R_6 para limitar la corriente de descarga del capacitor. El fabricante indica que la corriente máxima de continua que soporta el diodo 1N4148 es de $300mA$. Como después del capacitor C_3 la tensión máxima que puede haber en el circuito es de $4,5V$ pico, o de $\approx 3,2V_{rms}$, la resistencia mínima que debe colocarse es de $\approx 10\Omega$. Se seleccionó un valor de $6,8k\Omega$ para tener un gran margen de seguridad. R_6 formará un filtro pasabajos con C_4, por lo que, con cierto grado libertad, se eligió un valor de $1,2k\Omega$.

C_4**:** Como este capacitor forma un pasa bajos con la resistencia R_6, se eligió un valor de $6,8nF$ de tal manera que su frecuencia de corte se encuentre aproximadamente en $f_c = 20kHz$.

$$C_4 = \frac{1}{2\pi 20kHz 1,2k\Omega} = 6,63nF \approx 6,8nF$$

Nuevamente, se realizó una aproximación con mucho error, por la libertad de diseño sonoro que se posee a la hora de posicionar los polos en la trasferencia. Debido al error cometido, el polo estará situado con una frecuencia de corte de

$$f_c = \frac{1}{2\pi 1,2k\Omega 6,8nF} = 19,5kHz$$

R_7**:** Este resistor será un potenciómetro logarítmico de $10k\Omega$ si hay disponibilidad en el pañol. El tipo de potenciómetro será logarítmico ya que de esta manera se acopla mejor a la escucha humana.

$LM308$**:** Se eligió el amplificador operacional $LM308$ con una compensación de $33pF$ por las siguientes razones:

- Impedancia de entrada relativamente alta ($10M\Omega$ en el peor de los casos) comparada con la contribución del resto de los componentes de los circuitos. Esto permitirá que no se limite la impedancia de entrada posible a causa del amplificador operacional.
- Capacidad de compensar el operacional, haciendo tanto el ancho de banda como el slew rate proporcionales a la inversa de la capacitancia de compensación utilizada.
- Excepcionalmente baja slew rate, lo que contribuye al efecto alineal de distorsión de la señal ($\approx$ 0,3$V/\mu s$ para $30pF$ de compensación).

$1N4148$**:** Se optó por utilizar el diodo $1N4148$ ya que este es muy utilizado en aplicaciones de audio por sus bajos tiempos de transitorio.

4.2.2. Impedancia de Entrada

Para un circuito con esta aplicación se quiere como ya dicho la mayor impedancia de entrada posible para no cambiar la señal que ingresa. La impedancia de entrada del circuito base puede calcularse considerando solamente la señal alterna que recorre el circuito. Al hacer esto, se puede observar que la resistencia R_1 estará conectada a tierra, por lo que la impedancia de entrada será

$$Z_{in} = (R8//(R1//R2))//Z_{in_{opamp}} = (1M\Omega//50k\Omega)//10M\Omega \approx 47,4k\Omega$$

4.2.3. Impedancia de Salida

La impedancia de salida se quiere mantener lo más baja posible para no cargar al circuito que se conecte posterior al pedal. Si se desprecia el potenciómetro a la salida para controlar el volúmen, la impedancia de salida del circuito base puede calcularse como

$$Z_{out} = Z_{out_{opamp}} + 6k8\Omega + 1,2k\Omega \approx 8k\Omega$$

4.2.4. Rangos Operativos del Operacional

Estos son los datos recopilados de la hoja de datos del operacional.
Tensión de alimentación: La alimentación del operacional no debe sobrepasar los $\pm 18V$.
Tensión de entrada: La diferencia de potencial entre el borne positivo y negativo del operacional no pueden superar los $\pm 15V$.
Como la alimentación es impuesta por nosotros y generalmente para este tipo de circuitos no suele sobrepasar los $12V - 15V$, y una guitarra como máximo puede generar un poco menos de $1V$ dependiendo de la cantidad y tipo de pickups utilizados, no se tomaron muchos más recaudos. **Tensiones máximas por saturación o slew rate:** Si bien era una opción realizar un estudio de las tensiones máximas de entrada para lograr una tensión de salida sin saturación ni slew rate, no se le encontró ninguna utilidad. Esto se debe a que al utilizar un pedal de distorsión, el objetivo es de distorsionar el sonido de la guitarra. No sería de utilidad poseer una configuración en el diseño que permita solamente amplificación sin distorsión de la señal de entrada ya que para eso se utilizan los amplificadores de guitarra.

4.3. Simulación del Circuito Base

Se realizaron tres tipos de simulaciones diferentes para visualizar el funcionamiento del circuito. Para hacer esto se utilizó el simulador de circuitos *LTSpiceXVII*.

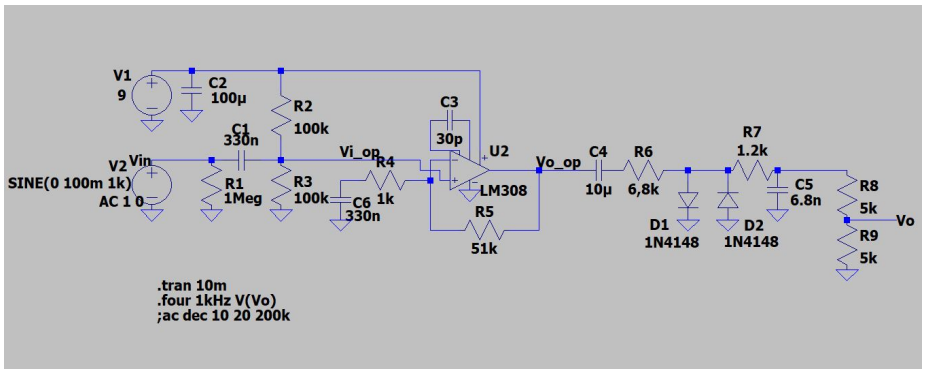


Figura 125: Set-up para los tres tipos de simulaciones distintas del circuito. Las dos resistencias del final emulaban un potenciómetro. Transitorio, AC-Sweep y análisis de Fourier.

4.3.1. Análisis de Señal, Transitorio

Para simular el transitorio y poder observar la señal de entrada, se eligió una frecuencia de $1kHz$ y una amplitud de $100mV$ emulando una guitarra. Primero se analizó el accionar del divisor resistivo para generar un bias, es decir, levantar la señal de entrada por $4,5V$.

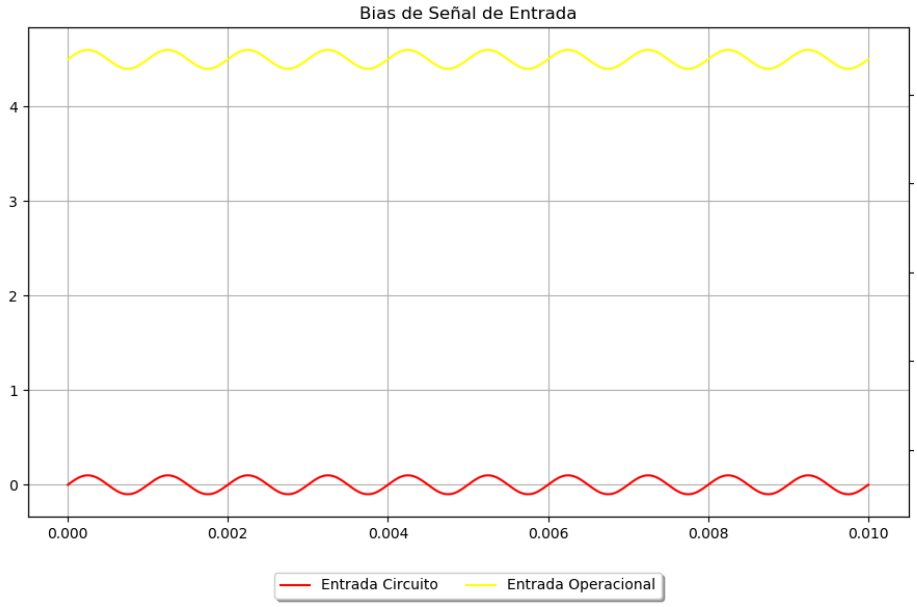


Figura 126: Análisis de la señal de entrada y señal de entrada al operacional.

Se puede observar contrastando la señal de entrada con la señal que entra al opamp el correcto funcionamiento. Luego, se analizó la señal de salida del opamp justo antes del capacitor de acople, en contraste a la señal de entrada al operacional.

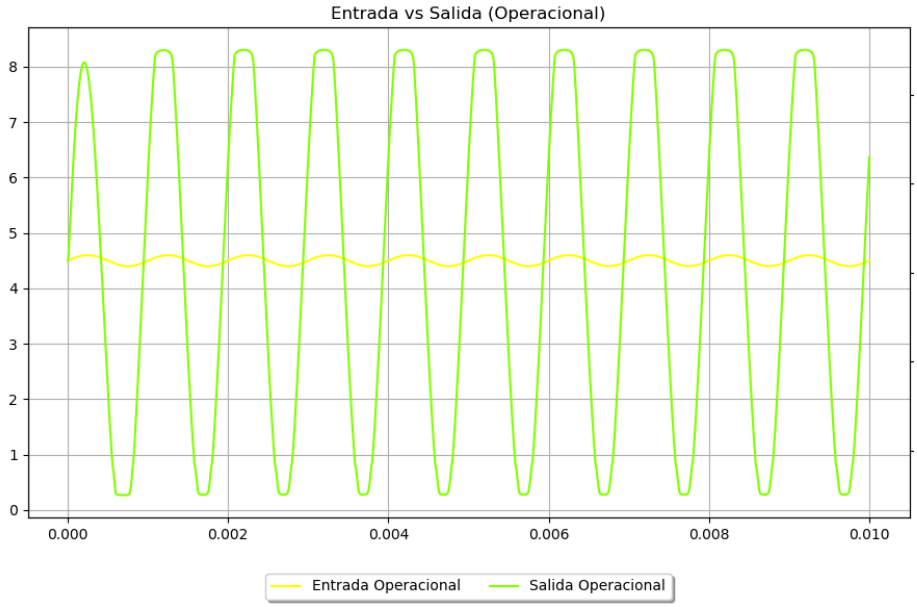


Figura 127: Análisis de la señal de entrada al operacional y señal de salida del operacional.

Se puede observar como están presentes efectos distorsivos no lineales por culpa de la saturación de este mismo, además de una gran amplificación. Por último, se analizaron los efectos de la etapa de ecualización, contrastando la señal justo después del capacitor de acople a la salida del operacional, con la señal a la salida del circuito.

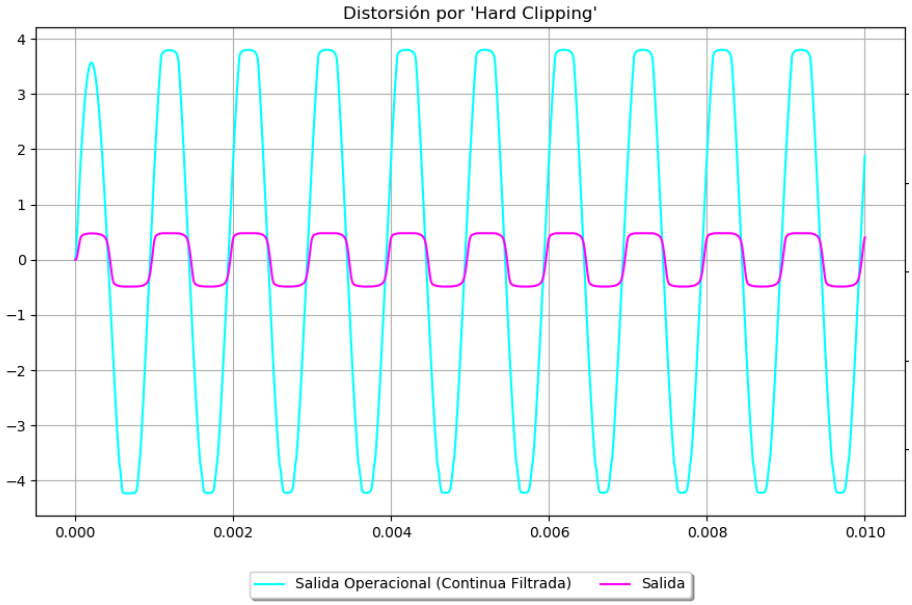


Figura 128: Análisis de la señal de salida del operacional luego de filtrar la continua y señal de salida del circuito.

Se puede contemplar como la señal es recortada por los diodos, generando una gran distorsión alineal. Finalmente, para visualizar el funcionamiento total, se contrastaron las señales de entrada y salida del circuito.

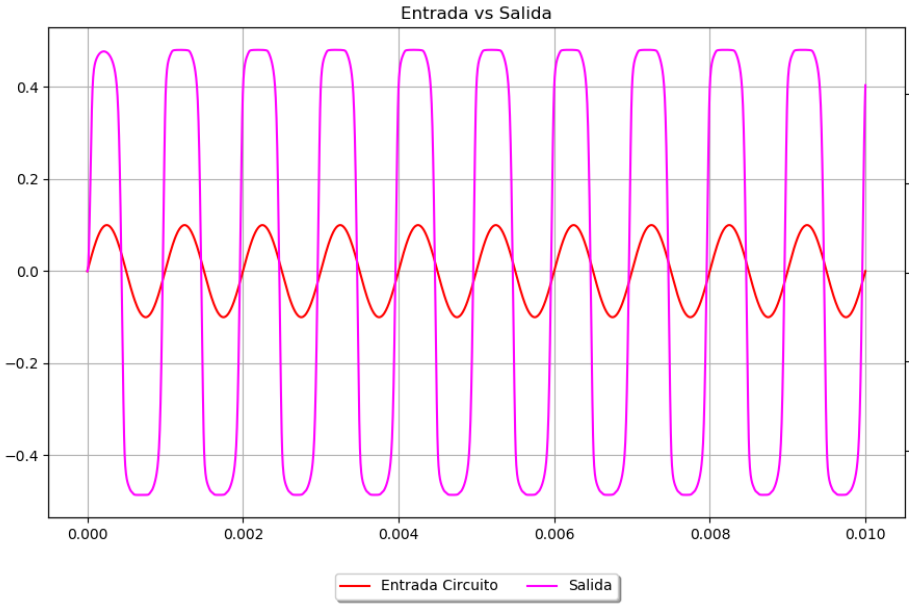


Figura 129: Análisis de la distorsión total en una señal de $100mV$ y $1kHz$.

Contrastando ambas señales se puede observar el correcto funcionamiento calculado del circuito total.

4.3.2. Análisis de Bode

A continuación se simuló el gráfico de Bode de la transferencia de tensión entre la entrada y la salida del circuito obviando los diodos ya que estos no son componentes lineales.

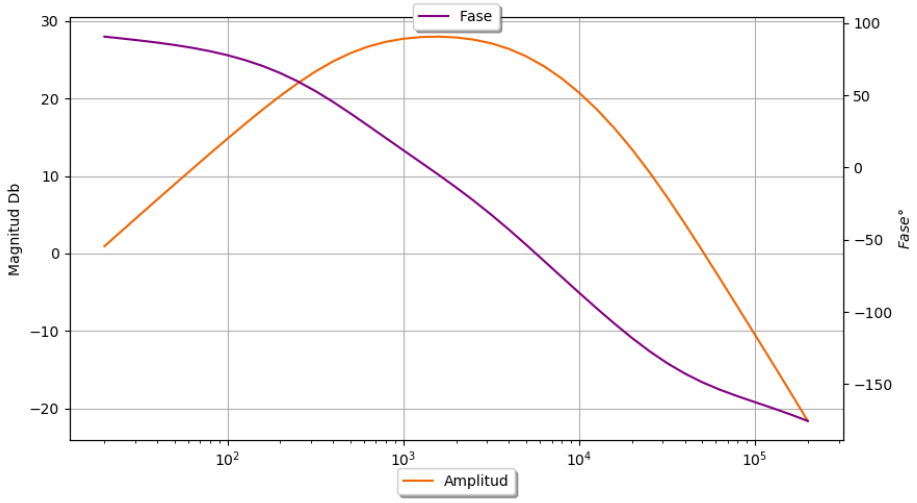


Figura 130: Gráfico de Bode para el circuito base.

Se puede ver como hay un pico en la ganancia de $\approx 30dB$ alrededor de $1kHz$, mientras que los bajos y agudos son amplificados en menor medida. Se puede observar también como no habrán problemas de inestabilidad cuando el desfase introducido sea mayor de 180 deg ya que la atencuación ya será mayor a cero.

Se realizó además un análisis de la impedancia de entrada del circuito a lo largo de las frecuencias del rango audible. Se puede observar que los cálculos teóricos que predecían una impedancia de entrada de aproximadamente $47,4k\Omega$ son muy similares a los de la simulación

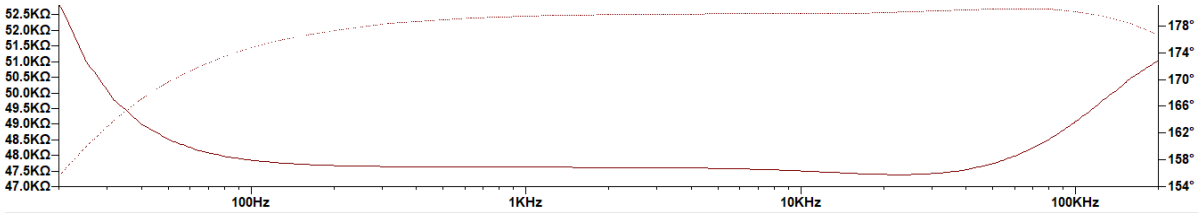


Figura 131: Análisis de la impedancia de entrada del circuito base.

Cabe notar que la fase de la impedancia de entrada del circuito esta desfasada en 180 deg por cómo toma *LTSpice* el sentido de la corriente a través de la fuente que hace ingresar la señal emulada de la guitarra.

4.3.3. Análisis de Fourier

Se realizó un análisis de Fourier a la salida del circuito donde se pudo comprobar que hay un 29,76 % de distorsión armónica a la salida.

```
N-Period=1
Fourier components of V(vo)
DC component:0.00314013

Harmonic          Frequency          Fourier          Normalized
 Number             [Hz]            Component          Component
    1             1.000e+03         2.972e-01         1.000e+00
    2             2.000e+03         6.859e-03         2.308e-02
    3             3.000e+03         7.856e-02         2.643e-01
    4             4.000e+03         4.081e-03         1.373e-02
    5             5.000e+03         3.444e-02         1.159e-01
    6             6.000e+03         3.237e-03         1.089e-02
    7             7.000e+03         1.748e-02         5.882e-02
    8             8.000e+03         2.355e-03         7.923e-03
    9             9.000e+03         8.986e-03         3.023e-02
Total Harmonic Distortion: 29.762701%(29.818643%)
```

Figura 132: Análisis de las componentes de fourier y la distorsión armónica total.

También se puede contemplar que los armónicos tienen un gran parecido con las componentes de fourier de una cuadrada, ya que los armónicos pares se ven más atenuados que los impares.

4.4. Prototipo del Circuito Base

Se realizó un prototipo del circuito base en un *protoboard* con dos cambios: se suplantó la resistencia fija R_4 de un valor de $51k\Omega$ por un potenciómetro lineal de $250k\Omega$ y se agregó un diodo LED desde la alimentación de 9V hasta tierra, para indicar cuándo el circuito está alimentado. Luego, se quiso probar el circuito armado conectado con una guitarra a la entrada, y un amplificador de guitarra a la salida. Se utilizó una fuente de tensión continua no partida de 9V como alimentación. Por favor, referirse a los archivos 'ej5protobaseon.mp4' y 'ej5protobaseoff.mp4' para poder ver el resultado.

4.4.1. Resultados del Prototipado

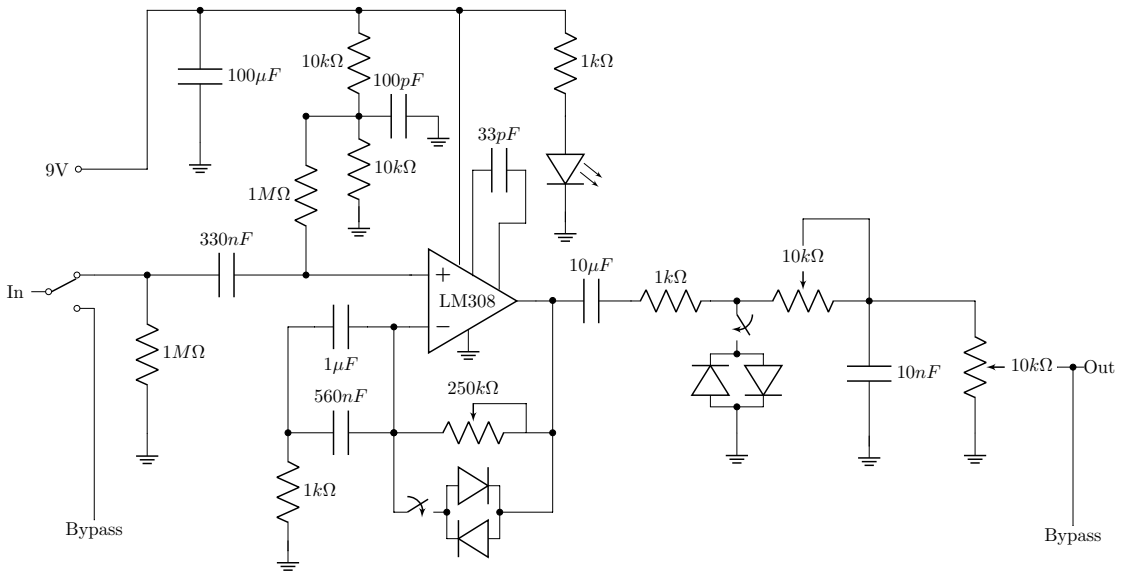
A lo largo de la prueba, se constataron dos puntos importantes:

- Se tuvo que utilizar el potenciómetro de $250k\Omega$ en el rango de aproximadamente $200k\Omega$ y $250k\Omega$ para obtener un nivel de saturación satisfactorio al oído.
- Los medios y agudos obtenían una buena distorsión, pero los bajos no lograban ser distorsionados del todo.

Estos dos puntos fueron gran causa de cambios en valores de resistores y capacitancias en el diseño propuesto.

4.5. Esquemático del diseño propuesto

A continuación se presenta el diseño propuesto junto a un análisis de los componentes añadidos.



4.6. Análisis del Diseño Propuesto

A continuación se presentan los cambios propuestos. No todos son cambios en el diseño sino también ajustes a valores de ciertos componentes luego de haber realizado simulaciones y haber prototipado el pedal con los valores calculados anteriormente.

4.6.1. Componentes

- Se cambiaron los valores de las resistencias que generan el bias de la señal de entrada a $10k\Omega$, mientras que el punto medio del divisor resistivo se conecta a una nueva resistencia de $1M\Omega$. Esto permite elevar la impedancia de entrada del circuito con una sola resistencia de gran valor, en vez de proporcionar más ruido con dos resistencias de gran valor, si las resistencias del divisor fueran de $2M\Omega$. La nueva impedancia de entrada se calcularía aproximadamente como

  $$1M\Omega//1,005M\Omega//10M\Omega \approx 0,5M\Omega$$

  en el peor de los casos (con la mínima impedancia de entrada provista por el fabricante del operacional). Además, se logra obtener una mucho mayor precisión a la hora de obtener $4,5V$, ya que la corriente que se escapa por

el punto medio del divisor resistivo debe pasar por una resistencia de 100 veces el valor de la resistencia puesta a tierra.

- Se agregó un capacitor en paralelo al punto medio del divisor resistivo para filtrar variaciones en el potencial que puedan hallarse. Se decidió que por más que sea un aumento en el costo final del producto el tener que agregar un componente más, sería a su vez un gran aumento en la calidad final, ya que cualquier pequeña variación en la tensión que se utiliza para levantar a la señal de entrada será amplificado con una muy grande ganancia al pasar por la etapa de amplificación, generando un gran ruido a la salida. La capacitancia fue calculada de tal manera que la frecuencia de corte del filtro pasa-altos que se forma con la resistencia de $10k\Omega$ se sitúe lo más alto posible.

$$f_c = \frac{1}{2\pi 10k\Omega 10pF} = 1{,}590MHz \approx 1,6MHz$$

- Se cambió el valor del capacitor en el lazo de realimentación para favorecer la amplificación (también saturación y clipping) de los graves. El valor anterior se calculó con una frecuencia de corte de $500Hz$. Para el calculo del nuevo valor se posicionó el polo en los $100Hz$.

$$C = \frac{1}{2\pi 100Hz 1k\Omega} = 1{,}591\mu F$$

por lo que se decidió utilizar un valor de $1uF + 560nF$ para ajustar a valores comerciales, posicionando finalmente el polo en una frecuencia de corte de

$$C = \frac{1}{2\pi 1{,}56\mu F 1k\Omega} = 102{,}02Hz$$

.

- Se agregó un diodo LED junto a su resistor para indicar cuándo está alimentado el circuito. También se agregaron dos llaves para activar o desactivar distintos tipos de distorsión. Esto añade mejor aspecto y una mayor funcionalidad al producto final y se justifica el precio de los componentes por esa razón.

- Se decidió poner un potenciómetro en el lugar de la resistencia R_4 que anteriormente era de $51k\Omega$ para lograr tener una mayor funcionalidad y rangos de ganancia posibles en el circuito. Esto haría que la ganancia ideal de la etapa de amplificación esté aproximadamente entre 0 y 251.

- Se agregaron dos diodos con polaridad invertida en paralelo al potenciómetro en el lazo de realimentación. Este tipo de distorsión se la denomina *soft clipping*, mientras que la distorsión provocada por los diodos a la salida del amplificador operacional se la denomina *hard clipping*[5]. Se decidió

[5] Cabe notar que los términos de 'hard clipping' y 'soft clipping' utilizados a lo largo del informe se refieren solamente a la jerga utilizada en el diseño de pedales de guitarra, ya que a causa del capacitor a la salida del circuito cualquier tipo de recorte nunca será abrupto. Se denomina en la jerga a hard clipping a la distorsión generada por diodos a la salida del operacional mientras que se denomida soft clipping a la distorsión generada por diodos en el lazo de realimentación del operacional.

agregar este tipo de distorsión junto a una llave para agregar más funcionalidad al pedal. En el *hard clipping* se recorta la señal que sale del operacional y proporciona una señal muy semejante a una cuadrada con gran componente de altas frecuencias, mientras que en el *soft clipping*, como el recortado se realiza en el lazo de realimentación del operacional, se mezclan señales no recortadas con señales recortadas, produciendo una señal recortada mucho mas suave.

- Se cambiaron los valores de las resistencias a la salida por dos resistores de $1k\Omega$. Esto se realizó ya que previamente se dejó un margen muy grande de seguridad al calcular los valores de los resistores y se decidió disminuir aún más la impedancia de salida.
- Se calculó nuevamente el filtro pasa-bajos de la salida. Antes se posicionó el polo en los $20kHz$, mientras que ahora estará situado en aproximadamente $10kHz$.

$$f_c = \frac{1}{2\pi 2k\Omega 8{,}2nF} = 9{,}704kHz \approx 10kHz$$

.

4.7. Simulación del Diseño Propuesto

Se realizaron las mismas simulaciones para el diseño propuesto que las hechas para el diseño base. Se utilizó nuevamente el simulador de circuitos *LTSpiceXVII*. A continuación se analizarán las diferencias y el funcionamiento del circuito.

4.7.1. Análisis de Bode

Se realizó la simulación del gráfico de Bode para el diseño propuesto. Se puede observar como luego de los cambios propuestos al posicionamiento de los polos, la curva de transferencia sufrió un gran cambio. Se puede contemplar como los graves serán ahora tanto mucho más amplificados como notorios a la salida del circuito.

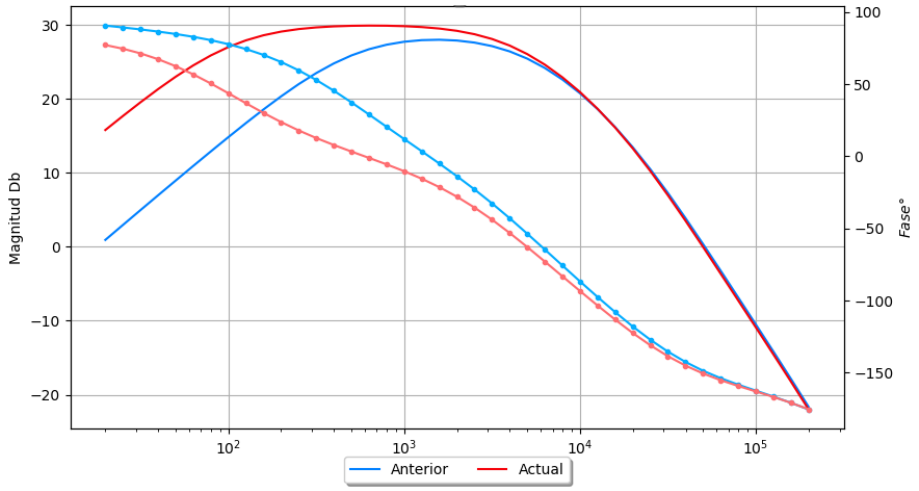


Figura 133: Gráfico de Bode para el circuito propuesto.

Se quiso también simular la nueva impedancia de entrada del circuito.

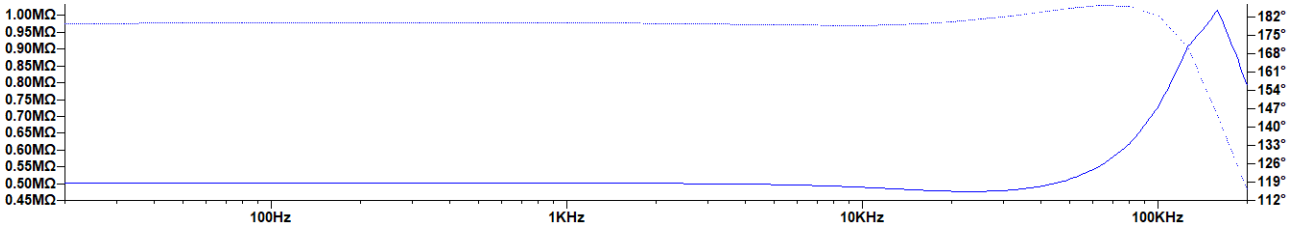


Figura 134: Impedancia de entrada del circuito propuesto.

Se puede observar que nuevamente la curva de impedancia de entrada simulada presenta una gran similitud a la impedancia de entrada calculada teóricamente, que era de aproximadamente $50M\Omega$. Cabe notar que la fase de la impedancia de entrada del circuito esta desfasada en 180 grados por cómo toma *LTSpiceXVII* el sentido de la corriente a través de la fuente que hace ingresar la señal emulada de la guitarra.

4.7.2. Análisis de Fourier

Se realizó nuevamente, como para el circuito base, un análisis de las componentes de Fourier de la señal de salida.

En una primera instancia con ambos switch apagados, es decir sin ningún tipo de clippeo, se obtuvo una distorsión armónica total de $\approx 8\,\%$. Con soft-clipping se obtiene una distorsión armónica total de $\approx 22\,\%$ y finalmente con hardclipping se obtiene una distorsión armónica total de $\approx 28\,\%$.

N-Period=1
Fourier components of V(vo)
DC component:-0.00660547

Harmonic Number	Frequency [Hz]	Fourier Component	Normalized Component
1	1.000e+03	2.733e+00	1.000e+00
2	2.000e+03	1.092e-01	3.997e-02
3	3.000e+03	1.850e-01	6.770e-02
4	4.000e+03	2.618e-02	9.580e-03
5	5.000e+03	4.135e-02	1.513e-02
6	6.000e+03	1.131e-02	4.139e-03
7	7.000e+03	6.660e-03	2.437e-03
8	8.000e+03	9.466e-03	3.463e-03
9	9.000e+03	3.509e-03	1.284e-03

Total Harmonic Distortion: 8.085511%(8.087540%)

Figura 135: Análisis de las componentes de Fourier de la salida sin clipping.

N-Period=1
Fourier components of V(vo)
DC component:-0.000370638

Harmonic Number	Frequency [Hz]	Fourier Component	Normalized Component
1	1.000e+03	4.153e-01	1.000e+00
2	2.000e+03	1.345e-04	3.240e-04
3	3.000e+03	8.231e-02	1.982e-01
4	4.000e+03	1.014e-04	2.443e-04
5	5.000e+03	3.449e-02	8.304e-02
6	6.000e+03	7.599e-05	1.830e-04
7	7.000e+03	1.749e-02	4.212e-02
8	8.000e+03	5.835e-05	1.405e-04
9	9.000e+03	9.895e-03	2.383e-02

Total Harmonic Distortion: 22.028197%(22.114565%)

Figura 136: Análisis de las componentes de Fourier de la salida con soft clipping.

N-Period=1
Fourier components of V(vo)
DC component:0.00846008

Harmonic Number	Frequency [Hz]	Fourier Component	Normalized Component
1	1.000e+03	5.190e-01	1.000e+00
2	2.000e+03	1.682e-02	3.240e-02
3	3.000e+03	1.321e-01	2.546e-01
4	4.000e+03	1.099e-02	2.117e-02
5	5.000e+03	5.477e-02	1.055e-01
6	6.000e+03	7.525e-03	1.450e-02
7	7.000e+03	2.744e-02	5.286e-02
8	8.000e+03	5.677e-03	1.094e-02
9	9.000e+03	1.528e-02	2.945e-02

Total Harmonic Distortion: 28.536352%(28.643849%)

Figura 137: Análisis de las componentes de Fourier de la salida con hard clipping.

Se pueden observar tres niveles distintos de distorsión que pueden lograrse mediante el accionar de las llaves. Cabe notar cómo están compuestos los armónicos de los distintos tipos de distorsión. Los armónicos de la distorsión tanto por soft clipping como por hard clipping se asemejan a aquellos de una señal cuadrada. Sin embargo, la distorsión por soft clipping atenúa más los armónicos pares que la distorsión por hard clipping, lo que proporciona una distorsión mucho más notoria al oído.

4.7.3. Análisis de Señal, Transitorio

Como los cambios propuestos no alteran de manera significante el actuar del circuito, se contrastarán solamente las señales de salida con los tres métodos de distorsión del diseño propuesto.

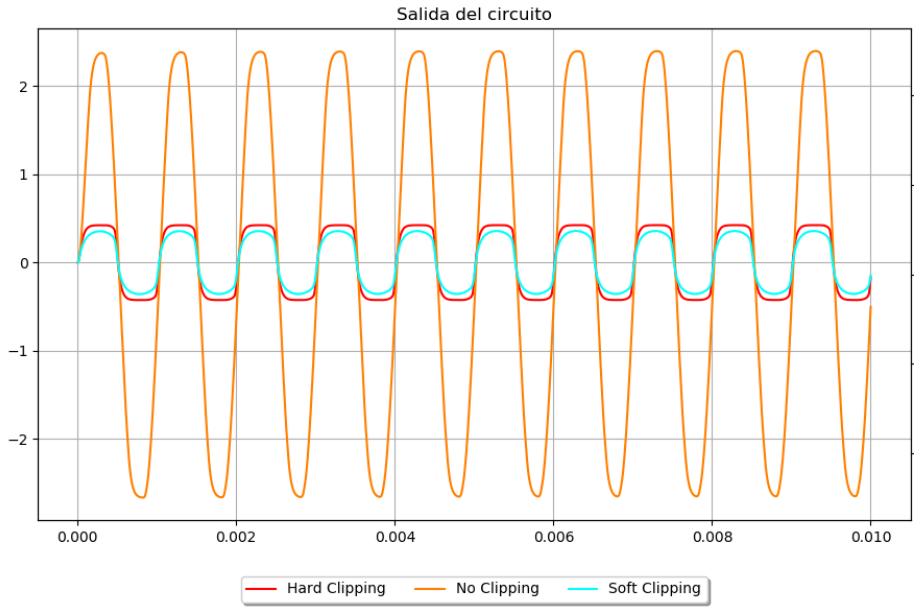


Figura 138: Análisis de la señal de entrada y señal de entrada al operacional.

Se puede observar que tanto soft clipping como hard clipping proporcionan dos tipos de señales distintas, mientras que la señal de salida sin clippear posee una amplitud mucho mayor que el resto y una señal menos distorsionada. Además se puede notar que la señal con soft clipping posee una amplitud levemente menor que aquella con hard clipping. Esto puede deberse a la ganancia de la etapa de amplificación será menor ya que la señal encuentra un camino de menor resistencia que por el potenciómetro. La señal sin clippear es mucho mayor que las demás ya que esta no es recortada hasta un valor máximo.

4.8. Realización del Diseño Propuesto

Antes de diseñar una placa para el diseño propuesto se realizó nuevamente un prototipado en un *protoboard* y se comprobó nuevamente el correcto funcionamiento del circuito junto a los cambios propuestos. Por favor, referirse al archivo 'ej5protopropuesto.mp4' para ver el resultado.

Luego se diseñó un PCB en *Altium*. Se optó por una placa de 10x5 y de no soldar los controles a esta, sino de usar pines y soldar los potenciómetros, switches, etc. a estos, por si se decidiera eventualmente utilizar un gabinete para situar al circuito. Se optó por realizar el diseño de las rutas de cobre con plano de masa, eliminando manualmente luego del procesado de la placa los lazos que forma este para no inyectar ruido al circuito.

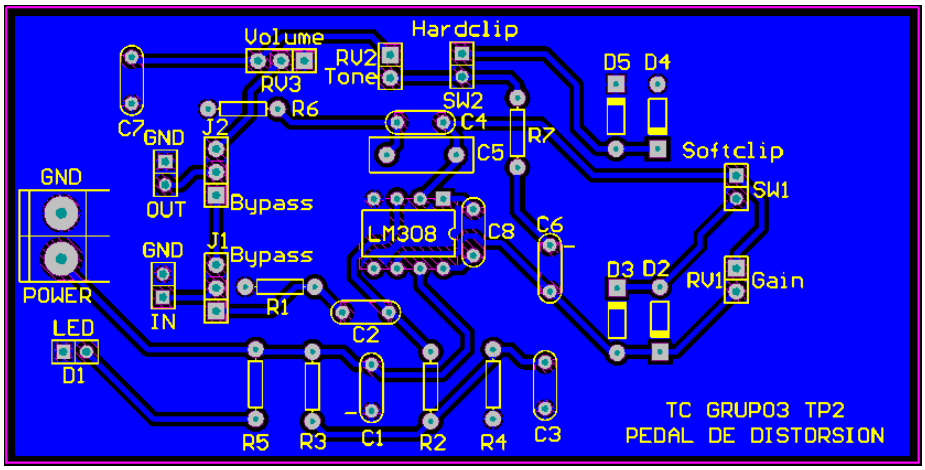


Figura 139: Diseño del PCB del pedal de distorsión.

Se probó el circuito armado con una guitarra y un amplificador de guitarra y se comprobaron que los cambios al posicionamiento de los polos, los niveles de ganancia, el control de tono y los diodos en el lazo de realimentación fueron exitosos. Sin embargo, el circuito con los niveles de ganancia y volúmen al máximo, si es conectado a un amplificador de guitarra con un volúmen alto, logra sintonizar frecuencias de radio. Esto y demás problemas encontrados serán abarcados en la sección de conclusiones.

Se cometió un error al diseñar la placa que se notó luego de ya haber realizado la placa y las mediciones, y es que se confundió el posicionamiento próximo del capacitor de desacople (C1) con el capacitor de compensación (C8), sin embargo, como no se consideraba un error crítico se decidió no realizar nuevamente la placa.

4.9. Mediciones del Diseño Propuesto

Tras el armado de la placa se decidió medir tanto el gráfico de Bode como hacer un análisis de las señales de salida y de entrada del circuito en sus distintas configuraciónes.

4.9.1. Análisis de Bode

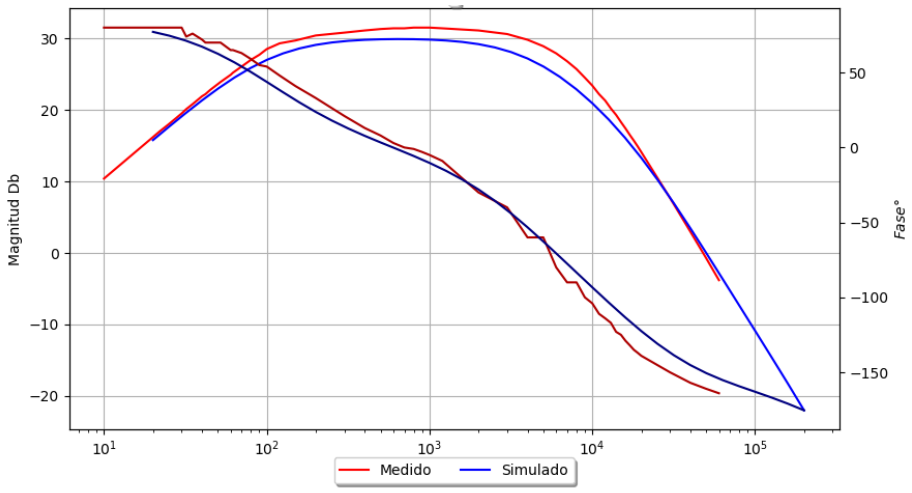


Figura 140: Mediciones de la placa.

El gráfico medido de Bode se asemeja mucho al gráfico simulado. Las asíntotas tienen misma pendiente y las frecuencias de corte del filtro pasabanda son iguales. La única discrepancia se encuentra en que la simulación se realizó con una resistencia en el lazo de realimentación de $50k\Omega$ mientras que el potenciómetro se colocó aproximadamente a un quinto de su recorrido. Se eligió este valor para el potenciómetro ya que, como el operacional no saturaba, no se presentaron alinealidades en la salida. No se presentaron mayores discrepancias ni dificultades a la hora de realizar la medicion. La transferencia del circuito logró ser como se diseñó.

4.9.2. Análsis de Señal, Transitorio

A continuación se analizarán tanto las señales de entrada y salida como la FFT (Fast Fourier Transform) proporcionada por el osciloscopio, ya que el analizador de espectros aún no se ha estudiado. Cabe destacar una observación muy importante para la lectura de los gráficos de la FFT, el eje vertical se encuentra en unidades de dB y no se detallará en los gráficos. Para esto, se utilizó una señal de $200mV_{pp}$ y $1kHz$.

Para empezar, se quiso demostrar la acción del control de bypass.

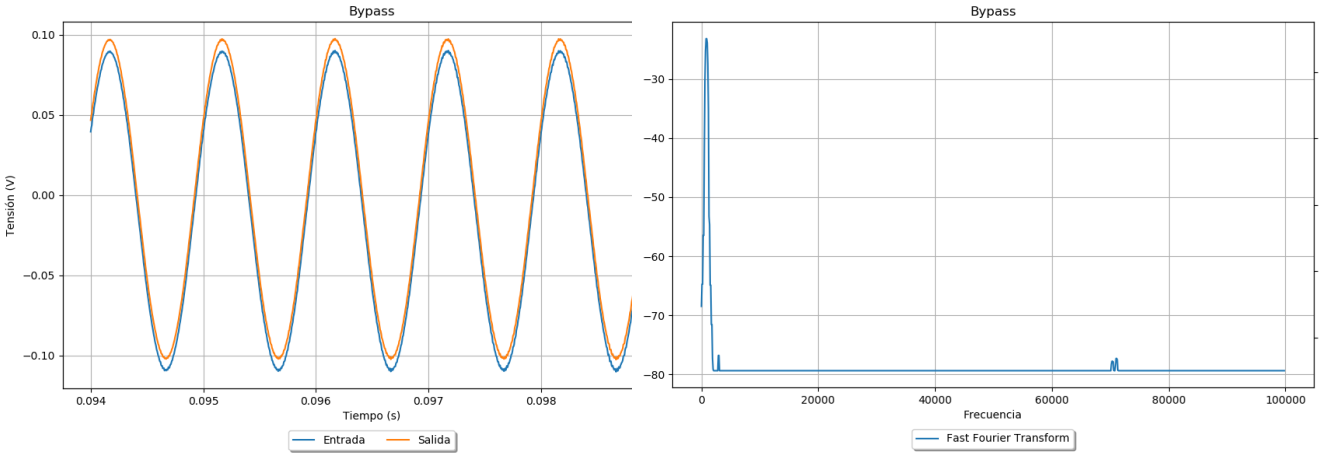


Figura 141: Circuito con bypass activado.

La FFT logra mostrar como hay una distorsión casi nula en la señal de salida. Esto se puede observar ya que el resultado de este algoritmo presenta un pico de gran tamaño en la frecuencia fundamental de $1kHz$, con otros picos despreciables. Se puede observar además como la señal de salida es idéntica a la señal de entrada, excepto por un pequeño offset de unos $\approx 20mV_{pp}$. Este error no ha podido ser explicado ya que al accionar la llave de bypass, se conecta el conector de entrada directamente con el conector de salida. Se cree que el osciloscopio puede haber estado mostrando la señal con un pequeño offset configurado de mediciones anteriores, ya que a $1kHz$ tanto el modelo equivalente de las puntas del osciloscopio como la impedancia de las pistas y la llave se consideran despreciables.

Luego, se quiso analizar el efecto del circuito con las llaves de ambos pares de diodos apagadas, es decir, sin la acción de estos. Para esto, se tomaron tres mediciones, cada una con el control de ganancia en distintas posiciones, ya que en este modo se puede controlar finamente el nivel de distorsión alineal que tendrá la salida, haciendo saturar al operacional en mayor o menor medida.

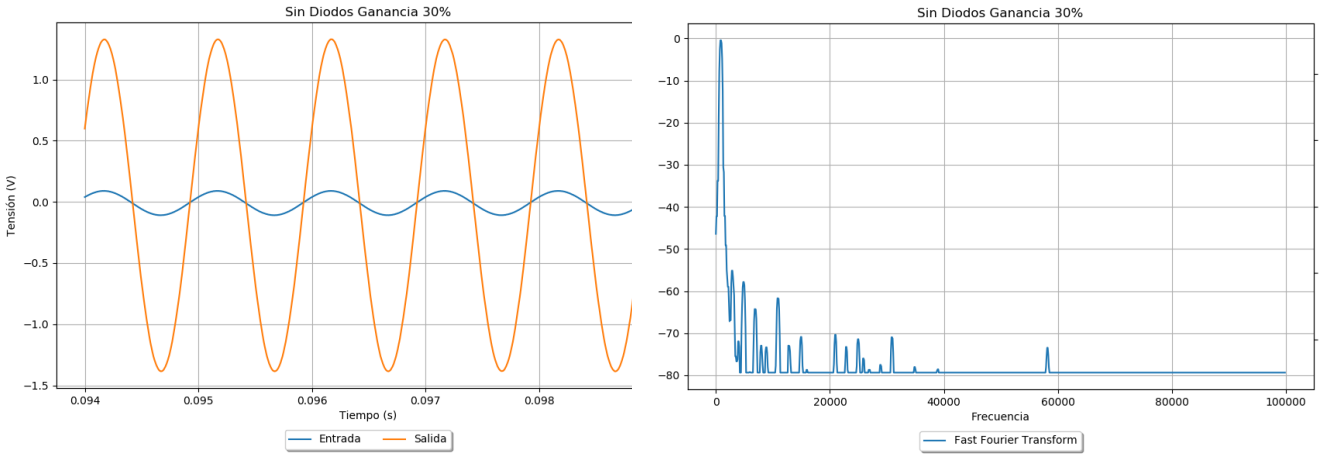


Figura 142: No clipping con la ganancia al 30 %.

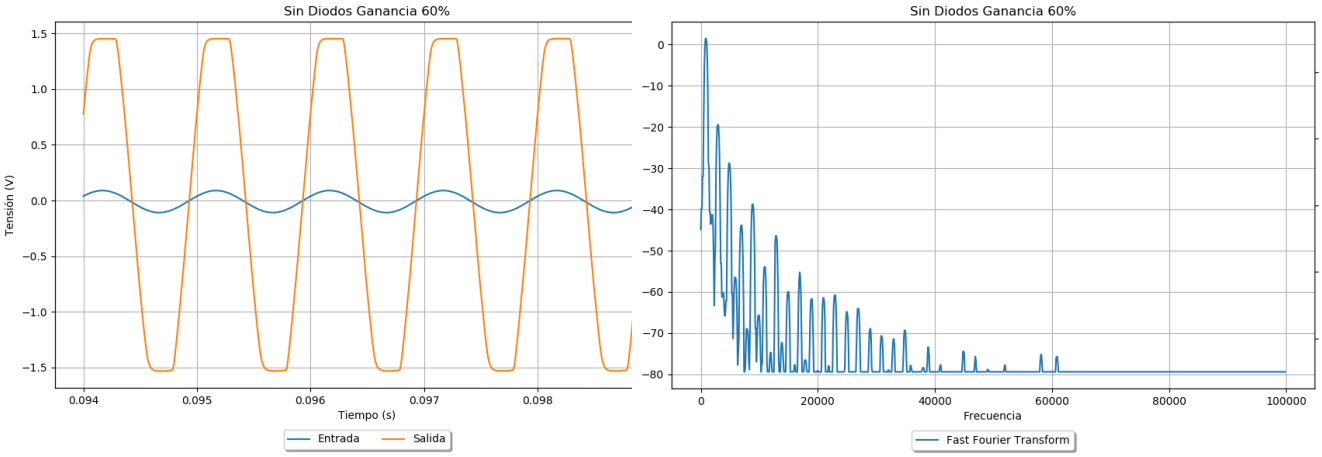


Figura 143: No clipping con la ganancia al 60 %.

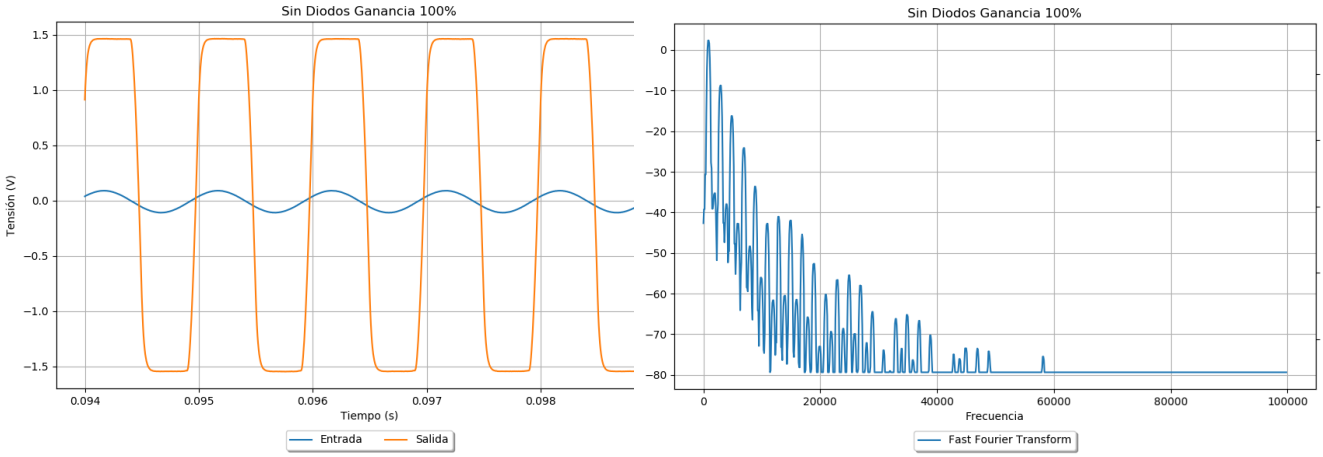


Figura 144: No clipping con la ganancia al 100 %.

Se puede observar en la FFT proporcionada por el osciloscopio como aumenta la distorsión, es decir, los armónicos introducidos, mediante se aumenta el control de ganancia y se hace saturar al operacional. Esto brinda al usuario del pedal una gran versatilidad a la hora de querer elegir un nivel de saturación sastisfactorio. Luego, se procedió a medir la salida del circuito con el par de diodos de hard clipping.

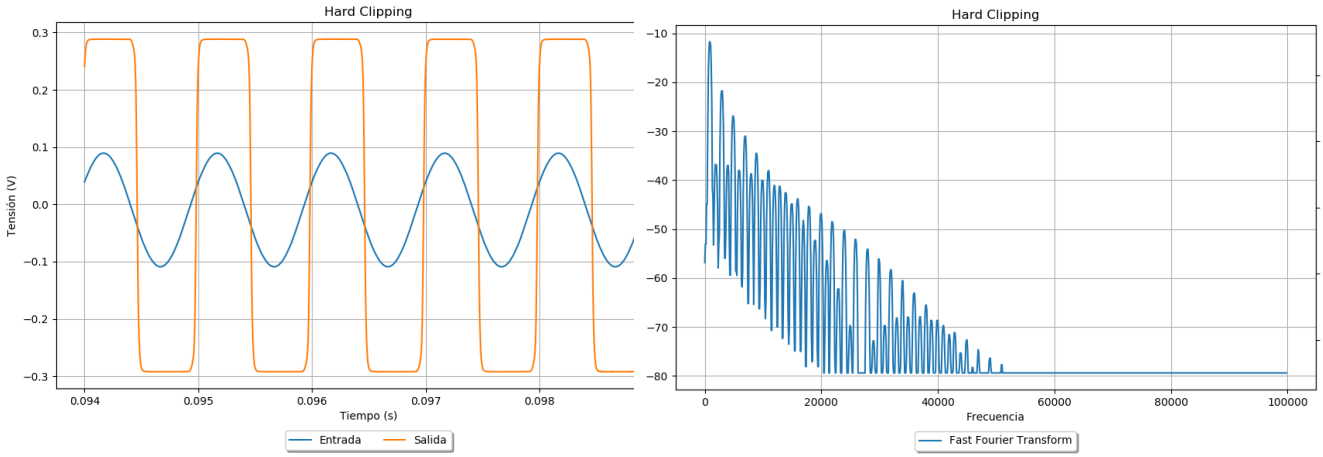


Figura 145: Hard clipping.

Se puede observar como este es el modo de distorsión del pedal que asemeja más la salida del circuito a la de una señal cuadrada. Se contempla además como los armónicos se asemejan a los de una función sinc.

Posteriormente, se midió la salida del circuito con distorsión por soft clipping, es decir, con el par de diodos en el lazo de realimentación.

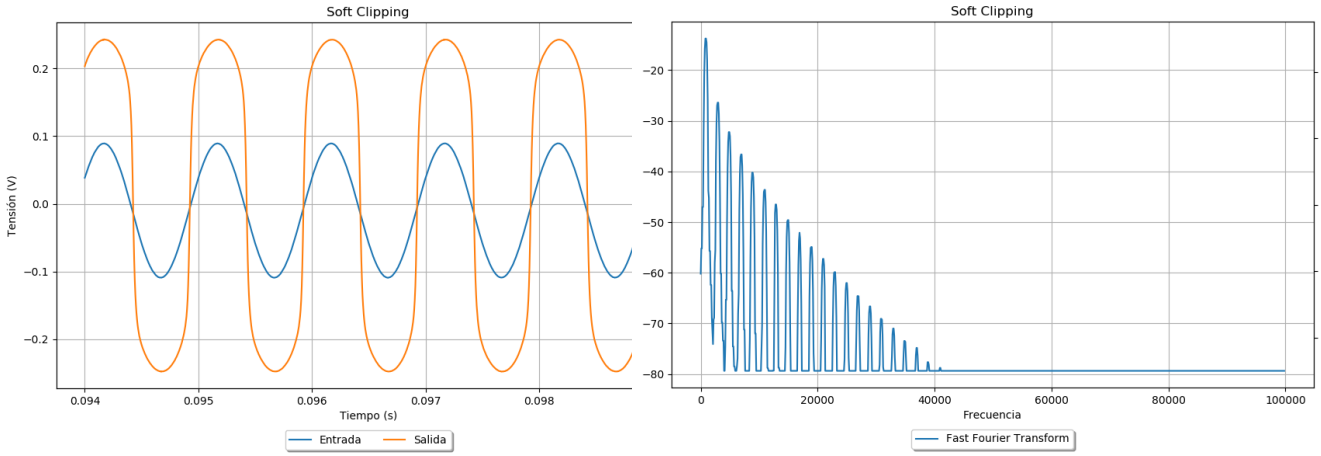


Figura 146: Soft clipping.

Se puede apreciar con este tipo de distorsión una señal mucho más suave y redondeada que con la distorsión por hard clipping.

Finalmente, se analizará el efecto que posee el control de tono en la señál de salida con ambos pares de diodos en acción.

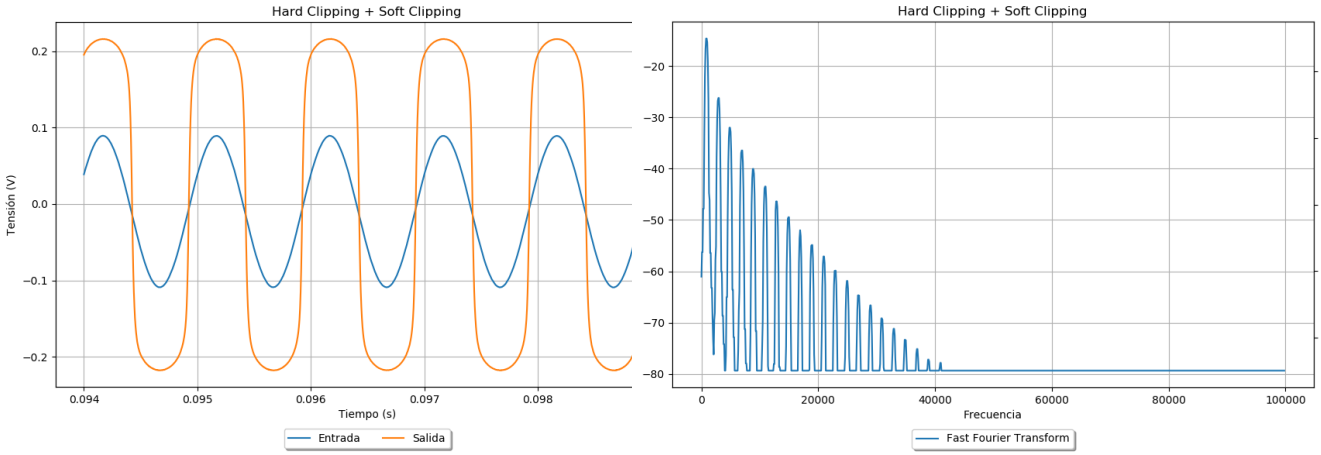


Figura 147: Hard clipping y soft clipping favoreciendo agudos con el control de tono.

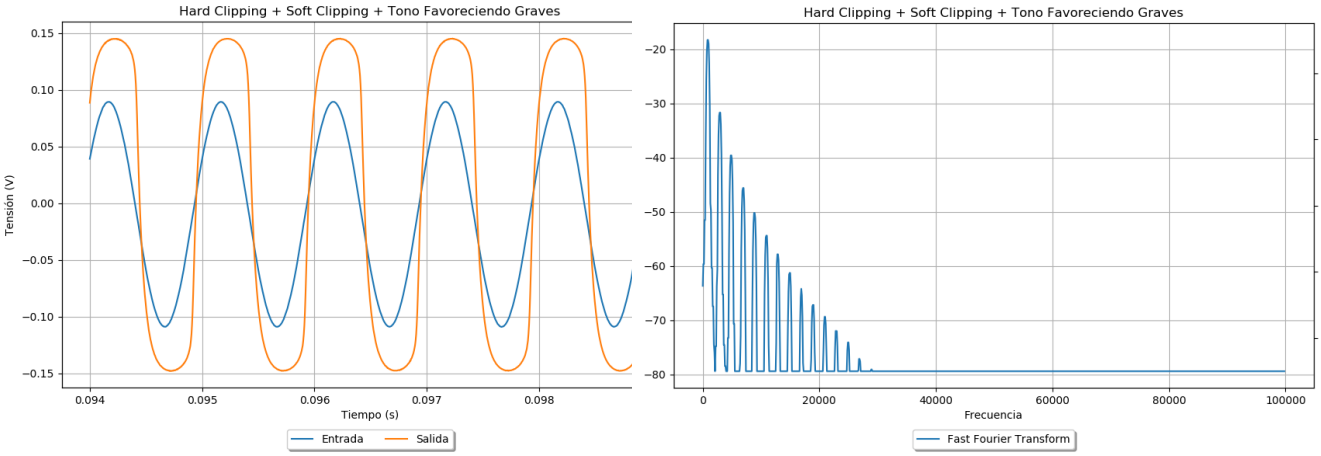


Figura 148: Hard clipping y soft clipping favoreciendo graves con el control de tono.

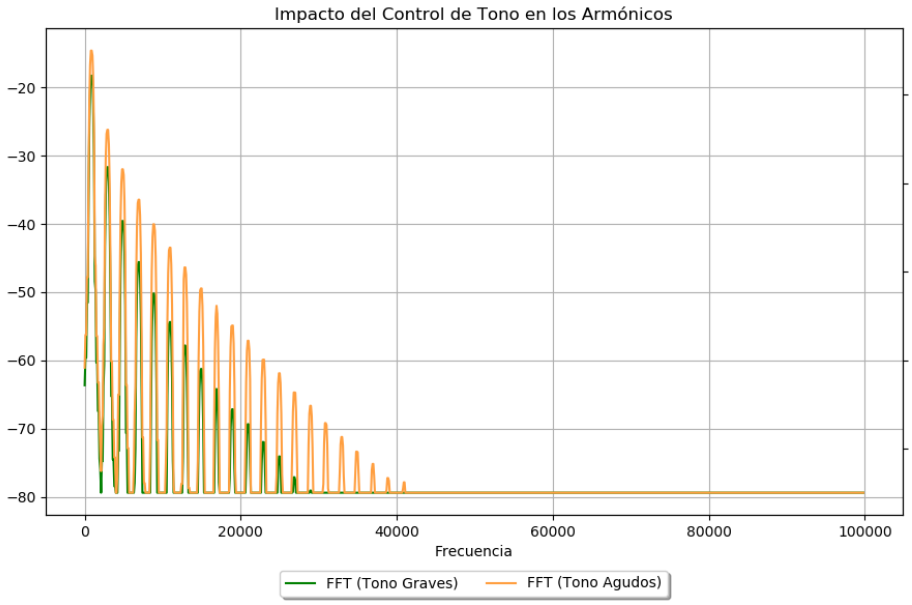


Figura 149: Armónicos de la señal de salida utilizando el control de tono en sus dos límites.

Se puede contemplar con esta configuración de distorsión una señal de salida completamente redondeada. Experimentalmente se comprobó que esta forma de señal produce un efecto de distorsión mucho más *fat* y grueso. Además se puede observar como el accionar del control de tono deforma la señal de $1kHz$ al posicionar al polo del pasa bajos en alrededor de los $146Hz$. Si se observa la Figura (149) se puede observar, aparte de una atenuación lineal por parte de

una falla del diseño, como los armónicos de frecuencias más agudas son más atenuados.

4.10. Conclusiones

Se logró un funcionamiento correcto y una distorsión no solo satisfactoria al oído sino también una gran versatilidad a la hora de seleccionar un nivel de distorsión deseado. Con las dos llaves se pueden lograr tres tipos distintos de distorsión, cada uno con un sonido diferente, mientras que con el potenciómetro de ganancia y de tono se puede manipular el nivel de distorsión generado. Con la llave inversora se tiene la opción de realizar un *true bypass*, poniendo en corto la entrada con la salida del circuito.

Sin embargo, el pedal posee también efectos no deseados. Con el volúmen y ganancia al máximo, se pueden llegar a escuchar frecuencias de radio con un volúmen en el amplificador de guitarra lo suficientemente alto. Además, como el potenciómetro de tono afecta la impedancia de salida del circuito, se observa un efecto que al utilizar el control de tono aumenta o disminuye levemente el volúmen de la señal de salida.

Otro aspecto no deseado del pedal, es que en ciertas configuraciones y para tonos suficientemente graves, el pedal de distorsión logra entrar en un modo oscilante. Si bien este aspecto no fue deseado, las consecuencias que resultan son muy satisfactorias. Si se hubiera tenido más tiempo, se podría haber estudiado la causa de este efecto, el por qué entran los amplificadores operacionales en oscilación, y a la larga haber explotado este efecto.

Esto no fue lo único que se podría haber hecho distinto. En retrospectiva, se podría haber utilizado cable mallado para realizar los componentes entre los controles y la placa para reducir interferencia electromagnética. Se presentará al pedal dentro de un gabinete cuyo interior será cubierto de papel aluminio y aislante para eliminar ruido, ya que generalmente las pedaleras de guitarras poseen un gabinete de metal para que interferencia no sea inyectada al circuito. Lo que se podría haber hecho para solucionar el problema con el control de tono es haber utilizado otro operacional en configuración de buffer con un divisor resistivo conectado a la alimentación y capacitores de filtrado de continua, o haber utilizado un transistor para adaptar la salida de tal manera que un cambio en la impedancia del filtro pasa-bajos no influya en la impedancia de salida del circuito.

5. Circuito de Aplicación

5.1. Diseño del circuito

En el siguiente punto se propuso como objetivo realizar un sensor de temperatura, valiéndose del uso del transistor LM35. Este dispositivo se caracteriza por entregar a la salida una tensión proporcional a la temperatura de la forma

$$V_{LM35} = 10\frac{mV}{°C}\ T$$

Como se requiere que el circuito diseñado posea una tensión de salida de 0 V a 35°C y 5 V a 45°C, se busca la ecuación de la recta que atraviese los puntos especificados. Es así que se obtiene que la tensión de salida viene dada por la siguiente ecuación:

$$V_o = 50V_{LM35} - 17{,}5\ V = 0{,}5\frac{V}{°C}\ T - 17{,}5\ V \tag{67}$$

Para lograr su funcionamiento, el fabricante especifica que el transistor debe ser alimentado con una tensión de entre 4 V y 20 V. Es por ello que se decidió suministrarle a este dispositivo 6 V para utilizarlo. Además, por cuestiones de seguridad, se desea que el circuito no brinde una tensión de salida menor a -1 V ni mayor a 6 V. Esto se ahondará con mayor profundidad al desarrollar como se obtuvo el diseño de este.

Luego se requiere que la tensión de salida del circuito responda de la siguiente forma frente a la tensión de salida del transistor.

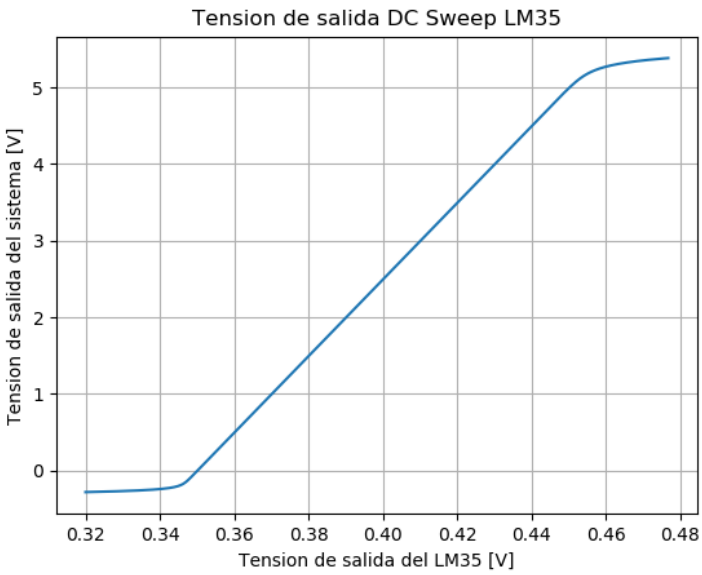


Figura 150: Tensión de salida Vs. Tensión del LM35.

A lo largo del desarrollo del modelo, se optó por tomar diversas configuraciones de amplificadores operacionales, para garantizar su adecuado funciona-

miento y evitar posibles saturaciones de los mismos. De esta forma, se dispuso diversas configuraciones de operacionales restadores e inversores.

5.1.1. Primer modelo: inversor y restador

En un principio, se decidió armar un circuito compuesto por tres diferentes etapas, las dos primeras compuestas cada una por un amplificador operacional TL072 y la final por un diodo zener DZ5V6-05. Cabe destacar que se decidió alimentar a ambos operacionales con 10 V y -10 V, valores dentro del rango tensiones que aceptan los operacionales, según especifica el fabricante.

En la primer etapa se dispuso un amplificador inversor, tomando como tensión de entrada la de salida del transistor.

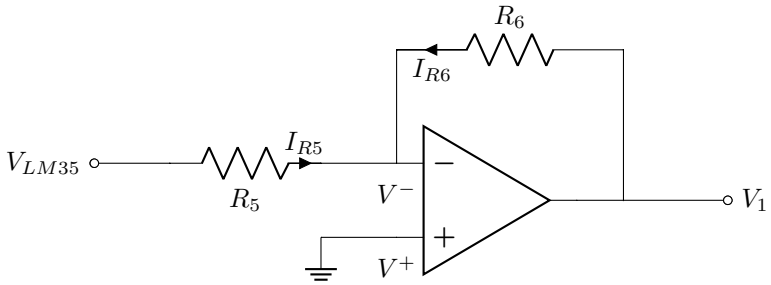


Figura 151: Primera etapa del circuito.

Planteando las siguientes ecuaciones:

$$\begin{cases} V_1 = A_o\left(V^+ - V^-\right) = A_o V^- \\ V_{LM35} - R_5 I_{R5} = V^- \\ V_1 - R_6 I_{R6} = V^- \end{cases}$$

y sabiendo que $A_o \gg \frac{R_6}{R_5}$, se obtiene

$$V_1 = -\frac{R_6}{R_5}\ V_{LM35} \tag{68}$$

siendo V_1 la tensión de salida de esta etapa.

En la segunda etapa, a diferencia de la primera, se utilizó un amplificador restador. Se decidió conectar al borne inversor del operacional la tensión V_1, mientras que al no inversor -10 V, reutilizando la alimentación del operacional.

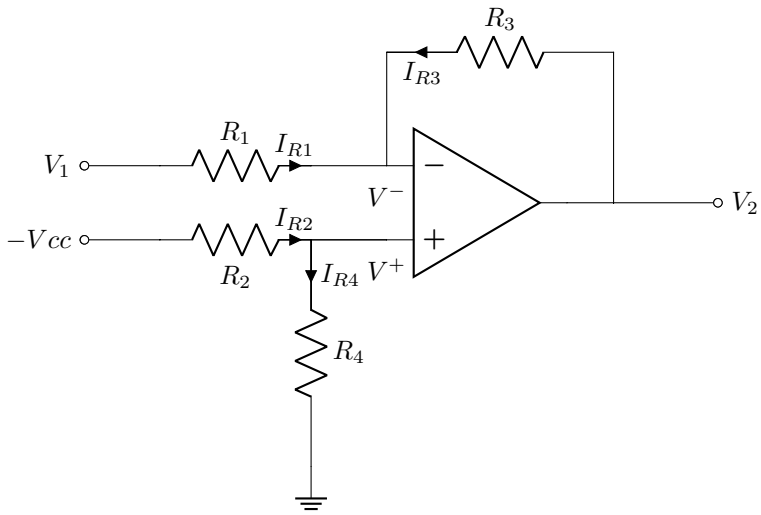


Figura 152: Segunda etapa del circuito.

Aplicando el teorema de superposición, se puede obtener la transferencia de este circuito. De esta forma se compone por una parte sumadora y por otra restadora. Mientras que para la restadora, la transferencia se calcula de la misma forma que en (68), para la sumadora se deben plantear:

$$\begin{cases} V_2 = A_o\left(V^+ - V^-\right) = A_o V^- \\ V^- = V_2 \dfrac{R_1}{R_1 + R_3} \\ V^+ = -Vcc \dfrac{R_4}{R_2 + R_4} \end{cases}$$

Es así que, sumando ambos resultados se obtiene

$$V_2 = \frac{R_3}{R_2} \cdot \frac{R_2//R_4}{R_1//R_3}\left(-V_{CC}\right) \; - \; \frac{R_3}{R_1} V_1 \tag{69}$$

Finalmente, la tercer etapa, consiste simplemente en una resistencia con un diodo zener en serie, cumpliendo la función de limitar la salida entre $-0{,}7\ V$ y $5{,}6\ V$. Si bien los limites que se terminan empleando son menores que los que se requieren, se emplea este mecanismo debido a su simpleza. Ademas, como la importancia de esta etapa es proteger los componentes siguientes al circuito, este diodo permite garantizar que no se obtengan valores cercanos a los limites, evitando así cualquier fallo.

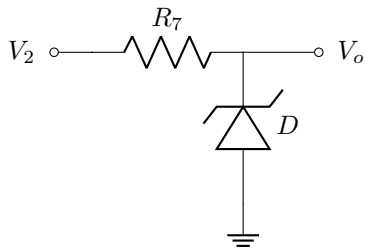


Figura 153: Tercer etapa del circuito.

Es así como se observa al circuito final en la Figura (154).

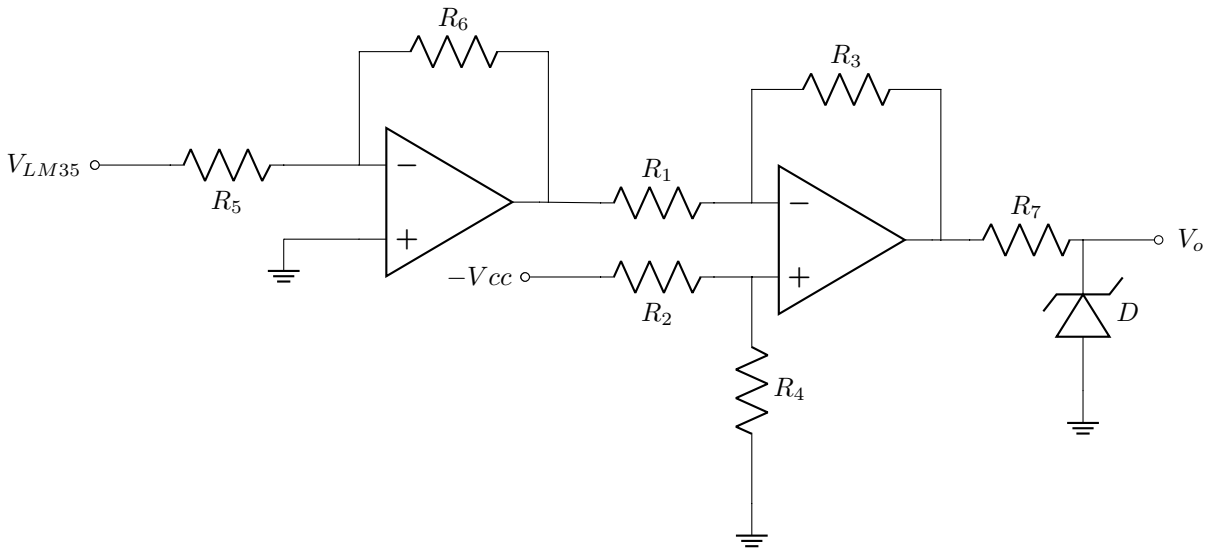


Figura 154: Modelo final del circuito.

Se calcula la transferencia utilizando (68) y (69). Es así que se llega a

$$V_{out} = \frac{R_3}{R_2} \cdot \frac{R_2//R_4}{R_1//R_3} (-V_{CC}) \; + \; \frac{R_3}{R_1} \frac{R_6}{R_5} \; V_{LM35} \tag{70}$$

A la hora de seleccionar los valores de las resistencias, se pide:

$$\begin{cases} \dfrac{R_6}{R_5} = 5 \\ \dfrac{R_3}{R_1} = 10 \\ \dfrac{R_3}{R_2} = 1{,}75 \\ \dfrac{R_2//R_4}{R_1//R_3} = 1 \end{cases}$$

Cumpliendo con esto y fijando los valores de $R_6 = 5\ k\Omega$ y $R_2 = 10\ k\Omega$ se llega a los siguientes valores: $R_5 = 1\ k\Omega$, $R_1 = 1{,}75\ k\Omega$, $R_3 = 17{,}5\ k\Omega$ y $R_4 = \frac{37}{7}\ k\Omega \approx 1{,}89\ k\Omega$. De esta forma se consigue llegar a (67).

Por otro lado, para R_7 y debido a la función que cumple, para seleccionar un valor adecuado, se considera la máxima tensión que se puede obtener a la salida el operacional, 13,5 V en el peor caso, según el fabricante, y se asume una corriente máxima de 0,5 mA:

$$R_7 = \frac{13{,}5\ V\ -\ 5{,}6\ V}{0{,}5\ mA} = 15{,}8\ k\Omega \approx 16\ k\Omega \tag{71}$$

Una vez establecido tanto la forma del circuito como sus componentes, se procedió a analizar simulaciones del mismo mediante el uso del programa LTSpice. En este, se valió del comando ".step" para analizar cada resistencia con una tolerancia del 5 %. Es por ello que se realiza un detenimiento en las resistencias R_1 y R_4.

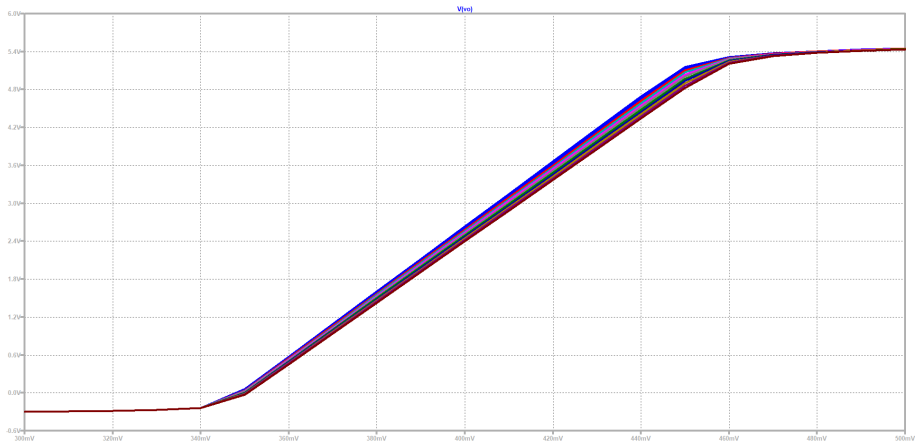


Figura 155: Salida del circuito en función de la tensión del LM35 variando R_1.

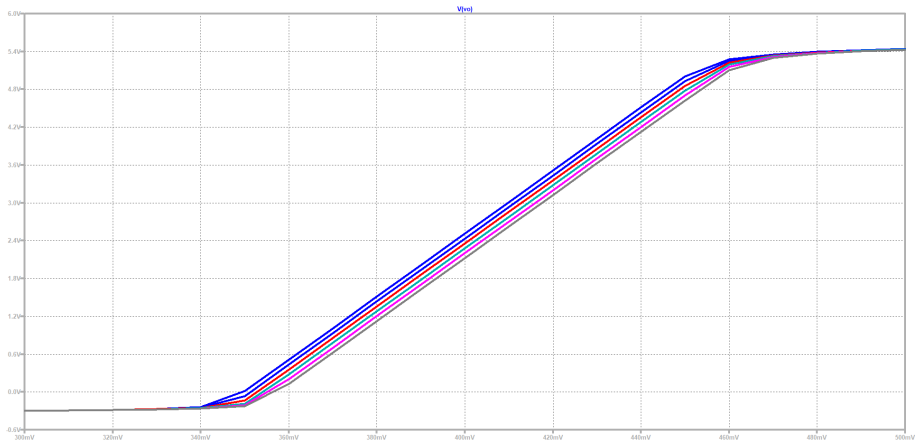


Figura 156: Salida del circuito en función de la tensión del LM35 variando R_4.

Ante pequeñas variaciones en R_1, la pendiente de la recta que describe la salida en función de la tensión del LM35 varía. De igual forma ocurre con R_4 y la ordenada al origen de dicha recta. Es por eso que se considera que una solución posible para esto es reemplazando tanto R_1 como R_4 por presets. De esta forma, se podrá seleccionar una valor más adecuado para obtener una salida más estable.

5.1.2. Segundo modelo: restador e inversor

Al igual que el circuito anterior, este está compuesto por las mismas tres etapas, con la única diferencia que se utiliza primero la configuración restadora. No se han variado ni el diodo zener, ni los modelos de operacionales utilizados, únicamente la tensión de alimentación de ambos operacionales a 12 V y -12 V.

En la primer etapa de este nuevo circuito, se suministra la tensión brindada por el transistor al borne inversor del operacional, mientras que para el no inversor, se busca reducir la tensión de 12 V de la fuente de alimentación de forma tal que la tensión en V_2 sea lo más próxima a 0,35 V. Con esto se busca que pequeñas tensiones entren por el nodo no inversor del operacional y así evitar posibles saturaciones.

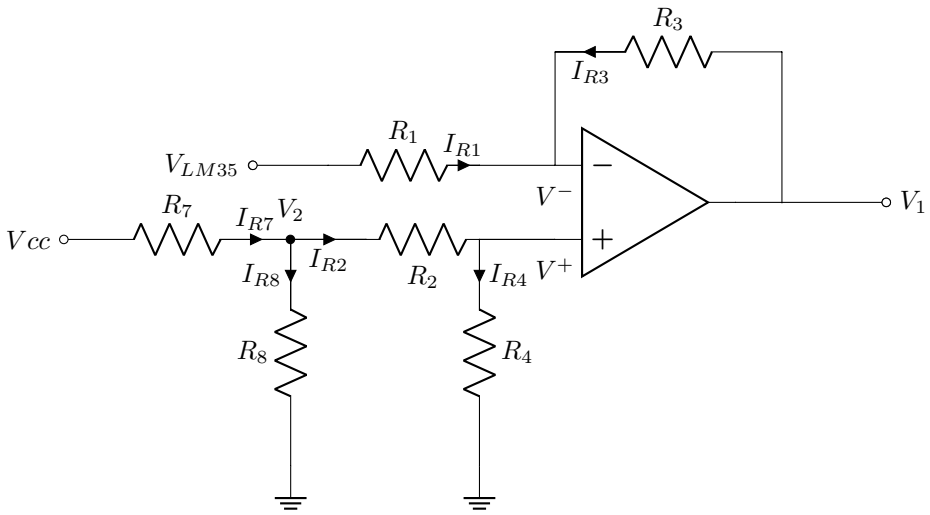


Figura 157: Primera etapa del circuito.

De la misma forma que con el primer modelo, se puede demostrar que la transferencia de esta etapa se encuentra dada por

$$V_1 = \frac{R_3}{R_2} \cdot \frac{R_2//R_4}{R_1//R_3}\ V_2\ -\ \frac{R_3}{R_1} V_{LM35} \tag{72}$$

Por otro lado, planteando que

$$I_7 = \frac{Vcc}{R_7 + [R_8//\,(R_2 + R_4)]}$$

se obtiene

$$V_2 = \frac{Vcc\ \left[R_8//\left(R_2+R_4\right)\right]}{R_7+\left[R_8//\left(R_2+R_4\right)\right]}$$

operando de manera algebraica, se llega a

$$V_2 = \frac{R_8//R_7}{R_7} \cdot \frac{Vcc}{1+\frac{R_7R_8}{(R_2+R_4)(R_7+R_8)}}$$

Si se consigue que

$$\frac{R_7R_8}{\left(R_2+R_4\right)\left(R_7+R_8\right)} \approx 0 \tag{73}$$

se puede simplificar

$$V_2 \approx V_{CC} \cdot \frac{R_8}{R_7+R_8} \tag{74}$$

Utilizando (74) en (72) se obtiene

$$V_1 = \frac{R_3}{R_2} \cdot \frac{R_2//R_4}{R_1//R_3}\left(V_{CC} \cdot \frac{R_8}{R_7+R_8}\right) - \frac{R_3}{R_1}V_{LM35} \tag{75}$$

Luego, para la parte del amplificador inversor, simplemente se alimentó con la tensión de salida de la etapa previa al borne inversor, mientras que se conectó el no inversor a tierra.

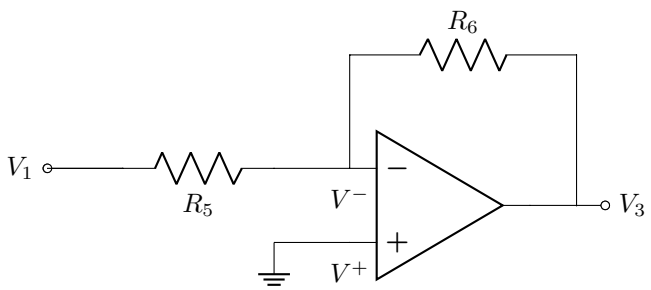


Figura 158: Segunda etapa del circuito.

De la misma forma que se calculó en el modelo anterior, la transferencia de esta etapa es

$$V_3 = -\frac{R_6}{R_5}\ V_1 \tag{76}$$

La etapa final, es decir, la protección, no cambia para este circuito. Tanto el diodo zener, como la resistencia seleccionada, son las mismas. De esta manera, con el uso de (75) y (76), la transferencia final queda de la forma

$$V_{out} = -\frac{R_6}{R_5}\left[\frac{R_3}{R_2} \cdot \frac{R_2//R_4}{R_1//R_3}\left(V_{CC} \cdot \frac{R_8}{R_7+R_8}\right) - \frac{R_3}{R_1}V_{LM35}\right] \tag{77}$$

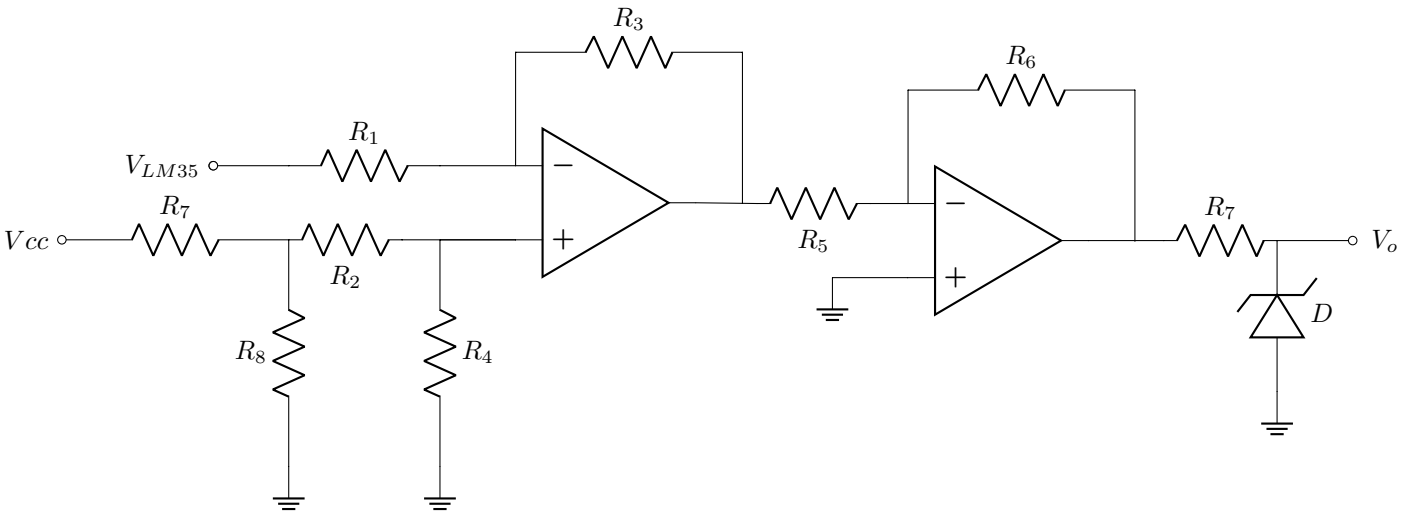


Figura 159: Modelo final del circuito.

Nuevamente, se imponen condiciones para obtener los valores de las resistencias, recordando que también debe cumplirse la condición impuesta en (73):

$$\begin{cases} V_2 = 0{,}35\ V \\ \dfrac{R_3}{R_1} = 10 \\ \dfrac{R_2//R_4}{R_1//R_3} = 1 \\ \dfrac{R_3}{R_2} = 10 \\ \dfrac{R_6}{R_5} = 5 \end{cases}$$

Es así que, asignando los valores de $R_6 = 5\ k\Omega$, $R_1 = 10\ k\Omega$ y $R_7 = 100\ k\Omega$ y utilizando las condiciones impuestas, se llega a: $R_2 = 10\ k\Omega$, $R_3 = 100\ k\Omega$, $R_4 = 100\ k\Omega$, $R_5 = 1\ k\Omega$ y $R_8 = \frac{700}{233}\ k\Omega \approx 3\ k\Omega$. Se verifica ademas que con los valores seleccionados se cumpla (73). De esta forma

$$\frac{R_7 R_8}{(R_2 + R_4)(R_7 + R_8)} \approx 0{,}02$$

Nuevamente, se consigue con estos valores llegar a (67). Se destaca que, como la tercer etapa no ha sido alterada, sigue valiendo (71), por ende el valor de la resistencia, en este caso llamada R_9, es de 16 $k\Omega$.

Se repite el análisis empleado para el primer circuito en LTSpice. En este caso, son las resistencias R_5 y R_8 las que resaltan.

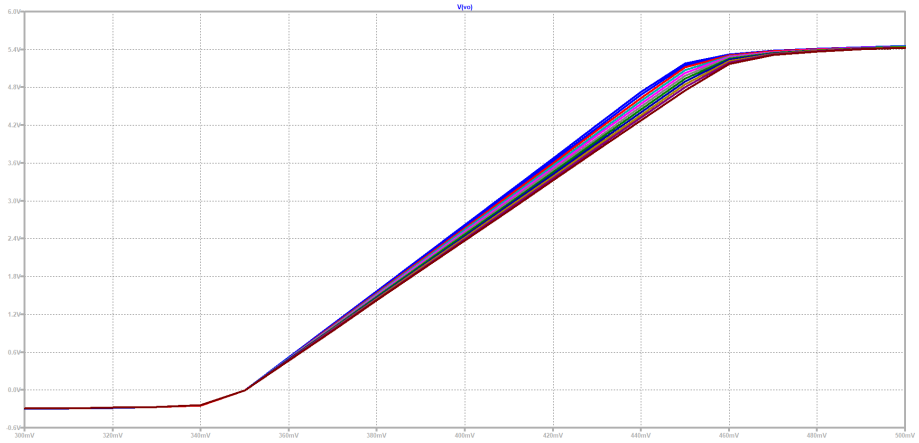


Figura 160: Salida del circuito en función de la tensión del transistor variando R_5.

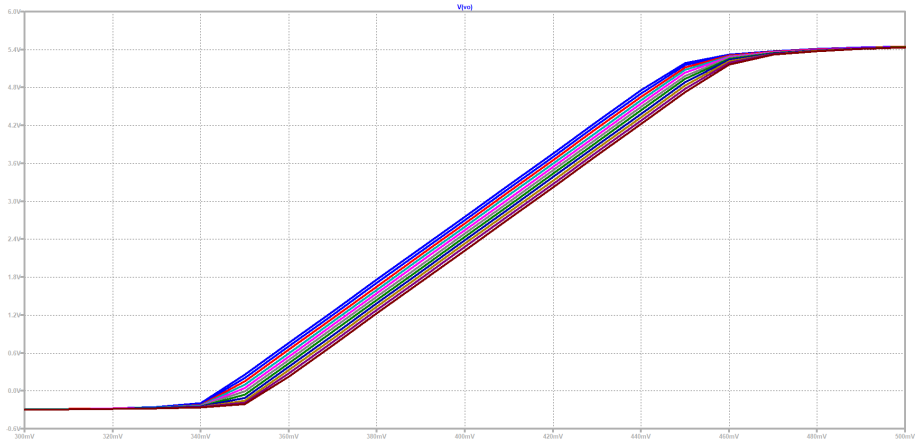


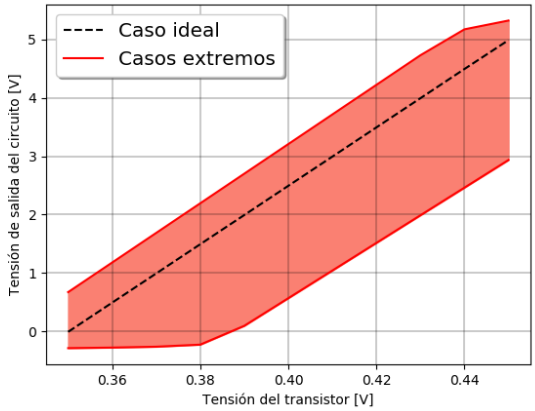
Figura 161: Salida del circuito en función de la tensión del transistor variando R_8.

La pendiente de la recta que describe la salida varía con los cambios de R_5. Por otro lado, ordenada al origen de esta cambia con R_4. Nuevamente se propone como solución para esto reemplazar ambas resistencias presets.

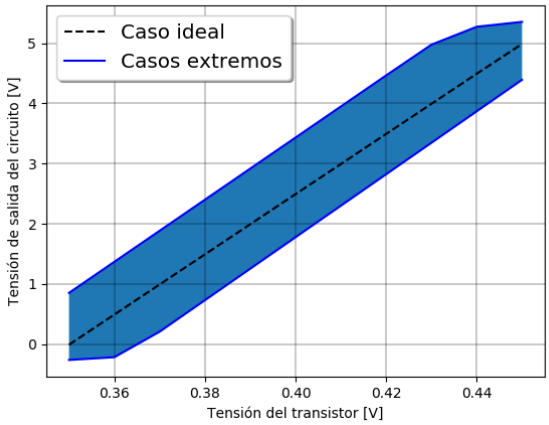
5.1.3. Selección del modelo más óptimo

Se han presentado dos modelos válidos que cumplen con las especificaciones del circuito. Uno de los dos debe ser descartado. Para tomar dicha decisión se valió de la ayuda del análisis de Montecarlo, que permite realizar el programa LTSpice, y así observar cual de los dos es más sensible a las tolerancias de los componentes. Para este, se considero dichas variaciones de todas las resistencias a excepción de las 4 que fueron reemplazadas por presets. Debido a que los gráficos de dicho análisis que brinda LTSpice pueden llegar a ser confusos y de difícil comparación, se decidió tomar para cada caso las curvas más alejadas

de la ideal y mostrar el área encerrada entre ellas. Es así que se plasma dicho resultado en la Figura (162).



(a) Primer modelo propuesto.



(b) Segundo modelo propuesto.

Figura 162: Comparación del los análisis de Montecarlo.

Como se observa en la Figura (162), el área encerrada entre ambos extremos del primer circuito diseñado es mucho mayor que la del segundo, es decir, el primero es mucho más sensible a pequeños cambios de los componentes existentes. Fue por ello que el primer modelo propuesto fue descartado, mientras que el segundo fue aceptado. Una explicación a los resultados observados en las Figuras (162a) y (162b) es el orden de disposición de los operacionales. En el segundo caso, primero se coloca un restador, el cual amplia la diferencia de las señales introducidas a ambos bornes por un factor de 10, para luego ampliar la señal resultante por un factor de 5. La ventaja que presenta este modelo es que, al aplicar la resta primero, se puede eliminar, en cierta parte, el ruido existente, ya que se puede afirmar que, a bajas frecuencias (como lo es el ruido

ambiente existente, de aproximadamente 50 Hz), las perturbaciones, tanto en el borne inversor como en el no inversor, son similares entre sí. Al hacer primero la comparación, se logra minimizar estas variaciones parásitas.

5.2. Modo de uso

Una vez analizado el circuito en LTSpice y seleccionado el modelo adecuado, se diseñó este último en Altium. Como se mencionó previamente, se colocaron dos presets para poder calibrar el circuito, los cuales son representados por las resistencias R_5 y R_8 en la Figura (163). Se seleccionó $R_5 = 2\ k\Omega$ y $R_8 = 5\ k\Omega$, ya que ambos poseen la mínima resistencia entre los bornes de los extremos tal que la impedancia adecuada se encuentre dentro de este rango (se recuerda que R_5 debe ser próximo a 1 $k\Omega$ y R_8 a 3 $k\Omega$).

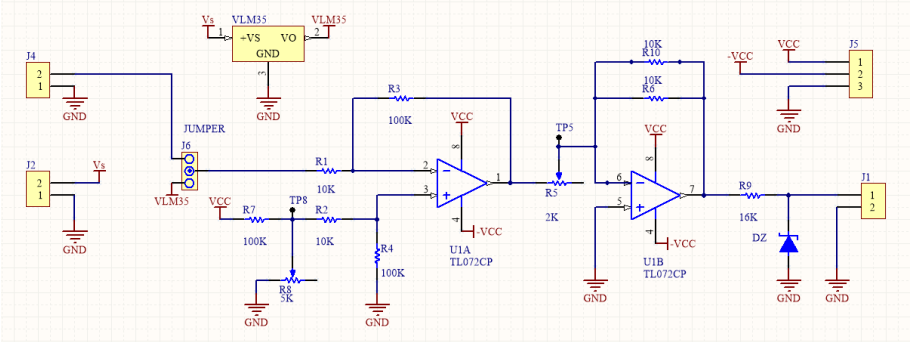


Figura 163: Esquemático del circuito en Altium.

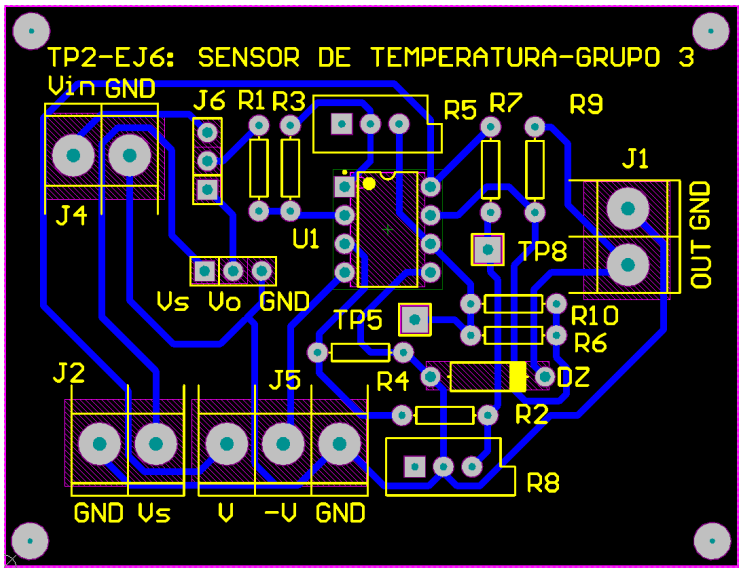


Figura 164: PCB del circuito en Altium.

Para poder calibrar el circuito se colocó una entrada adicional y un jumper

entre esta y el LM35, de forma que se pueda alimentar directamente al circuito con una tensión dada y calibrarlo hasta obtener la tensión de salida adecuada. Cortocircuitando el pin superior con el del medio, se habilita la entrada adicional, mientras que realizando lo mismo con el inferior y el central, se habilita el uso del transistor. Por lo tanto, para calibrarlo, la bornera $J4$ debe estar conectada con el jumper $J6$, alimentando por dicha entrada al sistema. En este caso, la bornera $J2$ queda inhabilitada y el transistor sin alimentación.

Ademas, se colocaron pines en la placa para facilitar la calibración de ambos presets. El objetivo de estos es facilitar la medición de sus tensiones al momento de ajustar las resistencias variables. Por ejemplo, se sabe que, por condiciones de fabricación, la tensión en el pin $TP8$ debe ser de 350 mV para cualquier tensión de salida del LM35. Si bien previamente se especificó que ambos operacionales deben ser alimentados con 12 V y -12 V, es posible cambiar dicho valor, dentro de las especificaciones del fabricante, y regular la resistencia R_8 para conseguir que la tensión en el pin $TP8$ sea la deseada, lo que habilita mayor libertad a la hora de ajustar el sistema. Cabe aclarar que los valores posibles que pueden tomar R_8 (máximo de 5 $k\Omega$) cumplen con (73).

Se detalla que, con el mismo objetivo que se colocó un zócalo para el amplificador operacional, se tomó la decisión de soldar tres pines hembra en lugar del transistor LM35, para poder reemplazarlo en caso de fallas.

Finalmente las borneras $J5$ y $J1$ son utilizados para alimentar a los operacionales y como salida del circuito respectivamente.

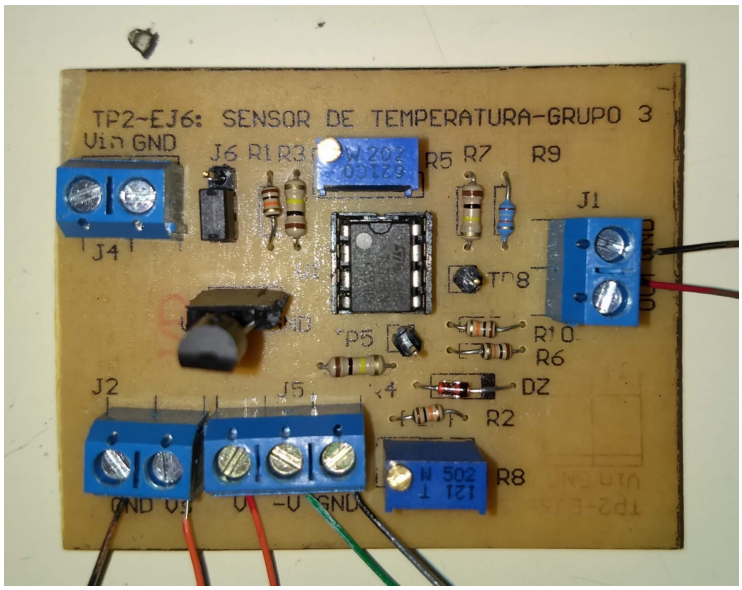


Figura 165: Placa finalizada.

5.3. Detalles técnicos

Se suministró a la entrada $J4$ del circuito una rampa que cumplió la función de simular al LM35. Esta función barre valores desde 320 mV hasta 480 mV, lo que permite que, al calibrar el sistema, se pueda observar la recta completa

de salida, incluyendo las zonas donde se activa el diodo zener. De esta forma, se puede comparar la salida con la curva teórica mostrada en la Figura (150).

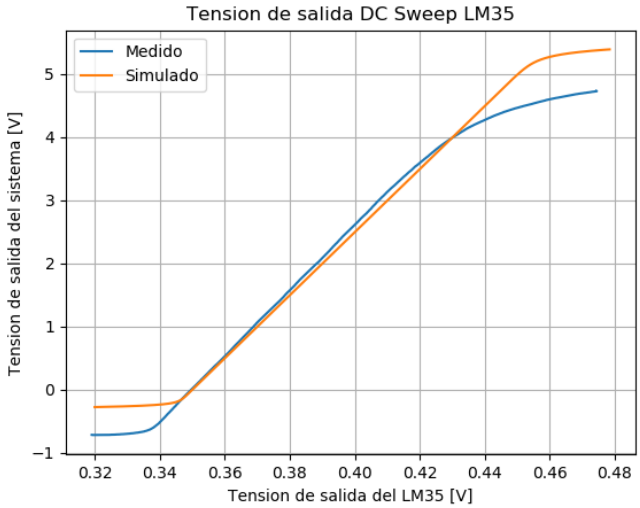


Figura 166: Salida medida en comparación con la teórica.

Se buscó conseguir la mejor condición de calibración del circuito. Para ello, se utilizaron tensiones de alimentación de 10 V para los operacionales, y luego ajustando los presets, como ya se ha explicado previamente. Comparando ambas curvas se puede observar que la mayor discrepancia entre estas, se encuentra en las más altas tensiones. Se observa que la tensión medida posee una ligera diferencia en la pendiente. Además, los efectos del diodo zener comienzan a tener mayor peso antes de lo deseado. Dicho corrimiento puede explicarse al observar nuevamente las Figuras (156) y (160), ya que en la zona previamente menciona es donde se ve mayor variación. Además, es importante considerar las tolerancias de las resistencias, ya que el circuito es sensible a estos cambios. Una posible solución a este problema sería reemplazar las resistencias por otras de tecnología SMD, las cuales poseen 1 % de tolerancia, disminuyendo la variación previamente dicha, y el uso de un diodo zener diferente, el cuál comience a conducir a tensiones mayores (siempre y cuando, este respete la limitación de los 6 V).

5.4. Datasheet

SENSOR DE TEMPERATURA TCG3 ®

1 **Características**

- Sistema de calibración en Celsius (Cenrigrados).
- Dependencia lineal con la temperatura.
- Opera entre $35°C$ a $45°C$ [6].
- Salida acotada entre $-0{,}7\ V$ y $5{,}6\ V$.

2 **Descripción**

El SENSOR DE TEMPERATURA TCG3 ® es un circuito que permite la medición de temperatura en un rango de entre $35°C$ a $45°C$ proporcionando una tensión de salida de linealmente dependiente en dicho intervalo. En rangos mayores de temperatura, la tensión pierde su linealidad saturando la salida. El dispositivo requiere doble fuente de alimentación, una para el funcionamiento del transistor interno (entre $4\ V$ y $20\ V$), y otra para los amplificadores operacionales ($\pm 18\ V$). Posee sistema de calibración que permite ajustar la tensión de salida ante posibles desfases.

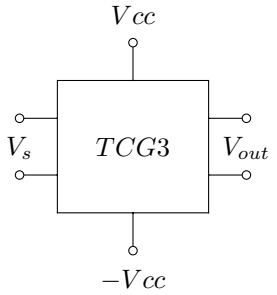
3 **Alimentación**

Tensión	Min	Sugerido	Max	Unidad
V_s	4	10	20	V
V_{in}	0	-	1	V
Vcc	10	10	18	V
$-Vcc$	-10	-15	-18	V

[6] El circuito soporta un rango de temperaturas mayor, pero no tiene sentido su uso fuera de este debido a la saturación del circuito.

4 **Calibración**

Es recomendable emplear $J4$ para calibrar el circuito simulando al tensión de salida del transistor a una tensión conocida: $V_{in} = 10\frac{mV}{°C}\ T$. Proporcionar una tensión conocida en V_{in} y calibrar punto a punto la salida. Valerse del uso de R_5 y R_8 para ajustar la pendiente y el offset de salida respectivamente. Se recomienda utilizar en Vcc y $-Vcc$ los valores indicados de $12\ V$ y $-12\ V$ respectivamente, pero pueden variarse en función de la calibración, ya que la tensión de salida depende de Vcc. Se puede valer del uso del pin $TP8$ para calibrar el circuito: la tensión en dicho punto debe ser de $350\ mV$ independientemente de la temperatura. La tensión en dicho pin es proporcional a Vcc. Se recomienda ajustar R_8 para cambios de Vcc. Por cuestiones de fabricación, pierde dependencia lineal con temperaturas cercanas a $45°C$.

5 **Modelo equivalente**

$$V_{out} = 0{,}5\frac{V}{°C}\ T - 17{,}5\ V$$