

# Bus Interconnection

كان الـ bus هي الوسيلة هي الوسيلة السائدة لـ interconnection لمكونات النظام لعقود من الزمن.

بالنسبة general-purpose computer فقد افسحت المجال تدريجيا لمختلف point-to-point interconnection structures والتي الان تهيمن على تصميم نظام الكمبيوتر.

الـ bus هي عبارة عن مسار اتصال يربط بين جهازين او اكثر والسمة الاساسية لها هي التقنية هي نقل المشتركة Multiple devices (اجهزة متعددة) ترتبط بالحافلة تكون الاشارة المرسله بواسطة اي جهاز واحد فقط متاحة للاستقبال من جميع الاجهزة المتصلة بالحافلة اذا قام جهازين بنفس الوقت ارسال اشارة سوف تتداخل الاشارات وتصبح مشوهة (garbled) ويعني هذا يمكن لجهاز واحد فقط ارسال بنجاح.

عادة ما تتكون الـ buses من مسارات التي تسمى خطوط الاتصال متعددة ( multiple communication pathways).

كل خط قادر على ارسال اشارات تمثل ثنائي اما 0 او 1.

وبعدها يمكن نقل سلسلة من الارقام الثنائية عبر خط واحد (single line).

يمكن استخدام عدة خطوط من الـ bus لنقل الارقام الثنائية في وقت واحد كـ (parallel).

مثال يمكن نقل وحدة بيانات (unit of data) ذات 8 بتات عبر ثمانية خطوط ناقلة.

تحتوي أنظمة الكمبيوتر على عدد من الـ buses المختلفة التي توفر مسارات بين المكونات على مستويات مختلفة من التسلسل الهرمي لنظام الكمبيوتر.

والـ bus الذي يربط بين المكونات مثل المعالج والذاكرة و وحدة الادخال والاخراج يطلق عليه اسم system bus .

تعتمد الـ interconnection structures للكمبيوتر الاكثر شيوعا على استخدام bus system واحد او اكثر .

يتكون هذا النظام عادة من خمسين الى مئات الخطوط .

يتم تعيين كل خط يكون لديه معنى او وظيفة معينة.

يوجد العديد من التصاميم للـ buses لكن يمكن تصنيف خطوط الـ bus الى ثلاثة مجموعات وظيفية هم :

1. Data lines
2. Address lines
3. Control lines

مثل الموجود في الصورة :

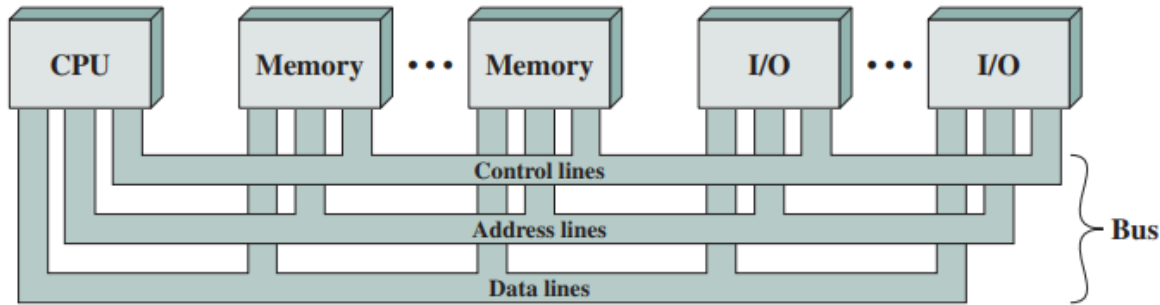


Figure 3.16 Bus Interconnection Scheme

توفر خطوط البيانات (data lines) لنقل البيانات بين وحدات النظام وتسمى هاذي الخطوط بـ data bus .

يمكن ان يتكون الـ bus على اكثر من 128 خط لا مانع او اقل من الخطوط المنفصلة (separate lines) ويشار الى عدد خطوط بعرض (width) , كل خط يمكنه حمل بت واحد في وقت واحد لهذا عدد الخيوط يحدد كيفية نقل العديد من البتات في وقت واحد.

يعد الـ width of the data bus (عرض ناقل البيانات) عامل رئيسي في تحديد اداء النظام. مثال اذا كان عرض ناقل البيانات 32 بت وطول اي تعليمة (instruction) هو 64 بت فيجب على المعالج الوصول الى وحدة الذاكرة مرتين خلال كل instruction cycle . على سبيل المثال اذا كان المعالج يرغب بقراءة WORD كـ 8 او 16 او 32 بت من البيانات من الذاكرة فانه يضع عنوان الـ WORD المطلوبة على address lines . ويتم ايضا استخدامها على address I/O Ports .

عادة ما يتم استخدام البتات ذات الترتيب الاعلى (higher-order bits) لتحديد وحدة نمطية (particular module) معينة على الناقل بينما تحدد الـ البتات ذات الترتيب الادنى (lower-order bits) تحدد موقع الذاكرة او I/O Ports .

على سبيل المثال يوجد ناقل عنوان (bus address) 8 بت قد يشير عنوان 01111111 واقل الى مواقع في وحدة الذاكرة (Module 0) وعنوان 10000000 وما فوق يشير الى الاجهزة المتصلة بـ I/O (Module 1) .

تستخدم خطوط التحكم (control lines) للتحكم في وصول الى البيانات وخطوط العناوين واستخداماتها.

بسبب خطوط البيانات والعنوان مشتركة بين جميع المكونات فيجب ان يكون هناك وسيلة للتحكم في استخدامها.

الـ Control signals تنقل معلومات الاوامر والتوقيت بين وحدات النظام.

الـ Command signals تحدد العمليات التي سيتم تنفيذها.

control lines تشمل :

- **Memory write**

يؤدي الى كتابة البيانات الموجودة على الناقل في الموقع المحدد.

- **Memory read**

يؤدي الى وضع البيانات من الموقع على الناقل.

- **I/O write**

يؤدي الى اخراج البيانات الموجودة على الناقل الى addressed I/O port .

- **I/O read**

تتسبب في وضع البيانات من موقع منفذ i/o على الناقل

- **Transfer ACK**

يشير انه تم قبول البيانات من الناقل او وضعها فيه.

- **Bus request**

يشير ان الـ modules الوحدات تحتاج الى التحكم في bus .

- **Bus grant**

تشير الى ان الوحدة الطالبة قد منحت السيطرة على الـ bus .

- **Interrupt request**

يشير الى ان المقاطعة معلقة.

- **Interrupt ACK**

يقر بانه تم التعرف على المقاطعة المعلقة.

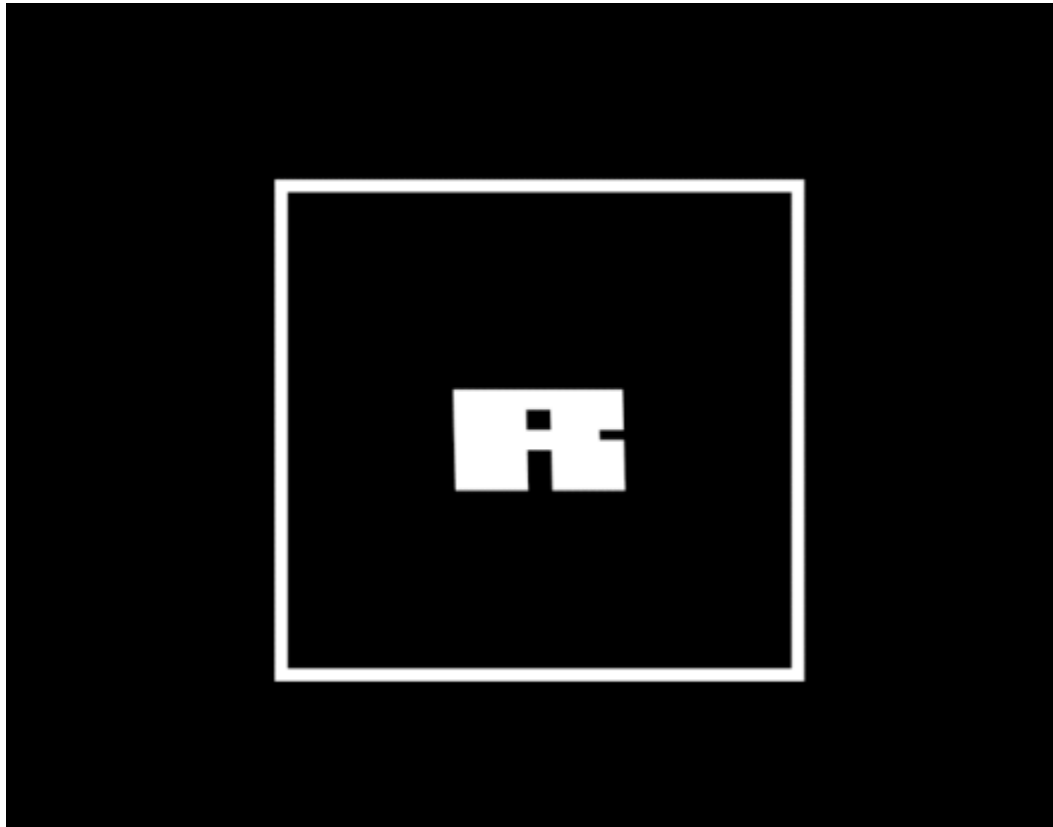
- **Clock**

تستخدم لمزامنة التعليمات.

- **Reset**

تهيئة كافة الـ modules .

**AhmadAlFareed**



Twitter : [https://twitter.com/dr\\_retkit](https://twitter.com/dr_retkit)

YouTube : <https://www.youtube.com/@retkit1823>