Register Organization

ناقشنا ان الكمبيوتر يستخدام التسلسل الهرمي للذاكرة. في الاعلى تكون هي الاسرع والاكثر تكلفة واصغر لكل بت. يوجد داخل المعالج مجموعة من السجلات التي تعمل على مستوى الذاكرة وهي اعلى بتسلسل الهرمي من الـ main memory و Cache . تؤدي السجلات في المعالج الى دورين :

- User-visible registers
 - تمكين المبرمج الـ assembly language or machine تؤدي الى تقليل main memory تمكين المبرمج الـ registers عن طريق تحسين استخدام الـ registers .
- Control and status registers

تستخدم من قبل الـ control unit للتحكم في تشغيل المعالج من خلال control unit للتحكم في تشغيل المعالج من أبدر المجرفة (privileged)

يمكن ان يكون على سبيل المثال الـ Counter غير مرئي للمبرمج او مرئي مثل (x86).

User-Visible Registers

الـ user-visible register هو سجل يمكن الرجوع اليه من المبرمج عن طريق لغة الآله التي ينفذها المعالج. يمكننا تصنيفها في الفئات التالية:

General purpose

يمكن تخصيص لـ General-purpose registers لمجموعة متنوعة من الوظائف من خلال المبرمج. في بعض الاحيان يمكن استخدامها ضمن الـ instruction set متعامد مع الـ operation code . بمعنى اي سجل لأغراض العامة يمكن ان يحتوي على operand لأي opcode . وهذا يوفر استخداما حقيقا للـ سجلات ذات الاغراض العامة. ومع ذالك هناك قيود ايضا من الممكن ان تكون هناك سجلات مخصصة تخصيص كامل لمهمات معينة مثل مهمات لها علاقة به Stack او الـ Floating-Numbers او عمليات الحسابية الخ.

Data

لا يجوز استخدام سجلات البيانات الا للاحتفاظ بالبيانات.

Address

قد تكون سجلات العناوين في حد ذاتها للاغراض العامة او مخصصة لوضع من العنونة مثال:

1. **Segment** pointers

في الحاسوب يستخدام segment addressing الـ segment register يحمل عنوان base of . the segment

وقد يكون هناك العديد من السجلات مثل وحدة لنظام التشغيل و وحدة للعملية الحالية.

2. Index registers

تستخدم هذه لـ indexed addressing ويمكن ان تكون autoindexed .

3. Stack pointer

اذا كان هناك stack addressing مرئي للمستخدم فعادة ما يكون هناك سجل مخصص يشير الى الجزء العلوى للـ Stack .

Condition codes

تعرف ايضا باسم (flags) .

الـ condition codes هي بتات يتم تعينها بواسطة processor hardware نتيجة للعمليات.

على سبيل المثال ممكن ان تنتج عملية حسابية رقم سالب او موجب او صفر او overflow الخ. في هاذي الحالات يتم عمل set لا احد الـ conditional branch . او يتم استخدامها في set لا احد الـ Condition codes يتم تجميعها في سجل واحد او اكثر. وعادة ما تشكل جزء من الـ control register .

الميزات	العيوب
نظرا لان يتم تعيين تعليمات الـ condition codes	الـ Condition codes تضيف تعقيدا للـ
من خلال الـ arithmetic و	Hardware & Software . غالبا ما يتم تعديل الـ
فيجب ان تقال عدد تعليمات الـ COMPARE and	Condition code bits بطرق مختلفة عن طريق
. TEST	تعليمات مختلفة.
يتم تبسيط العمليات الشرطية (Conditional	الـ Condition codes غير منتظمة (irregular)
instructions) مثل BRANCH .	ليست اجزاء من مسار البيانات الرئيسي لهذا تطلب
	اجهزة hardware connections .
الـ Condition codes تسهل multiway	في كثير من الاحيان الـ condition code
branches	machines يجب عليها ان تضيف تعليمات
	اضافية غير التعليمات البرمجية الشرطية لمواقف
	خاصة مثل فحص البت (bit checking) والتحكم
	في الحلقة (loop control) و semaphore
	operations
يمكن حفظ الـ Condition codes على الـ Stack	في الـ pipelined implementation الـ
اثناء استدعاءات subroutine	condition codes تطلب special
	synchronization لتجنب التعارضات

Control and Status Registers

هناك مجموعة متنوعة من السجلات يمكن استخدامها للتحكم في operation of processor . بالطبع للاجهزة المختلفة سيكون الـ register organizations مختلف وتستخدم مصطلحات مختلفة. سنشرح بعض انواع السجلات :

• Program counter (PC)

يحتوي على عنوان التعليمات المراد جلبها.

• Instruction register (IR)

يحتوي على تعليمات التي تم جلبها مؤخرا.

• Memory address register (MAR)

يحتوي على عنوان موقع ما في الذاكرة.

• Memory buffer register (MBR)

يتحوي على البيانات المراد كتابتها في الذاكرة التي تم قراءتها مؤخرا.

لا تحتوي جميع الـ Processor على internal registers مخصصة كـ MAR & MBR . لكن هناك الحاجة الى MAR & MBR . ويتم الحاجة الى اليه اخرى تخزين مؤقت مكافئة حيث يتم تنظيم البتات التي سيتم نقلها الى system bus ويتم تخزين البتات التى سيتم قراءتها من ناقل البيانات مؤقتا.

العديد من تصميميات المعالج تحتوي على registers او set of registers تعرف غالبا باسم program تعرف غالبا باسم status word (PSW) . والتي تحتوي على على معلومات الحالة. الـ PSW يحتوي على عادة على condition codes على :

Sign

تحتوي على بت الاشارة الخاص بنتيجة الحساب الاخيرة.

Zero

يتم تعينه عندما يكون الناتج 0.

Carry

يتم تعينه ما اذا العملية ادت ناتج (carry (addition) او carry (addition) من high- order bit

Equal

يتم التعين ما اذا كانت نتيجة المقارنة مساوية.

Overflow

يستخدام عند تجاوز السعة الح.

• Interrupt Enable/Disable

يستخدم في حالة enable or disable للمقاطعة.

Supervisor

يشير ما اذا كان الـ processor يعمل في وضع الـ supervisor or user mode . يمكن تنفيذ بعض المعمليات المميزة (privileged instructions) في وضع الـ supervisor ويمكن الوصول الى بعض مناطق الذاكرة فقط من supervisor mode .

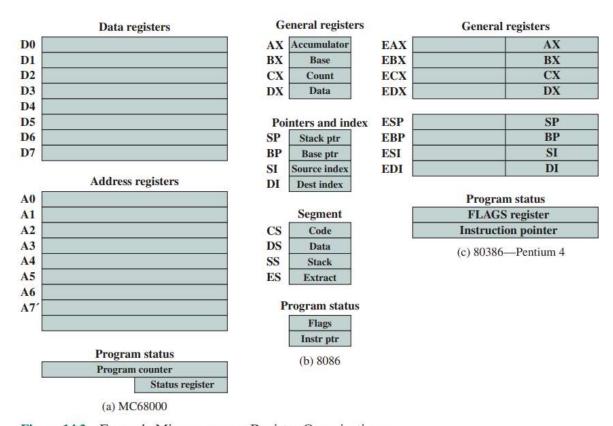
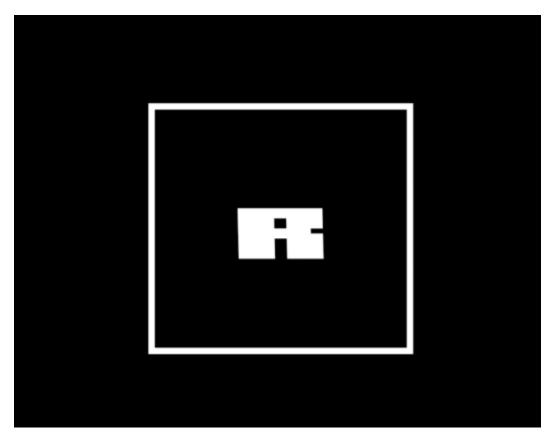


Figure 14.3 Example Microprocessor Register Organizations

AhmadAlFareed



Twitter: https://twitter.com/dr_retkit

YouTube: https://www.youtube.com/@retkit1823