

Point-to-Point Interconnect

الـ bus architecture شرحناه وهو نهج القياسي للتواصل بين المعالج والمكونات الأخرى مثل الذاكرة ووحدات الإدخال والإخراج الخ .

لكن الأنظمة الحالية تعتمد على نهج آخر لتواصل البيني هو point-to-point interconnection بدلا من الـ buses .

أحد أسباب التحول من الـ buses إلى الـ point-to-point هو القيود الكهربائية التي تمت مواجهتها مع الـ buses هي تردد الحافلات المتزامنة الواسعة (frequency of wide synchronous buses) .

ومع ظهور شرائح متعددة النواة (multicore chips) مع (multipleprocessors) و memory كبيرة على شريحة واحدة وجد أن استخدام نهج الـ buses أصبح موضة قديمة وبطيء ويزيد من صعوبة زيادة معدل البيانات الناقل و تقليل زمن انتقال الناقل لمواكبة هذا التطور.

من حيث المقارنات مع shared bus و point-to-point بزمان وصول أقل ومعدل بيانات أعلى وقابلية توسع أفضل وبهذا يتصدر الـ point-to-point مكانه أفضل للمواكبة.

سننظر إلى مثال مهم وممثل لنهج point-to-point interconnect مثل Intel's QuickPath Interconnect (QPI) تم تقديمه في عام 2008 .

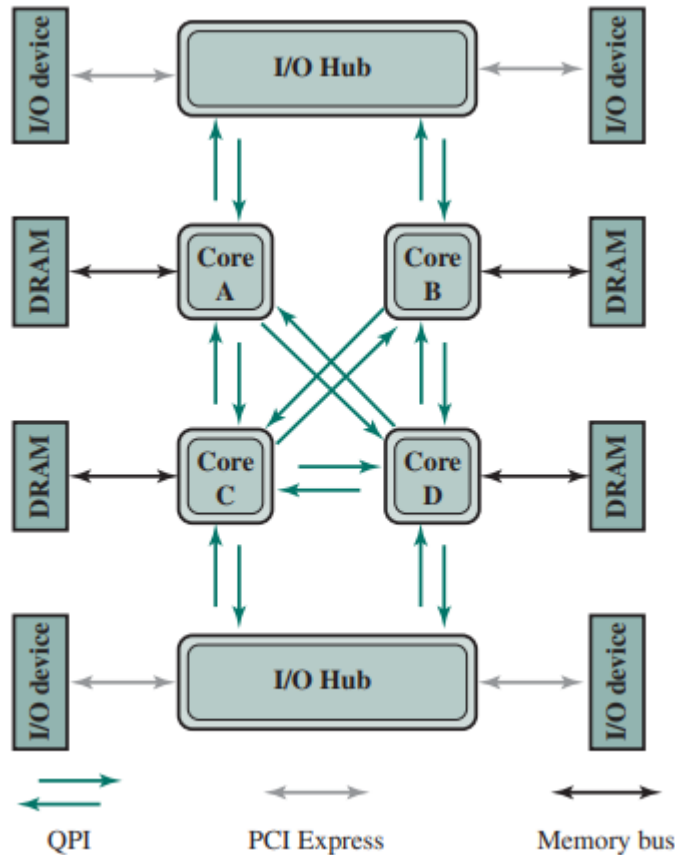
خصائص مهمة لـ QPI وأنظمة التوصيل point-to-point مثل :

- (اتصالات مباشرة متعددة) Multiple direct connections
تتمتع المكونات المتعددة داخل النظام باتصالات زوجية مباشرة مع مكونات أخرى وهذا يلغي الحاجة إلى التحكم الموجود في buses .
- (بنية البروتوكول ذات الطبقات) Layered protocol architecture
كما هو موجود في بروتوكولات الشبكات مثل البيانات المستندة على TCP/IP تستخدم هذه الوصلات البينية على مستوى المعالج بنية بروتوكول ذات طبقات بدلا من استخدام البسيط لآليات التحكم الموجودة في ترتيبات ناقل .

- Packetized data transfer (نقل البيانات المجمعة)

لا يتم ارسال البيانات كتدفق بتات اولية بدلا من ذلك يتم ارسالها كسلسلة من الحزم تتضمن كل منها رؤوس التحكم ورموز التحكم في الاخطاء (control headers & error control codes).

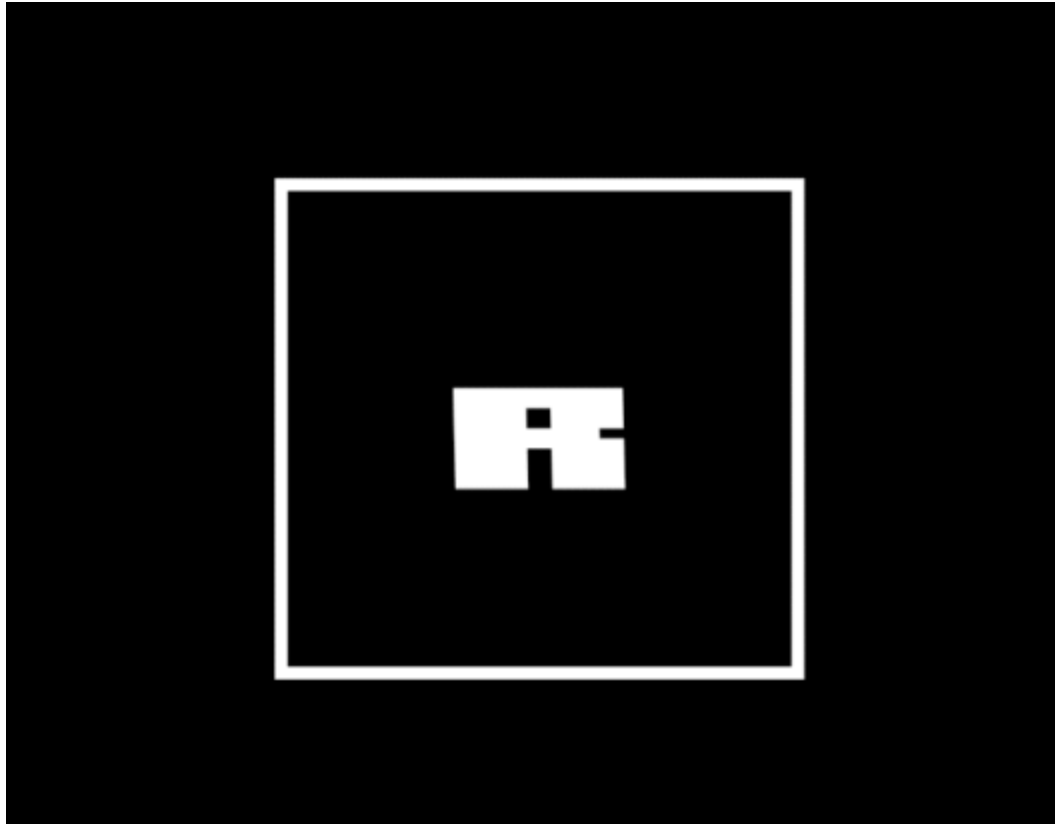
الصورة هاذي توضح الاستخدام النموذجي لـ QPI على جهاز كمبيوتر متعدد النواة.



الـ QPI Links المشار اليها ازواج اسهم خضراء اللون في الصورة هو switching تبديل يمكن البيانات من التحرك عبر الشبكة.

يمكن انشاء QPI connections مباشرة بين كل زوج من المعالجات الاساسية. اذا كانت النواة A بحاجة الى الوصول الى وحدة التحكم الذاكرة في نواة D فانها ترسل طلب عبر B او C والتي بدورها يجب اعادة توجيه هذا الطلب الى memory controller في نواة D .

ويمكن انشاء أنظمة اكبر تحتوي على 8 معالجات.



Twitter : https://twitter.com/dr_retkit

YouTube : <https://www.youtube.com/@retkit1823>