

# MEMORY ARRAYS

## Introduction

الانظمة الرقمية ايضا تطلب ذاكرات تخزين البيانات الناتجة عن الدوائر.

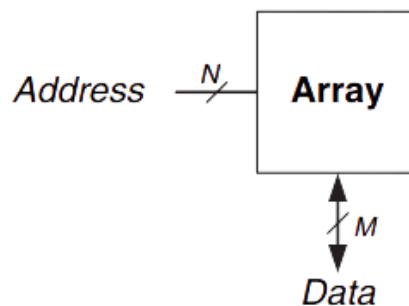
يوجد على سبيل المثال الـ Registers مبنية من خلال الـ Flip-Flop هي نوع من الذاكرة التي تقوم بتخزين نعم لكن تخزين كميات صغيرة من البيانات لكن هنا سنقوم بشرح عن الذاكرات التي تقوم بتخزين كميات كبيرة من البيانات.

سنقوم بالقاء نظرة على الـ DRAM , SRAM & ROM .

dynamic random access memory (DRAM), static random access memory (SRAM), and read only memory (ROM)

كل ذاكرة من هاذي الذواكر تختلف في طريقة تخزينها للبيانات .

## Overview



**Figure 5.38** Generic memory array symbol

الصورة هاذي تظهر لك الـ symbol او الرمز العام للـ Memory Array's يتم تنظيم الذاكرة كمصفوفة 2D, الذاكرة يمكن ان تكتب عليها محتويات او تقرأ على احد الصفوف او الـ Row's في المصفوفة.

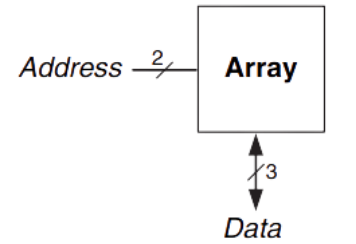
يتم تحديد هذا الصف من خلال العنوان (Address) .

والقيمة المكتوبة او المقروءة تسمى البيانات (Data) .

المصفوفة التي تحتوي على n-bit addresses و m-bit data و  $2^N$  من الصفوف و M من الاعمدة.

كل صف من البيانات (row of data) يسمى word .

وبتالي المصفوفة تحتوي على  $2^N$  M-bit words .



(a)

Address	Data			
11	0	1	0	depth
10	1	0	0	
01	1	1	0	
00	0	1	1	
	width			

(b)

**Figure 5.39**  $4 \times 3$  memory array: (a) symbol, (b) function

الصورة توضح memory array مع two address bits و ثلاث بتات للبيانات.

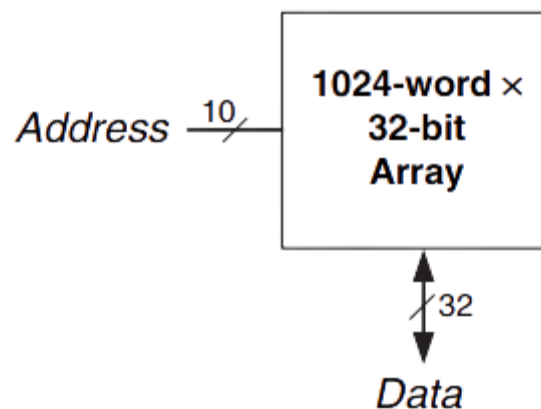
الـ بايتين عند الـ Address تحدد احد الصفوف الاربعة في المصفوفة.

يوجد عند الـ (b) يظهر بعض المعلومات المحتملة التي من الممكن ان تكون موجودة في الذاكرة في الـ memory array .

عمق المصفوفة هو عدد الصفوف والعرض هو عدد الاعمدة الي هون اسمو Word Size طريقة حسابه سهله جدا  $\text{depth} \times \text{width}$  .

نحسب الـ memory array هاذي اول شيء يوجد لدينا 4-word و 3-bit array

$$4 * 3 \text{ array} = 12$$



**Figure 5.40** 32 Kb array: depth =  $2^{10} = 1024$  words, width = 32 bits

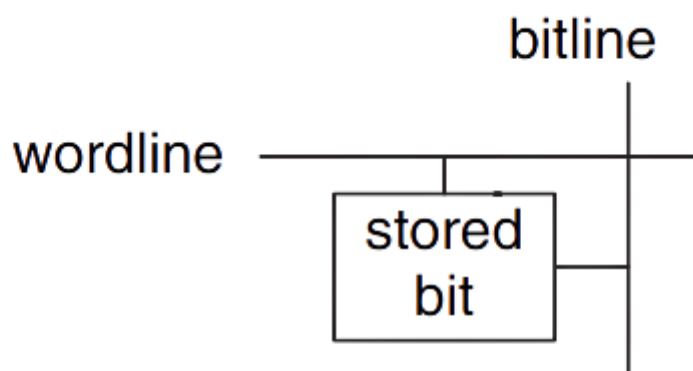
الصورة هاي مكونة من 1024word \* 32-bit array

$$= 32,768.$$

المساحة :

$$\text{Kb } 32 = 1,024 / 32,768$$

## Bit Cells



**Figure 5.41 Bit cell**

خلايا ؟ نعم هو حرفيا خلايا يتم تكوين الـ Memory Arrays على شكل cells او خلايا كل وحدة تخزين بت واحد من البيانات.

الصورة توضح لك الـ bit cell متصلة بـ Word Line & Bitline .

لكل مجموعة من الـ address bits تؤكد الذاكرة single wordline يقوم بتنشيط الـ bit cell في هذا الصف.

لما الـ wordline تكون HIGH البت المخزنة (stored bit) تنتقل الى Bitline .

والا فسيتم فصله عن الـ bit cell .

تختلف هاذي الدوائر المستخدمة لتخزين باختلاف انواع الذاكرة.

لقراءة الـ bit cell الـ bitline يترك كـ left floating (Z) كـ خط عائما او في حالة مقاومة عالية بمعنى يمكن ان ياخذ قيم مختلفة اعتماد على البيئة الكهربائية.

ثم يتم تشغيل الـ Wordline من ما يسمح للقيمة المخزنة بقيادة الـ bitline الى 0 او 1.

للكتابة الـ bit cell ؟ الـ bitline يتم دفعها بقوة الى القيمة المطلوبة. ثم يتم تشغيل خط الـ wordline مما يؤدي توصيل bitline بالبت المخزن.

دفع القوة (strongly driven) يتغلب على محتويات الـ bit cell ويكتب القيمة المطلوبة في البت المخزن.

## Organization

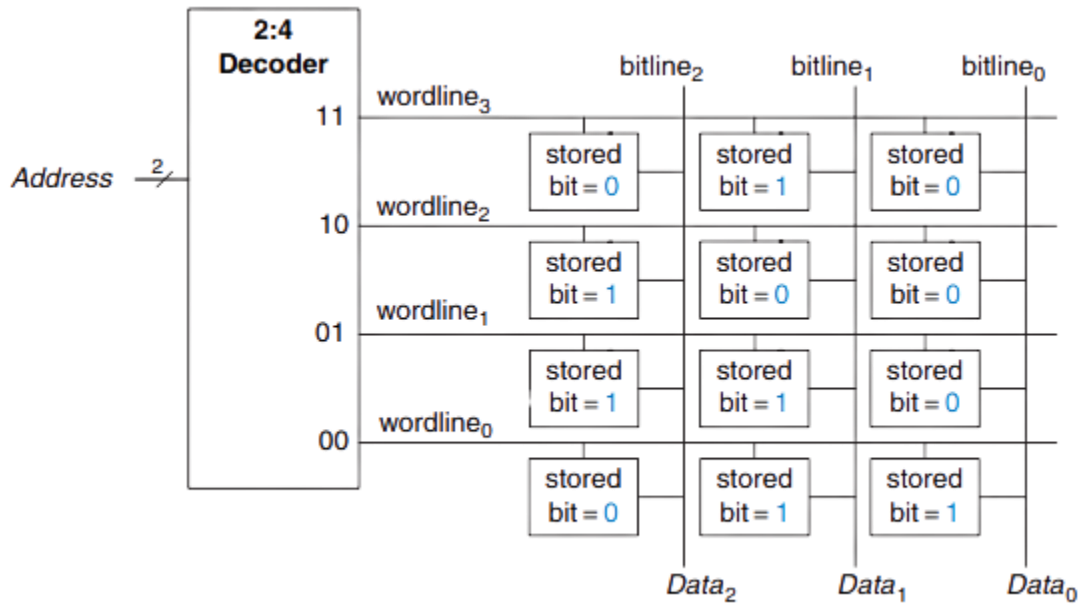


Figure 5.42 4 × 3 memory array

الصورة هـي تظهر لك التنظيم الداخلي (internal organization) لـ 4 × 3 memory array .

التطبيق العملي لذاكرة اكبر بكثير مثل هـي في الصورة.

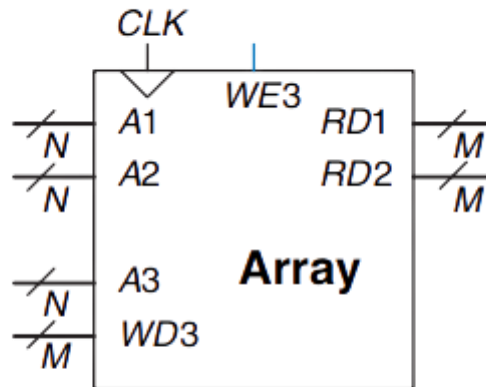
في هـاذي المصفوفة العملية تقوم المصفوفة بتخزين مثل الموجود في الصورة التي في الاعلى التي كانت في بداية الشرح 5.39 .

## Memory Ports

كل الذاكرات عندهم واحد او اكثر من الـ ports او المنافذ.

كل port يمنح القراءة و و او الكتابة الى الـ Memory Address .

الامثلة السابقة كلها كانت احادية المنفذ single-ported ذاكرات الـ multiported يمكن الوصول الى عدة عناوين في وقت واحد.



**Figure 5.43 Three-ported memory**

الصورة هاي بتوضح لك يوجد بها ثلاث بورتات مع اثنين من بورتات القراءة وبورت واحد للكتابة.

**Port 1 :** يقرأ البيانات من عنوان A1 الى الـ RD1 data output .

**Port 2 :** يقرأ البيانات من عنوان A2 الى RD2 .

**Port 3 :** يقوم بكتابة البيانات من خلال الـ Write Data Input WD3 الى عنوان A3 على الـ rising edge للساعة اذا الكتابة صار لها Enabled تتم الكتابة WE3 .

## Memory Types

يتم تحديد الـ Memory arrays حسب حجمها كما تعلمنا كيفية حسابها (depth × width) وعدد وأنواع الـ Ports الي عندها.

تقوم جميع الذاكرات بتخزين البيانات كـ bit cell لكن الفكرة كيفية تخزين هاذي البيانات.

الذاكرات يتم تصنيفها بناء على كيفية تخزين الـ bit's في الـ bit cell .

اوسع تصنيف لذاكرات هو الـ random access memory (RAM) مقابل read only memory (ROM) .

الـ RAM تعتبر volatile بمعنى متطايرة مما يعني انها تفقد بياناتها بمجرد ايقاف تشغيل الطاقة .

اما الـ ROM هي nonvolatile بمعنى غير متطايرة مما يعني انها تحفظ في بياناتها الى اجل غير مسمى حتى بدون وجود الطاقة.

اسامي الـ ROM & RAM تم تسميتها لا اسامي تاريخية بحته لم تعد ذات معنى بسبب تطور الذاكرات.

الـ RAM اسمها random access memory لانه اي بيانات word يتم الوصول اليها بنفس الـ delay مثل اي word اخر بغض النظر عن الترتيب.

الـ sequential access memory (SAM) تصل الى البيانات القريبة بسرعة اكبر من البيانات البعيدة.

الـ ROM اسمها read only memory لانه تاريخيا كان من الممكن قراءتها فقط ولكن لا يمكن الكتابة عليها. هذه الاسماء يتم الوصول الى الـ ROM ايضا بشكل عشوائي.

في العصر الحديث الـ ROM المطور حديثا يمكن الكتابة عليه وقراءتها ايضا. الفرق في الاعلى احدهما غير متطايرة والاخرى متطايرة.

النوعان الرئيسيان من RAM هم dynamic RAM (DRAM) and static RAM (SRAM).

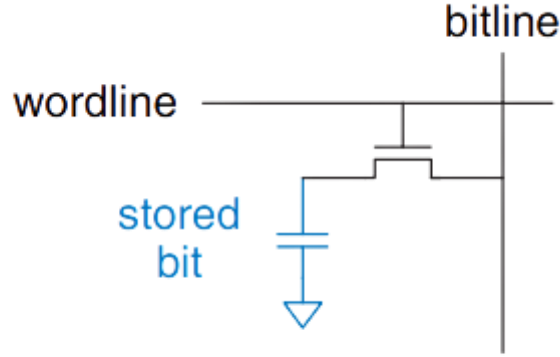
الـ Dynamic RAM تقوم بتخزين البيانات كـ شحنات على capacitor.

الـ static RAM تقوم بتخزين البيانات باستخدام cross-coupled inverters .

عند الـ ROM's في اكثر من طريقة لكيفية الكتابة عليها والقراءة منها ومسحها.

## Dynamic Random Access Memory (DRAM)

الـ Dynamic RAM تخزين bit مثل وجود او عدم وجود شحنة على (capacitor) (المكثف).

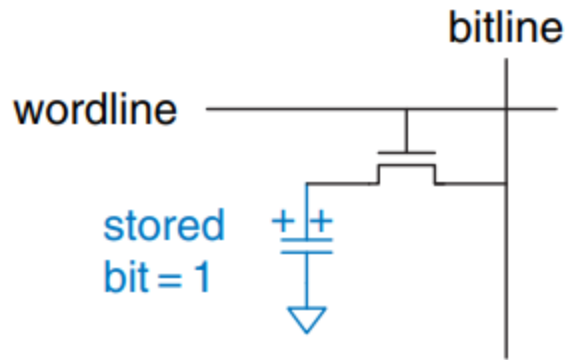


**Figure 5.44 DRAM bit cell**

الشكل هذا يوضح DRAM bit cell . الـ bit value تخزين على capacitor .

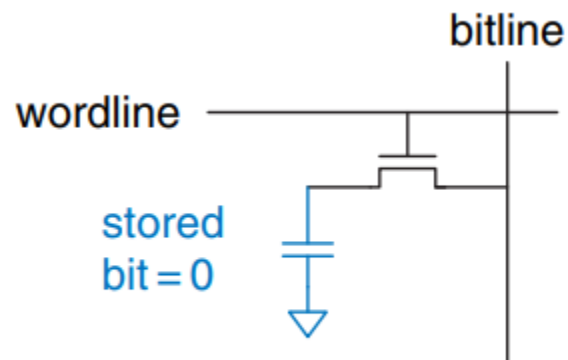
الـ nMOS transistor يعمل كمفتاح يقوم اما بتوصيل او فصل المكثف عن bitline .  
عندما يتم التأكيد على wordline يتم تشغيل ترانزستور nmos وتنتقل قيمة البت الى المخزنة الى bitline .





(a)

الصورة هاذي توضح عندما يتم شحن المكثف الى VDD تكون البتة المخزنة هي 1.



(b)

عندما يتم تفريغها الى GND تكون البتة المخزنة 0.

الـ capacitor node تكون dynamic لانه لا يتم دفعها بشكل نشط الى HIGH or LOW من خلال الـ transistor المرتبط في VDD or GND .

في حالة القراءة يتم نقل البيانات من capacitor الى bitline .

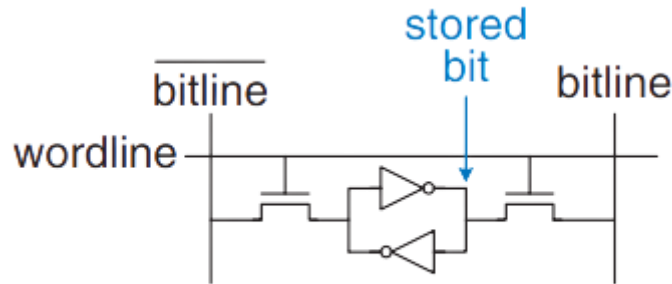
عند الكتابة يتم نقل من الـ Bitline الى capacitor .

في حالة القراءة تدمر قيمة البت المخزنة على capacitor لذلك بعد القراءة يجب ان يتم عمل restored او هو rewritten بعد القراءة ليتم الحفاظ على البت.

حتى عندما تقرأ من الـ DRAM يجب ان يتم تحديث (refreshed) المحتويات قراءتها واعادة كتابتها (read and rewritten) كل milliseconds لانه الشحنة الموجودة على capacitor تتسرب.

### Static Random Access Memory (SRAM)

ثابتة لان البتات المخزنة لا تحتاج الى تحديث الصورة توضح شكل SRAM Bit cell .



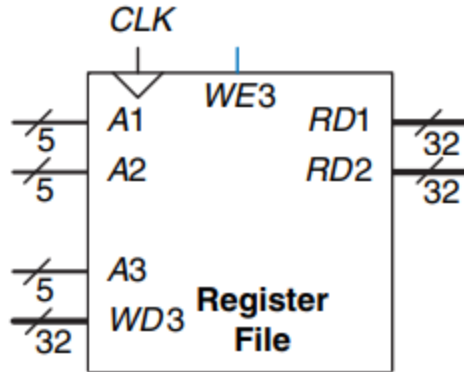
**Figure 5.46 SRAM bit cell**

- . يتم تخزين البتات على cross-coupled inverters .
- . كل cell عندها two output's bitline & bitline` .
- عندما يتم تأكيد الـ wordline يتم تشغيل الـ Nmos الاثنان ويتم نقل البيانات من وإلى الخطوط الـ bitline .

### Register Files

الـ Digital systems في الغالب تستخدم الـ Registers لتخزين المتغيرات المؤقتة.

- . وهذه المجموعة من السجلات اسمها register file .
- . و عادة تكون صغيرة الحجم. و multiported sram array .

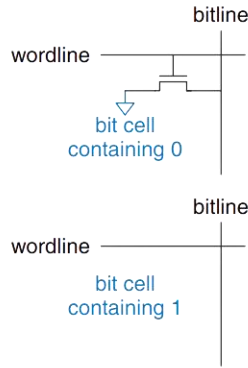


**Figure 5.47**  $32 \times 32$  register file with two read ports and one write port

الصورة هاذي توضح 32-bit \* 32-register و تم انشاؤه من ذاكرة ثلاثية المنفذ يوجد لديه اثنان من بورتات القراءة (A1/RD1 & RD2/A2) وبورت واحد للكتابة (WD3/A3) . العنوان 5-bit هم A1,A2 & A3 يمكن للعناوين هاذي الوصول الى كافة السجلات  $2^5 = 32$  اذن سجلان للقراءة وسجل واحد للكتابة في وقت واحد.

### Read Only Memory (ROM)

تخزن الـ Bit كـ presence or absence of transistors .



**Figure 5.48** ROM bit cells containing 0 and 1

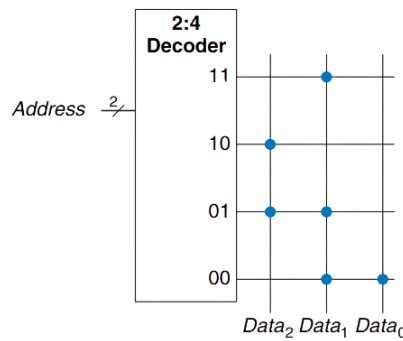
الصورة هاذي تظهر ROM bit cell بسيطة. لقراءة الـ cell يتم سحب الـ bitline بشكل ضعيف الى HIGH .

بعدها الـ wordline يتم تفعيلة ON .

اذا الترانزستور كان موجود فانه يسحب Bitline الى LOW اذا كان غائب الـ Bitline يبقى HIGH .

لاحظ ان bit cell rom هي combinational circuit ولا يوجد لديها حالة forget اذا تم ايقاف الطاقة.

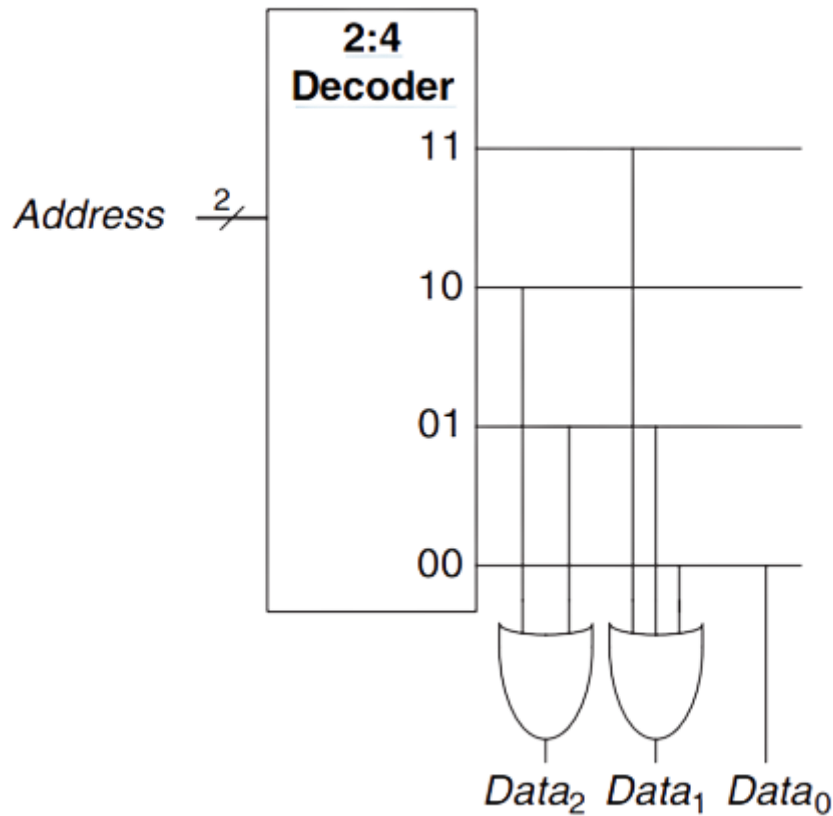
يمكن الاشارة الى محتويات الـ ROM بـ dot notation .



الصورة هاذي توضح العديد من الاشياء منها dot notation الى 4-word x 3-bit والتي تحتوي على بيانات.

تشير النقطة الموجودة عند التقاطع الصف wordline وعمود الـ bitline الى ان بت البيانات هو  
 1. على سبيل المثال top wordline عندو نقطة واحدة في  $Data_1$  فبتالي : Address 11 is : 010 .

من الناحية النظرية يمكن بناء ROMs من خلال two-level logic مع مجموعة من الـ AND Gates و OR Gates .

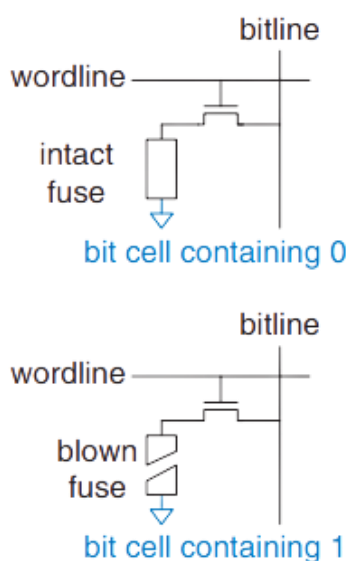


**Figure 5.50**  $4 \times 3$  ROM implementation using gates

الصورة هاذي توضح الـ ROM تم انشاؤها باستخدام Decoder & OR Gates .  
 بالنسبة لبتات البيانات ذات الـ single dot في هذه الحالة  $Data_0$  ليست هناك حاجة لبوابة  
 .  $Data_0$

يعتبر هذا التمثيل لذاكرة الـ ROM مثير للاهتمام لانه يوضح كيف يمكن لذاكرة ROM اداء اي وظيفة منطقية ذات مستويين. في الممارسة العملية يتم بناء الـ ROM من خلال الترانزستورات بدل من البوابات المنطقية لتقليل حجمها وتكلفتها.

الـ programmable ROM (PROM) الـ ROM القابل للبرمجة يضع ترانزستورا في كل Cell bit ولكنه يوفر طريقة لتوصيل الترانزستور او فصله.



**Figure 5.51** Fuse-programmable ROM bit cell

الصورة هاذي تظهر الـ bit cell لـ fuse-programmable ROM .

يقوم المستخدم بتطبيق البرمجة عن طريق تطبيق high voltage لتفجير الصمامات بشكل انتقائي (blow fuses).

في حال وجود fuse يتم توصيل الترانزستور بـ GND وتظل الخلية عند 0 .

اذا تم تدمير الـ fuse يتم فصل الترانزستور من الـ Ground وتبقى الخلية عند 1 .

ويسمى ايضا one-time programmable ROM لانه لا يمكن اصلاح الـ fuse بمجرد احتراقه.

الـ Reprogrammable ROMs توفر الية عكسية لتوصيل او فصل الترانزستور بـ GND الـ Erasable PROMs (EPROM) تحل محل الـ Nmos ترانزستور و fuse مع floating-gate transistor .

الـ floating gate فعليا غير متصلة باي اسلاك اخرى. عند تطبيق high voltages مناسبة تنفق الالكترونات عبر عازل (Insulator) الى بوابة العائمة (floating gate) مما يؤدي الى تشغيل الترانزستور وتوصيل bitline الى wordline (decoder output).

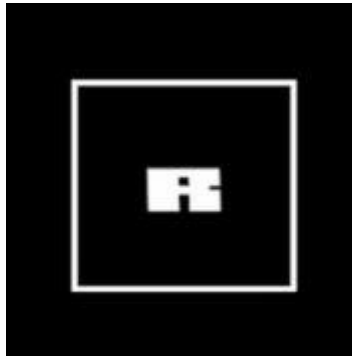
عندما يتعرض EPROM للأشعة فوق البنفسجية المكثفة (UV) لمدة نصف ساعة تقريبا يتم طرد الالكترونات من الـ floating gate مما يؤدي الى ايقاف تشغيل الترانزستور.

تسمى هاذي الإجراءات programming and erasing, respectively . تستخدم الـ Flash memory & (EEPROM) Electrically erasable PROMs تتضمن على شريحة دوائر (erasing) و (programming) ، لذلك لا يلزم وجود ضوء فوق بنفسجي .

الـ EEPROM bit cells قابلة للمسح بشكل فردي تقوم الـ Flash memory بمسح كل اكير من البتات وتكون اخص بسبب الحاجة الى عدد اقل من دوائر المسح (erasing circuits).

انخفضت اسعار الـ Flash Memory منذ سنوات والان تبلغ قيمتها لكل بايت \$0.075/GB . اصبح الفلاش وسيلة شائعة للغاية لتخزين كميات كبيرة من البيانات.

**AhmadAlFareed**



[https://twitter.com/dr\\_retkit](https://twitter.com/dr_retkit)

<https://www.youtube.com/@retkit1823/videos>