Calculate the time for each process, define the priority

answer: A user program begins at t 0. At t 10, a printer interrupt occurs; user information is placed on the system stack and execution continues at the printer interrupt service routine (ISR). While this routine is still executing, at t 15, a communications interrupt occurs. Because the communications line has higher priority than the printer, the interrupt is honored. The printer ISR is interrupted, its state is pushed onto the stack, and execution continues at the communications ISR. While this routine is executing, a disk interrupt occurs (t 25). Because this interrupt is of lower priority, it is simply held, and the communications ISR runs to completion.

When the communications ISR is complete (t 25), the previous processor state is restored, which is the execution of the printer ISR. However, before even a single instruction in that routine can be executed, the processor honors the disk interrupt and control transfers to the disk ISR. Only when that routine is complete (t 35) is the printer ISR resumed .When that routine completes (t 40), .control finally returns to the user program

يبدأ برنامج المستخدم في t 0. في t 10 ، تحدث مقاطعة طابعة المتم وضع معلومات المستخدم على رصة النظام ويستمر التنفيذ في روتين خدمة مقاطعة الطابعة (ISR). بينما لا يزال هذا الروتين قيد التنفيذ ، في الساعة ١٥ ، تحدث مقاطعة اتصالات. نظرًا لأن خط الاتصالات له أولوية أعلى من الطابعة ، يتم احترام المقاطعة. تمت مقاطعة ISR الطابعة ، يتم دفع حالتها على المكدس ، ويستمر التنفيذ في الاتصالات ISR. أثناء تنفيذ هذا الروتين ، تحدث مقاطعة قرص (t 25). لأن هذه المقاطعة ذات أولوية أقل ، يتم الاحتفاظ بها ببساطة ، ويتم تشغيل لاتصالات ISR حتى الاكتمال.

عند اكتمال الاتصالات ISR (ر ٢٥)، تتم استعادة حالة المعالج السابقة، وهو تنفيذ الطابعة ISR. ومع ذلك، قبل تنفيذ تعليمة واحدة في هذا الروتين، يكرم المعالج مقاطعة القرص العالي والتحكم في عمليات النقل إلى القرص ISR. فقط عند اكتمال هذا الروتين († 35) يتم استئناف ISR للطابعة. عند اكتمال هذا الروتين († 40)، يعود التحكم أخيرًا إلى برنامج المستخدم.

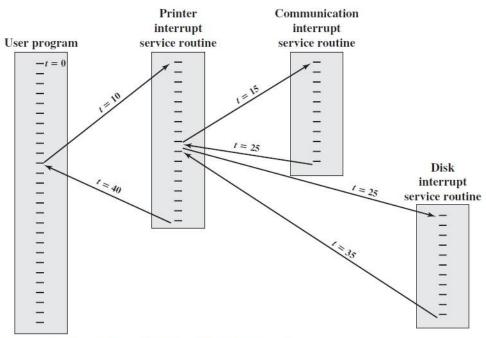


Figure 3.14 Example Time Sequence of Multiple Interrupts