



## **BLM320**

# **BİLGİSAYAR MİMARİSİ**

Yrd. Doç. Dr. Salih GÖRGÜNOĞLU

sgorgunoglu@karabuk.edu.tr

#### **KBUZEM**

Karabük Üniversitesi Uzaktan Eğitim Uygulama ve AraştırmaMerkezi

## 4. Kaydediciler arası veri transferi ve Mikroişlemler

Bir sayısal bilgisayar kaydediciler(yazmaç, saklayıcı, register), kodçözücüler, aritmetik devreler, kontrol devreleri ve bellek birimi gibi donanımsal birimlerin birbirine bağlanması ile oluşur. Bu birimler üzerinde çeşitli işlemler gerçekleşir. Bu donanım birimleri üzerinde belirli bir zaman diliminde geçekleşen yükle, kaydır, sil, artır vb. temel işlemlere *mikroişlem* adı verilir. Mikroişlemleri göstermek amacı ile özel semboller kullanılır. Bu özel semboller kaydedicileri, zamanlama sinyallerini, bitleri ifade eder.Bu şekilde sayısal bir sistemi tasarlamak amacı ile,bu sistemi oluşturan kaydedici ve diğer donanım modullerini ve bu moduller üzerinde gerçekleştirilen mikroişlemeleri ifade etmek amacı ile geliştirlen dile *kaydedici transfer dili* (Register Transfer Language – RTL) adı verilir.

#### Mikroişlemler

Bir mikroişlem temel olarak şu ögelerden meydana gelir.

- Mikroişlemin gerçekleştirileceği kaydedici
- İşlemin gerçekleşmesini sağlayan kontrol sinyali
- İşlem tanımı

Örnek olarak aşağıda verilen örnekte, A ve B kaydedici isimlerini, P kontrol sinyalini ve ← işareti ise B kaydedicisinin A kaydedicisine aktarılacağını tanımlar.

P:A←B

## Kaydedici transfer dili (Register Transfer Language – RTL)

#### Kullanılan semboller

Simge	Tarifi	Örnek
Büyük harfler ve rakamlar	Bir kaydediciyi ifade eder	A, MBR, R1, R3
İndisler	Bir kaydedicinin bir bitini	A2, Bi
	ifade eder	
Parantez	Bir kaydedicinin bir kısmını	I(1-5), MBR(AD)
	ifade eder	
Ok	Veri aktarmayı ifade eder	A←B
İki nokta üst üste	Kontrol fonksiyonunun	P:
Virgül	İki mikro işlemi ayırır	A <b>←</b> B, B <b>←</b> C

# Kaydediciler arası mikroişlemler

Simgesel gösterim	Tanımı	
A←B	B kaydedicisni A kaydedicisine aktar	
MAR←MBR(AD)	MBR nin AD kısmını MAR'a aktar	
A←Sabit	A kaydedicisine sabit ikilik kod yükle	
ABUS←R1, R2←ABUS	R1 dekini ABUS a, ABUS dan R2 ye aktar	
MAR	Memory Adres Register (bellek adres kaydedicisi)	
MBR	Memory Buffer Register (Belleğe yazılacak veriyi tutar)	
M[R]	R kaydedicisindeki adresin belirlediği bellek yeri	
M	M[MAR] anlamında kısaltma	
MBR←M	Bellekten okuma işlemi(Adres MAR da kabul edilir)	
M←MBR	Belleğe yazma işlemi(Adres MAR kabul edilir)	

## Aritmetik mikroişlemler

Simgesel gösterim	Tanımı	
C <b>←</b> A+B	A ve B içerigini topla C ye aktar	
C <b>←</b> A-B	A içeriğinden B içeriğini çıkar C ye aktar	
A <b>←</b> A+1	A içeriğini bir artır	
A <b>←</b> A-1	A içeriğini bir azalt	
A←Ā	A içeriğinin 1 li tümleyenini al	
<b>A←</b> Ā+1	A içeriğinin 2 li tümleyenini al	
C <b>←</b> B+Ā+1	A içeriğnin 2 li tümleyenini alarak B ile topla ve C ye aktar	

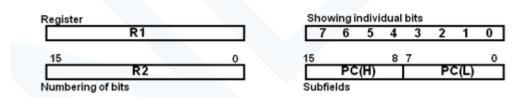
#### Kaydırma mikroişlemleri

Simgesel gösterim	Tanımı	
Shl A	$A_{i+1} \leftarrow A_i \ (i=0,1,,n-1) \ A_0 \leftarrow 0$	Shift left A (A nin içeriğini bit
		bit sola kaydır)
Shr A	$A_{i} \leftarrow A_{i+1} \ (i=0,1,,n-1) \ A_{n-1} \leftarrow 0$	Shift right A (A nin içeriğini bit
		bit sağa kaydır)
Cil A	A içeriğini sola döndür	Circulate left A
Cir A	A içeriğini sağa döndür	Circulate right A

## Kontrol fonksiyonu

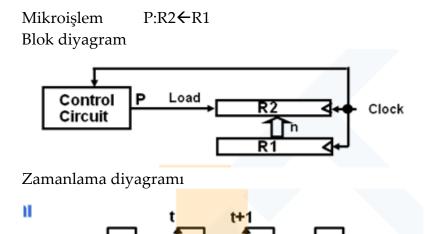
Simgesel gösterim	Tanımı	
+	VEYA işlemini	
	VE işlemini. (nokta yoksada aynı	
	anlama gelir)	
' (ayrac)	Mantıksal değilleme	
$XT_1+Y'T_2$ :	Bir kontrol fonksiyonu çünkü : ile	
	sonlanmış	
if(P=0) then $(A \leftarrow B)$	Şartlı kontrol fonksiyonu	
XT1+Y'T2:A←B	Şarlı kontrol fonksiyonuna göre	
	yazılmış mikroişlem	

#### Şematik olarak kaydedicilerin gösterimi



if(P=1) then (R1←R2) ifadesi mikroişlem olarakşu şekilde ifade edilir. P:R1**←**R2

Bu işlem donanımsal olarak şu şekilde şematik olarak çizilebilir.



## Aynı anda gerçeklenen işlemler

Transfer burada gerçekleşir.

İki yada daha fazla işlem aynı andagerçeklenirse, (,) işareti kullanılarak işlemler birbirinden ayrılır.

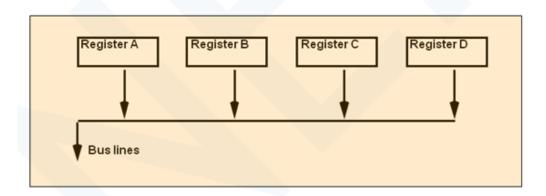
P: R1 ←R2, MAR ←IR

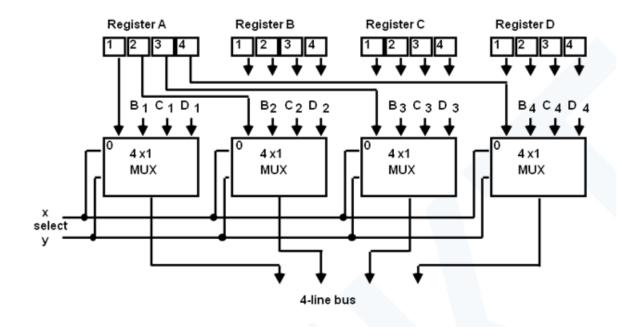
Load

Burada,kontrol işareti P = 1 ise, load R2içeriği R1 e transfer edilirken, aynı saat çevriminde, IR içeriği de register MAR yetransfer edilir.

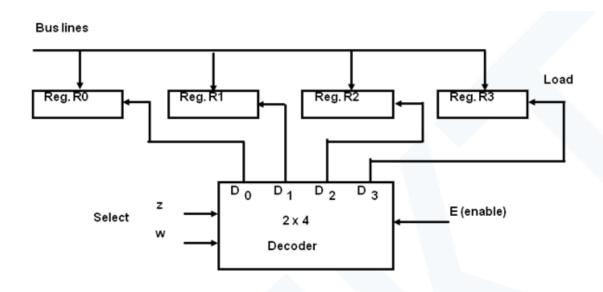
## Ortakyol (bus) ve transferi

Ortak Yol bir grup telden oluşan bir hattır. Ortak yol üzerindengönderilen datalar, pekçok kaynak saklayıcısından pekçok hedefsaklayıcılarına transfer edilir. Saklayıcıdan ortak yola data transferi BUS <- R



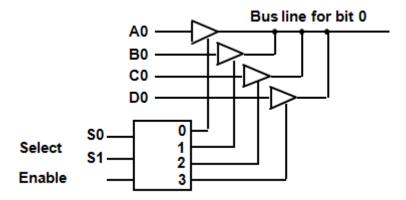


#### Ortak yoldan bir hedef saklayıcıyatransfer



# Üç durumlu Yol Ayırıcılar (Three-State Bus Buffers – Üç durumlu tampon)

Üç durumlu Yol Ayırıcılar ile oluşturulan Ortak Yol Sistemi



Ortak Yol üzerinden register transferiaşağıdaki gibi gösterilebilir R2 ← R1 kapalı (imalı - implicit) gösterim. İmalı gösterimde,ortak yol görünmez. Açık (Explicit) gösterimde, dolaylı olarak ortak yol görünür.