

## 摘要

电机驱动系统的 PCB 设计非常重要，需要通过特殊考量并采用特殊技术才能实现出色性能。电源效率、高速开关频率、低噪声抖动和紧凑的电路板设计，是设计人员在确定电机驱动系统的布局时必须考虑的几个主要因素。德州仪器 (TI) 的 DRV 器件非常适合此类系统，因为它们高度集成并配备完善的保护电路。本应用报告旨在重点介绍使用 DRV 器件进行电机驱动器布局时需要注意的主要因素，并提供相关的最佳实践指南，确保在电机驱动应用中实现一种能够降低热应力、提高效率并最大限度地降低噪声的高性能解决方案。

## 内容

1 接地优化.....	3
2 热特性概述.....	7
3 过孔.....	11
4 通用布线方法.....	14
5 大容量电容器和旁路电容器的放置.....	17
6 MOSFET 的放置和功率级布线.....	21
7 电流感测放大器布线.....	27
8 参考文献.....	32
9 修订历史记录.....	32

## 插图清单

图 1-1. 星形地和单点配电.....	3
图 1-2. 数字/模拟分隔和接地分区.....	3
图 1-3. 对地线填充和布线进行网格化以形成接地平面.....	4
图 1-4. 公共接地平面与分离接地平面.....	5
图 1-5. 差模噪声与共模噪声.....	6
图 1-6. 电子系统中的电流路径.....	6
图 2-1. 安装在 PCB 上的 Thermal Pad™ 封装的横截面以及由此产生的热传递.....	7
图 2-2. 中断接地平面覆铜与连续接地平面覆铜的热图.....	8
图 2-3. 散热过孔与直接连接过孔热图.....	9
图 2-4. 散热过孔的放置.....	9
图 3-1. 底部覆铜平面的过孔连接.....	11
图 3-2. 用于去耦接地的多过孔.....	11
图 3-3. 用于电流感测接地的多过孔.....	12
图 3-4. 用于大电流连接的多过孔.....	12
图 3-5. 避免过孔导致接地平面分离.....	13
图 4-1. DRV8323xEVM 栅极信号.....	14
图 4-2. 平行栅极布线.....	14
图 4-3. 直角布线.....	15
图 4-4. 从过孔切换到焊盘.....	15
图 4-5. 平行布线.....	15
图 4-6. 建议的元件放置方式.....	15
图 4-7. 模拟和数字接地分隔.....	16
图 5-1. 大容量电容器多过孔的放置.....	17
图 5-2. 大容量电容器和旁路电容器的放置.....	17
图 5-3. 电荷泵电容器的放置.....	18
图 5-4. 靠近器件的去耦电容器.....	18

图 5-5. 旁路电容器的放置.....	19
图 5-6. 具有旁路电容的 H 桥示例.....	19
图 5-7. 旁路电容器布局示例.....	20
图 5-8. SNx 和 SPx 布局.....	20
图 5-9. DVDD 的接地回路.....	20
图 6-1. N 通道功率 MOSFET 符号.....	21
图 6-2. DPAK 封装.....	21
图 6-3. D2PAK 封装.....	22
图 6-4. TO-220 封装.....	22
图 6-5. 8 引脚 SON 封装.....	23
图 6-6. 半桥堆叠配置.....	23
图 6-7. 半桥并排配置.....	23
图 6-8. 具有开关节点的半桥功率级.....	24
图 6-9. 半桥寄生效应.....	24
图 6-10. 开关节点布局示例.....	25
图 6-11. 大电流环路路径示例.....	25
图 6-12. 大电流环路路径布局示例.....	26
图 6-13. VDRAIN 开尔文连接.....	26
图 6-14. 网带连接组件高侧 MOSFET 漏极.....	26
图 7-1. 电流感测拓扑.....	27
图 7-2. 高侧电流感测.....	27
图 7-3. 低侧电流感测.....	28
图 7-4. 两相和三相 CSA.....	28
图 7-5. 感测放大器布线.....	30
图 7-6. 网带连接组件放置示例.....	30
图 7-7. 输入和输出滤波器原理图.....	31
图 7-8. 输入和输出滤波器布局.....	31

## 表格清单

表 3-1. 过孔电流容量.....	11
--------------------	----

## 商标

PowerPAD™ is a trademark of Texas Instruments.

所有商标均为其各自所有者的财产。

## 1 接地优化

任何良好接地方案的目标都是为 IC 及其周围电路提供稳定的基准，没有噪声和其他振荡。本部分介绍了不同的接地技术、接地的常见挑战、使用接地平面的最佳方式以及双层板的接地注意事项。

### 1.1 常用术语/连接

本部分中使用的术语定义如下：

**单点** 在单点分布中，所有参考点都来自源，该源确保每个资源都自带不间断接地路径（请参阅图 1-1）。建议将这种连接用于配电布线。

**星形地** 在星形地分布中，所有参考点都位于中央；但是，源可能不是集中的。该方法会平衡所有资源之间的公共阻抗（图 1-1）。建议将这种连接用于信号布线。

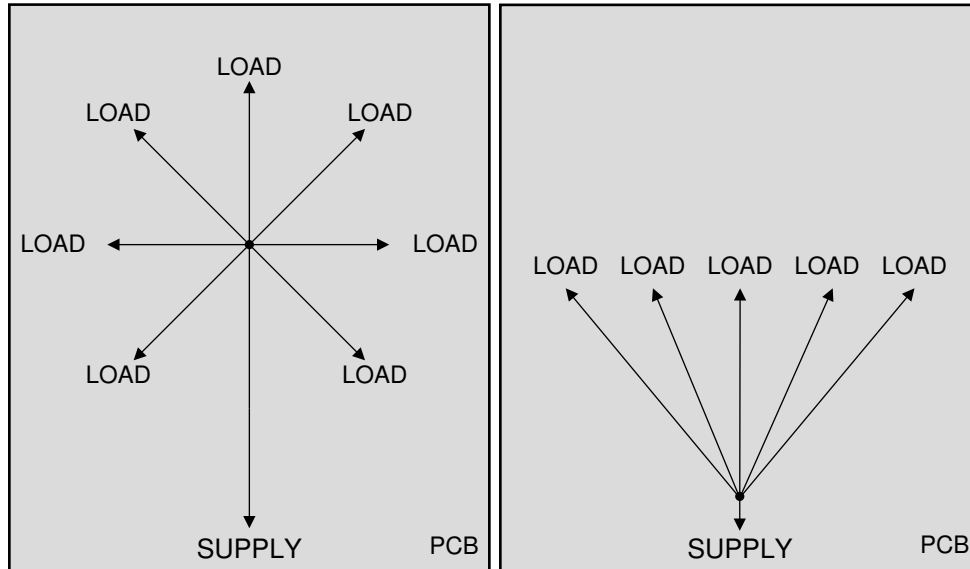


图 1-1. 星形地和单点配电

**分区** 在分区接地方案中，印刷电路板 (PCB) 的布局使得数字信号、模拟信号和高功率信号具有各自独立的区域（请参阅图 1-2）。这种分隔不是对数字接地和模拟接地进行物理分区。

**网格** 网格化使整个电路板上的接地路径连续，确保每个信号都具有一个回到源的返回路径（请参阅图 1-3）。这种做法涉及对元件放置、地线填充、过孔放置和布线路径进行细微更改，以尽量缩短接地返回路径。网格化实际上旨在创建一个互连性更强的接地平面，这可降低噪声以及电源和负载之间的阻抗。

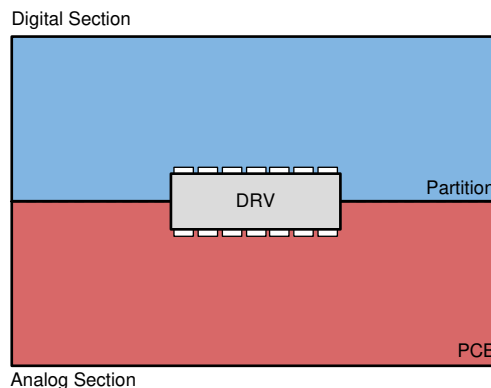
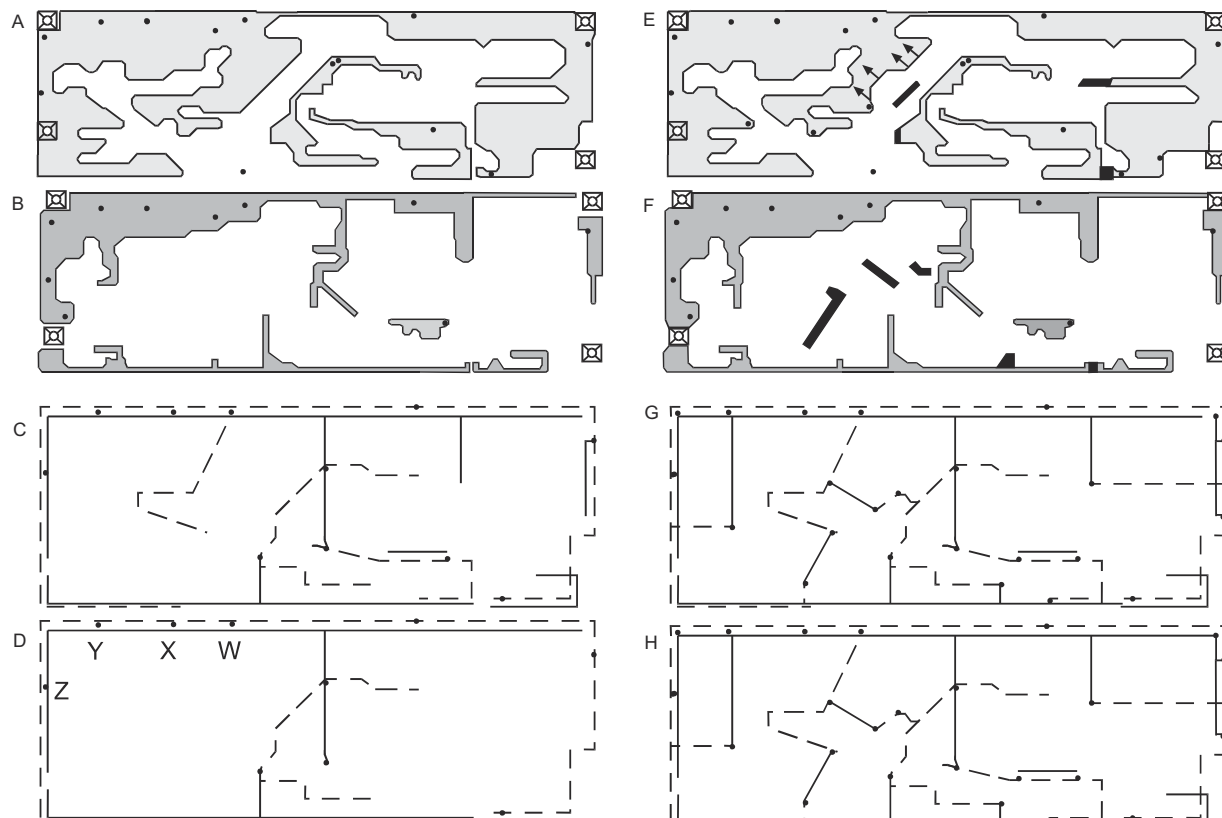


图 1-2. 数字/模拟分隔和接地分区

图 1-3 所示为一个使用接地网格实现有效接地平面的示例。在布局中实现网格化不需大幅改动，这表明通过很小的工作量就可产生很大的影响。



虚线代表顶面，实线代表底面。

图 1-3. 对地线填充和布线进行网格化以形成接地平面

在图 1-3 的示例中，布局 A 和布局 B 是顶层和底层，仅保留了地线填充、接地布线和前后面之间的过孔。图 1-3 中的布局 C 是电路板接地布线的简单符号图。每个符号或管脚代表接地导体的路径。大多数布线仅在一端连接。去除大部分单端布线后，图 1-3 中的布局 D 展示了整个电路板上的接地布线情况；布线的任意两点之间只有一条路径。

图 1-3 中的布局 E、布局 F、布局 G 和布局 H 展示了经过修改可实现网格化接地的设计。图 1-3 的布局 E 和布局 F 中添加了一些布线（以实心黑色显示）并移动了几何形状（由箭头指示）。图 1-3 中的布局 G 展示了修改后的接地符号图。在两端连接的完整布线将形成更完整的导体。请比较图 1-3 中的布局 H 和布局 D。网格化接地创建了所需的网格，形成了一个广泛的互连网络。结果几乎与实际接地平面一样有效。

## 1.2 使用接地平面

在四层板或更大的两层板设计中，建议使用接地平面。通过将 PCB 的一层作为连续的接地平面，可让每个信号具有最短的返回路径并减少耦合和干扰。建议通过仔细进行信号布线来尽可能降低接地平面的不连续性，并使过孔彼此远离以防止接地平面断裂。更多有关过孔的放置的信息，请参阅节 2.4。

大多数 DRV 器件都有一个用作接地功能的散热焊盘，并使用接地覆铜来散热。图 1-4 所示为公共和分离接地平面的良好布局示例。

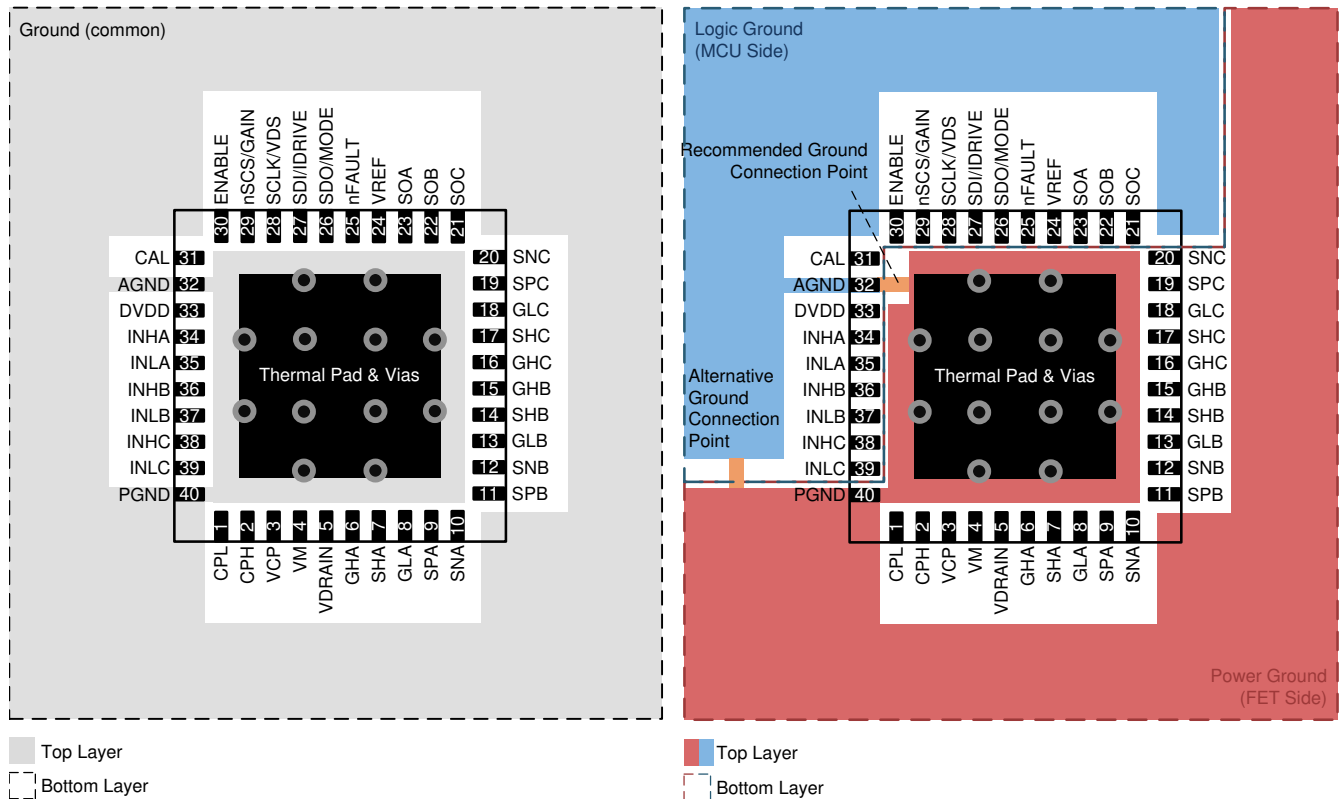


图 1-4. 公共接地平面与分离接地平面

### 1.2.1 两层板技术

如果设计采用了空间受限的两层结构板，接地平面并不总是可行。在这种情况下，PCB 布局变得更加重要。必须小心确保大电流路径远离敏感信号。PCB 中有噪声的器件（例如功率级 FET、自举电路和电荷泵）通常包含大噪声和纹波，因此应与此类信号分隔开。

## 1.3 常见问题

### 1.3.1 电容耦合和电感耦合

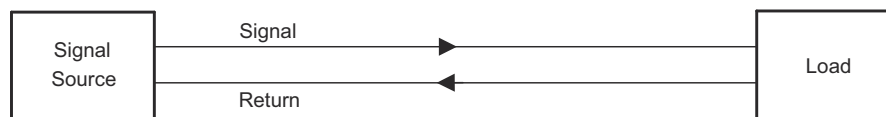
当两条布线平行走线时，即使距离很短，也会发生电容耦合或电感耦合。当一条布线的上升沿引起另一条布线的上升沿时，即发生电容耦合。当一条布线具有上升沿或下降沿而第二条布线具有耦合的下降沿或上升沿时，即发生电感耦合。电容耦合比电感耦合更易于发生。

耦合的严重程度取决于布线长度、开关频率、电压变化和布线之间的距离。为了减少电容耦合，有噪声的信号布线应远离重要的数字信号和模拟信号。可尝试在接地平面上布线。

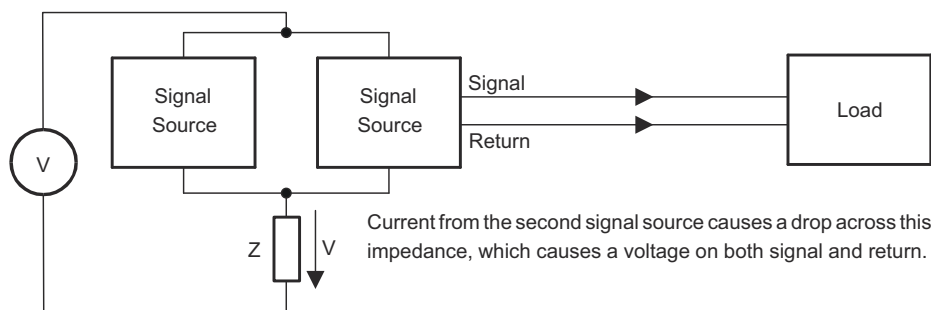
在涉及前置驱动器的开关应用中，必须特别注意，确保前置驱动器中承载大电流的接地平面与 IC 其余部分的接地平面之间进行了物理隔离。这两个接地面会在星点或单点接地位置连接，如节 1.1 所述。

### 1.3.2 共模噪声和差模噪声

差模噪声沿着布线传播到接收器件，然后通过返回路径返回源极，从而在两条布线之间产生差分电压。当共享阻抗上的压降在信号路径和返回路径上均产生电压时，即出现共模噪声。共模噪声的一个示例是接地反弹。确保源极的所有返回路径都是较宽、较短和低阻抗的布线，以将发生此问题的可能性显著降低。



Differential-mode noise is the *noise* voltage when a signal travels to its lead and returns. An output switching is an example of differential-mode noise.



Common-mode noise is the noise voltage that travels down both the signal and return caused by a voltage drop across a shared impedance. **Ground bounce** on outputs is an example of common-mode noise.

图 1-5. 差模噪声与共模噪声

## 1.4 EMC 注意事项

电磁兼容性 (EMC) 主要取决于布局以及元件之间的电气连接。

每个信号的返回路径必须从资源流向产生电流环路的信号源。该线路环路将形成可辐射电磁能量的天线，电磁能量的大小由电流幅度、信号的重复频率和电流环路的几何面积决定。为了获得出色的 EMC 性能，建议尽量减少这些电流环路，图 1-6 展示了常见类型的电流环路。

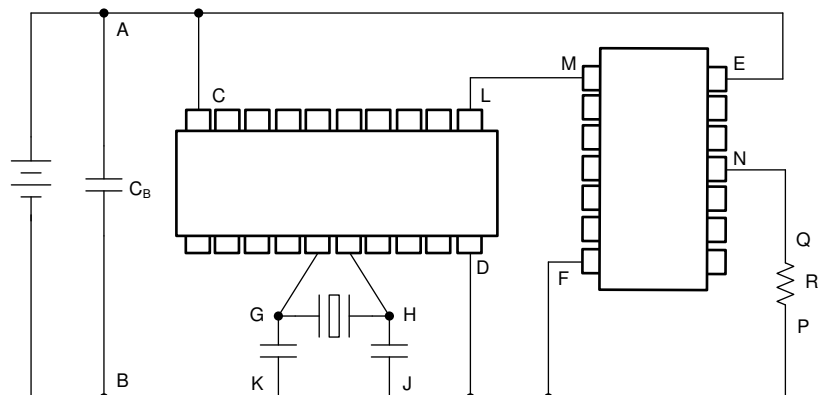


图 1-6. 电子系统中的电流路径

图 1-6 中的电源线路形成环路 A - C - D - B 和 A - E - F - B。系统运行所需的能量由这些线路传导。

环路 L-M-F-D、N-Q-P-F 和 G-H-J-K 由信号和控制组件组成。这些线路包围的区域通常很小 ( 如果不考虑系统外的线路 )。但是，必须在高频下考虑这些线路，因为它们经常传输会对 EMC 性能产生影响的信号。

当连接器、接头或其他元件破坏接地平面时，也会形成电流环路。这会导致开关电流的高频分量在电路板周围传播得更远，并实际形成一个大环路。过孔也会发生这种情况，节 3.2.2 中对此进行了重点介绍

## 2 热特性概述

电机驱动器并不是理想的器件，在实际应用中，它们的一些功率会以热量的形式在内部耗散。必须在驱动器发生损坏之前处理转换为热量的能量。合理的 PCB 设计可有效消除因低效率而产生的热量，并能将器件保持在建议的温度范围。

### 2.1 PCB 传导和对流

电机驱动器热性能的一个重要考虑因素是器件内部产生的热量能够消散的路径。热量从管芯进入低温环境的三条主要路径为：

- 封装材料
- 键合线
- 散热焊盘

以这三条路径为例，散热焊盘是从器件散热的最有效路径，其次是封装材料，最后是键合线。散热焊盘集成电路封装中使用的技术将建立从管芯到外部覆铜平面的低热阻路径。因此，散热焊盘能够有效地将大量热量从管芯中传导出。在驱动器下方灌注的散热焊盘应足够大以便覆盖散热焊盘的整个区域，并且仍涵盖 PCB 其他部件很大的表面区域。散热焊盘还应通过直接放置在散热焊盘下方的几个散热过孔与底部接地平面紧密结合。图 2-1 所示为器件管芯中产生的热量所使用的排出路径示例。

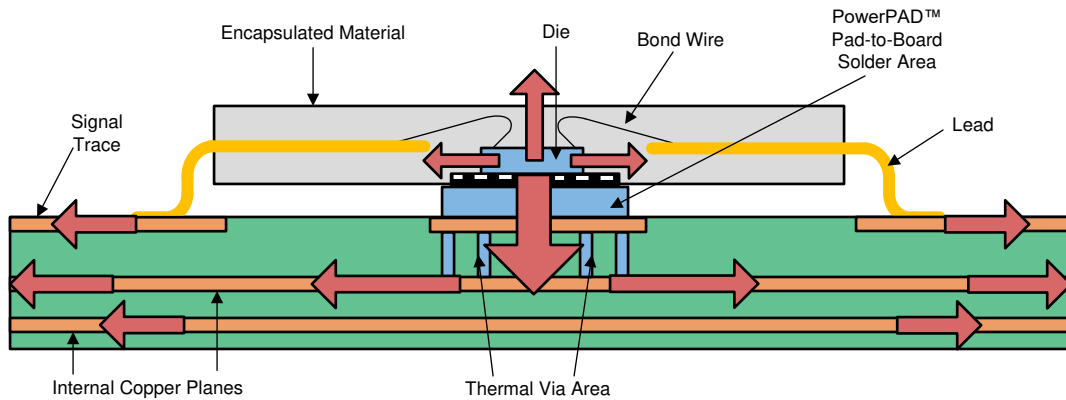


图 2-1. 安装在 PCB 上的 Thermal Pad™ 封装的横截面以及由此产生的热传递

将顶部和底部接地平面全都连接到驱动器的散热焊盘可显著改善 PCB 设计中的散热性能。因此，应尽可能在布局中增大这些平面。

### 2.2 连续顶层散热焊盘

为了给驱动器管芯中产生的热量建立一条排出路径，一项重要要求是将散热焊盘连接到实心铜平面。为了使热量从器件中流走，从导热焊盘到电路板上其他区域的铜平面必须是连续的。一种较好的做法是从驱动器下方的铜填充位置建立一条较宽的排出路径，使这条路径进入具有大表面积的宽阔平面。如果这些平面被中断，热量的排出路径就会收缩，从而增加热阻。热阻的增加会在散热焊盘与同一平面上较宽的表面积之间产生更大温差。图 2-2 所示为驱动器下方收缩的与连续的接地平面覆铜引起的温升示例。



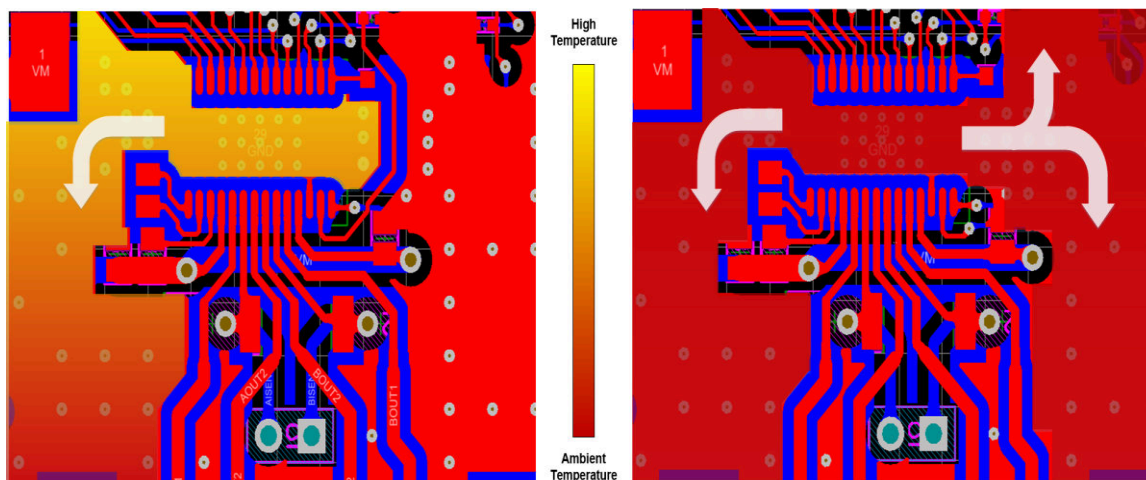


图 2-2. 中断接地平面覆铜与连续接地平面覆铜的热图

在驱动器下方保持连续的覆铜散热焊盘对于器件的有效散热非常重要。建立通向具有大表面的平面的宽路径可将驱动器散热焊盘和环境空气温度之间的热阻保持在尽可能低的水平。

### 2.3 覆铜厚度

虽然连续的宽平面会降低热阻，但平面上的覆铜厚度也是 PCB 热性能的重要考虑因素。通过增加 PCB 上的镀铜厚度，平面的有效热阻会降低。可使用 [方程式 1](#) 计算覆铜厚度与平面面积之间的关系。

$$\theta_{Cu} = (1/\lambda_{Cu} \times \text{长度})/\text{面积} \quad (1)$$

假设长度和宽度为 1cm，镀层厚度为 1 盎司 (0.0035cm)，那么横向连接到驱动器覆铜平面的近似热阻计算方式如 [方程式 2](#) 所示。

$$\theta_{Cu} = (1/\lambda_{Cu} \times \text{长度})/\text{面积} = (25^{\circ}\text{Ccm/W} \times 1\text{cm})/1\text{cm} \times 0.0035\text{cm} = 71.4^{\circ}\text{C/W} \quad (2)$$

如果覆铜厚度加倍至 2 盎司 (0.007cm)，那么横向连接到驱动器且尺寸与 [方程式 2](#) 相同的覆铜平面的热阻计算方式如 [方程式 3](#) 所示。

$$\theta_{Cu} = (1/\lambda_{Cu} \times \text{长度})/\text{面积} = (0.25^{\circ}\text{Ccm/W} \times 1\text{cm})/1\text{cm} \times 0.007\text{cm} = 35.7^{\circ}\text{C/W} \quad (3)$$

如果覆铜厚度加倍，相同尺寸平面的热阻将减半。在连接到驱动器的接地平面上使用更厚的铜有助于提高将热量从器件传导到环境空气中的效率，而且不会在电路板上造成显著的温差。

### 2.4 散热过孔连接

散热过孔应将顶层和底层连接在一起，以便热量能够从 IC 散发到这两层上。散热连接件不用于散热过孔，因为热量从顶部平面通过过孔流向底部平面的路径会受到限制。这条热流路径受限会导致顶部平面过孔周围剩余部分的温度升高。直接连接过孔可尽可能降低过孔与铜层之间的热阻。散热过孔应使其到内部接地平面的完整连接围绕整个镀铜通孔周界。不要用阻焊层覆盖过孔，否则会导致过多的空隙。图 2-3 所示为散热过孔与直接连接过孔之间的温差。



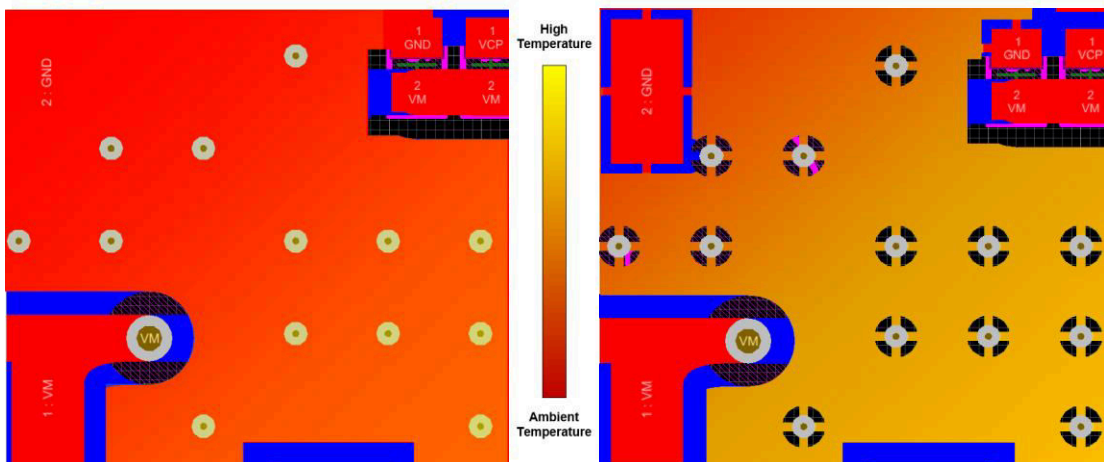


图 2-3. 散热过孔与直接连接过孔热图

散热接头将平面与过孔或元件进行电气连接，但它们会降低元件或过孔与平面之间的热量的流动性。这种做法是为了让烙铁或回流炉只加热元件并确保焊接连接可靠。对于不需要过孔进行平面之间的热传导的应用而言，这种方法非常有效。但是，对于电机驱动器等功率应用，为了提高层间的热性能，需要将这些过孔直接连接到平面。

## 2.5 散热过孔宽度

虽然散热焊盘在管芯和 PCB 的顶部接地平面之间提供了低阻抗散热路径，但应考虑连接顶部和底部接地平面的过孔的热阻抗。德州仪器 (TI) 建议在散热焊盘正下方使用直径为 20mil、孔尺寸为 8mil 的散热过孔。根据 [方程式 4](#) 可计算出一个通过 1.561mm 厚的 FR-4 PCB 的散热过孔的热阻。

$$\theta_{Cu} = (1 / \lambda_{Cu} \times \text{长度}) / \text{面积} = (0.25\text{cm}/^\circ\text{C/W} \times 0.1561\text{cm}) / \pi \times [(0.0508\text{cm})^2 - (0.02032\text{cm})^2] = 5.7304^\circ\text{C/W} \quad (4)$$

减小散热过孔的直径或增大孔尺寸会增加热阻。建议的 8mil 孔尺寸和 20mil 直径要求从散热焊盘到底层的焊料芯吸尽可能小，并使过孔的热阻保持尽可能小。图 2-4 所示为建议的过孔放置方式。

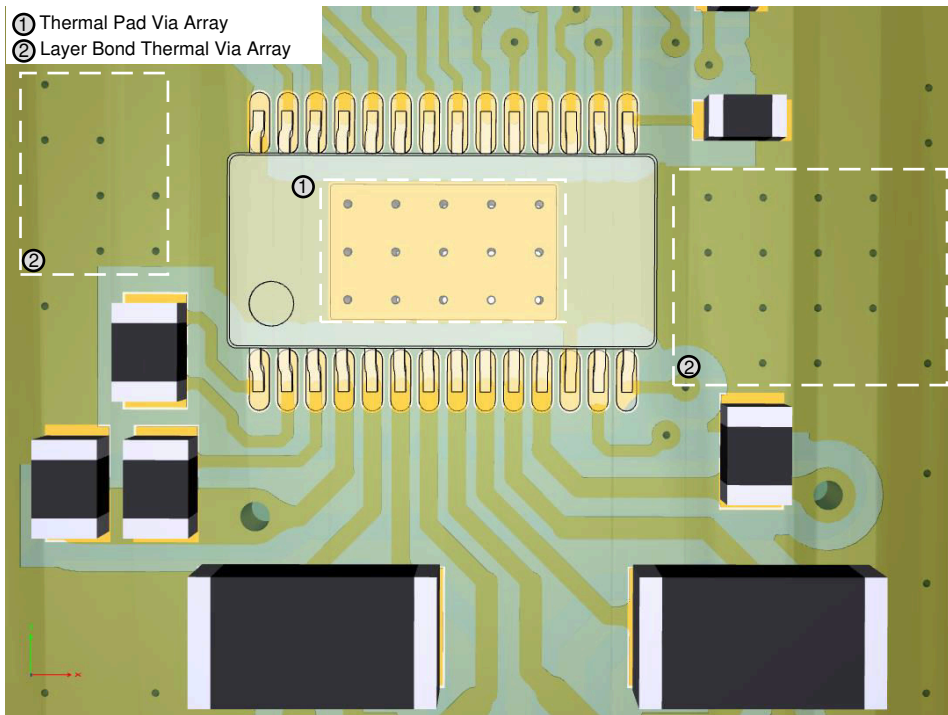


图 2-4. 散热过孔的放置

## 2.6 热设计总结

总之，电机驱动器系统热设计的主要考虑因素如下：

- 散热焊盘连接是器件管芯进行热传导的最有效路径。
- 使用从散热焊盘到接地平面的连续顶层灌注方式。
- 尽可能使用 1.5oz 或 2oz 铜。
- 使用直接连接的散热过孔。
- 使用 7.874mil x 19.874mil 散热过孔尺寸以避免过多的焊料芯吸。
- 将散热过孔组成阵列，以尽可能减小平面之间的热阻

### 3 过孔

PCB 中的一个过孔在电路板不同层上的相应位置有两个焊盘，这两个焊盘通过贯穿电路板的一个孔进行电气连接。该孔因为电镀而具有导电性。可供使用的过孔有几种类型，例如盲孔、埋孔和散热孔。对于电机驱动器 PCB 设计，重点是普通穿孔过孔和散热过孔。

过孔经常在 PCB 布线中用于信号布线和电源布线。对于信号连接，电流很小（微安到毫安级别），因此一个或两个过孔可能便足以将信号路由到另一层。对于电源连接，可将多过孔或“过孔拼接”添加到电源布线或接地布线，以确保层间以及电源平面与接地平面之间的低阻抗连接。如节 2.4 中所述，还可添加多通孔以使器件的热量散发到其他板层。

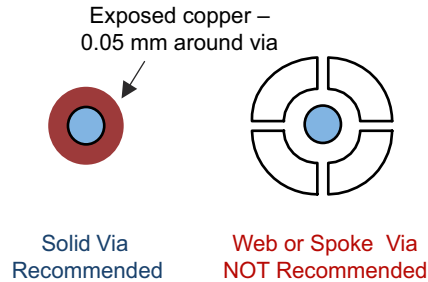


图 3-1. 底部覆铜平面的过孔连接

#### 3.1 过孔电流容量

在电机驱动器 PCB 设计中，通常对层间的大电流连接件使用多过孔。提供适当的过孔尺寸和数量来实现低电阻和长期可靠性是非常重要的。一般来说，过孔的直径至少应为布线的长度。在使用覆铜平面作为布线的情况下，多个过孔应靠近电流进入或离开元件引脚的位置。

表 3-1 所示为 1oz PCB 温度升高 10°C 时不同过孔直径的电流容量（根据 IPC-2152 标准）。

表 3-1. 过孔电流容量

过孔直径	电流容量
6mil	0.2A
8mil	0.55A
10mil	0.81A
12mil	0.84A
16mil	1.1A

#### 3.2 过孔布局建议

##### 3.2.1 多过孔布局

多过孔对于低寄生接地和大电流连接非常有用。图 3-2、图 3-3 和图 3-4 所示为多过孔放置在电路板设计不同位置的示例。

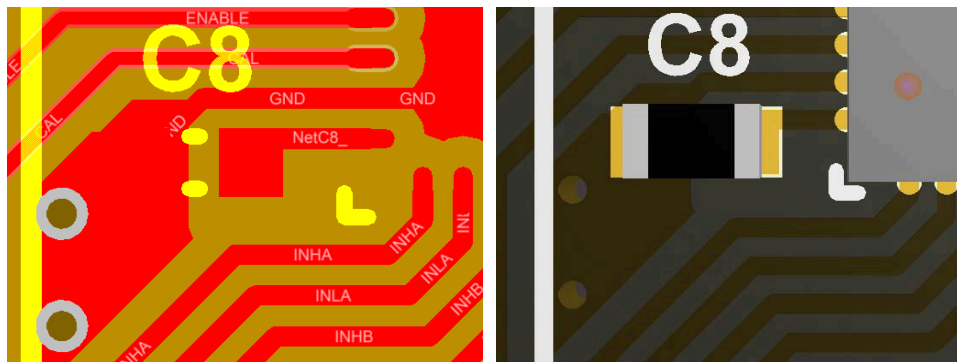


图 3-2. 用于去耦接地的多过孔

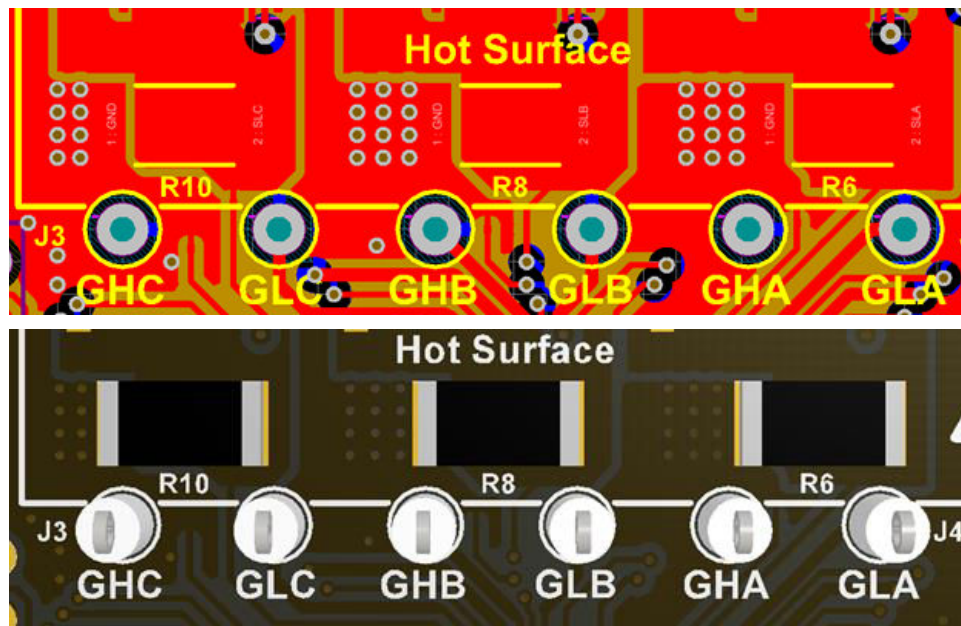


图 3-3. 用于电流感测接地的多过孔

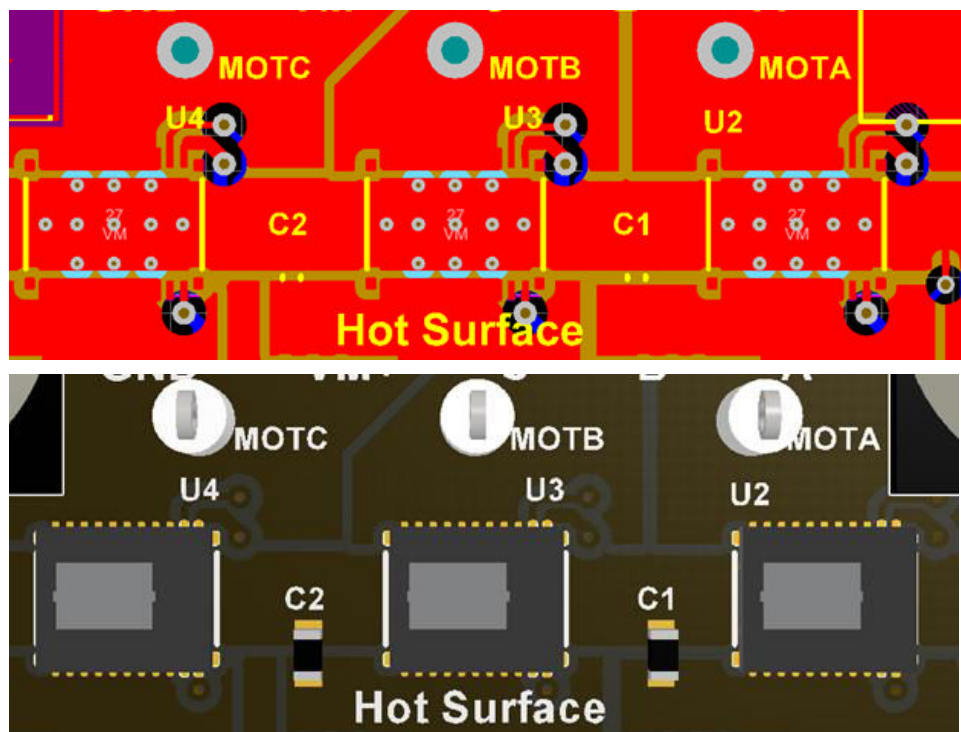


图 3-4. 用于大电流连接的多过孔

### 3.2.2 过孔的放置

尽管过孔很小，但它们会占用 PCB 以及接地平面上的空间。将多个过孔布线在一起会在平面上产生间隙并影响电流和接地回路。良好的过孔放置方式可为所有信号创建充足的返回路径。图 3-5 所示为如何避免过孔造成接地平面出现不必要分离的示例。

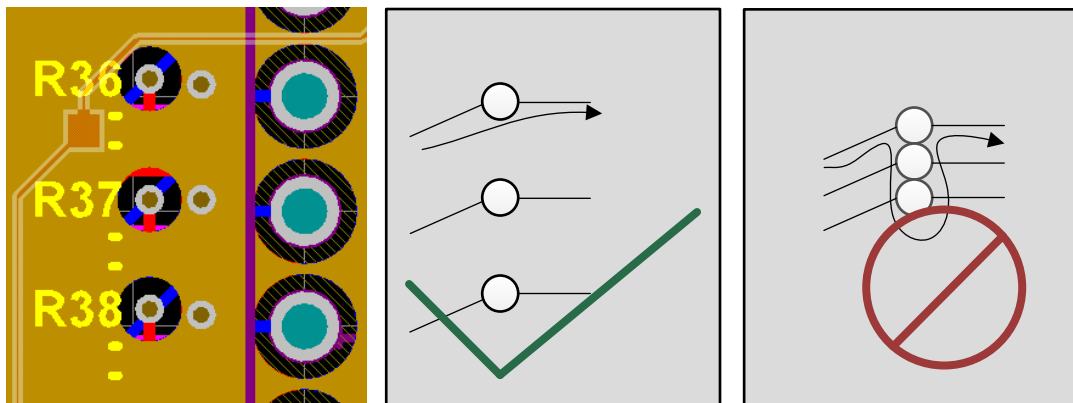


图 3-5. 避免过孔导致接地平面分离

## 4 通用布线方法

在进行电机驱动器 PCB 设计时，请遵循以下通用布线方法：

- 使栅极驱动布线尽可能宽并尽可能短。1oz 覆铜对应 20mil 的布线宽度，如果是大电流，可能需要更大的布线宽度。

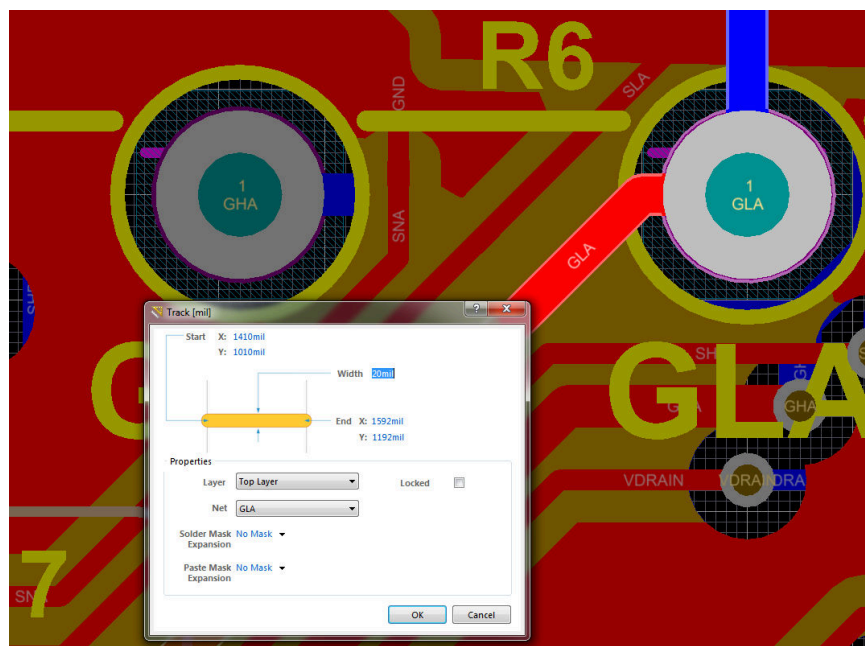


图 4-1. DRV8323xEVM 栅极信号

- 高侧栅极的信号布线应和开关节点布线尽可能靠近，从而最大限度减少电感、减小环路面积以及降低  $dv/dt$  开关引起噪声的可能性。

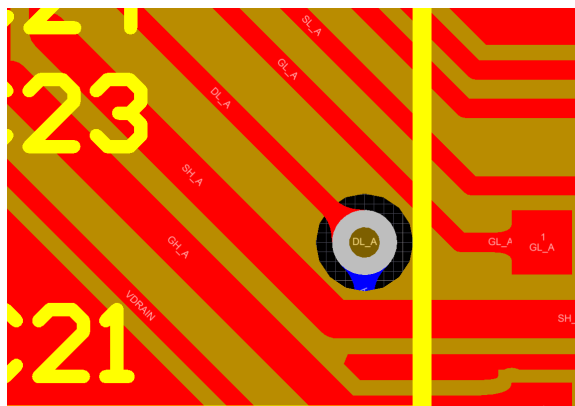


图 4-2. 平行栅极布线

- 不要使用直角布线。布线如有 90 度弯曲会产生阻抗，并会导致电流反射。当电机的相位切换时，急弯会引起电磁干扰 (EMI) 问题。圆形弯曲是比较理想的，但在实际设计中可能无法做到。拐角布线的最佳实践是使用钝角。图 4-3 所示为布线中的不同角度的示例。



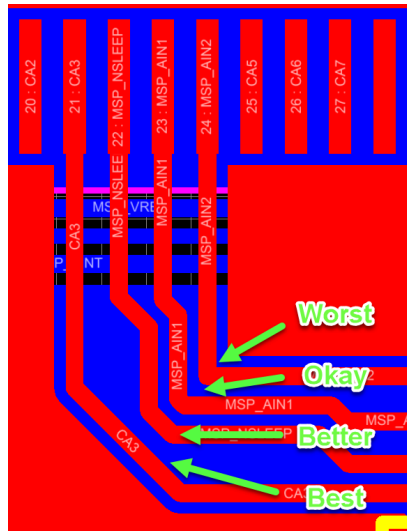


图 4-3. 直角布线

- 从过孔切换到焊盘，特别是在输出引脚处布线从细到粗的部分。泪滴技术可降低信号转换的热应力，还能避免布线断裂，并使布线更具机械可靠性。泪滴技术适用于从小信号到穿孔焊盘的情况。

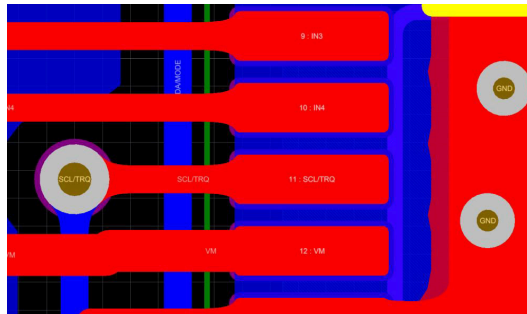


图 4-4. 从过孔切换到焊盘

- 在目标周围应以平行线对的方式布线，以避免由布线分离引起的差分阻抗和不连续性。这种方法对于电流感测放大器的信号很重要。

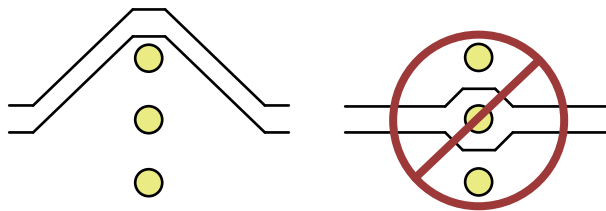


图 4-5. 平行布线

- 将无源器件（例如源匹配电阻或交流耦合电容器）放置在信号路径内，使它们彼此相邻。平行放置元件会产生更宽的布线间距。不建议将元件错开，因为这种布局会产生狭窄的区域。

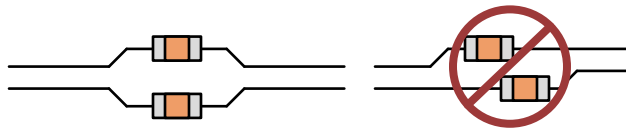


图 4-6. 建议的元件放置方式

- 将电路的模拟和数字部分单独接地是最简单和最有效的噪声抑制方法之一。

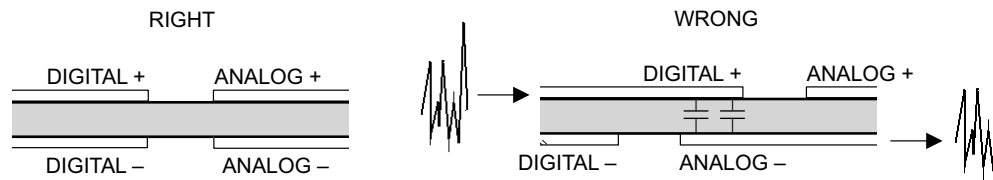


图 4-7. 模拟和数字接地分隔

## 5 大容量电容器和旁路电容器的放置

### 5.1 大容量电容器的放置

在电机驱动系统设计中，大容量电容器可大幅度减轻低频电流瞬变的影响，并存储电荷以在电机驱动器开关时提供所需的大电流。选择大容量电容器时，请考虑电机系统所需的最大电流、电源电压纹波以及电机类型。

使用大容量电解电容有助于从通过电机绕组的驱动电流中吸收低频的高值电流。根据应用要求，这些电容器通常大于  $10\mu\text{F}$ 。

应将所有大容量电容器靠近电源模块或电路板电源入口点放置。TI 建议，每个大容量电容器都要有多个过孔，用于将焊盘连接到相应的电源平面。TI 还建议，所有大容量电容器都要有低等效串联电阻 (ESR)。

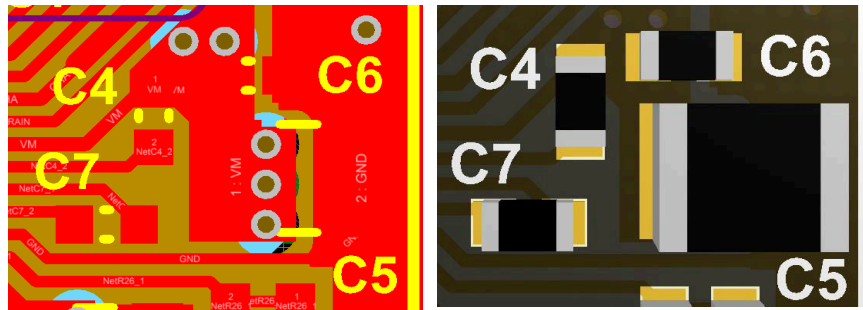


图 5-1. 大容量电容器多过孔的放置

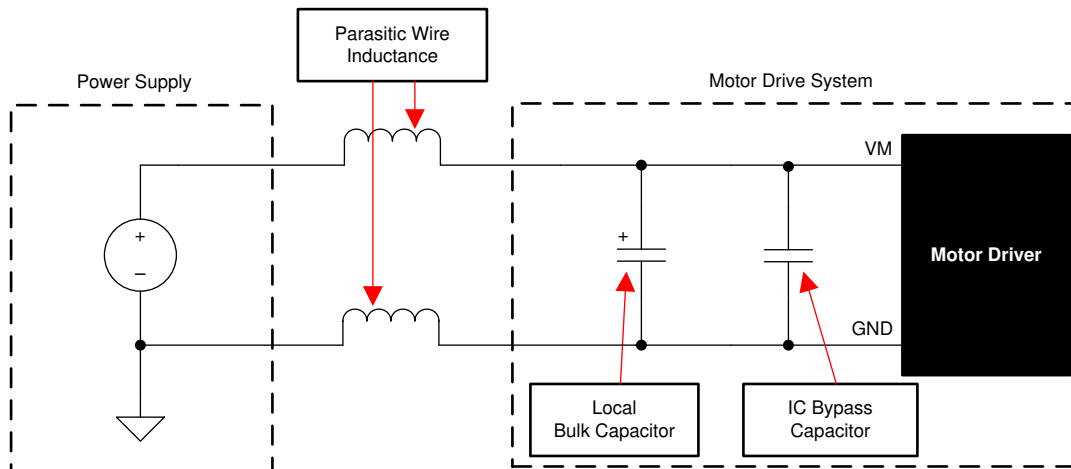


图 5-2. 大容量电容器和旁路电容器的放置

### 5.2 电荷泵电容器

TI 的大多数电机驱动器件 (DRVxx) 都使用电荷泵电容器或自举电容器来完全开关高侧 N 通道 MOSFET 的栅极。这些电容器应尽可能靠近电机驱动器件放置。在图 5-3 中，C4 电容器是从 VM 到 VCP 引脚的电荷泵输出的电容，C7 电容器是电荷泵开关节点的电容。

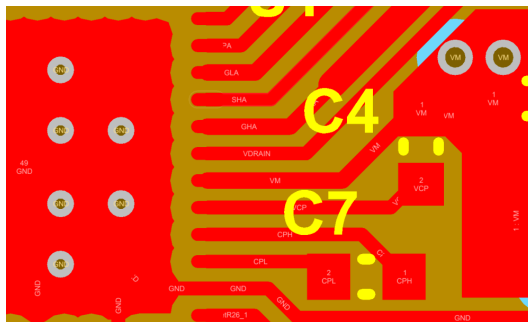


图 5-3. 电荷泵电容器的放置

## 5.3 旁路电容器/去耦电容器的放置

### 5.3.1 靠近电源

可使用旁路电容器将进入 DRV 器件电源引脚的高频噪声尽量降低。TI 建议将电容器尽可能放置在靠近器件电源输入引脚和接地引脚的位置。如果没有尽量缩短旁路电容器和器件之间的布线长度，它们可能在高频下产生电感噪声，此时便需要由旁路电容器进行滤除。布线电感增加的阻抗会导致电源引脚上的电压或电流出现振铃，从而增加 EMI 并影响数字或模拟电路的性能。一种较好的做法是将具有较小电容值的电容器尽可能靠近器件放置，以最大限度地降低布线电感的影响。应在较小电容器之后连接具有较大电容值的电容器，因为随着电容值的增加，电感将变得可以忽略不计。

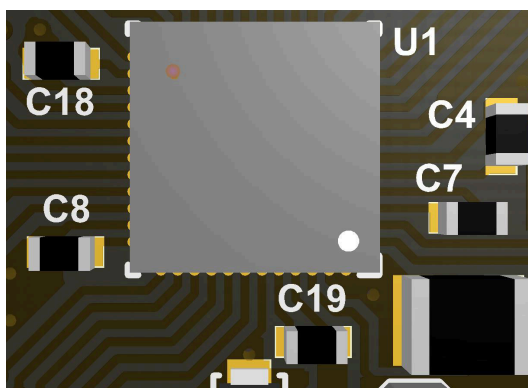


图 5-4. 靠近器件的去耦电容器

如节 3.2 所述，使用的过孔越多，阻抗越低。TI 强烈建议在电源层和接地层使用多个过孔。将过孔直接放置在电容器的安装焊盘上可能是最大限度地减小布线面积并仍然实现电流布线的有效方法。对于旁路电容器，请遵循以下指导原则：

- 不要在旁路电容器和有源器件之间使用过孔。将高频电流具体化，尽可能减少高频电流环路。
- 确保旁路电容器与有源器件位于同一层以便改善效果。不要在旁路电容器引脚和 IC 电源或接地引脚之间放置过孔。
- 将过孔布放到旁路电容器中，然后布放到有源器件中。
- 尽可能增加过孔的使用数量和布线的宽度以获得良好布局。
- 旁路电容器越近越好（小于 0.5cm/0.2 英寸）
- 不要使用大于 3:1 的长宽比。

图 5-5 所示为良好旁路和不良旁路示例。

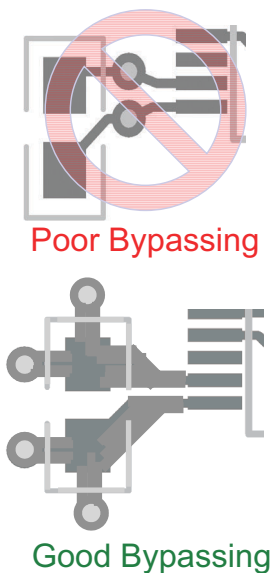


图 5-5. 旁路电容器的放置

### 5.3.2 靠近功率级

对于功率级上的旁路电容，应使用小型陶瓷电容器来衰减由 MOSFET 开关操作引起的高频电流以及其他寄生电容。根据应用要求，这些电容器的电容值通常小于  $10\mu\text{F}$ 。

图 5-6 所示为具有这些电容的一个 H 桥示例。

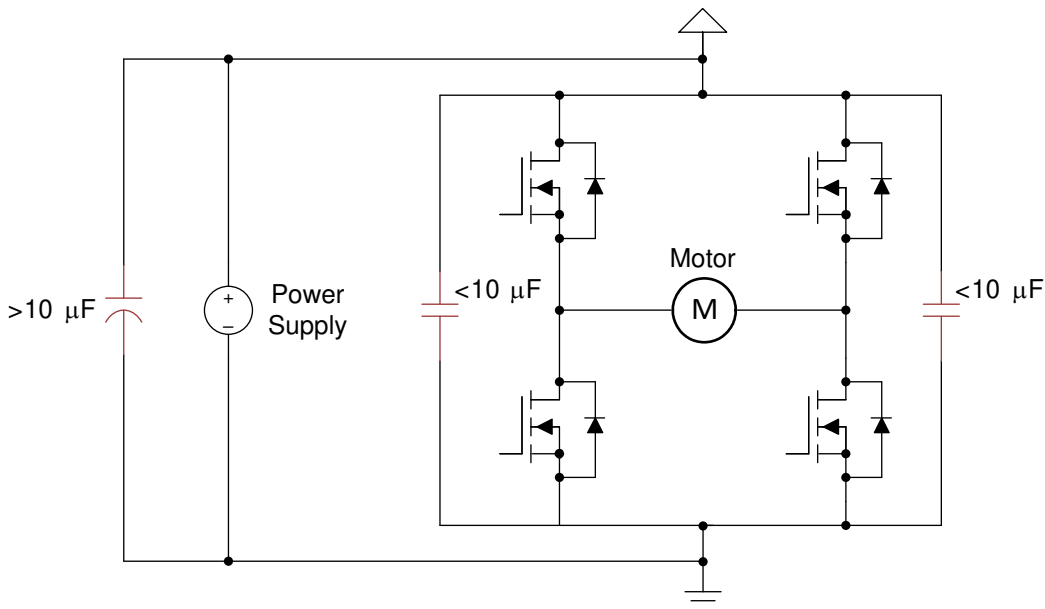


图 5-6. 具有旁路电容的 H 桥示例

### 5.3.3 靠近开关电流源

这些电容器的正确布局 and 正确放置对于确保它们的有效性至关重要。在电容和开关电流源之间附加任何寄生电感都会降低它们的效果。理想情况下，应将电容器放置在尽可能靠近开关电流源的位置，本例中指的是电机和 MOSFET。图 5-7 所示为基于上一个原理图示例的布局示例。

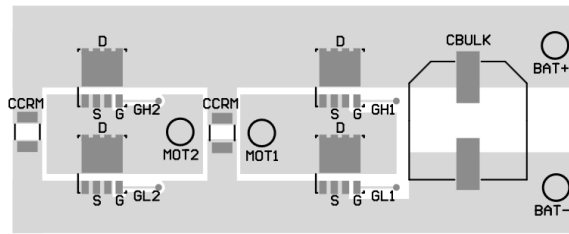


图 5-7. 旁路电容器布局示例

### 5.3.4 靠近电流感测放大器

对于集成了电流感测放大器 (CSA) 的器件，TI 建议将额外的去耦电容器放置在尽可能靠近感测引脚的位置，并使用大约 1nF 的电容值。图 5-8 所示为去耦电容器 C12、C13 和 C17。

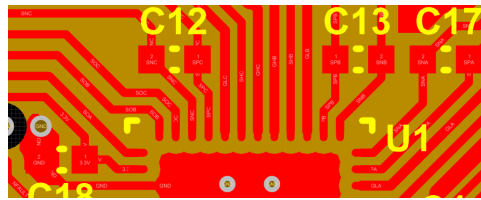


图 5-8. SNx 和 SPx 布局

### 5.3.5 靠近稳压器

对于带有稳压器的器件，应将电容器尽可能靠近引脚放置。最大限度地减少接地引脚的接地回路。如图 5-9 所示，C18 电容器尽可能靠近 DVDD 稳压器放置。



图 5-9. DVDD 的接地回路



## 6 MOSFET 的放置和功率级布线

栅极驱动器和功率 MOSFET 的放置对于前置驱动器电机驱动解决方案的正确运行和性能优化至关重要。对于具有集成 MOSFET 的电机驱动器，例如 [DRV8870](#)、[DRV8313](#)、[DRV10987](#)、[DRV10983-Q1](#) 和 [DRV8873-Q1](#)，在内部已完成了正确布线。对于 [DRV8701](#)、[DRV8304](#)、[DRV8306](#)、[DRV8323](#)、[DRV8343-Q1](#) 和 [DRV8353](#) 等栅极驱动器，仔细规划 PCB 的布局和功率 MOSFET 的放置方式非常重要。以下部分将介绍一些常见的 MOSFET 拓扑，并展示一些使用常见电机驱动架构的基本布局示例。

### 6.1 功率 MOSFET 的常见封装

本部分将介绍 N 通道功率 MOSFET 的一些常见封装类型。大多数功率 MOSFET 具有这四种选项之一。通过了解封装类型、尺寸和引脚排列，能够更好地设计 PCB 以构建出色的解决方案。

图 6-1 中的符号代表了一个 N 通道功率 MOSFET。虽然 MOSFET 是具有源极、栅极、漏极和衬底的四端子器件，但衬底端子通常是源极端子。

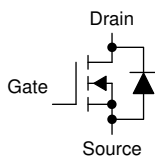


图 6-1. N 通道功率 MOSFET 符号

MOSFET 封装与功率级和热耗散之间有着直接关系。不同的封装有不同的布线规则。

#### 6.1.1 DPAK

图 6-2 所示的 DPAK (SOT-252) 封装是业内常用的封装之一。该封装在尺寸和性能之间进行了折衷。DPAK 封装通常用于高功率 MOSFET 和稳压器。

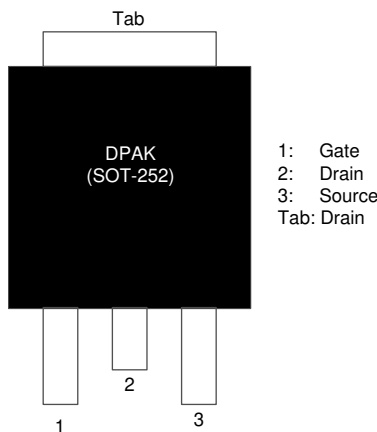


图 6-2. DPAK 封装

### 6.1.2 D2PAK

D2PAK (SOT-252) 封装 ( 请参阅图 6-3 ) 是 DPAK 封装的更大版本，具备更好的散热效能。

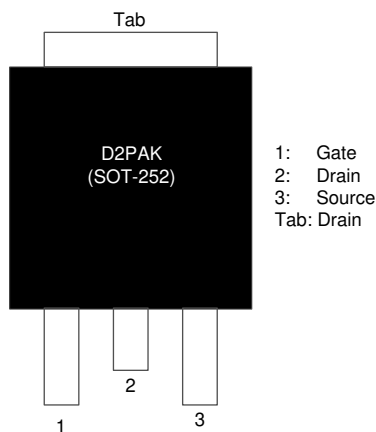


图 6-3. D2PAK 封装

### 6.1.3 TO-220

TO-220 封装 ( 请参阅图 6-4 ) 是一种穿孔的 MOSFET 封装。可使用直立锁片来安装散热器。使用这种封装的缺点是它需要更多的空间，通常比表面贴装封装 ( 例如 DPAK 和 D2PAK 封装 ) 更高。

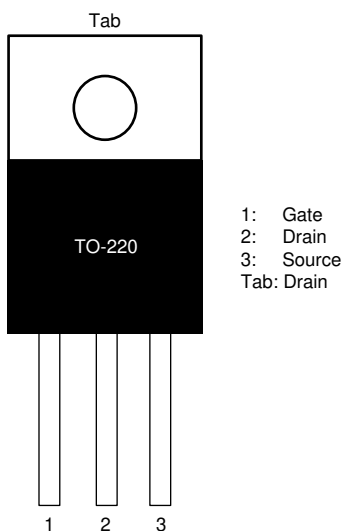


图 6-4. TO-220 封装

### 6.1.4 8 引脚 SON

8 引脚 SON 封装 ( 请参阅图 6-5 ) 是常见的无引线封装, 可实现布板空间超小且性能出色的解决方案。大多数引线式封装具有类似的引脚排列。与引线式封装 ( TO-252 和 TO-220 ) 相比, 8 引脚 SON 封装别具一格, 因为其栅极引脚位于相反的一侧。

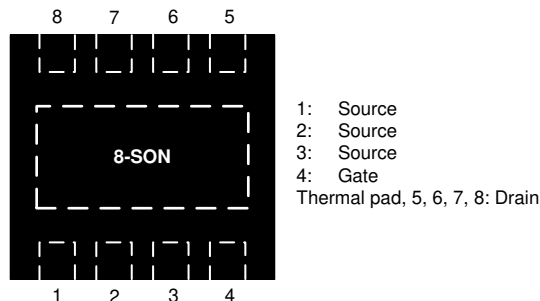


图 6-5. 8 引脚 SON 封装

## 6.2 MOSFET 布局配置

图 6-6 和图 6-7 展示了以下两种典型配置的常见 MOSFET 的放置和布局方式: 分别为半桥堆叠和半桥并排, 适用于引线式封装和无引线封装。

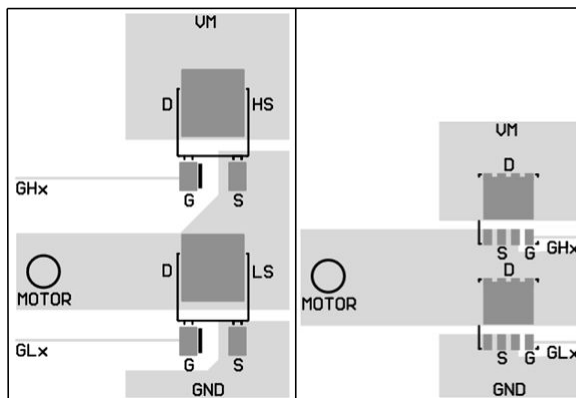


图 6-6. 半桥堆叠配置

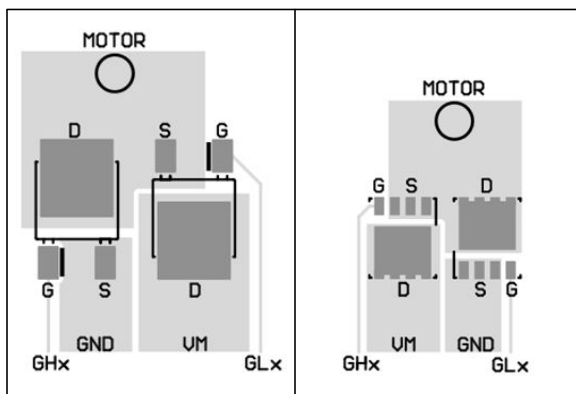


图 6-7. 半桥并排配置

这些半桥布局可重复用于多种半桥拓扑, 包括 H 桥 ( 两个半桥 )、逆变器 ( 三个半桥 ) 和双 H 桥 ( 四个半桥 )。

### 6.3 功率级布局设计

为功率 MOSFET 选择正确的放置方式后，下一步是确保布线正确。MOSFET 用于电机驱动器的大功率开关应用，因此该设计对非理想布局引起的寄生效应很敏感。本部分将介绍一些需要布线的重要信号以及管理它们的最佳实践。图 6-8 展示了功率级。

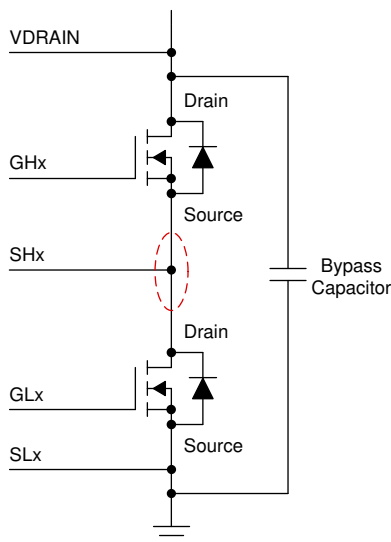


图 6-8. 具有开关节点的半桥功率级

#### 6.3.1 开关节点

如图 6-10 所示，开关节点是高侧 MOSFET 的源极引脚和低侧 MOSFET 的漏极引脚之间的连接。该节点是最终连接到负载（在此应用中是一个电机）的网络。因为该网络上的信号具有高频、大电流特性，开关节点是半桥配置中需要布线的关键信号。图 6-8 中所示电路具有许多由 PCB 和功率 MOSFET 引起的非理想寄生效应。图 6-9 展示了这些主要寄生效应中的一部分，它们是引发“开关节点振铃”现象的主要原因。

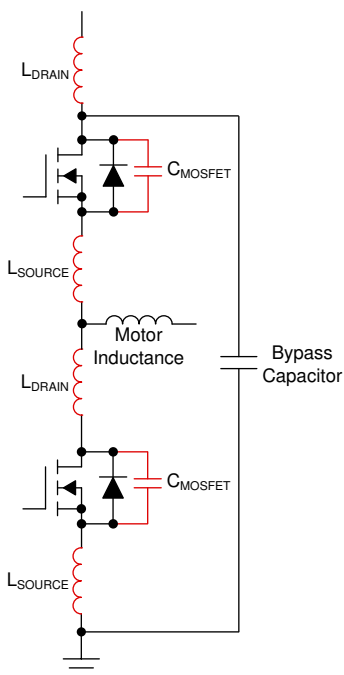


图 6-9. 半桥寄生效应

开关节点振铃是开关节点上由于 PCB 和功率 MOSFET 的寄生效应而产生的 LC 振荡。开关节点振铃会导致 EMI 并产生过冲和下冲电压，这些值会超出 MOSFET 漏源电压和栅极驱动器引脚的绝对最大额定值。此外，还会降低功率级的效率。

可通过外部措施和系统调整（降低压摆率、使用外部缓冲器等）来解决开关节点振铃问题，但基本合理的布局可以解决许多这样的主要问题。图 6-10 的布局示例中显示的设计可最大限度地降低高侧 MOSFET 的源极与低侧 MOSFET 的漏极之间的电感。较好的做法是尽可能缩短覆铜平面连接的长度并增加其宽度，并且采用具有极小寄生电感的 MOSFET 封装。

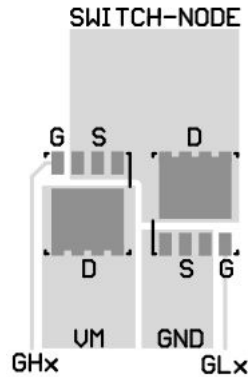


图 6-10. 开关节点布局示例

### 6.3.2 大电流环路路径

电机应用依赖于大开关电流，因此最大限度地降低大电流路径的整体环路电感至关重要。最大限度地降低该电感可将电压纹波和噪声尽可能降低，并可减少对额外旁路电容的需求。

在电机系统中，大电流环路从电源的正极开始，经过高侧功率 MOSFET、电机绕组、低侧 MOSFET，再回到电源的负极。图 6-11 在 H 桥示例中展示了这种流向。

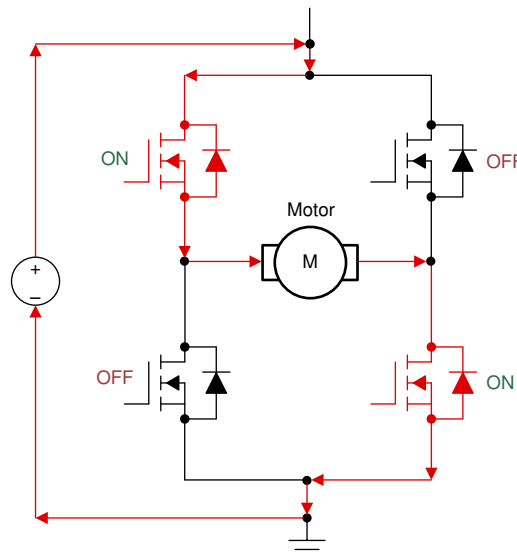


图 6-11. 大电流环路路径示例

应通过执行以下操作来最大限度地缩短大电流环路路径：

- 对完整的大电流环路使用正确的布线宽度。增加布线宽度会降低寄生电感。
- 通过正确放置来尽量减小元件之间的距离。减小布线长度会降低寄生电感。
- 最大限度地减少大电流路径中的跳层次数，并在通过大电流布线进行跳层时使用正确的过孔尺寸和数量。

图 6-12 所示为经优化的大电流环路示例布局。

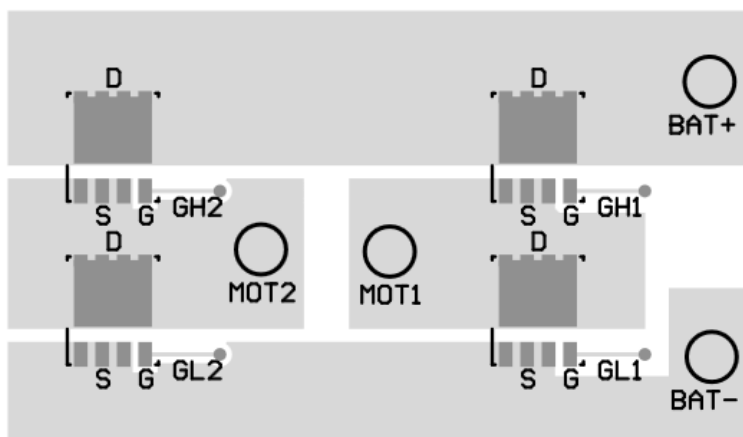


图 6-12. 大电流环路路径布局示例

### 6.3.3 VDRAIN 感测引脚

VDRAIN 引脚用于感测高侧 MOSFET 漏极电压。具有 VDRAIN 引脚的电机驱动器器件必须在布线时考虑尽可能改善性能。供电电压首先进入高侧 MOSFET 的漏极，因此 VDRAIN 引脚的布线对布局至关重要。VDRAIN 引脚为电源 (VM) 提供开尔文连接，因此可在发生过流事件时监测高侧 MOSFET 的 VDS 电压 (请参阅图 6-13)。功率级中的 VM 连接通常包含大型覆铜平面和宽布线以支持所需的电流，因此平面的额外电感和电压降会影响 VDS 测量精度。所以，应将 VDRAIN 引脚以单一布线形式直接连接到外部功率 MOSFET 的漏极。TI 建议使用靠近漏极的网带连接组件来最大限度地减小会导致误报 OCP 故障的额外电感 (请参阅图 6-14)。

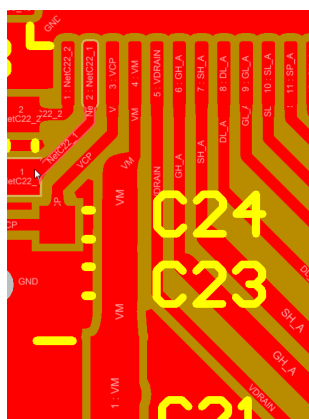


图 6-13. VDRAIN 开尔文连接

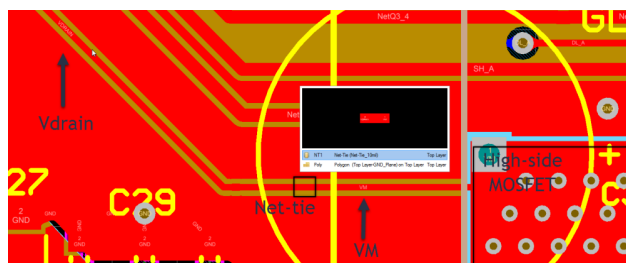


图 6-14. 网带连接组件高侧 MOSFET 漏极



## 7 电流感测放大器布线

TI 广泛的电机驱动器产品系列包括内置了电流感测功能的器件，其中大多数均使用外部分流电阻作为测量源。通过将电流感测放大器与驱动器结合在一起，为电机接口提供了一体化的解决方案，并且能够以更低成本实现更高质量的电流感测。图 7-1 所示为所有可用的电流感测拓扑。

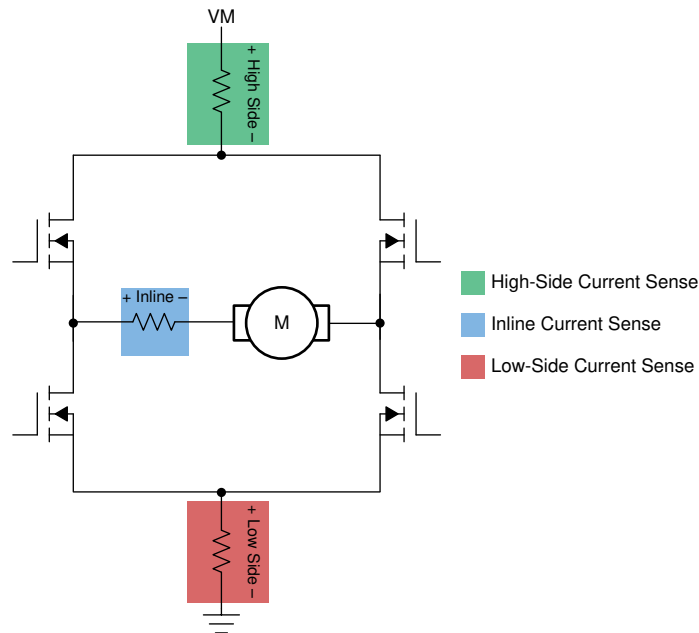


图 7-1. 电流感测拓扑

内置于这些器件中的集成电流感测放大器 (CSA) 通常分为三类，每一类都各有其优点。这些类别将在后续部分中做介绍。

### 7.1 单个高侧分流器

图 7-2 所示为一个用于高侧电流感测的电路。

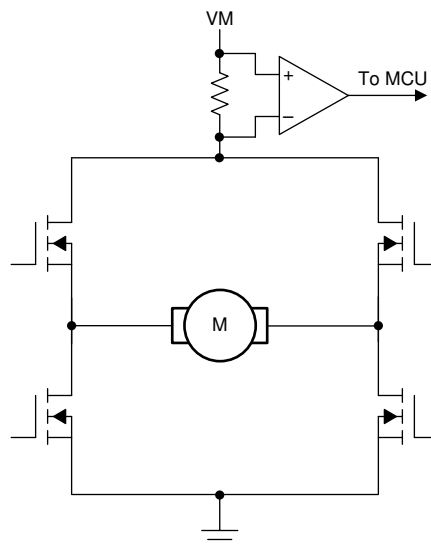


图 7-2. 高侧电流感测

进行高侧电流感测的好处包括：

- 直接测量来自电源的电流
- 可检测负载短路

- 进行高侧电流感测的一个缺点是它需要较高的共模电压。

图 7-3 所示为一个低侧电流分流器的电路。

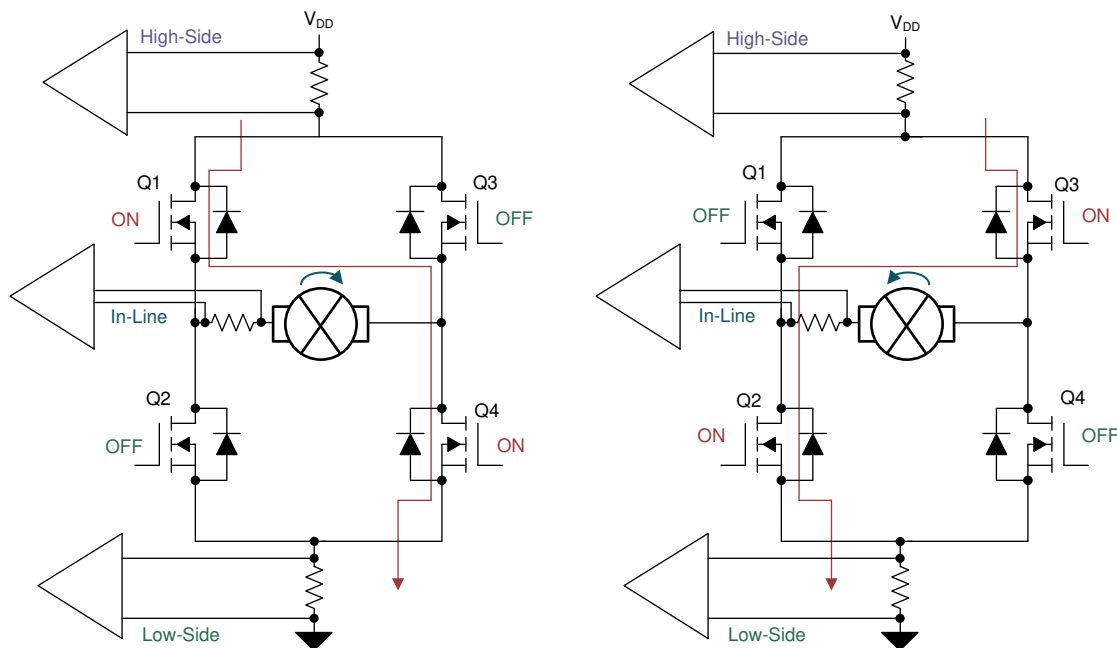


图 7-3. 低侧电流感测

使用低侧分流器的缺点是它更容易受到接地噪声的影响并且无法检测到接地短路。

图 7-4 所示为一个包含两相和三相 CSA 的电路。

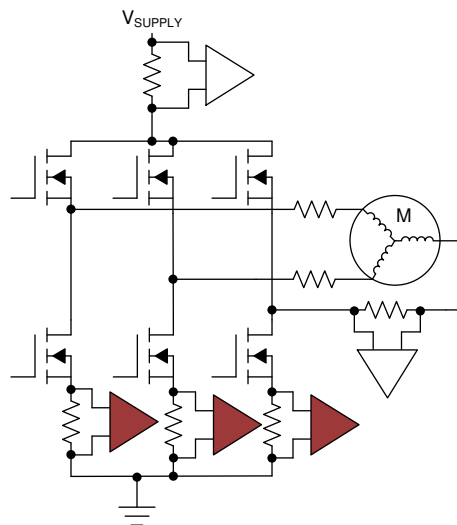


图 7-4. 两相和三相 CSA

两相和三相 **CSA** 有利于电路板布局布线，因为它们具有较低的共模电压要求。此外，它们还允许单独测量每个通道，因此可用于更复杂的控制方案，例如磁场定向控制。

在电路板布局布线中使用两相和三相 CSA 的缺点包括：

- 对接地噪声的敏感度更高
- 无法检测接地短路
- 会需要更多软件来实现系统总电流

## 7.4 元件选型

选择感测电阻时，需要在精度和功耗之间进行基本权衡。功率级中的大电流会流经感测电阻，因此所选电阻值必须很小，以便将功率耗散保持在尽可能低的水平。对于大电流系统，电阻值通常以  $m\Omega$  为单位。例如，驱动 20A 电流并采用  $1m\Omega$  感测电阻的系统将通过该电阻消耗 400mW 功率。在这种情况下，CSA 的输入端只接收到 20mV 的信号。增加电阻值可提高信噪比，但也会增加功率耗散。

此外，还必须考虑 CSA 的性能参数。在针对系统中最坏情况下的电流进行设计时，所选的分流电阻应防止电流感测输入引脚上的电压高于 CSA 的绝对最大额定值。在正常运行期间，该电压必须保持在规定的差分电压范围参数内。选择感测电阻时，请参阅器件数据表。

对于使用外部增益电阻的器件，例如 [DRV3201-Q1](#)，请选择具有高精度的元件。元件不符合要求会导致系统间共模和差模增益的巨大变化。

## 7.5 放置

为尽可能减小布线阻抗，感测电阻的放置应与功率级的元件一致。为降低耦合到电路板上其他布线的可能性，分流电阻也应放置在靠近 CSA 连接件的位置。

对于高侧电流感测，分流电阻应靠近电源与高侧 MOSFET 源极之间的星点。对于使用外部增益电阻的高侧电流感测器件，例如 [DRV3205-Q1](#)，分压器中的第一个电阻应放置在最靠近分流电阻的位置。其余元件应放置在离器件最近的位置。

对于低侧电流感测，分流电阻应位于低侧 MOSFET 源极与功率级星点接地连接件之间。

对于在两个或三个单独相位上带有分流电阻的系统，分流电阻应放置于相应低侧 MOSFET 的源极与星点接地连接件之间。

## 7.6 布线

必须使用差分对来完成感测信号的布线。在一个差分对中，两个信号在布局中紧密耦合，布线必须从分流电阻或感测电阻并联到 IC 输入端的 CSA。

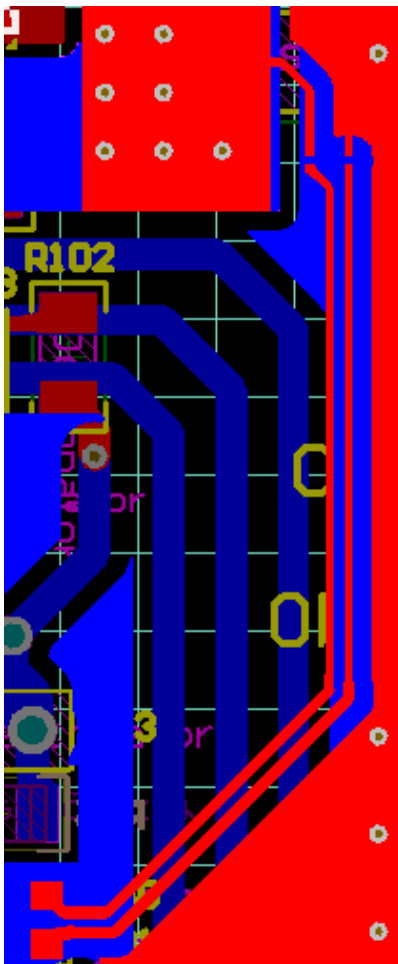


图 7-5. 感测放大器布线

## 7.7 有用工具（网络节点和差分对）

许多现代 CAD 工具实现了可帮助布局工程师进行 PCB 正确布线的功能。本部分介绍的特性来自于 Altium Designer 工具；但是，许多其他工具也具有类似的功能。

在初始阶段进行 PCB 布线时，这些指南有助于在进行感测电阻布线时指出哪些元件布线会具有欺骗性。对于低侧分流电阻，负输入可能会直接接地，而正输入会直接连接到低侧源极引脚。为避免这种情况，应在器件和分流电阻之间放置一个网带连接组件，这样，设计人员就可在布局期间而不是在布线期间设置布线限制。图 7-6 所示为放置网带连接组件的一个示例。

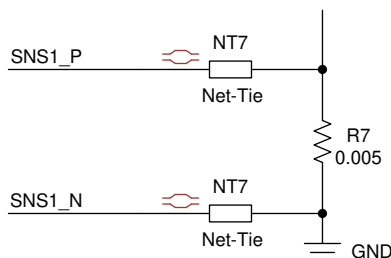


图 7-6. 网带连接组件放置示例

使用差分对的布局技术会对两个紧密耦合的信号进行平行布线，从而降低共模噪声。TI 建议使用差分对进行从分流电阻到 CSA 的信号布线。为了进一步降低噪声耦合，请勿让对噪声敏感的布线与有噪声（开关）的信号布线平行。

## 7.8 输入和输出滤波器

检测放大器的输入和输出滤波器尽可能靠近检测放大器放置。这样放置可确保器件接收到的不良噪声被限制在滤波器和检测放大器之间。图 7-7 所示为输入滤波器 ( C40、R30 和 R31 ) 的示例布局。

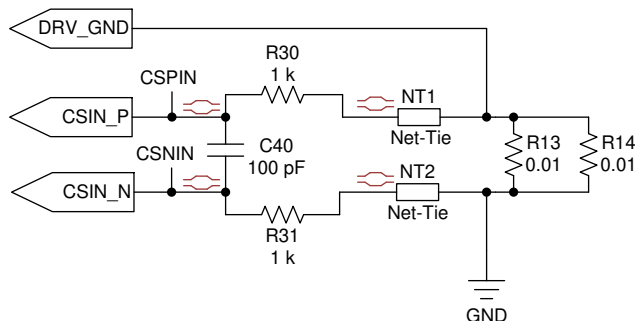


图 7-7. 输入和输出滤波器原理图

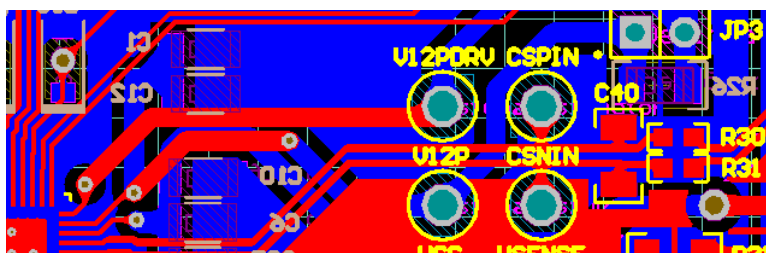


图 7-8. 输入和输出滤波器布局

## 7.9 注意事项

设计电机驱动器的电路板布局布线时，请遵循以下原则：

- 使用开尔文连接
- 使布局对称
- 闭合所有连接
- 使用网络节点和差分布线工具

## 8 参考文献

有关其他参考资料，请参阅：

- 德州仪器 (TI)，《[AN-1520 外露封装实现最佳热阻的电路板布局布线指南](#)》应用报告
- 德州仪器 (TI)，《[AN-2020 热设计：学会洞察先机，不做事后诸葛](#)》应用报告
- 德州仪器 (TI)，《[模数转换器接地实践对系统性能的影响](#)》应用报告
- 德州仪器 (TI)，《[揭秘之混合信号系统接地，第 1 部分](#)》技术简介
- 德州仪器 (TI)，《[揭秘之混合信号系统接地，第 2 部分](#)》
- 德州仪器 (TI)，《[降低 EMI 的 PCB 设计指南](#)》应用报告
- 德州仪器 (TI)，《[PowerPAD™ 热增强型封装](#)》应用报告
- 德州仪器 (TI)，《[提高电磁兼容性的印刷电路板布局布线](#)》应用报告
- 德州仪器 (TI)，《[采用 JEDEC PCB 设计的线性和逻辑封装的热特性](#)》应用报告

## 9 修订历史记录

Changes from Revision A (January 2019) to Revision B (April 2021)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式.....	1



## 重要声明和免责声明

TI 提供技术和可靠性数据 ( 包括数据表 ) 、设计资源 ( 包括参考设计 ) 、应用或其他设计建议、网络工具、安全信息和其他资源, 不保证没有瑕疵且不做任何明示或暗示的担保, 包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任: (1) 针对您的应用选择合适的 TI 产品, (2) 设计、验证并测试您的应用, (3) 确保您的应用满足相应标准以及任何其他安全、安保或其他要求。这些资源如有变更, 恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务, TI 对此概不负责。

TI 提供的产品受 TI 的销售条款 (<https://www.ti.com/legal/termsofsale.html>) 或 [ti.com](https://www.ti.com) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

邮寄地址: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2021, 德州仪器 (TI) 公司

## 重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2022，德州仪器 (TI) 公司