一种基于 FPGA 多首乐曲演奏 电路系统的分析设计

苏莉萍1,黎志远2

(1.广西机电职业技术学院,广西 南宁 530007;2. 中国联合通信有限公司广西区分公司,广西 南宁 530031)

摘要:分析了乐曲演奏设计中音符、频率、节拍与编码的相互关系,并在 EDA 开发工具 Quartusll 平台上,采用 VHDL 语言及原理图的设计方法,实现了基于 FPGA 片上系统动态显示可选择多首乐曲的乐曲演奏器的设计,使乐曲演奏数字电路的设计得到了更好的优化,提高了设计的灵活性。

关键词: FPGA; VHDL; 编码; QuartusII

中图分类号: TN4

文献标识码: A

文章编号: 1672—545 (2007) 02-0031-02

随着微电子技术、集成技术和计算机技术的迅速发展,电子线路数字化已经成为一个发展趋势,数字化电子系统的设计方法和手段发生了很大的变化。特别是可编程逻辑器件的功能和容量的不断扩大,如 FPGA(Field Programmable Gate Array,现场可编程门阵列)使集成电路的设计进入片上系统(System on a Chip, SOC)或可编程片上系统(System on a Programmable Chip, SOPC) 的设计时代。同时采用超高速集成电路硬件描述语言VHDL(Very High Speed Integrated Circuit Hard—ware Description Language),其具有多层次描述系统硬件功能的能力,既支持模块化设计,也支持层次化设计,使各种数字化电子系统的设计通过描述芯片功能实现系统功能,从而有效地缩短了产品开发周期,减少了设计芯片的数量,缩小了系统体积,降低了系统能耗,提高了系统的灵活性和可靠性。

本文选取《我爱北京天安门》、《难忘今宵》、《莫斯科郊外的晚上》、《小燕子》四首乐曲的一部分为例(其中《我爱北京天安门》的部分简谱如下图 1 所示),在美国 ALTERA 公司 Quartus II 的 EDA (ElectronicsDesign Automation)软件平台上,采用VHDL 语言层次化和模块化的设计方法,实现了多首乐曲演奏电路的设计。

我爱北京天安门

4/4

5<u>i</u> 5<u>4</u> 3<u>2</u> 1 | 1<u>1</u> 2<u>4</u> 3<u>1</u> 3<u>4</u> | 5 - - - | 5<u>i</u> 5<u>4</u> 3<u>5</u> 2 | <u>4</u>3 2<u>6</u> 5 2<u>3</u> | 1₋₋₋ | 5·<u>3</u> 6 <u>i</u> | 7 6<u>i</u> 5

- 1 系统设计分析
- 1.1 乐曲] 奏原理

声音的频谱范围一般在几十到几千赫兹,利用程序来控制 FPGA 芯片某个引脚输出一定频率的矩形波,接上扬声器就能发出相应频率的声音。乐曲中的每一个音符对应着一个确定的频率,因此,要想发出不同音符的音调,只要能控制输出相应音符的频率即可。乐曲都是由一连串的音符组成,因此按照乐曲的乐谱依次输出这些音符所对应的频率,就可以往扬声器上连续地发出各个音符的音调。而要准确地演奏出一首乐曲,仅仅让扬声器能够发声是不够的,还必须准确地控制乐曲的节奏,即每个音符的持续时间,也就是节拍。设计的关键是要准确地产生乐曲中每个音符的发音频率,并根据乐曲要求按音符需要的节拍输出,这是乐曲能够演奏的两个关键因素。

1.2 音符频率的获得

在基于 FPGA 的数字系统设计中,多个不同频率的信号,一般是通过对某个基准频率进行分频获得的。在尽量减少频率误差的前提下,选取合适的基准频率。由于现有 FPGA 芯片上外接的高频时钟频率为 20 MHz, 先对其进行分频或利用锁相环变成 4 MHz 和 4 Hz 的时钟频率, 再对 4 MHz 通过数控分频器将根据高、中、低音音符编码分频成各音符所需要的声音频率的 2 倍,由于数控分频器输出的波形是脉宽极窄的脉冲波,为减小输出偶次谐波分量和更好的驱动扬声器发声,最后在到达扬声器之前再进行一次二分频,从而生成各音符对应频率的方波输出,以成功完成乐曲演奏的功能。

1.3 音符编码的设计分析

在动态显示乐曲演奏器的设计中,采用音符编码输出的方式,即乐曲中每一个高、中、低音音符对应着不同的编码,由编码确定对应音符的输出频率,同时控制编码输出的速度,决定音符的持续时间,也就是控制每个音符在乐曲中的节拍,从而达到乐曲演奏的目的,与此同时可以根据动态输出的编码来确定显示演奏乐曲的高、中、低音调及音符。各音符对应的分频系数见表 1。

收稿日期: 2006-11-26

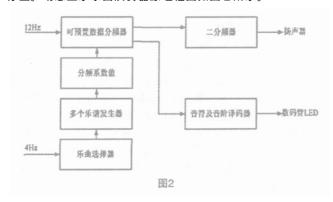
作者简介: 苏莉萍 1981-),女,广西机电职业技术学院电气系助教。主要研究方向为电子技术、数字通信;黎志远 1981-),男,助工。主要研究方向为通信网络、增值业务应用开发。

表 1

音名	分频比	预置数	音名	分频比	预置数	音名	分频比	预置
低音1	1911	137	中音	1 956	1092	高音 1	478	1570
低音 2	1703	345	中音:	2 851	1197	高音 2	426	1622
低音3	1517	531	中音:	3 758	1289	高音3	379	1669
低音4	1432	616	中音	4 716	1332	高音 4	358	1690
低音 5	1276	772	中音:	5 638	1410	高音 5	319	1729
低音6	1137	911	中音(568	1480	高音 6	284	1764
低音7	1012	1036	中音	7 506	1542	高音 7	26	2022

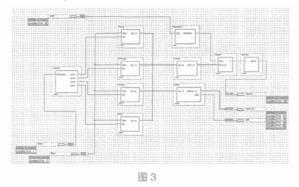
1.4 节拍控制电路的设计分析

每个音符持续的时间是乐曲能连续演奏所需的另一个基 本要素。如本文的乐曲,最小的节拍为 1/4拍,若将一拍的时 长定为 1S. 则只需由一个 4 Hz 的时钟频率即可产生 1/4 拍 的时长。对于其它占用时间的节拍,则只需要将该音符连续输 出若干遍即可。连续按节拍输出乐曲中各音符的编码,乐曲就 自动连续演奏起来, 若停止 4 Hz 时钟频率, 则乐曲演奏也随即 停止。动态显示乐曲演奏器原理框图如图 2 所示。



乐曲] 奏器设计

根据动态显示乐曲演奏器系统的设计分析。采用 VHDL 语言使用模块化的设计方法设计的顶层电路文件如图 3 所示 (已设置好管脚)。



图中 xuanzhe 模块作为一个选择器,选择四首不同的乐 曲, beijing 模块、nanwang 模块、mosike 模块、yanzi 模块分别四 首不同的乐曲。其中 beijing 模块的 VHDL 源程序设计如下: LIBRARY IEEE;

USE IEEE.STD_LOGIC_1164.ALL; ENTITY beijing IS PORT(CLK1:IN STD_LOGIC; EN:IN STD LOGIC:

S:OUT STD_LOGIC_VECTOR(4 DOWNTO 1)); END beijing; ARCHITECTURE name OF beijing IS SIGNAL count: INTEGER:=0: **BEGIN** PROCESS(CIK1) **BEGIN** IF EN='1' THEN IF(CIK1'EVENT AND CIK1='1')THEN IF(count<113) then count<=count+1; IF(count=0) then s<="0000"; ELSIF(count=1)THEN S<="0101"; ELSIF(count=2)THEN S<="1000"; ELSIF(count=3)THEN S<="0101"; ELSIF(count=4)THEN S<="0100"; ELSIF(count=5)THEN S<="0011"; ELSIF(count=6)THEN S<="0010"; ELSIF(count=7)THEN S<="0001"; ELSIF(count=8)THEN S<="0001"; ELSIF(count=113)THEN S<="0000": END IF: else count<=0: END IF: END IF;ELSE S = "ZZZZ";END IF;

END PROCESS:

END name:

模块 mdata 是乐曲简谱码对应的分步预置数查表电路, 其中设置了全部音符所对应的分频预置数。其功能是为 MCNT 模块提供决定所发音符的分频预置数, 而此数在 MCNT 输入 端停留的即为此音符的持续时间。模块 LEDS 是音符及其音阶 动态显示电路。它根据前面的乐曲模块传递过来的信号演奏. 就可以在数码管观察到该乐曲简谱的动态显示。MCNT 模块是 一个可预置的数控分频器, 用来获得各个音符频率的两倍频 率。其 CLK 端输入一个较高频率的信号, 通过 MCNT 分频后由 speaker 对 CLK 输入信号的分频比由 11 位预置数 M [10..0]决 定, speaker 的输出信号经 T 触发器二分频后将决定每一音符 的音调,这样分频计数器的预置计数值 M[10..0]与 speaker 的输 出频率就有了一一对应关系 参见表 1)。 MCNT 模块的 VHDL 源程序如下:

LIBRARY IEEE: USE IEEE.STD_LOGIC_1164.ALL; USE IEEE.STD_LOGIC_UNSIGNED.ALL; **ENTITY MCNT IS** PORT(CK2:IN STD_LOGIC; B:IN STD_LOGIC_VECTOR(10 DOWNTO 1); F:OUT STD_LOGIC); END MCNT: ARCHITECTURE CNT OF MCNT IS SIGNAL COUNT: INTEGER:=0; **BEGIN** PROCESS(B,CK2) **BEGIN**

(下转第36页)

N100 G01 X74.15 Y100.82 N110 G03 X0 Y80 R40 N120 G01 X- 20 Y0 N130 G40 G00 Z50 N140 X0 通过对手工编程中三角函数知识的应用, 拓展学习空间, 充分享受手工编程的乐趣。

- [1] 张超英.数控机床加工工艺、编程及操作实训[M].北京:高等教育 出版社,2003.
- [2] 彭晓南.数控技术[M].北京: 机械工业出版社, 2004.
- [3] 汪超,徐建宁,秦利萍.铣削内半球加工的宏程序[J].机械研究与应用,2006.(3).
- [4] 汪超,徐建宁,秦利萍.G02/G03 在数控编程中的快速判定[J]. CAD/CAM 与制造业信息化.2006,(9).

参考文献:

Application of Trigonometric Function in Numerical Control Programme Manually

WU Ding-zhi, QIN Li-ping

(Department of Mechanical Engineering, Hubei Huangshi Mechanical & Electrical Professional Technological College, Huangshi HUBEI 435006, China)

Abstract: By analyzing the trigonometric function of tangent point of straight line and arc, draw an important formula, which can simplify the process of mathematical computation in manually program, improve the efficiency of program.

Keywords: Numerical control; Sine; Anti-sine; Tangent; Arc tangent

MHERERERE EN TERESTE E

(上接第32页)

```
IF(CK2'EVENT AND CK2='1')THEN
     IF (B="111111111")THEN F<='0';
      ELSIF(B="0001000100")THEN COUNT<=COUNT+1;
       IF (COUNT<956)THEN F<='0';
        ELSE F<='1':COUNT<=0:
        END IF:
      ELSIF(B="0010101101")THEN COUNT<=COUNT+1;
       IF (COUNT<851)THEN F<='0';
        ELSE F<='1';COUNT<=0;
       END IF:
      ELSIF(B="1001010110")THEN COUNT<=COUNT+1;
       IF (COUNT<426)THEN F<='0';
        ELSE F<='1';COUNT<=0;
       END IF;
      END IF;
     END IF;
   END PROCESS:
END CNT:
```

3 硬件测试与实现

设计目标器件选用美国 ALTERA 公司 Cyclone 系列 FP-GA 器件中的 EP1C3T144C8 芯片,通过 EDA 开发工具 Quartusl 对各个模块的 VHDL 源程序及顶层电路进行编译、逻辑综合, 电路的纠错、验证、自动布局布线及仿真等各种测试工作,最终将设计编译的数据下载到芯片中, 经实际电路测试验证, 达到了设计的要求。这种基于 FPGA 片上系统的动态显示乐曲发生器设计与实现, 不仅通过 VHDL 层次化和模块化设计方法, 同时采用音符编码的设计思想, 更好的优化了乐曲演奏数字电路的设计, 在此基础上不必变化顶层文件架构可随意变更或增加任何乐曲, 有效地提高了设计的灵活性、可靠性和可扩展性。

参考文献:

- [1] 江国强.EDA 技术与应用[M].北京: 电子工业出版社, 2005.
- [2] 杨国庆. 基于 FPGA 动态显示乐曲演奏器片上系统的分析与设计 [J].现代电子技术, 2006.(19).
- [3] 褚振勇, 翁木云. FPGA 设计及应用[M]. 西安: 西安电子科技大学 出版社, 2002.

Analysis and Design of the Music Player Based on FPGA to much music SU Li- ping¹, LI Zhi- Yuan²

(1.Department of Electrical Engineering, Guangxi Technological College of Machinery and Electricity, Nanning 530007, China; 2. China United Telecommunications Corporation Guangxi Branch, Nanning 520031, China)

Abstract: This paper analyzes the correlation between the coding with the note, frequency and rhythm in musical performante, Based on Quartus II- the EDA development tool, this design has adopted the method of classification of VHDL and principle picture design procedures. And the design of dynamic displayfing music player has been achieved on the basic of FPGA to much music, the design making music perform the figure circuit has got the much better optimization, has improved the flexibility designing that.

Keywords: FPGA; VHDL; coding; QuartusII