2014~2015 学年第 1 学期

		学号	姓名	考试	【科目	数字电子技术		B <u>卷</u> 闭卷	共 <u>4</u>
••••	•••••	•••••	··密······	•••••	封 •••••	•••••	线 · · · · · ·	•••••	•••••
				学生答题不	得超过此线				
		题号	- =	三四	五	总分	总分人		
		分数							
	填空题(共 10	 分,每空	2分)				_		
	得分 评卷人		- /4 /						
			,						
	(10110101) _B = (若两个输入变量			5 为 1;若 A、B	的取值相异,	则输出变量 F	为 0。这种	逻辑关系叫	(
阜。									
2		4. 下的与	♂米· 昌.答 → 斗,/		,	$+ rac{m{U_{CC}}}{R_1}$	ļ	<u>1</u>	4
	函数 $Y = \overline{A} \cdot B + (A$	ŕ)。	Λ1	5KΩ		
4、 5	设计十进制的计 由 555 集成定时					定状态。	6 V ₂ 5ΚΩ	C1+	$\overline{R}_{\mathrm{D}} \overline{\mathcal{Q}}$
		AA 7 - 2 - 2 - 2 - 2 - 2 - 2 - 2 - 2 - 2 -	, H , W , H , W , W , W , W , W , W , W		, ,	•	2		$S_{\rm D} Q$
	选择题(共20	分,每题	2分)			$u_{\rm c}$	7 5KΩ	B -C2* 	
	4日八 2寸	; 14				* :		•	
	得分()	" 卷人						填空第5题	
1	下列电路中,不属				_	<i>1</i> 212 → 1111			
2,	A 计数器 J-K 触发器的输			C 寄存器 频率为 10kHz 7					
				C. 10kHz					
3、	在某些情况下,				是由于信号的				
,	A . VIII. 1/ \		D +24 Bit		Г				
	有一个左移移位				[入固定接 1,		中 CP 作用 ⁻	下,四位数据	的移位过
	有一个左移移位:	寄存器,当	预先置入 100	1后,其串行输	入固定接 1,	在3个移位脉冲	中 CP 作用 ⁻	下,四位数据	的移位过
	有一个左移移位)。 A. 10011100	寄存器,当 111011	预先置入 100	1 后,其串行输 B. 10010011	入固定接 1, 0111111	在 3 个移位脉\ 1	中 CP 作用 ⁻	下,四位数据!	的移位过
4,	有一个左移移位)。 A. 10011100	寄存器,当 1110 11 011011	预先置入 100 111 100	1 后,其串行输 B. 10010011 D. 10011100	入固定接 1, 0111—111 0110—001	在 3 个移位脉\ 1	中 CP 作用 ⁻	下,四位数据!	的移位过
4,	有一个左移移位:)。 A. 10011100- C. 10010011-	寄存器,当 111011 011011 照 $Q^{n+1}=\overline{Q}$	预先置入 100 111 100 " 工作,应该位	1 后,其串行输 B. 10010011 D. 10011100 使输入端 D 接(入固定接 1, 0111—111 0110—001	在 3 个移位脉 1 1	中 CP 作用 ⁻	下,四位数据!	的移位过
4.5.	有一个左移移位)。 A. 10011100 C. 10010011 欲使 D 触发器按	寄存器,当 111011 011011 照 $Q^{n+1}=\overline{Q}$	预先置入 100 111 100 ⁻ 工作,应该作	1 后,其串行输 B. 10010011 D. 1001-1100 吏输入端 D 接(入固定接 1, 0111111 0110001	在 3 个移位脉 1 1	中 CP 作用 ⁻	下,四位数据!	的移位过
4.5.6	有一个左移移位)。 A. 1001—1100 C. 1001—0011 欲使 D 触发器按 A O 多谐振荡器可产 A 正弦波	寄存器,当 111011 011011 照 $Q^{n+1} = \overline{Q}$ B 1 生(B 矩)	预先置入 100 111 100 "工作,应该位)。 形脉冲	1 后,其串行输 B. 10010011 D. 10011100 使输入端 D 接(C Q C 三角波	入固定接 1, 0111111 0110001	在 3 个移位脉沿 1 1	中 CP 作用 ⁻	下,四位数据!	的移位过
4.5.6	有一个左移移位)。 A. 1001—1100 C. 1001—0011 欲使 D 触发器按 A O 多谐振荡器可产 A 正弦波 2 进制数 1110.10	寄存器,当111011011011 照 $Q^{n+1} = Q$ B 1 生(B 矩)	预先置入 100 111 100 " 工作, 应该()。 形脉冲 计进制数为(1 后,其串行输 B. 10010011 D. 10011100 使输入端 D 接(C Q C 三角波)。	入固定接 1, 0111—111 0110—001 ()。 D 值	在 3 个移位脉沿 1 1 <u>2</u> f波	中 CP 作用 ⁻	下,四位数据!	的移位过
4、5、67、	有一个左移移位)。 A. 1001—1100 C. 1001—0011 欲使 D 触发器按 A O 多谐振荡器可产 A 正弦波 2 进制数 1110.10	寄存器,当111011011011 照 $Q^{n+1} = Q$ B 1 生(B 矩) 01 转换为十 B. 15.	预先置入 100 111 100 "工作,应该位)。 形脉冲 计进制数为(5	1 后,其串行输 B. 10010011 D. 10011100 使输入端 D 接(C Q C 三角波)。 C. 14. 625	入固定接 1,0111—1110110—001 D 锯齿	在 3 个移位脉沿 1 1 <u>2</u> f波	中 CP 作用 ⁻	下,四位数据1	的移位过
4、5、67、	有一个左移移位)。 A. 1001—1100 C. 1001—0011 欲使 D 触发器按 A O 多谐振荡器可产 A 正弦波 2 进制数 1110.10 A. 14.5 3-8 译码器的输入	寄存器,当111011011011 照 $Q^{n+1} = Q$ B 1 生(B 矩) 01 转换为十 B. 15. 入控制端为	预先置入 100 111 100 "工作,应该位)。 形脉冲 计进制数为 (5 011 时,输出	1 后,其串行输 B. 10010011 D. 10011100 使输入端 D 接(C Q C 三角波)。 C. 14. 625	入固定接 1,0111—1110110—001 ()。 D () D () D ()	在 3 个移位脉沿 1 1 <u>2</u> f波	中 CP 作用 ⁻	下,四位数据!	的移位过
4、 5、 6 7、 8、	有一个左移移位)。 A. 1001—1100 C. 1001—0011 欲使 D 触发器按 A O 多谐振荡器可产 A 正弦波 2 进制数 1110.10 A. 14.5 3-8 译码器的输入	寄存器,当 —1110—11 —0110—11 照 $Q^{n+1} = Q$ B 1 生(B 矩) 101转换为十 B. 15. 入控制端为 B. Y2	预先置入 100 111 100 "工作,应该位)。 形脉冲 一进制数为(5 011 时,输出	1 后,其串行输 B. 1001—0011 D. 1001—1100 使输入端 D 接(C Q C 三角波)。 C. 14. 625 信号(C. Y3	入固定接 1,0111—1110110—001 .)。 D (D 锯齿 D. 13) 有效。 D. Y4	在 3 个移位脉沿 1 1 <u>7</u> . 625	中 CP 作用 ⁻	下,四位数据!	的移位过

2014~2015 学年第 1 学期

班级	学号	姓名	考试科目	数字电子技术	<u>B 卷 闭卷</u> 共 <u>4</u> 页
••••	•••••	密 •••••	••••••封•••••••	······ 线 ·······	••••

- 10、与图示真值表对应的逻辑门是()。

- A. 与门 B. 或门 C. 异或门 D. 同或门

输入 A B	输出 F
0 0	0
0 1	0
1 0	0
1 1	1

选择第 10 题

三、化简逻辑函数(共10分)

得分	评卷人

1、用公式化简法化简以下逻辑函数式。

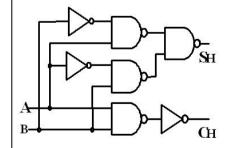
$$Y=A+B+AB+C+ABC$$
 (5分)

2、用卡诺图法化简具有无关项的函数: $Y(A,B,C,D) = \sum (m3,m5,m6,m7,m10) + d(0,1,2,4,8)$ (5分)

四、电路分析题(共30分)

得分	评卷人

1、写出图示电路的逻辑表达式,真值表,并分析描述电路的逻辑功能。(10分)

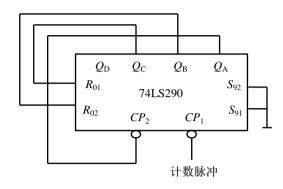


2014~2015 学年第 1 学期

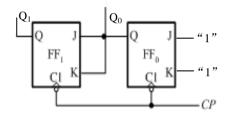
 班级______
 学号_____
 姓名______
 考试科目______
 数字电子技术
 B 卷 闭卷 共 4 页

 密·····
 封······
 线······

2、将 74LS290 十进制计数器接成图示的电路,分析回答 (1)该电路模为几? (2)该电路是否具有自启动能力? (3)画 出状态转换图 (注: R_{01} 和 R_{02} 同为高电平时计数器清零)。(8 分)



3、试分析如图所示的时序逻辑电路,要求写出激励方程,次态方程,并列出状态转换表,分析该电路的功能(设触发器初始状态均为Q=0)。(12分)



五、电路设计题(共30分)

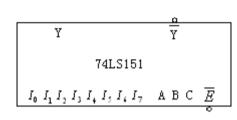
得分	评卷人

1、试设计一判奇电路,当输入信号A,B,C组合取值中出现奇数个1时,电路输出F为1,否则为0。要求列出真值表,写出逻辑表达式,画出逻辑电路图。 (10分)

2014~2015 学年第 1 学期

班级	学号	姓名	考试科目	数字电子技术	<u>B 卷</u>	<u>闭卷</u>	共 <u>4</u> 页

A	В	C	Y
0	0	0	10
0	0	1	I1
0	1	0	12
0	1	1	13
1	0	0	I4
1	0	1	15
1	1	0	I6
1	1	1	I7



3、试用四位同步二进制计数器 74LS161 接成 9 进制计数器,可以附加必要的门电路,画出电路连线图及状态转换图(采用清零法或置数法,任选其中一种方法,74LS161 的功能表及符号如下)。 (10 分)

输 入				输 出		
$R_{ m D}$	CP	\overline{LD}	EP ET	A_3 A_2 A_1 A_0	Q_3 Q_2 Q_1 Q_0	
0	×	×	× ×	×	0 0 0 0	
1	↑	0	× ×	d_3 d_2 d_1 d_0	d_3 d_2 d_1 d_0	
1	†	1	1 1	×	计 数	
1	×	1	0 ×	×	保持	
1	×	1	× 0	×	保持	

