

第四章 处理器体系结构

——顺序执行的处理器

教师：吴锐

计算机科学与技术学院

哈尔滨工业大学

Y86-64 指令集 1

字节	0	1	2	3	4	5	6	7	8	9
halt	0	0								
nop	1	0								
cmovXX rA, rB	2	fn	rA	rB						
irmovq V, rB	3	0	F	rB	V					
rmmovq rA, D(rB)	4	0	rA	rB	D					
mrmovq D(rB), rA	5	0	rA	rB	D					
OPq rA, rB	6	fn	rA	rB						
jXX Dest	7	fn	Dest							
call Dest	8	0	Dest							
ret	9	0								
pushq rA	A	0	rA	F						
popq rA	B	0	rA	F						

Y86-64 指令集 2

字节	0	1	2	3	4	5	
halt	0	0					
nop	1	0					
cmovXX rA, rB	2	fn	rA	rB			rrmovq 2 0
irmovq V, rB	3	0	F	rB			cmovle 2 1
rmmovq rA, D(rB)	4	0	rA	rB			cmovl 2 2
rrmovq D(rB), rA	5	0	rA	rB			cmove 2 3
OPq rA, rB	6	fn	rA	rB			cmovne 2 4
jXX Dest	7	fn					cmovge 2 5
call Dest	8	0					cmovg 2 6
ret	9	0					
pushq rA	A	0	rA	F			
popq rA	B	0	rA	F			

Y86-64 指令集 3

字节	0	1	2	3	4	5	6	7	8	9
halt	0	0								
nop	1	0								
cmovXX rA, rB	2	fn	rA	rB						
irmovq V, rB	3	0	F	rB						
rmmovq rA, D(rB)	4	0	rA	rB						
mrmmovq D(rB), rA	5	0	rA	rB						
OPq rA, rB	6	fn	rA	rB						
jXX Dest	7	fn	Dest							
call Dest	8	0	Dest							
ret	9	0								
pushq rA	A	0	rA	F						
popq rA	B	0	rA	F						

addq 6 0

subq 6 1

andq 6 2

xorq 6 3



Y86-64 指令集 4

字节	0	1	2	3	4	5	6	7	8	9
halt	0	0								
nop	1	0								
cmovXX rA, rB	2	fn	rA	rB						
irmovq V, rB	3	0	F	rB						
rmmovq rA, D(rB)	4	0	rA	rB						
mrmmovq D(rB), rA	5	0	rA	rB						
OPq rA, rB	6	fn	rA	rB						
jXX Dest	7	fn								Dest
call Dest	8	0								Dest
ret	9	0								
pushq rA	A	0	rA	F						
popq rA	B	0	rA	F						

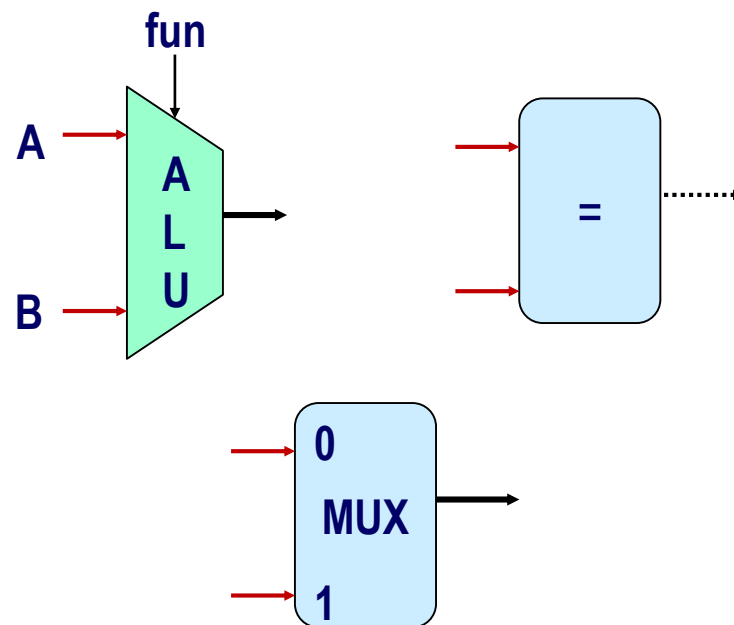
jmp	7	0
jle	7	1
jl	7	2
je	7	3
jne	7	4
jge	7	5
jg	7	6



设计硬件模块

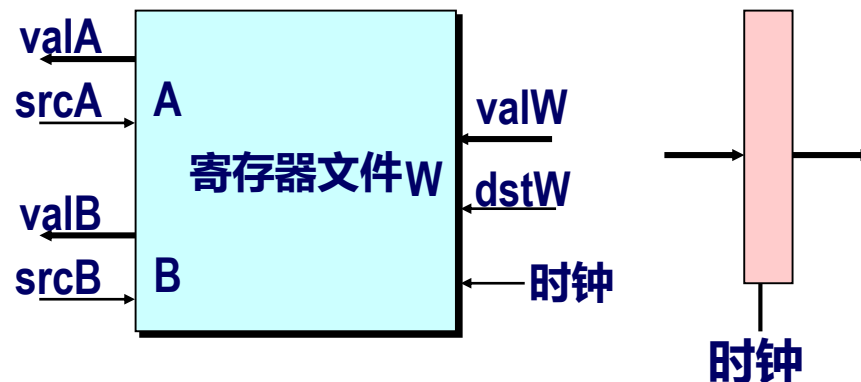
■ 组合逻辑

- 计算输入的布尔函数
- 对输入的变化持续做出反应
- 对数据做出操作并实施控制



■ 存储要素

- 存储字节
- 可寻址的内存
- 不可寻址的寄存器
- 时钟上升沿触发



硬件控制语言

- 非常简单的硬件描述语言
- 只能表达有限的硬件操作
 - 这也是我们想要探索和改进的部分

■ 数据类型

- 布尔型: Boolean
 - a, b, c, ...
- 整型: words
 - A, B, C, ...
 - 不指定字长---可以是字节, 32-bit的字,等等

■ 声明

- `bool a = 布尔表达式 ;`
- `int A = 整数表达式 ;`

HCL操作

- 根据返回值的类型分类

■ 布尔表达式

- 逻辑操作
 - `a && b, a || b, !a`
- 字的比较
 - `A == B, A != B, A < B, A <= B, A >= B, A > B`
- 集合关系
 - `A in { B, C, D }`
 - 等同于 `A == B || A == C || A == D`

■ 整数表达式

- 表达式实例
 - 情况表达式 `[a : A; b : B; c : C]`
 - 依次测试选择表达式 `a, b, c, ...` 等等
 - 当首个选择表达式测试通过后返回相应的情况 `A, B` 或 `C, ...`

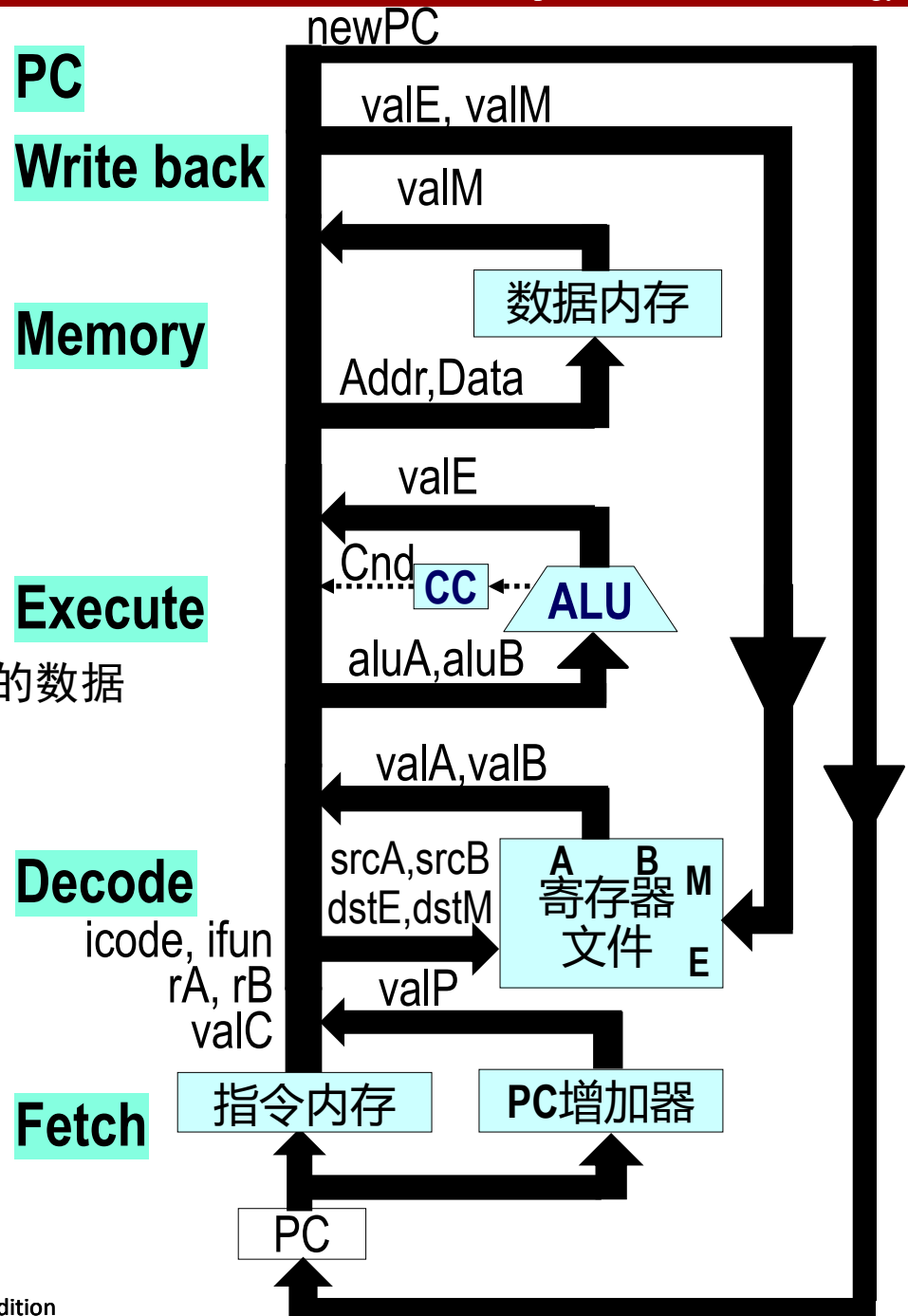
SEQ 硬件结构

■ 状态单元

- 程序计数器 (PC)
- 条件码寄存器 (CC)
- 寄存器文件
- 内存
 - 访问相同的内存空间
 - 数据: 为了读取或写入程序的数据
 - 指令: 为了读指令

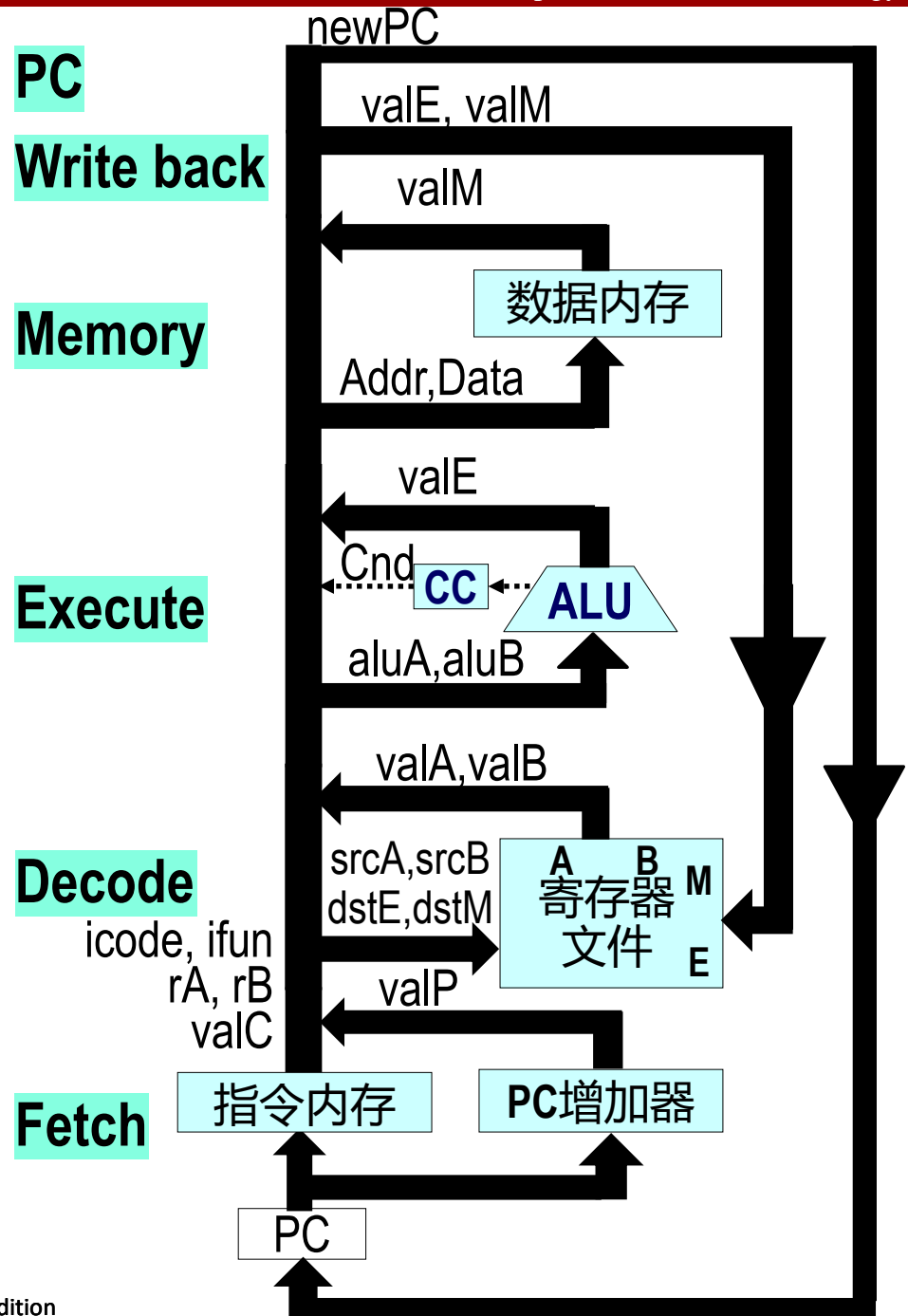
■ 指令流水

- 读取由PC指定地址的指令
- 分多个阶段执行
- 更新PC

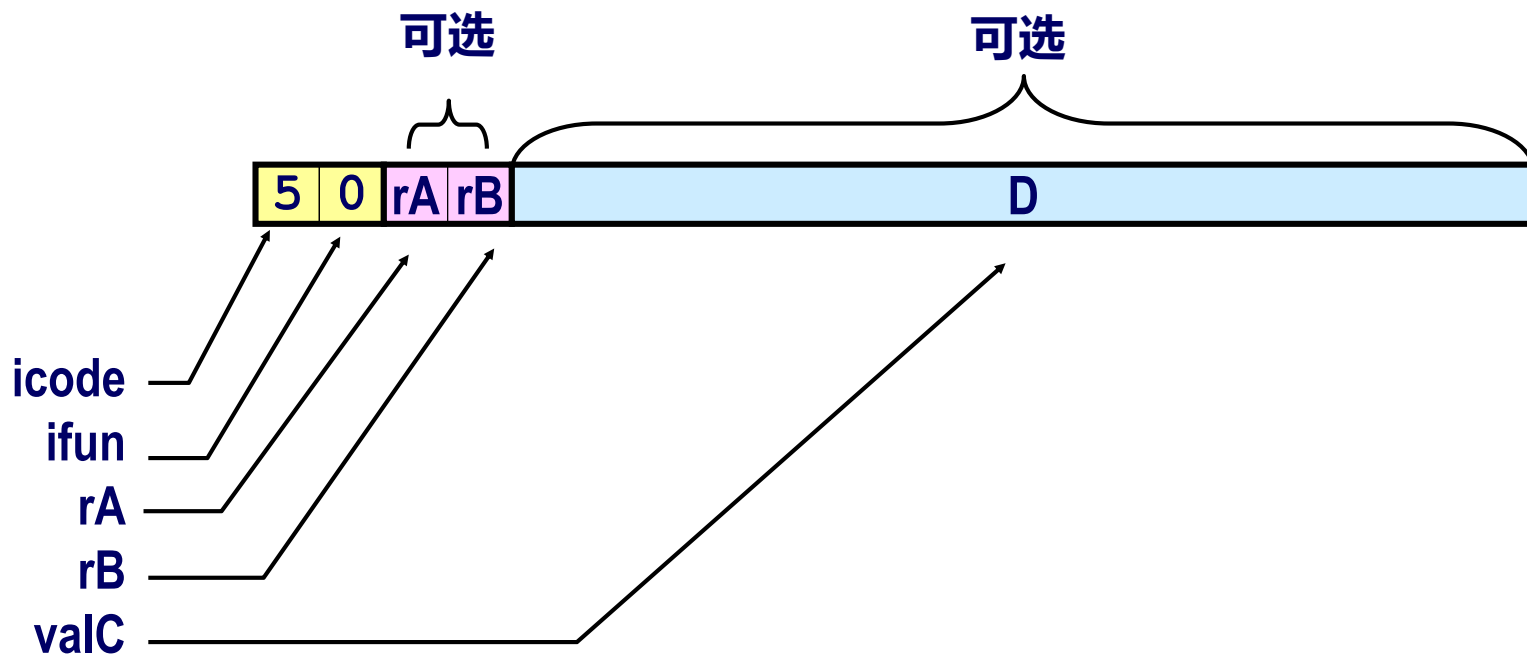


SEQ各阶段

- **取指**
 - 从指令存储器读取指令
- **译码**
 - 读程序寄存器
- **执行**
 - 计算数值或地址
- **访存**
 - 读或写数据
- **写回**
 - 写程序寄存器
- **更新PC**
 - 更新程序计数器



分析指令编码



■ 指令格式

- 指令字节 icode:ifun
- 可选的寄存器字节 rA:rB
- 可选的常数字 valC

执行 Arith./Logical 操作

OPq rA, rB

6	fn	rA	rB
---	----	----	----

■取指

- 读两个字节

■译码

- 读操作数寄存器

■执行

- 执行操作
- 设置条件码

■访存

- 无操作

■写回

- 更新寄存器

■更新PC

- $PC + 2$

计算序列: Arith/Log. Ops

	OPq rA, rB	
取指	$\text{icode:ifun} \leftarrow M_1[\text{PC}]$ $\text{rA:rB} \leftarrow M_1[\text{PC}+1]$	读指令字节 读寄存器字节
译码	$\text{valP} \leftarrow \text{PC}+2$ $\text{valA} \leftarrow R[\text{rA}]$ $\text{valB} \leftarrow R[\text{rB}]$	计算下一个PC 读操作数A 读操作数B
执行	$\text{valE} \leftarrow \text{valB OP valA}$ Set CC	执行ALU的操作 设置条件码寄存器
访存		
写回	$R[\text{rB}] \leftarrow \text{valE}$	结果写回
更新PC	$\text{PC} \leftarrow \text{valP}$	更新PC

- 把指令的执行过程表示为特殊的阶段序列
- 所有的指令都使用相同的格式来表示

执行 `rmmovq` 指令



■ 取指

- 读10个字节

■ 译码

- 读操作数寄存器

■ 执行

- 计算有效地址

■ 访存

- 写到内存

■ 写回

- 无操作

■ 更新PC

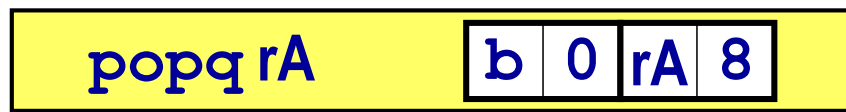
- $PC + 10$

计算序列: rmmovq

	<code>rmmovq rA, D(rB)</code>	
取指	$\text{icode:ifun} \leftarrow M_1[\text{PC}]$ $\text{rA:rB} \leftarrow M_1[\text{PC}+1]$ $\text{valC} \leftarrow M_8[\text{PC}+2]$ $\text{valP} \leftarrow \text{PC}+10$	读取指令字节 读寄存器字节 读偏移量D 计算下一条PC
译码	$\text{valA} \leftarrow R[\text{rA}]$ $\text{valB} \leftarrow R[\text{rB}]$	读操作数A 读操作数B
执行	$\text{valE} \leftarrow \text{valB} + \text{valC}$	计算有效地址
访存	$M_8[\text{valE}] \leftarrow \text{valA}$	把数值写入内存
写回		
更新PC	$\text{PC} \leftarrow \text{valP}$	更新PC

- 利用ALU计算内存的有效地址

执行 popq



■取指

- 读两个字节

■译码

- 读栈指针

■执行

- 栈指针加8

■访存

- 读原来的栈指针（没有加8的）

■写回

- 更新栈指针
- 结果写寄存器

■更新PC

- PC+2

计算序列: popq

	popq rA	
取指	icode:ifun $\leftarrow M_1[PC]$ rA:rB $\leftarrow M_1[PC+1]$	读指令字节 读寄存器字节
	valP $\leftarrow PC+2$	计算下一条PC
译码	valA $\leftarrow R[\%rsp]$ valB $\leftarrow R[\%rsp]$	读栈指针 读栈指针
执行	valE $\leftarrow valB + 8$	栈指针加8
访存	valM $\leftarrow M_8[valA]$	从栈里读数据
写回	R[%rsp] $\leftarrow valE$ R[rA] $\leftarrow valM$	更新栈指针 结果写回
更新PC	PC $\leftarrow valP$	更新PC

- 利用ALU来增加栈指针
- 必须更新两个寄存器
 - 弹出的数据
 - 新的栈指针

执行Conditional Move指令



■取指

- 读2个字节

■译码

- 读操作数寄存器

■执行

- 如果条件信号为否, 则把目的寄存器设为0xF

■访存

- 无操作

■写回

- 更新寄存器(或无操作)

■更新PC

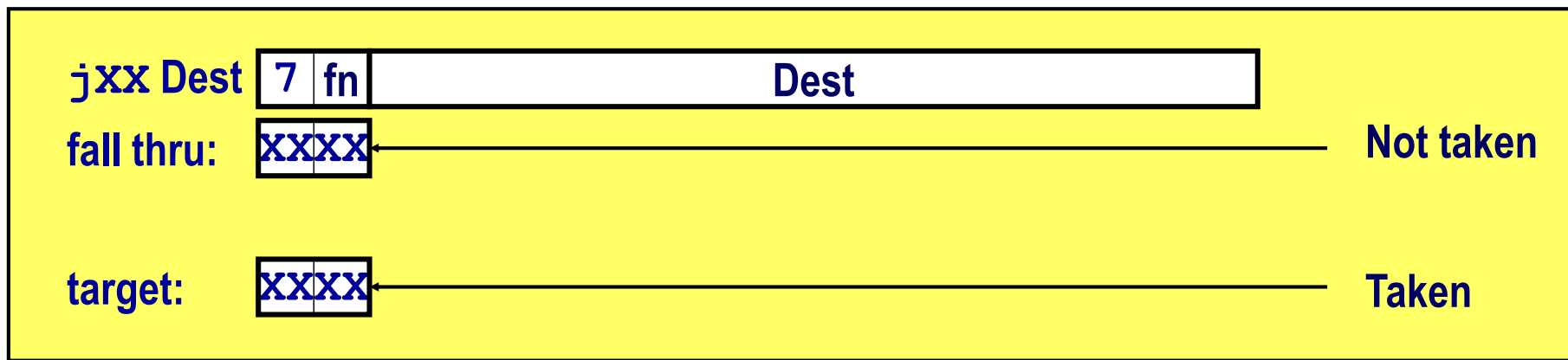
- PC+2

计算序列: Cond. Move

	<code>cmovXX rA, rB</code>	
取指	$\text{icode:ifun} \leftarrow M_1[\text{PC}]$ $\text{rA:rB} \leftarrow M_1[\text{PC}+1]$	读指令字节 读寄存器字节
	$\text{valP} \leftarrow \text{PC}+2$	计算下一条PC
译码	$\text{valA} \leftarrow R[\text{rA}]$ $\text{valB} \leftarrow 0$	读操作数A
执行	$\text{valE} \leftarrow \text{valB} + \text{valA}$ $\text{If ! Cond(CC,ifun) rB} \leftarrow 0xF$	利用ALU传递数据A (阻止寄存器更新)
访存		
写回	$R[\text{rB}] \leftarrow \text{valE}$	结果写回
更新PC	$\text{PC} \leftarrow \text{valP}$	更新PC

- 读rA寄存器并通过ALU传递数据
- 通过将端口值设为0xF来取消数据写入寄存器
 - 如果条件码和传送条件表明无需传送数据

执行Jumps指令



■取指

- 读9个字节
- PC+9

■译码

- 无操作

■执行

- 根据跳转条件和条件码来决定是否选择分支

■访存

- 无操作

■写回

- 无操作

■更新PC

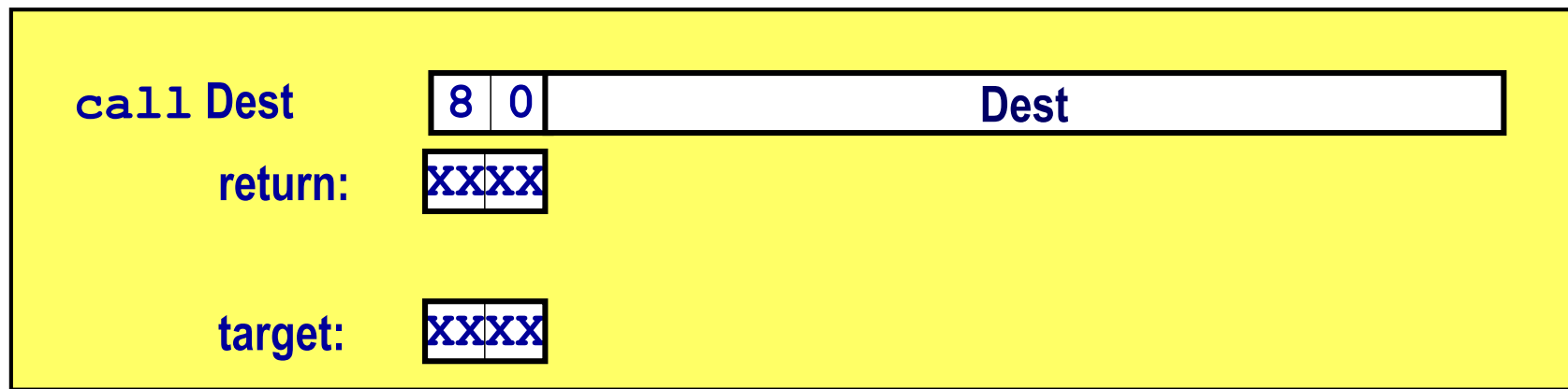
- 如果选择了分支，则把PC值设为分支地址，如果没选择分支，则PC值为增加之后的PC

计算序列: Jumps

	jXX Dest	
取指	$\text{icode:ifun} \leftarrow M_1[\text{PC}]$ $\text{valC} \leftarrow M_8[\text{PC}+1]$ $\text{valP} \leftarrow \text{PC}+9$	读指令字节 读目的地址 Fall through address
译码		
执行	$\text{Cnd} \leftarrow \text{Cond}(\text{CC}, \text{ifun})$	是否选择分支
访存		
写回		
更新PC	$\text{PC} \leftarrow \text{Cnd} ? \text{valC} : \text{valP}$	更新PC

- 计算两个地址
- 根据条件码和分支条件作出选择

执行 call 指令



■取指

- 读9个字节
- PC+9

■译码

- 读栈指针

■执行

- 栈指针减8

■访存

- 把增加后的PC写到新的栈指针指向的位置

■写回

- 更新栈指针

■更新PC

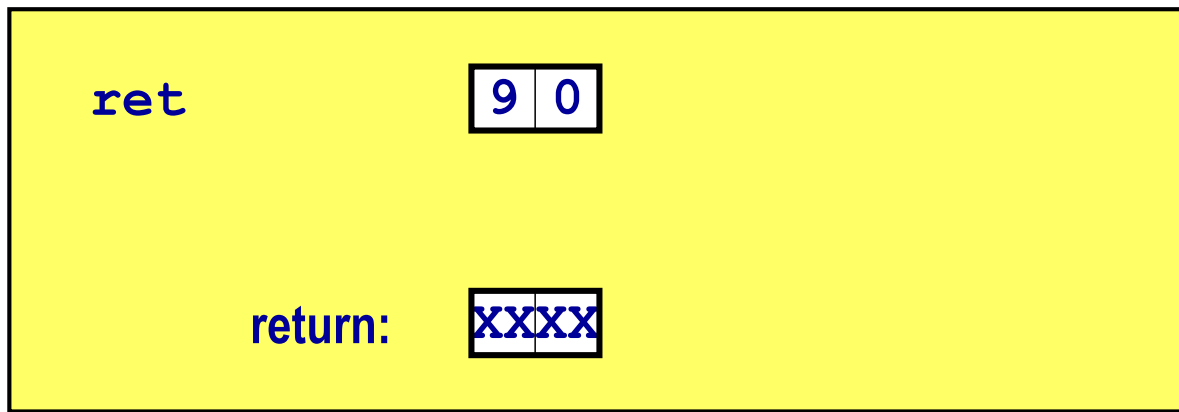
- PC设为目的地址

计算序列: call

	call Dest	
取指	$\text{icode:ifun} \leftarrow M_1[\text{PC}]$ $\text{valC} \leftarrow M_8[\text{PC}+1]$ $\text{valP} \leftarrow \text{PC}+9$	读指令字节 读目的地址 计算返回指针
译码	$\text{valB} \leftarrow R[\%rsp]$	读栈指针
执行	$\text{valE} \leftarrow \text{valB} + -8$	栈指针减8
访存	$M_8[\text{valE}] \leftarrow \text{valP}$	返回值进栈
写回	$R[\%rsp] \leftarrow \text{valE}$	更新栈指针
PC更新	$\text{PC} \leftarrow \text{valC}$	PC指向目的地址

- 利用ALU减少栈指针
- 存储增加后的PC

执行 `ret` 指令



■ 取指

- 读一个字节

■ 译码

- 读栈指针

■ 执行

- 栈指针加8

■ 访存

- 通过原栈指针读取返回地址

■ 写回

- 更新栈指针

■ 更新PC

- PC指向返回地址

计算序列: ret

	ret	
取指	icode:ifun $\leftarrow M_1[PC]$	读指令字节
译码	valA $\leftarrow R[\%rsp]$ valB $\leftarrow R[\%rsp]$	读操作数栈指针 读操作数栈指针
执行	valE $\leftarrow \text{valB} + 8$	栈指针增加
访存	valM $\leftarrow M_8[\text{valA}]$	读返回地址
写回	$R[\%rsp] \leftarrow \text{valE}$	更新栈指针
更新PC	$PC \leftarrow \text{valM}$	PC指向返回地址

- 利用ALU增加栈指针的值
- 从内存中读取返回地址

计算序列

		OPq rA, rB	
取指	icode,ifun	$\text{icode:ifun} \leftarrow M_1[\text{PC}]$	读指令字节
	rA,rB	$\text{rA:rB} \leftarrow M_1[\text{PC}+1]$	读寄存器字节
	valC		[读常数字]
	valP	$\text{valP} \leftarrow \text{PC}+2$	计算下一条PC
译码	valA, srcA	$\text{valA} \leftarrow R[\text{rA}]$	读操作数A
	valB, srcB	$\text{valB} \leftarrow R[\text{rB}]$	读操作数B
执行	valE	$\text{valE} \leftarrow \text{valB OP valA}$	执行ALU的操作
	Cond code	Set CC	设置条件码寄存器
访存	valM		[读写内存]
写回	dstE	$R[\text{rB}] \leftarrow \text{valE}$	ALU的运算结果写回
	dstM		[内存结果写回]
更新PC	PC	$\text{PC} \leftarrow \text{valP}$	更新PC

- 所有的指令有相同的格式
- 每一步计算的内容有区别

计算序列

		call Dest	
取指	icode,ifun	$\text{icode:ifun} \leftarrow M_1[\text{PC}]$	读指令字节
	rA,rB		[读寄存器字节]
	valC	$\text{valC} \leftarrow M_8[\text{PC}+1]$	读常数字
	valP	$\text{valP} \leftarrow \text{PC}+9$	计算下一条PC
译码	valA, srcA	$\text{valB} \leftarrow R[\%rsp]$	[读操作数A]
	valB, srcB		读操作数B
执行	valE	$\text{valE} \leftarrow \text{valB} + -8$	执行ALU的操作
	Cond code		[设置条件码寄存器]
访存	valM	$M_8[\text{valE}] \leftarrow \text{valP}$	内存读写
写回	dstE	$R[\%rsp] \leftarrow \text{valE}$	ALU的运算结果写回
	dstM		[内存结果写回]
更新PC	PC	$\text{PC} \leftarrow \text{valC}$	更新PC

- 所有指令遵循同样的一般格式
- 区别在于每一步计算的不同

计算的数值

■取指

icode 指令码
 ifun 指令功能
 rA 指令寄存器A
 rB 指令寄存器B
 valC 指令中的常数
 valP 增加PC

■译码

srcA 寄存器ID A
 srcB 寄存器ID B
 dstE 目的寄存器E
 dstM 目的寄存器M
 valA 寄存器值A
 valB 寄存器值B

■执行

■ valE ALU运算结果
 ■ Cnd 分支或转移标识

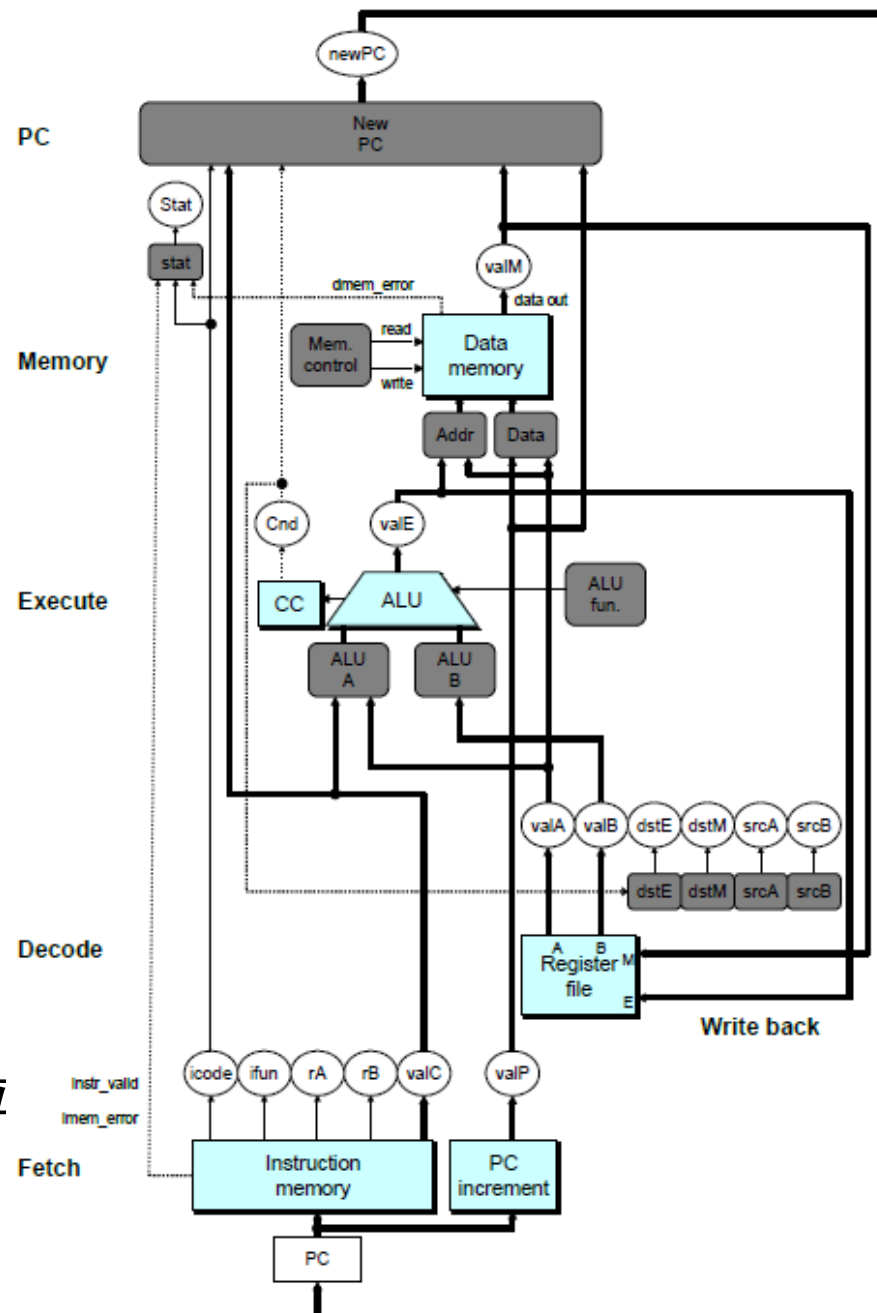
■访存

■ valM 内存中的数值

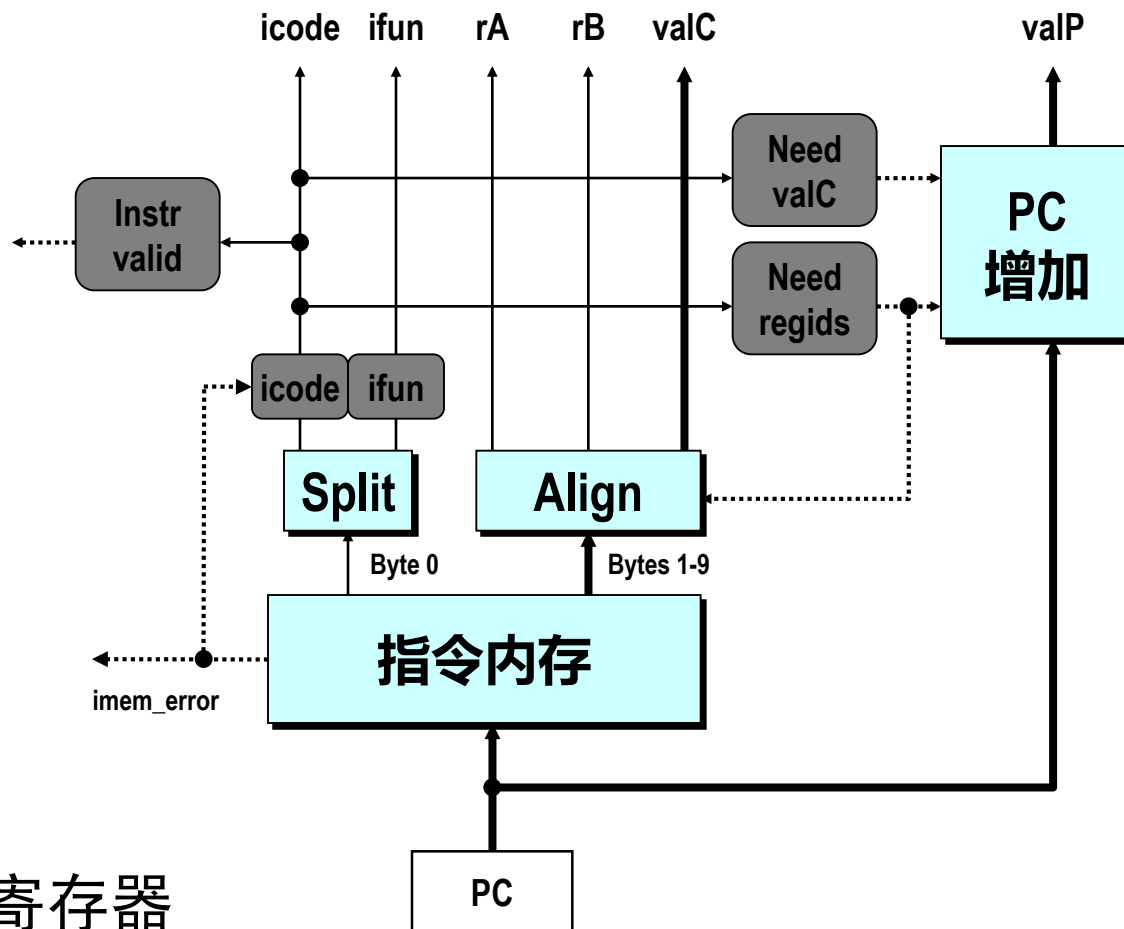
SEQ 硬件结构

■ 说明

- 浅蓝色方框:
硬件单元
 - 例如内存、ALU等等
- 灰色方框:
控制逻辑
 - 用HCL语言描述
- 白色的椭圆框:
信号标识
- 粗线:
宽度为字长的数据（64位）
- 细线:
宽度为字节或更窄的数据（4-8位）
- 虚线:
单个位的数据



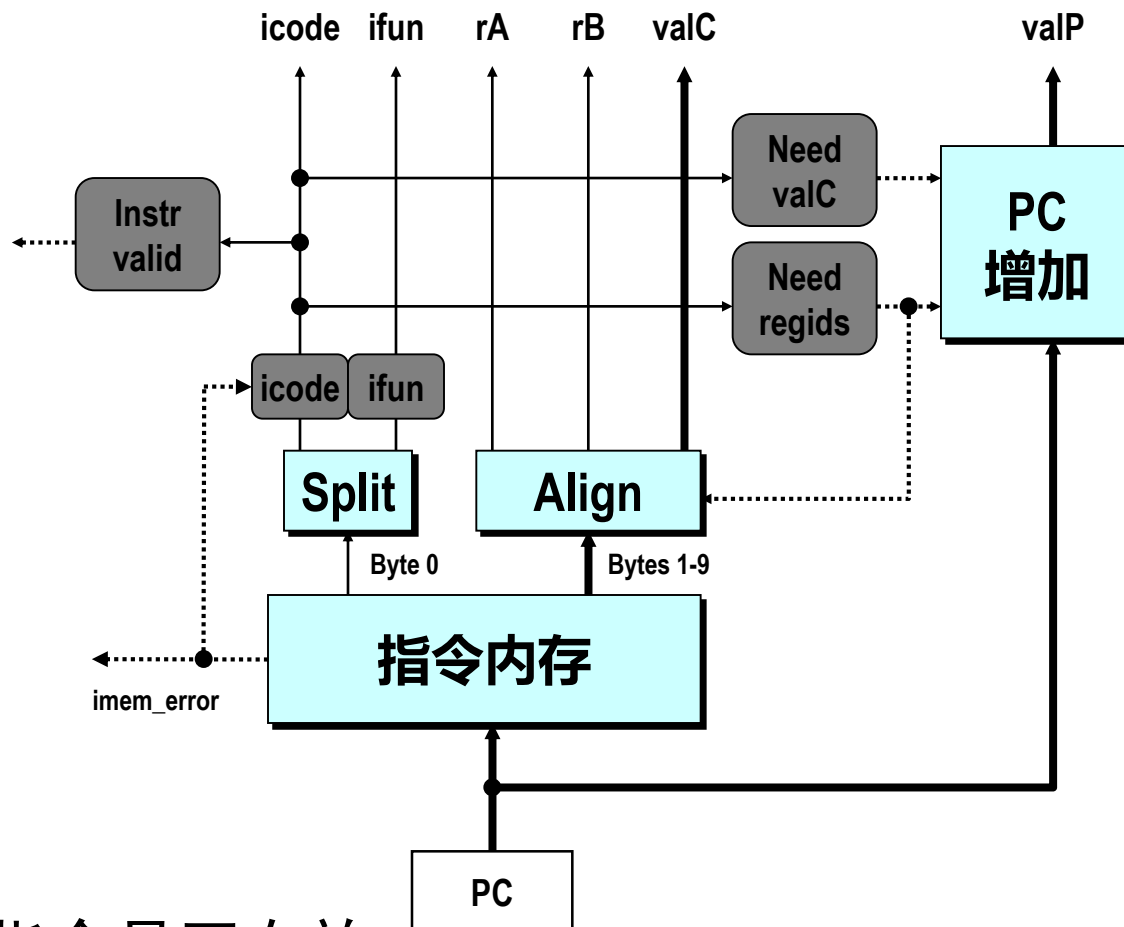
取指逻辑



■ 预定义的单元

- PC: 存储PC的寄存器
- 指令内存: 读十个字节 (PC to PC+9)
 - 发出指令地址不合法的信号
- Split: 把指令字节分为icode和ifun
- Align: 把读出的字节放入寄存器和常数字中

取指逻辑



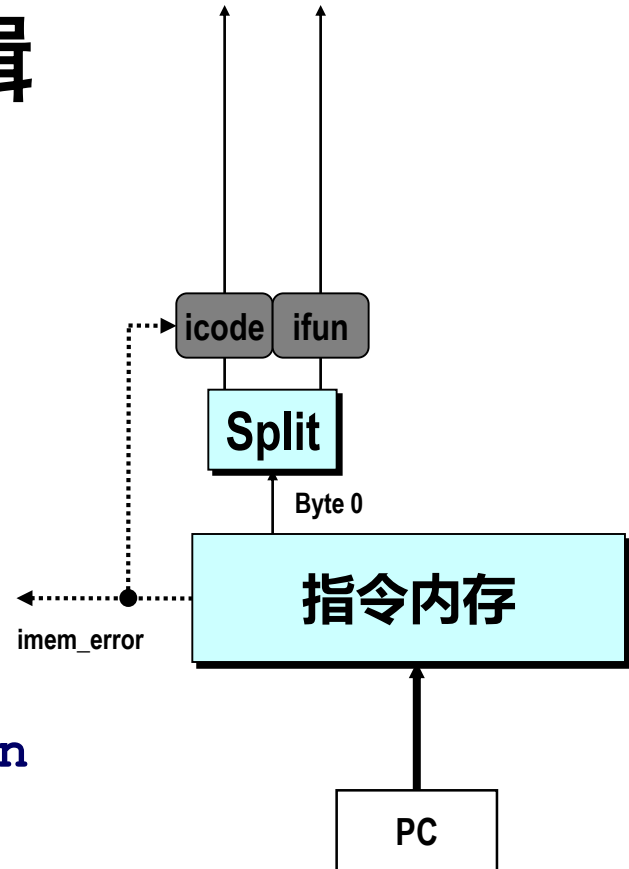
■ 控制逻辑

- Instr. Valid: 指令是否有效?
- icode, ifun: 指令地址无效时生成no-op指令
- Need regids: 指令是否有寄存器字节?
- Need valC: 指令是否有常数字?

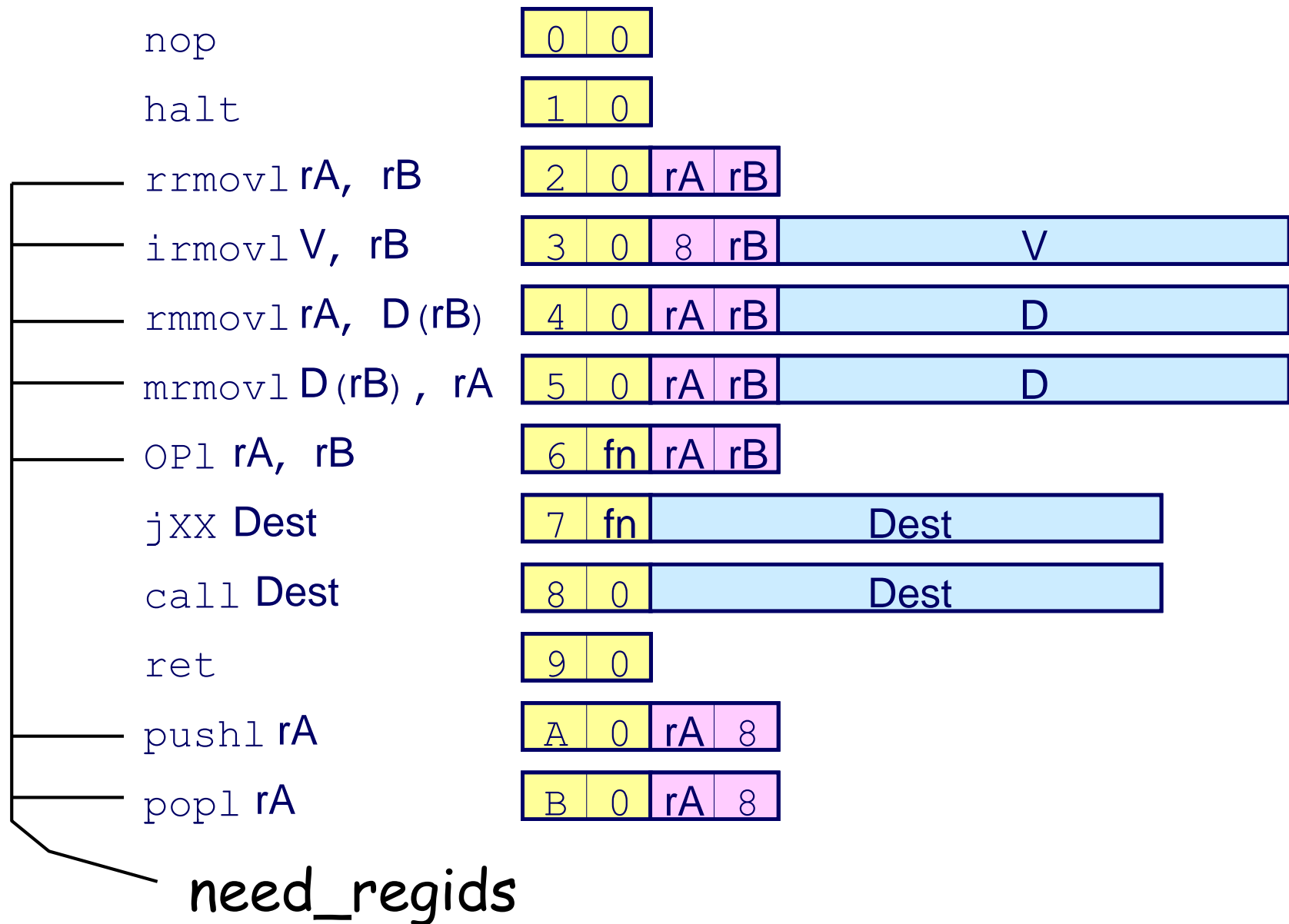
HCL描述的取指控制逻辑

```
# Determine instruction code
int icode = [
    imem_error: INOP;
    1: imem_icode;
];
```

```
# Determine instruction function
int ifun = [
    imem_error: FNONE;
    1: imem_ifun;
];
```



HCL描述的取指控制逻辑



HCL描述的取指控制逻辑

```
bool need_regids = icode in
    { IRRMOVQ, IOPQ, IPUSHQ, IPOPQ,
      IIRMOVQ, IRMMOVQ, IMRMVQ };

bool instr_valid = icode in
    { INOP, IHALT, IRRMOVQ, IIRMOVQ,
      IRMMOVQ, IMRMVQ, IOPQ, IJXX, ICALL,
      IRET, IPUSHQ, IPOPQ };
```

译码与写回逻辑

■ 寄存器文件

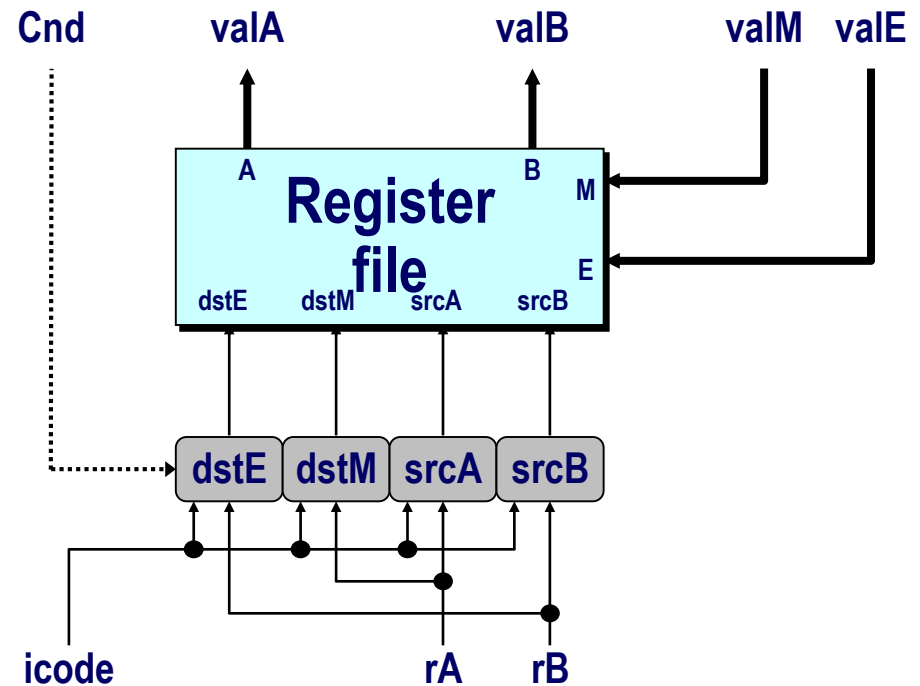
- 读端口 A, B
- 写端口 E, M
- 地址为寄存器的ID 或 15 (0xF) (无法访问)

控制逻辑

- srcA, srcB: 读端口地址
- dstE, dstM: 写端口地址

信号

- Cnd: 标明是否触发条件转移
 - 在执行阶段计算出Cnd条件信号



srcA

	OPq rA, rB	
译码	$valA \leftarrow R[rA]$	读操作数A
	cmovXX rA, rB	
译码	$valA \leftarrow R[rA]$	读操作数A
	rmmovq rA, D(rB)	
译码	$valA \leftarrow R[rA]$	读操作数A
	popq rA	
译码	$valA \leftarrow R[\%rsp]$	读栈指针
	jXX Dest	
译码		无操作数
	call Dest	
译码		无操作数
	ret	
译码	$valA \leftarrow R[\%rsp]$	读栈指针

```

int srcA = [
    icode in { IRRMOVQ, IRMMOVQ, IOPQ, IPUSHQ } : rA;
    icode in { IPOPOPQ, IRET } : RRSP;
    1 : RNONE; # 不需要寄存器
];

```

1;

dstE

	OPq rA, rB	
写回	R[rB] ← valE	
	cmovXX rA, rB	
写回	R[rB] ← valE	
	rmmovq rA, D(rB)	
写回		
	popq rA	
写回	R[%rsp] ← valE	
	jXX Dest	
写回		
	call Dest	
写回	R[%rsp] ← valE	
	ret	
写回	R[%rsp] ← valE	

结果写回

有条件的写回结果

无

更新栈指针

无

更新栈指针

更新栈指针

int dstE = [

icode in { IRRMOVQ } && Cnd : rB;

icode in { IIRMOVQ, IOPQ } : rB;

icode in { IPUSHQ, IPOPQ, ICALL, IRET } : RRSP;

1 : RNONE; # 不写任何寄存器

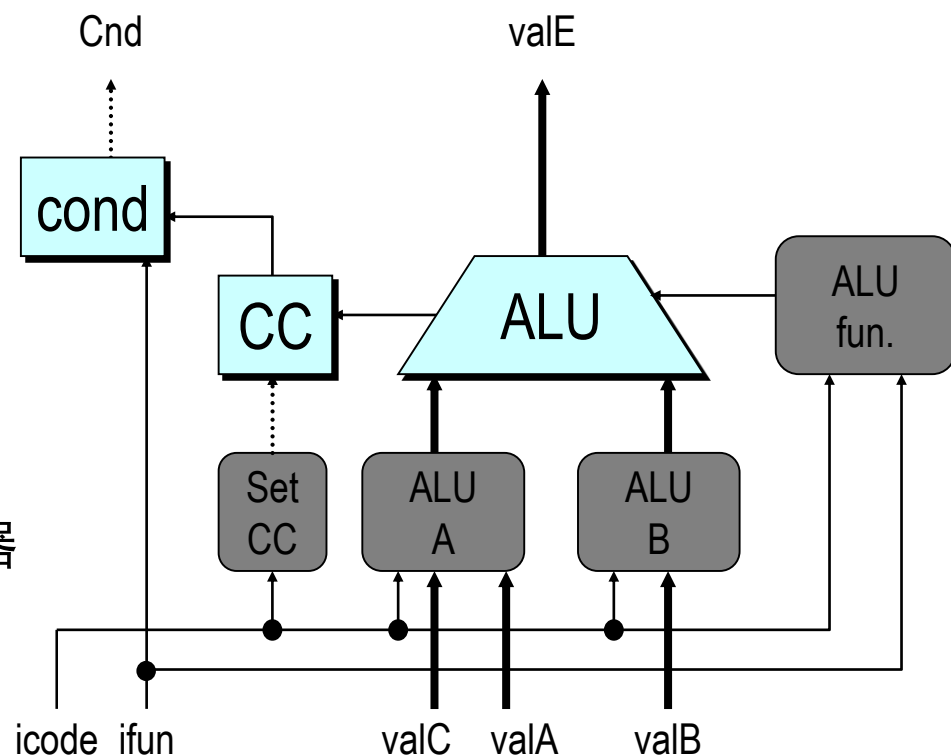
执行逻辑

■ 单元

- ALU
 - 实现四种所需的功能
 - 生成条件码
- CC
 - 包含三个条件码位的寄存器
- cond
 - 计算条件转移或跳转标识

■ 控制逻辑

- Set CC: 是否加载条件码寄存器?
- ALU A: 数据A送ALU
- ALU B: 数据B送ALU
- ALU fun: ALU执行哪个功能?



数据A 送ALU

	OPq rA, rB	
执行	$\text{valE} \leftarrow \text{valB} \text{ OP } \text{valA}$	执行ALU的操作
	cmovXX rA, rB	
执行	$\text{valE} \leftarrow 0 + \text{valA}$	通过ALU传送数据A
	rmmovq rA, D(rB)	
执行	$\text{valE} \leftarrow \text{valB} + \text{valC}$	计算有效地址
	popq rA	
执行	$\text{valE} \leftarrow \text{valB} + 8$	增加栈指针的值
	jXX Dest	
执行		无操作
	call Dest	
执行	$\text{valE} \leftarrow \text{valB} + -8$	减少栈指针的值
	ret	
执行	$\text{valE} \leftarrow \text{valB} + 8$	增加栈指针的值

```
int aluA = [
    icode in { IRRMOVQ, IOPQ } : valA;
    icode in { IIRMOVQ, IRMMOVQ, IMRMVQ } : valC;
    icode in { ICALL, IPUSHQ } : -8;
    icode in { IRET, IPOPOPQ } : 8;
    # 其他指令不需要ALU
```

];

ALU 操作

	OPI rA, rB
执行	$valE \leftarrow valB \text{ OP } valA$

执行ALU的操作

	cmovXX rA, rB
执行	$valE \leftarrow 0 + valA$

通过ALU传送数据A

	rmmovl rA, D(rB)
执行	$valE \leftarrow valB + valC$

计算有效地址

	popq rA
执行	$valE \leftarrow valB + 8$

增加栈指针的值

	jXX Dest
执行	

无操作

	call Dest
执行	$valE \leftarrow valB + -8$

减少栈指针的值

	ret
执行	$valE \leftarrow valB + 8$

增加栈指针的值

```
int alufun = [
    icode == IOPQ : ifun;
    1 : ALUADD;
];
```

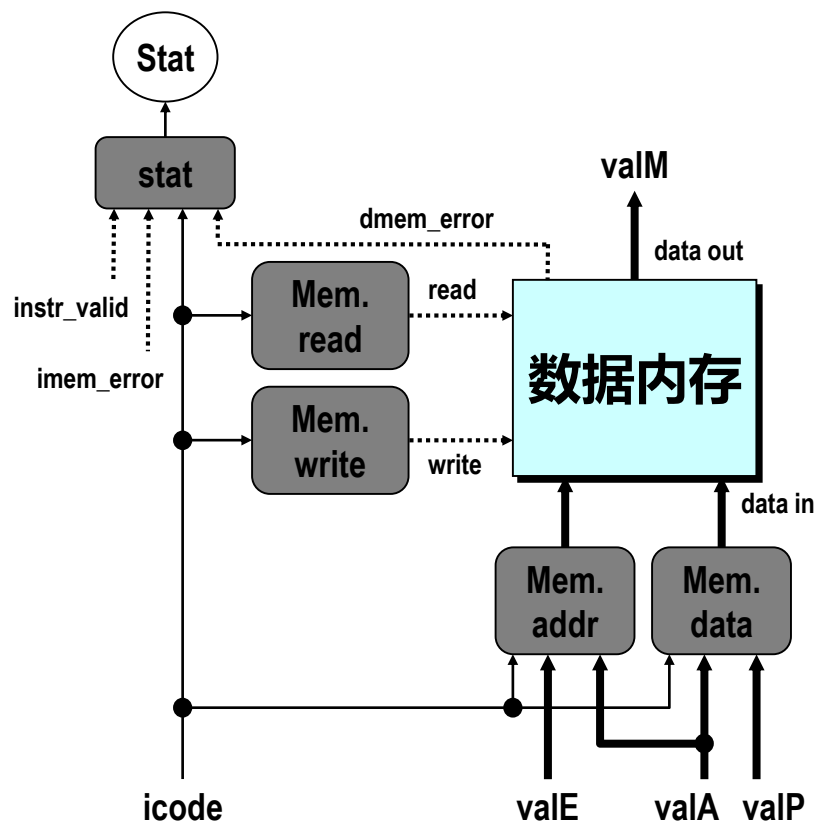

访存逻辑

■ 访存

- 读写内存里的数据字

■ 控制逻辑

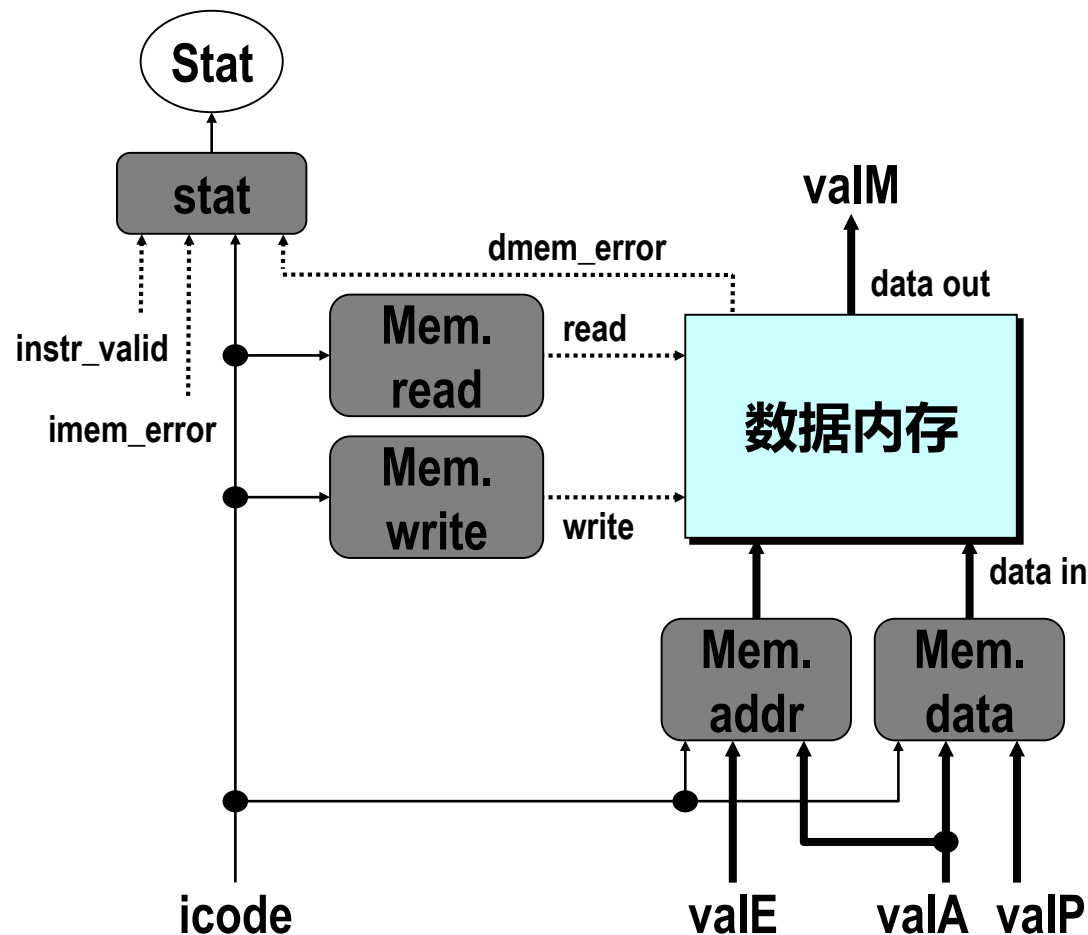
- stat: 指令状态是什么?
- Mem. read: 是否读数据字?
- Mem. write: 是否写数据字?
- Mem. addr.: 选择地址
- Mem. data.: 选择数据



指令状态

■ 控制逻辑

- stat: 指令状态是什么?



决定指令状态

```
int Stat = [
    imem_error || dmem_error : SADR;
    !instr_valid: SINS;
    icode == IHALT : SHLT;
    1 : SAOK;
];
```

内存地址

	OPq rA, rB	
访存		无操作
	rmmovq rA, D(rB)	
访存	$M_8[\text{valE}] \leftarrow \text{valA}$	数据写入内存
	popq rA	
访存	$\text{valM} \leftarrow M_8[\text{valA}]$	从栈里读取数据
	jXX Dest	
访存		无操作
	call Dest	
访存	$M_8[\text{valE}] \leftarrow \text{valP}$	返回值入栈
	ret	
访存	$\text{valM} \leftarrow M_8[\text{valA}]$	读返回地址

```

int mem_addr = [
    icode in { IRMMOVQ, IPUSHQ, ICALL, IMRMOVQ } :
    valE;
    icode in { IPOPOPQ, IRET } : valA;
    # 其他指令不需要地址
];

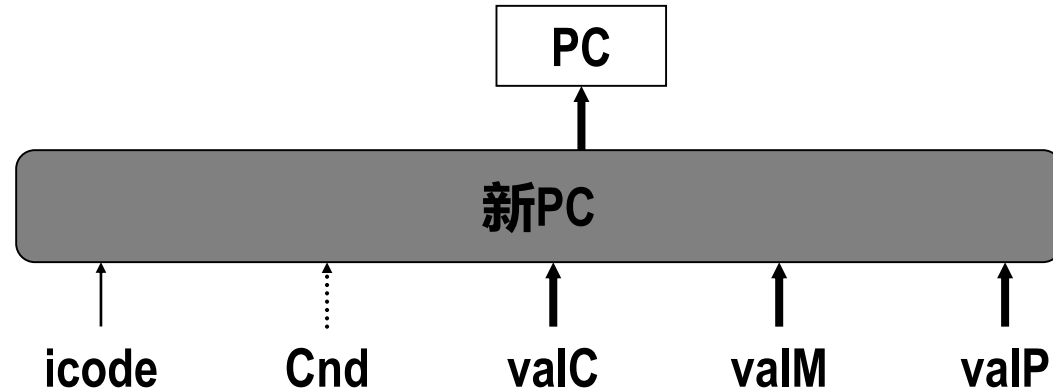
```

读内存

访存	<div>OPq rA, rB</div> <div></div>	无操作
访存	<div>rmmovq rA, D(rB)</div> <div>$M_8[valE] \leftarrow valA$</div>	数据写入内存
访存	<div>popq rA</div> <div>$valM \leftarrow M_8[valA]$</div>	从栈里读取数据
访存	<div>jXX Dest</div> <div></div>	无操作
访存	<div>call Dest</div> <div>$M_8[valE] \leftarrow valP$</div>	返回值入栈
访存	<div>ret</div> <div>$valM \leftarrow M_8[valA]$</div>	读返回地址

```
bool mem_read = icode in { IMRMOVQ, IPOPOPQ, IRET };
```

更新PC的逻辑



■ 新PC

- 选取下一个PC的值

更新PC

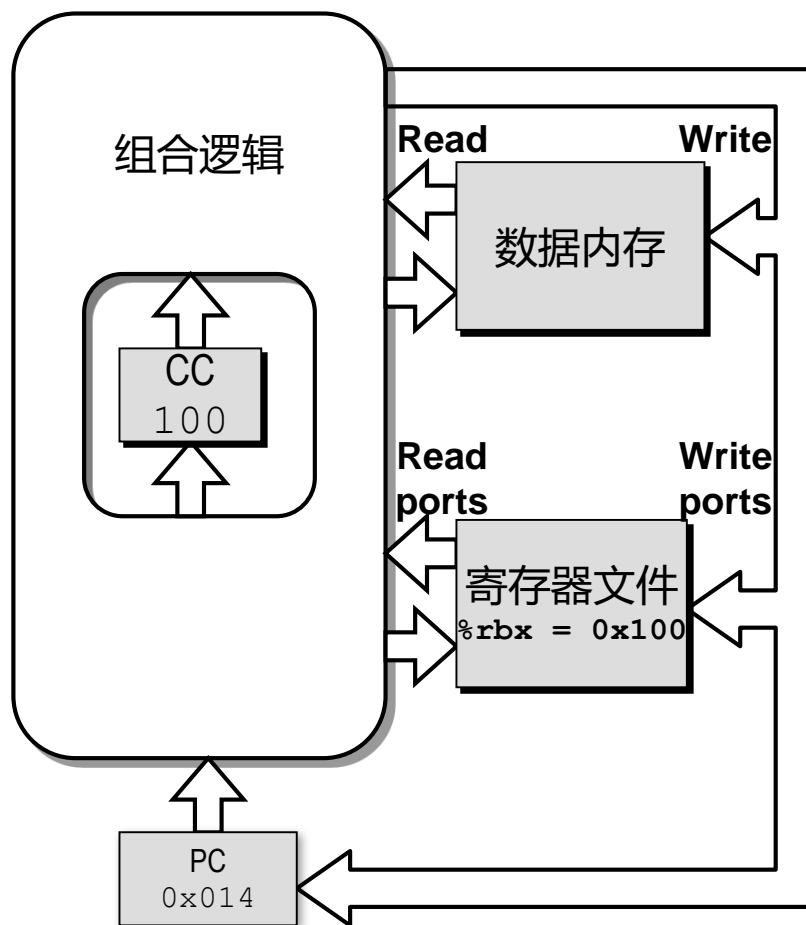
	OPq rA, rB	
更新PC	PC \leftarrow valP	更新PC
	rmmovq rA, D(rB)	
更新PC	PC \leftarrow valP	更新PC
	popq rA	
更新PC	PC \leftarrow valP	更新PC
	jXX Dest	
更新PC	PC \leftarrow Cnd ? valC : valP	更新PC
	call Dest	
更新PC	PC \leftarrow valC	PC设为目的地址
	ret	
更新PC	PC \leftarrow valM	PC设为返回地址

```

int new_pc = [
    icode == ICALL : valC;
    icode == IJXX && Cnd : valC;
    icode == IRET : valM;
    1 : valP;
];

```

SEQ 操作



■ 说明

- PC寄存器
- 条件码寄存器
- 数据内存
- 寄存器文件

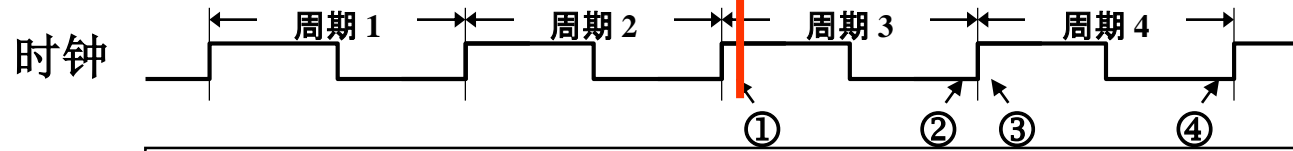
都在时钟上升沿时更新

■ 组合逻辑

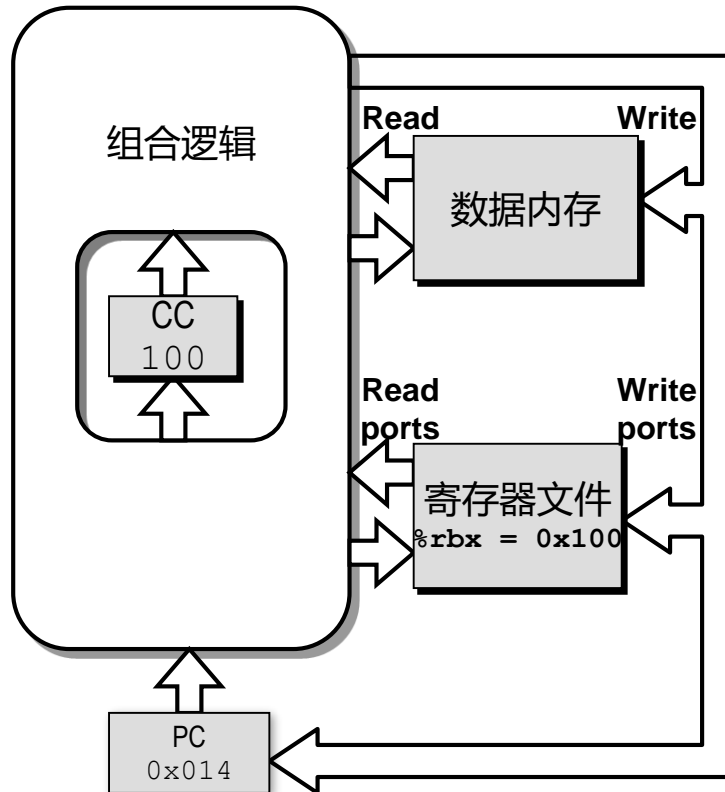
- ALU
- 控制逻辑
- 读内存
 - 指令内存
 - 寄存器文件
 - 数据内存

SEQ 操作

#2

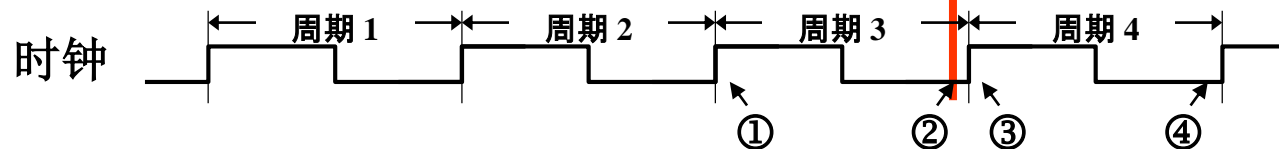


周期 1:	0x000: irmovq \$0x100,%rbx # %rbx <-- 0x100
周期 2:	0x00a: irmovq \$0x200,%rdx # %rdx <-- 0x200
周期 3:	0x014: addq %rdx,%rbx # %rbx <-- 0x300 CC <-- 000
周期 4:	0x016: je dest # Not taken
周期 5:	0x01f: rmmovq %rbx,0(%rdx) # M[0x200] <-- 0x300

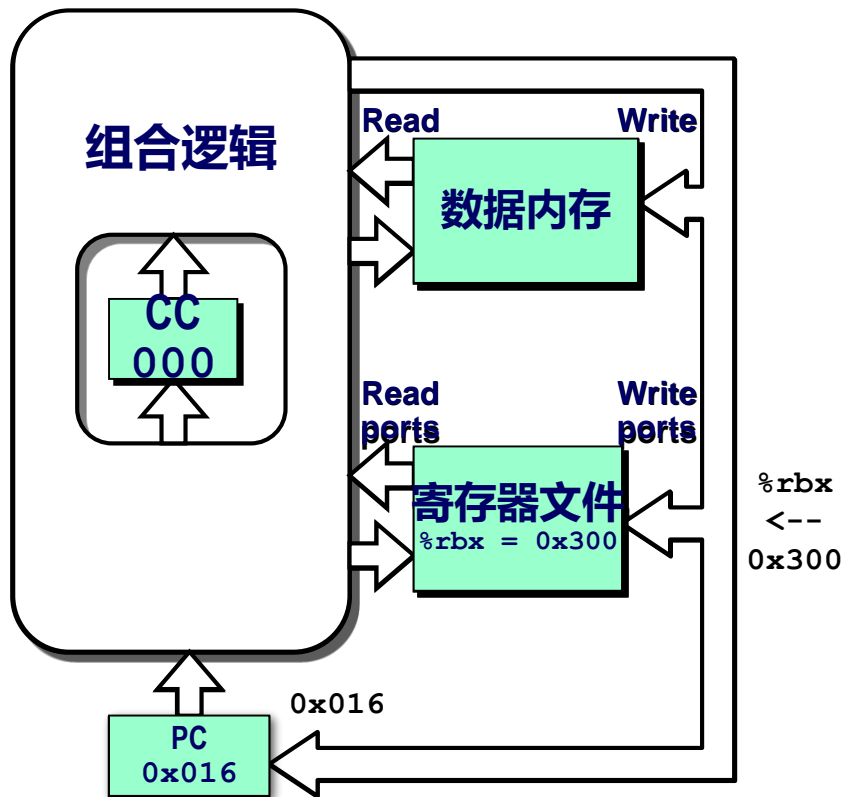


- 依据第二条irmovq指令来设置状态
- 组合逻辑开始对状态的变化作出反应

SEQ 操作 #3

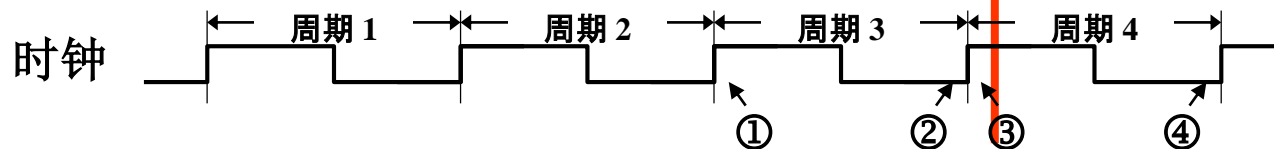


周期 1:	0x000: <code>irmovq \$0x100,%rbx</code> # <code>%rbx <-- 0x100</code>
周期 2:	0x00a: <code>irmovq \$0x200,%rdx</code> # <code>%rdx <-- 0x200</code>
周期 3:	0x014: <code>addq %rdx,%rbx</code> # <code>%rbx <-- 0x300 CC <-- 000</code>
周期 4:	0x016: <code>je dest</code> # Not taken
周期 5:	0x01f: <code>rmmovq %rbx,0(%rdx)</code> # <code>M[0x200] <-- 0x300</code>

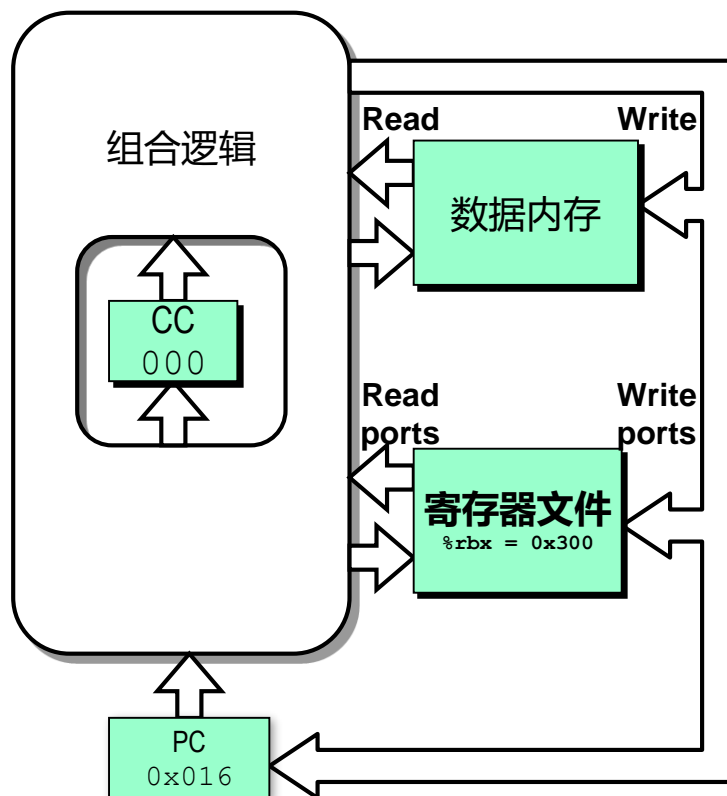


- 依据第二条`irmovq`指令来设置状态
- 组合逻辑为`addq`指令生成结果

SEQ 操作 #4

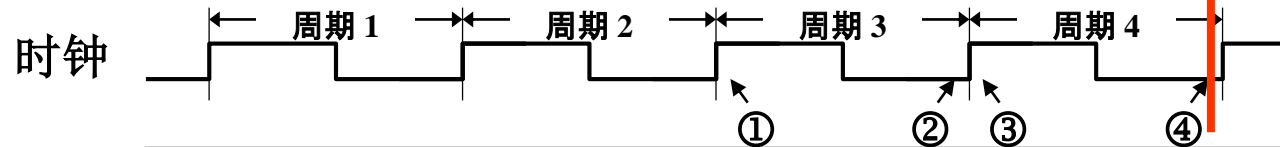


周期 1:	0x000: irmovq \$0x100,%rbx # %rbx <-- 0x100
周期 2:	0x00a: irmovq \$0x200,%rdx # %rdx <-- 0x200
周期 3:	0x014: addq %rdx,%rbx # %rbx <-- 0x300 CC <-- 000
周期 4:	0x016: je dest # Not taken
周期 5:	0x01f: rmmovq %rbx,0(%rdx) # M[0x200] <-- 0x300

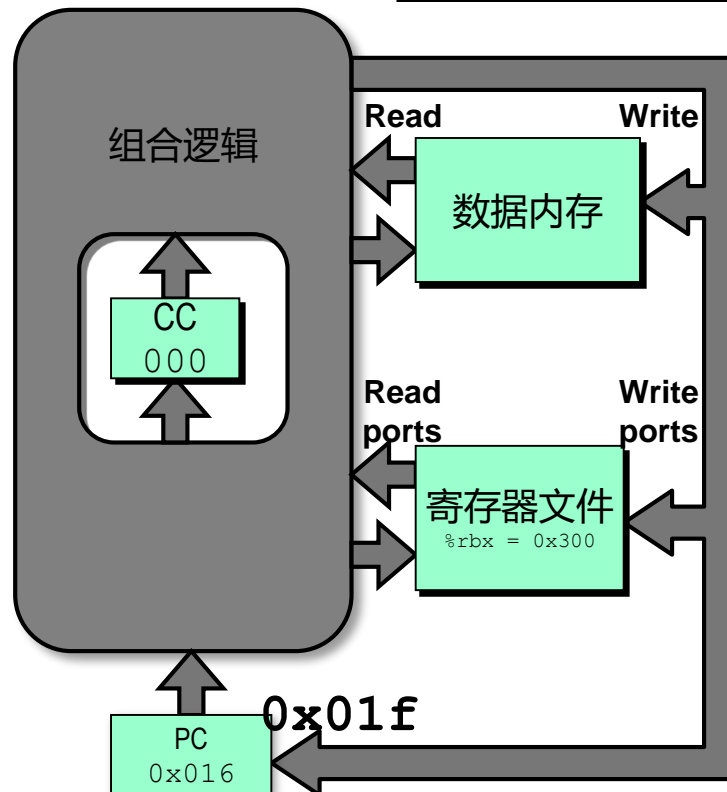


- 依据addq指令设置状态
- 组合逻辑开始对状态的变化作出反应

SEQ 操作 #5



周期 1:	0x000: <code>irmovq \$0x100,%rbx</code> # <code>%rbx <-- 0x100</code>
周期 2:	0x00a: <code>irmovq \$0x200,%rdx</code> # <code>%rdx <-- 0x200</code>
周期 3:	0x014: <code>addq %rdx,%rbx</code> # <code>%rbx <-- 0x300 CC <-- 000</code>
周期 4:	0x016: <code>je dest</code> # Not taken
周期 5:	0x01f: <code>rmmovq %rbx,0(%rdx)</code> # <code>M[0x200] <-- 0x300</code>



- 依据addq指令设置状态
- 组合逻辑为je指令生成结果

SEQ 总结

■ 实现

- 把每条指令表示成一个特殊的阶段序列
- 每种指令类型都遵循统一的序列
- 把寄存器、内存、预设的硬件单元整合到指令的执行过程中
- 再在这个过程中嵌入控制逻辑

■ 不足的地方

- 实际使用起来太慢
- 信号必须能在一个周期内传播所有的阶段，其中要经过指令内存、寄存器文件、ALU以及数据内存等
- 时钟必须非常慢
- 硬件单元只在时钟周期的一部分时间内被使用