

## Критический путь.

Это домашнее задание на одно очко.

Необходимо рассчитать:

1. Критический путь предложенной схемы (рис. 1), считая задержку соединений равной нулю, задержку XOR –  $3t$ , задержку AND и OR –  $2t$ .
2. Пусть входы и выходы схемы подключены к d-flip-flop, задержки в блоках между ними нет (фронт и срез синхросигнала на все триггеры приходит в один и тот же момент), пускай propagation delay каждого триггера равен  $t$ , setup time  $2t$ , hold time  $3t$ . Расчитайте минимально возможный период синхросигнала для такой схемы.

Обратите внимание, что на схеме есть трех-входовые элементы, их необходимо заменить на эквивалентные схемы из двух-входовых элементов. В качестве ответа необходимо привести время критического пути, между каким входом и выходом Вы его считали и эквивалентную схему трех-входового элемента.

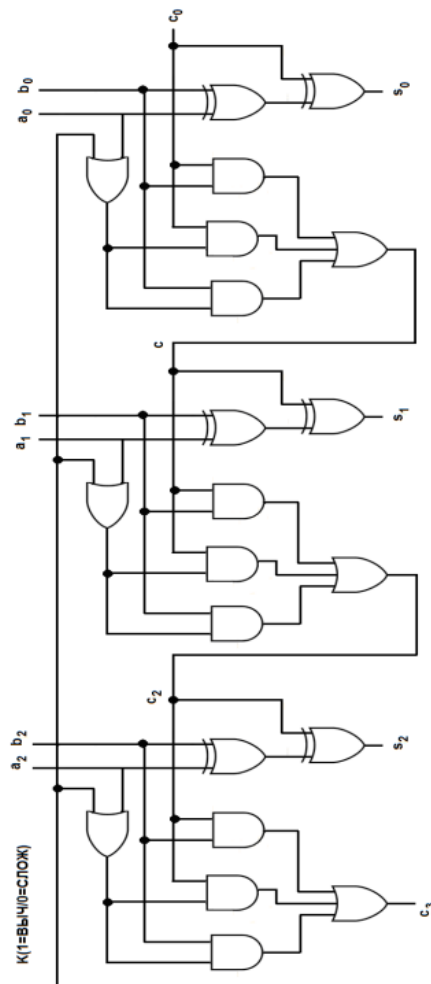


Рис. 1: Схема 3-х битного сумматора/вычитателя.