CPU TOLEDO v 2.0

- MICROINSTRUÇÕES EXECUTADAS DE FORMA SEQUENCIAL E UNITÁRIA

					MICRO-INSTRUÇÕES																						
	ENDEREÇO			20 19 18 17 16 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0									EXECUÇÃO DA INSTRUÇÃO														
					SINAIS DE SAÍDA DA UC																						
Decimal	Неха	Binário					RI_CLEAR	ACC_BUS	ACC_CLEAF	ACC_TG	ULA_BUS	COMP_TG	ADD_TG	ULA_TG	UC_BUS	RI_TG	RDM_BUS	RDM_TG	RAM_BUS	RAM_TG	REM_TG	PC_BUS	PC_TG	Instrução na Memória RAM	Ação após término	Label	Microinstruções na Memória ROM
0	00	00000000																				1					000002
1	01	00000001																					1				000001
2	02	00000010																			1						000004
3	03	00000011																	1					00		FETCH (busca)	000010
4	04	00000100																1									000020
5	05	00000101															1										000040
6	06	00000110														1									FETCH		080000

- **PROBLEMA:** A execução sequencial e unitária não permite que o barramento "segure" conteúdo. Desta forma, os registradores não conseguem armazenar dados em seus conteúdos.
- **SOLUÇÃO:** Os *Triggers* dos componentes só podem se abrir se o barramento possuir valor. Desta forma, mais de um *Trigger* ou *Tri-State* ficará aberto ao mesmo tempo, conforme tabela de microprogramação a seguir:

ENDEREÇO				MICRO-INSTRUÇÕES 20 19 18 17 16 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0 SINAIS DE SAÍDA DA UC														EXECUÇÃO DA INSTRUÇÃO						
Decimal	Неха	Binário				RI_CLEAR	ACC_BUS	ACC_CLEAR	ACC_TG	ULA_BUS						RDM_BUS	11	REM_TG	PC_BUS	PC_TG	Instrução na Memória RAM	Ação após término	Label	Microinstruções na Memória ROM
0	00	00000000			·														1					000002
1	01	0000001															1	1		1	00		FETCH (busca)	000015
2	02	00000010														1 1							FET CIT (DUSCA)	000060
3	03	00000011													1		<i>-</i> .							080000