4.6 習題

4.1 在表 P4.1 的真值表中：

表 P4.1

x	y	z	f_1	f_2
0	0	0	1	1
0	0	1	1	0
0	1	0	0	0
0	1	1	0	0
1	0	0	1	1
1	0	1	1	0
1	1	0	0	0
1	1	1	1	1

(1) 分別求出 f_1 與 f_2 的標準 SOP 與 POS 型式

(2) 分別求出 f_1 與 f_2 的最簡 SOP 表式

(3) 分別求出 f_1 與 f_2 的最簡 POS 表式。

4.2 以代數運算的方式，分別求出下列各交換函數的最簡 SOP 表式：

(1) $f(x, y, z) = \Sigma(2, 3, 6, 7)$

(2) $f(w, x, y, z) = \Sigma(7, 13, 14, 15)$

(3) $f(w, x, y, z) = \Sigma(4, 6, 7, 15)$

(4) $f(w, x, y, z) = \Sigma(2, 3, 12, 13, 14, 15)$

4.3 以代數運算的方式，分別求出下列各交換函數的最簡 SOP 表式：

(1) $f(x, y, z) = xy + x'y'z' + x'yz'$

(2) $f(x, y, z) = x'y + yz' + y'z'$

(3) $f(x, y, z) = x'y' + yz + x'yz'$

(4) $f(x, y, z) = xy'z + xyz' + x'yz + xyz$

4.4 以代數運算的方式，分別求出下列各交換函數的最簡 SOP 表式：

(1) $f(w, x, y, z) = z(w' + x) + x'(y + wz)$

(2) $f(w, x, y, z) = w'xy' + w'y'z + wxy'z' + xyz'$

(3) $f(w, x, y, z) = x'z + w(x'y + xy') + w'xy'$

4.5 以代數運算的方式，分別求出下列各交換函數的最簡 SOP 表式：

(1) $f(v, w, x, y, z) = \Sigma(0, 1, 4, 5, 16, 17, 21, 25, 29)$

(2) $f(v, w, x, y, z) = wyz + w'x'y + xyz + v'w'xz + v'w'x + w'x'y'z'$

(3) $f(v, w, x, y, z) = v'w'xz' + v'w'x'y' + w'y'z' + w'xy' + xyz' + wyz'$

4.6 使用一致性定理， 分別求出下列各交換函數的最簡表式：

(1) $f(w, x, y, z) = x'y + yz + xz + xy' + y'z'$

(2) $f(w, x, y, z) = (x' + y + z)(w' + y + z)(w + x' + z)$

(3) $f(w, x, y, z) = wy'z + wxz + xyz + w'xy + w'yz'$

4.7 畫出下列各交換函數的卡諾圖：

(1) $f_1(x, y, z) = \Sigma(1, 4, 6, 7)$

(2) $f_2(x, y) = \Sigma(0, 2)$

(3) $f_3(w, x, y, z) = \Sigma(0, 2, 5, 6, 9, 11, 15)$

(4) $f_4(w, x, y, z) = \Pi(4, 6, 10, 11, 12, 13, 15)$

4.8 使用卡諾圖化簡下列各交換函數：

(1) $f(x, y, z) = \Sigma(0, 2, 3)$

(2) $f(x, y, z) = \Sigma(4, 5, 6, 7)$

(3) $f(x, y, z) = \Pi(0, 1, 2, 3)$

(4) $f(x, y, z) = \Pi(1, 2, 3, 6)$

4.9 使用卡諾圖化簡下列各交換函數：

(1) $f(x, y, z) = m_1 + m_3 + m_4 + m_6$

(2) $f(x, y, z) = \Sigma(1, 4, 5, 7)$

(3) $f(x, y, z) = M_1 \cdot M_6$

(4) $f(x, y, z) = \Pi(1, 3, 4, 7)$

4.10 畫出下列各交換函數的卡諾圖：

(1) $f(w, x, y, z) = w'yz + xy'z' + xz + w'z'$

(2) $f(w, x, y, z) = wyz + w'x + z'$

(3) $f(w, x, y, z) = (w' + y + z')(w + x' + y)(x + y')(y' + z')$

4.11 使用卡諾圖分別求出下列交換函數的最簡 SOP 與 POS 表式：

$$f(w, x, y, z) = x'y' + w'xz + wxyz' + x'y$$

4.12 使用卡諾圖分別求出下列各交換函數的最簡 SOP 表式：

(1) $f(w, x, y, z) = \Sigma(0, 1, 2, 4, 6, 7, 8, 9, 13, 15)$

(2) $f(w, x, y, z) = \Sigma(0, 1, 2, 5, 8, 10, 11, 12, 14, 15)$

(3) $f(w, x, y, z) = \Sigma(7, 13, 14, 15)$

(4) $f(w, x, y, z) = \Sigma(2, 3, 4, 5, 6, 7, 10, 11, 12)$

4.13 使用卡諾圖化簡下列各交換函數，並指出所有質隱項與必要質隱項，然後求出各交換函數的所有最簡 SOP 表式：

(1) $f(x, y, z) = \Sigma(0, 2, 4, 5, 6)$

(2) $f(x, y, z) = \Sigma(3, 4, 6, 7)$

(3) $f(w, x, y, z) = \Sigma(1, 3, 4, 5, 7, 8, 9, 11, 15)$

(4) $f(w, x, y, z) = \Sigma(2, 6, 7, 8, 10)$

4.14 使用卡諾圖分別求出下列各交換函數的最簡 SOP 表式：

(1) $f(v, w, x, y, z) = \Sigma(0, 1, 4, 5, 16, 17, 21, 25, 29)$

(2) $f(v, w, x, y, z) = \Sigma(0, 2, 4, 6, 9, 11, 13, 15, 17, 21, 25, 27, 29, 31)$

(3) $f(v, w, x, y, z) = \Pi(5, 7, 13, 15, 29, 31)$

(4) $f(v, w, x, y, z) = \Pi(9, 11, 13, 15, 21, 23, 24, 31)$

4.15 使用卡諾圖化簡下列交換函數，指出所有質隱項與必要質隱項，並求出最簡的 SOP 表式：

$$f(v, w, x, y, z) = \Sigma(0, 3, 4, 5, 6, 7, 8, 12, 13, 14, 16, 21, 23, 24, 29, 31)$$

4.16 試求下列各交換函數的最簡 SOP 表式：

(1) $f(x, y, z) = \Sigma(0, 2, 3, 4, 5, 7)$

(2) $f(w, x, y, z) = \Sigma(0, 4, 5, 7, 8, 9, 13, 15)$

4.17 使用卡諾圖化簡下列交換函數，指出所有質隱項與必要質隱項，並求出最簡的 POS 表式：

$$f(v, w, x, y, z) = \Pi(3, 6, 7, 8, 9, 10, 18, 20, 21, 22, 23, 25, 26, 28, 29, 30)$$

4.18 使用卡諾圖分別求出下列各交換函數的最簡 SOP 表式：

(1) $f(w, x, y, z) = \Sigma(1, 4, 5, 6, 13, 14, 15) + \Sigma_{\phi}(8, 9)$

(2) $f(w, x, y, z) = \Sigma(2, 4, 6, 10) + \Sigma_{\phi}(1, 3, 5, 7, 8, 9, 12, 13)$

(3) $f(w, x, y, z) = \Sigma(0, 3, 6, 9) + \Sigma_{\phi}(10, 11, 12, 13, 14, 15)$

(4) $f(w, x, y, z) = \Sigma(2, 3, 7, 11, 13) + \Sigma_{\phi}(1, 10, 15)$

4.19 使用卡諾圖分別求出下列各交換函數的最簡 POS 表式：

(1) $f(w, x, y, z) = \Pi(1, 5, 6, 12, 13, 14) + \Pi_{\phi}(2, 4)$

(2) $f(w, x, y, z) = \Pi(0, 1, 4, 6, 7, 11, 15) + \Pi_{\phi}(5, 9, 10, 14)$

(3) $f(w, x, y, z) = \Pi(2, 3, 7, 10, 11) + \Pi_{\phi}(1, 5, 14, 15)$

(4) $f(w, x, y, z) = \Pi(0, 1, 4, 7, 13) + \Pi_{\phi}(5, 8, 14, 15)$

4.20 使用列表法，求出下列各交換函數的最簡 SOP 表式：

(1) $f(w, x, y, z) = \Sigma(1, 2, 3, 4, 5, 6, 7, 10, 12, 13) + \Sigma_{\phi}(8, 9, 15)$

(2) $f(u, v, w, x, y, z) = \Sigma(1, 2, 3, 16, 17, 18, 19, 26, 32, 39, 48, 63) +$

$\Sigma_{\phi}(15, 28, 29, 30)$

4.21 使用列表法，求出下列各交換函數的最簡 SOP 表式：

(1) $f(t, u, v, w, x, y, z) = \Sigma(20, 28, 52, 60)$

(2) $f(t, u, v, w, x, y, z) = \Sigma(20, 28, 38, 39, 52, 60, 102, 103, 127)$

(3) $f(u, v, w, x, y, z) = \Sigma(6, 9, 13, 18, 19, 25, 29, 45, 57) + \Sigma_{\phi}(27, 41, 67)$

4.22 設 $g(x, y, z) = y'z' + yz$ 而 $h(x, y, z) = x'yz' + y'z$。若 $g = f'$ 而 $h = fs'$，則交換函數 f 與 s 的最簡 SOP 表式分別為何？

4.23 設 $f(w, x, y, z) = \Sigma(1, 5, 9, 10, 15) + \Sigma_{\phi}(4, 6, 8)$ 而

$g(w, x, y, z) = \Sigma(0, 2, 3, 4, 7, 15) + \Sigma_{\phi}(9, 14)$，則

(1) f 與 g 的積函數之最簡 SOP 表式為何？

(2) f 與 g 的和函數之最簡 SOP 表式為何？

4.24 使用卡諾圖求出下列交換函數的最簡 SOP 表式：

$f(v, w, x, y, z) = \Sigma(0, 2, 7, 8, 10, 12, 13, 14, 16, 18, 19, 29, 30) +$

$\Sigma_{\phi}(4, 6, 9, 11, 21)$

4.25 若一個邏輯電路的輸出交換函數為：

$$f(w, x, y, z) = y'z' + w'xz + wx'yz'$$

而且已經知道該電路的輸入組合 $w = z = 1$ 永遠不會發生，試求一個較簡單的 f 表式。

4.26 使用分歧法，求出下列交換函數的一個最簡 SOP 表式：

$$f(v, w, x, y, z) = \Sigma(0, 4, 12, 16, 19, 24, 27, 28, 29, 31)$$

並將結果與使用三個變數($x, y,$及 z)的變數引入圖及餘式的方法比較。

4.27 使用 Petrick 方法與探索法，求出下列各交換函數的最簡 SOP 表式：

(1) $f(w, x, y, z) = \Sigma(0, 1, 3, 6, 7, 14, 15)$

(2) $f(w, x, y, z) = \Sigma(2, 6, 7, 8, 13) + \Sigma_{\phi}(0, 5, 9, 12, 15)$

4.28 試求圖 P4.1 中各變數引入圖所代表的交換函數之最簡 SOP 表式。

$z \backslash xy$	00	01	11	10
0	1 ^{0}	AB ^{2}	1 ^{6}	AB ^{4}
1	B' ^{1}	0 ^{3}	C ^{7}	0 ^{5}

f_1

$z \backslash xy$	00	01	11	10
0	$w+v$ ^{0}	v' ^{2}	1 ^{6}	1 ^{4}
1	w ^{1}	0 ^{3}	v ^{7}	0 ^{5}

f_2

圖 P4.1

4.29 利用三個變數的變數引入圖化簡下列各交換函數：

(1) $f(w, x, y, z) = \Sigma(1, 3, 6, 7, 11, 12, 13, 15)$

(2) $f(w, x, y, z) = \Sigma(0, 2, 3, 6, 7) + \Sigma_{\phi}(5, 8, 10, 11, 15)$

(3) $f(v, w, x, y, z) = \Sigma(0, 3, 5, 7, 10, 15, 16, 18, 24, 29, 31) +$

$$\Sigma_{\phi}(2, 8, 13, 21, 23, 26)$$

ed., Taipei, Taiwan: Chuan Hwa Book Ltd., 2010.

5. M. B. Lin, *Introduction to VLSI Systems: A Logic, Circuit, and System Perspective*, CRC Press, 2012.
6. Ming-Bo Lin, *An Introduction to Verilog HDL*, CreateSpace Independent Publishing Platform, 2016.
7. E. J. McCluskey, Jr., ``Minimization of Boolean Functions," *The Bell System Technical Journal*, pp. 1417--1444, No. 11, 1956.
8. E. J. McCluskey, Jr., *Logic Design Principles: with Emphasis on Testable Semicustom Circuits*, Englewood Cliffs, New Jersey: Prentice-Hall, 1986.
9. M. M. Mano, *Digital Design*, 3rd ed., Englewood Cliffs, New Jersey: Prentice-Hall, 2002.
10. C. H. Roth, *Fundamentals of Logic Design*, 4th ed., St. Paul, Minn.: West Publishing, 1992.

5.6 習題

5.1 某一間教室的電燈分別由三個入口處的開關獨立控制，當改變這些開關的狀態時，均會改變電燈的狀態(on → off, off → on)。試導出該控制電路的交換表式。

5.2 某一個組合邏輯電路具有兩個控制輸入端(C_0, C_1)，兩個資料輸入端 x 與 y，一個輸出端 z，如圖 P5.1 所示。當 $C_0 = C_1 = 0$ 時，輸出端 $z = 0$；當 $C_0 = C_1 = 1$ 時，輸出 $z = 1$；當 $C_0 = 1$ 而 $C_1 = 0$ 時，輸出端 $z = x$；當 $C_0 = 0$ 而 $C_1 = 1$ 時，輸出端 $z = y$。試導出輸出交換函數 z 的真值表，並求其最簡的 SOP 表式。

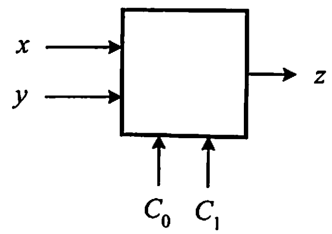


圖 P5.1

5.3 某一個組合邏輯電路具有四個輸入端(w, x, y, z)與三個輸出端(f, g, h)。其中 fgh 代表一個相當於輸入端的 1 總數的二進制值。例如，當 $wxyz$ = 0100 時，fgh = 001；當 $wxyz$ = 0101 時，fgh = 010。

(1) 求輸出交換函數 f、g、h 的最簡 SOP 表式；

(2) 求輸出交換函數 f、g、h 的最簡 POS 表式。

5.4 設計一個組合邏輯電路，將一個 3 位元的輸入取平方後輸出於輸出端上。

5.5 設 $X = x_1\ x_0$ 而 $Y = y_1\ y_0$ 各為 2 個位元的二進制數目，設計一個組合邏輯電路，當其輸入端 X 與 Y 的值相等時，其輸出端 z 的值才為 1，否則均為 0。

5.6 設 $X = x_3\ x_2\ x_1\ x_0$ 為一個 4 位元的二進制數目，其中 x_0 為 LSB，設計一個組合邏輯電路，當輸入端 X 的值大於 9 時，輸出端 z 的值才為 1，否則均為 0。

5.7 設計一個 2 × 2 個位元的乘法器電路。輸入的兩個數分別為 $X = x_1\ x_0$ 與 $Y = y_1\ y_0$，輸出的數為 $Z = z_3\ z_2\ z_1\ z_0$，其中 x_0、y_0、z_0 為 LSB。

5.8 設計一個組合邏輯電路，當其四個輸入端(x_3, x_2, x_1, x_0)的值為一個代表十進制數字的加三碼時，輸出端 z 的值才為 1，否則均為 0。

5.9 本習題為*多數電路*(majority circuit)的相關問題。所謂的多數電路為一個具有奇數個輸入端的組合邏輯電路，當其為 1 的輸入端的數目較為 0 的輸入端多時，輸出端 z 才為 1，否則均為 0。

(1) 設計一個具有 3 個輸入端的多數電路。

(2) 利用上述多數電路，設計一個 5 個輸入端的多數電路。

5.10 本習題為*少數電路*(minority circuit)的相關問題。所謂的少數電路為一個具有奇數個輸入端的組合邏輯電路，當其為 1 的輸入端的數目較為 0 的輸入端少時，輸出端 z 才為 1，否則均為 0。

(1) 設計一個 3 個輸入端的少數電路。

(2) 證明 3 個輸入端的少數電路為一個函數完全運算集合電路。

5.11 設計下列數碼轉換電路：

(1) 轉換(8, 4, -2, -1)碼為 BCD 碼；

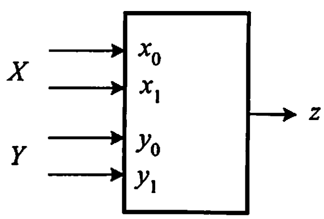
(2) 轉換 4 位元的二進制數目為格雷碼；

(3) 轉換 4 位元的格雷碼為二進制數目。

將每一個輸出交換函數各別化簡。

5.12 設計一個二進制數目對 BCD 碼的轉換電路。假設輸入的二進制數目為 4 位元。

5.13 圖 P5.2 為一個具有四個輸入端的組合邏輯電路，其中 $X = x_1 x_0$ 而 $Y = y_1 y_0$，x_0 與 y_0 為 LSB，當 X 與 Y 的乘積大於 2 時，輸出端 z 的值才為 1，否則均為 0。

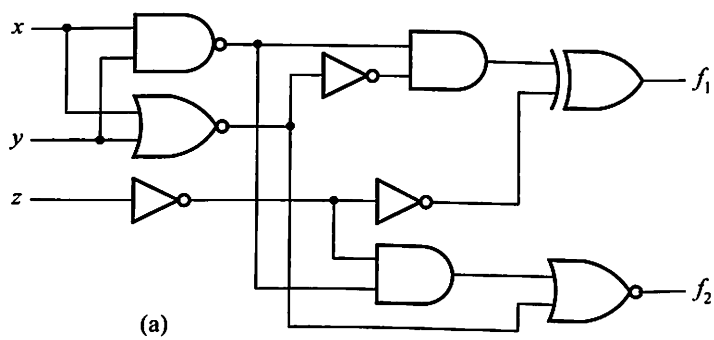


P5.2

(1) 求輸出交換函數 z 的最簡 SOP 表式；

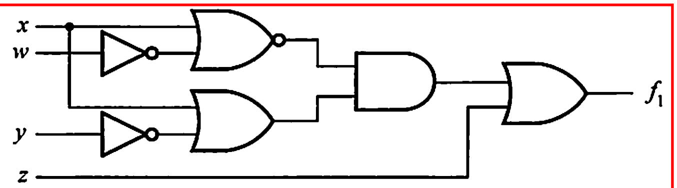
(2) 求輸出交換函數 z 的最簡 POS 表式。

5.14 求圖 P5.3 中各組合邏輯電路的輸出交換函數 f。



(a)

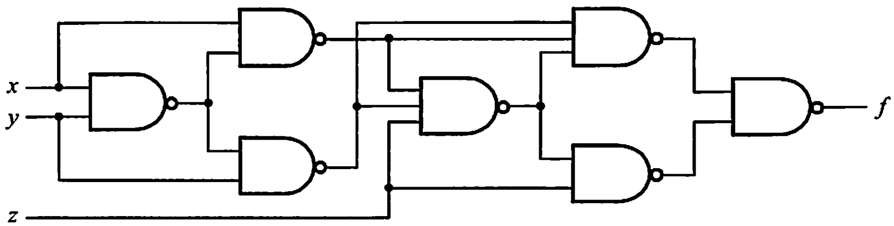
圖 P5.3



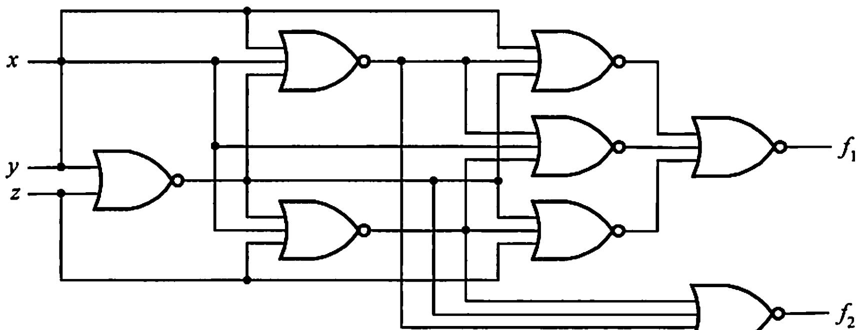
(b)

圖 P5.3(續)

5.15　求圖 P5.4 中各組合邏輯電路的輸出交換函數 f。



(a)



(b)

圖 P5.4

5.16　求出下列各交換函數的八種兩層邏輯閘電路形式：

(1) $f(w, x, y, z) = \Sigma(0, 1, 2, 10, 11)$

(2) $f(w, x, y, z) = \Sigma(7, 10, 11, 13, 14, 15)$

5.17　使用 XOR 與 AND 等兩種邏輯閘執行下列交換函數：

$f(w, x, y, z) = \Sigma(5, 6, 9, 10)$

5.18　以下列各指定方式，執行交換函數：

$f(w, x, y, z) = \Sigma(0, 2, 8, 9, 10, 11, 14, 15)$

(1) AND-OR 兩層電路 (2) NAND 閘

(3) OR-AND 兩層電路 (4) NOR 閘

5.19 使用 NAND 閘執行下列各交換函數：

(1) $f(x, y, z) = \Sigma(0, 2, 4, 5, 6)$

(2) $f(w, x, y, z) = \Sigma(2, 3, 4, 5, 6, 7, 11, 14, 15)$

5.20 使用下列各指定方式，執行交換函數：

$$f(w, x, y, z) = \Sigma(1, 3, 6, 7, 11, 12, 13, 15)$$

(1) AND-NOR 兩層電路 (2) OR-NAND 兩層電路

5.21 假設交換函數 $f(x, y, z) = \Sigma(3, 5, 6)$定義為一個邏輯閘，稱為 T 邏輯閘，則：

(1) 證明$\{T, 1\}$為一個函數完全運算集合。

(2) 試使用兩個 T 邏輯閘分別執行下列每一個交換函數：

(a) $f(w, x, y, z) = \Sigma(0, 1, 2, 4, 7, 8, 9, 10, 12, 15)$

(b) $f(w, x, y, z) = \Sigma((0, 1, 2, 3, 4, 8, 10, 11, 12, 15)$

5.22 假設交換函數 $f(w, x, y, z) = xy(w + z)$定義為一個邏輯閘，稱為 L 邏輯閘。假設輸入信號同時具有補數與非補數兩種形式，試使用三個 L 邏輯閘與一個 OR 閘，分別執行下列每一個交換函數：

(1) $f(w, x, y, z) = \Sigma(0, 1, 6, 9, 10, 11, 14, 15)$

(2) $f(w, x, y, z) = \Sigma(1, 2, 3, 6, 7, 8, 12, 14)$

5.23 設計一個具有四個信號輸入端(m_3 , m_2 , m_1 , m_0)與七個信號輸出端($m_3\ m_2\ m_1\ p_2\ m_0\ p_1\ p_0$)的組合邏輯電路，它能接收 BCD 碼的輸入，然後產生對應的海明碼(表 1.6-2)輸出。

5.24 設計一個海明碼的錯誤偵測與更正電路，它能偵測與更正七個輸入端($m_{i3}\ m_{i2}\ m_{i1}\ p_{i2}\ m_{i0}\ p_{i1}\ p_{i0}$)中任何一個單一位元的錯誤，然後產生正確的碼語於輸出端($m_{o3}\ m_{o2}\ m_{o1}\ p_{o2}\ m_{o0}\ p_{o1}\ p_{o0}$)。

5.25 假設只有非補數形式的字母變數可以當作輸入信號，設計一個只使用一個 NOT 閘與多個 AND 閘或是 OR 閘的邏輯電路，分別執行下列每一個

交換函數：

(1)　$f(w, x, y, z) = w'x + x'y + xz'$

(2)　$f(w, x, y, z) = xy' + x'z + xz'$

5.26　設計下列各指定的兩層邏輯閘數碼轉換電路：

(1)　設計一個 BCD 碼對 5 取 2 碼的轉換電路；

(2)　設計一個 5 取 2 碼對 BCD 碼的轉換電路。

5 取 2 碼與十進制數字的關係如表 P5.1 所示。

表 P5.1

十進制	5 取 2 碼	十進制	5 取 2 碼
0	11000	5	01010
1	00011	6	01100
2	00101	7	10001
3	00110	8	10010
4	01001	9	10100

5.27　設計一個組合邏輯電路，當其四個輸入端所代表的二進制值為一個質數或是 0 時，其輸出端 z 的值才為 1，否則均為 0。試以下列指定方式，執行此電路：

(1)　使用兩層 NAND 閘電路；

(2)　只使用兩個輸入端的 NAND 閘；

(3)　使用兩層 NOR 閘電路；

(4)　只使用兩個輸入端的 NOR 閘。

5.28　分別以下列各指定方式，執行交換函數：

$$f(w, x, y, z) = w'xy' + xz + wy + x'yz'$$

(1)　兩個輸入端的 NAND 閘　　(2)　兩個輸入端的 NOR 閘

5.29　使用 AND、OR、NOT 等邏輯閘，重新執行圖 P5.5 的邏輯電路。

5.30　使用 NAND 閘，重新執行圖 P5.6 的邏輯電路。

5.31　只使用兩個輸入端的 NOR 閘，執行下列交換函數：

$$f(w, x, y, z) = w'x'z' + x'y'z'$$

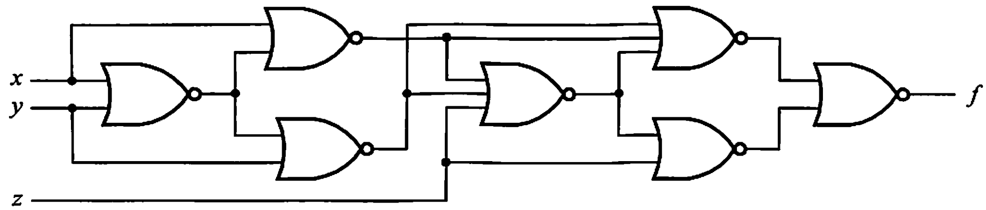


圖 P5.5

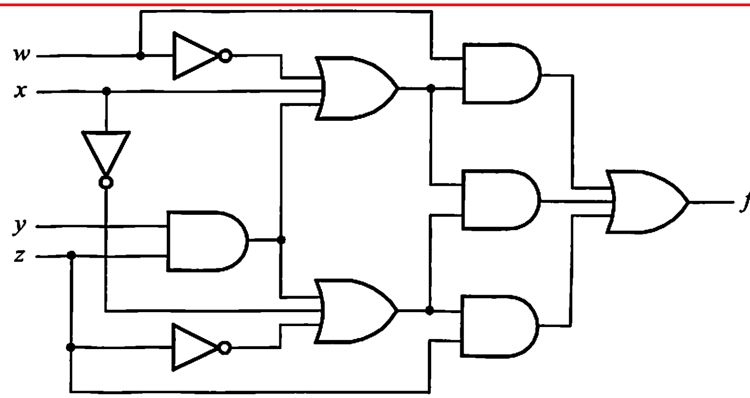


圖 P5.6

5.32 設計相當於下列各交換函數的無邏輯突波邏輯電路：

(1) $f(w, x, y, z) = \Sigma(0, 3, 7, 11, 12, 13, 15)$

(2) $f(w, x, y, z) = \Sigma(3, 4, 5, 6, 7, 10, 11, 12, 14, 15)$

5.33 參考圖 P5.7 的邏輯電路：

(1) 證明圖 P5.7(a)與(b)為邏輯相等。

(2) 說明圖 P5.7(a)的邏輯電路不會產生邏輯突波。

(3) 試繪出圖 P5.7(b)的時序圖，說明輸出交換函數 c 在輸入變數 A 的值為 1 而與 B 的值由 0 變為 1 時將產生靜態-1 邏輯突波。

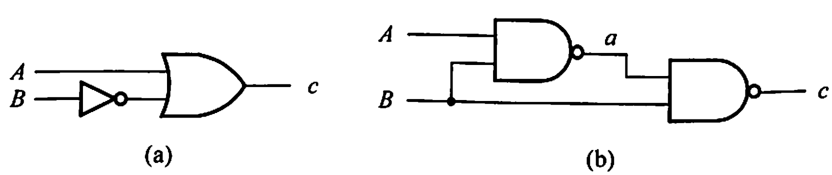


圖 P5.7

5.34 參考例題 5.4-1 的程式：

(1) 撰寫一個測試標竿程式，驗證例題 5.4-1 的程式。

(2) 撰寫一個 Verilog HDL 程式，描述圖 5.3-3(b)的邏輯電路；

(3) 使用與例題 5.4-1 的程式相同的測試標竿程式，比較兩個電路的模擬結果。

5.35 修改例題 5.4-2 的程式為奇同位產生器電路。

5.36 在例題 5.4-6 的程式中：

(1) 使用 **while** 迴路取代 **for** 迴路，重新設計該程式；

(2) 使用 **repeat** 迴路取代 **for** 迴路，重新設計該程式。