山东大学计算机科学与技术学院

数字逻辑课程实验报告

|  |  |  |  |
| --- | --- | --- | --- |
| 学号：201700301147 | 姓名：杜瀛川 | | 班级： 17.4 |
| 实验题目：数据选择器 | | | |
| 实验学时：4 | | 实验日期： 2019.3.29 | |
| 实验目的：  （1）了解数据选择器的工作原理；  （2）学习组合电路的基本设计方法；  （3）熟悉EDA工具软件的使用方法。 | | | |
| 硬件环境：  （1）操作系统为WINDOWS 7的计算机一台；  （2）数字逻辑与计算机组成原理实验系统一台；  （3）与门电路和或门电路若干。 | | | |
| 软件环境：  Quartus 软件 | | | |
| 实验步骤与内容：数据选择器是指从多路数据输入中选择一路作为输出，本实验要求设计一个从三路输入中选择一路作为输出的三选一的数据选择器，其中每路输入和输出都为四位数据。图3.2所示为三选一数据选择器的框图，图中：A=a3a2a1a0，B=b3b2b1b0，C=c3c2c1c0，为三路四位数据输入端，Y=y3y2y1y0为一路四位数据输出端，CY、BY、AY为数据选择器的选择输入端。  AY  BY  Y  CY  B  C  A  数据选择器  数据选择器框图  4、实验步骤  （1）原理图输入：采用图形输入法在计算机上完成实验电路的原理图输入。如图1所示。    图1   1. 管脚定义：根据图3.1硬件实验平台资源示意图和附录一 平台资源和FPGA引脚连接表完成原理图中输入、输出管脚的定义。如图2所示。     图2  （3）原理图编译、适配和下载：在QuartusⅡ环境中选择**EP2C8Q208C8器件，**进行原理图的编译和适配，无误后完成下载。  （4）数据选择器的调试： 使用输入开关在数据选择器输入端预置任意数值，然后使AY、BY、CY分别有效（高电平有效，即开关向上），观察输出Y的值是否和相应的输入值相同。可以看到经过选择器，对输入数据进行选择，得到输出数据。  （5）生成元件符号，以备以后使用。生成的原件图如图3所示。    图3  实验扩展：  实验中，使用已经生成的实验1元件进行扩展，考虑到选择器的4输出模式，决定为选择器的输出进行译码。于是首先完成4-16译码器的原理图输入，如图4所示。    图4  管脚定义：根据硬件实验平台资源示意图和附录一 平台资源和FPGA引脚连接表完成原理图中输入、输出管脚的定义。如图5所示。    图5  原理图编译、适配和下载：在QuartusⅡ环境中选择EP2C8Q208C8器件，进行原理图的编译和适配，无误后完成下载。  数据选择器的调试： 使用输入开关在数据选择器输入端预置任意数值，然后使AY、BY、CY分别有效（高电平有效，即开关向上），观察输出Y的值是否和相应的输入值相同。可以看到经过选择器，对输入数据进行选择，得到输出数据。  生成元件符号，以备以后使用。生成的原件图如图6所示。    图6  分别使用选择器元件和4-16译码器元件进行多层次设计。使选择器的输出经过译码器译码。原理图和管脚图如图7所示。      图7  实验原理图        实验验证数据  AY BY CY a3 a2 a1 a0 b3 b2 b1 b0 c3 c2 c1 c0 y3 y2 y1 y0  1 0 0 1 0 0 1 1 1 1 1 1 1 1 1 1 0 0 1  0 1 0 1 1 1 1 0 0 0 0 1 0 1 0 0 0 0 0  0 0 1 0 0 0 0 0 0 0 0 1 1 1 1 1 1 1 1  1 0 0 0 1 0 1 0 1 0 0 0 1 1 1 0 1 0 1  0 1 0 1 1 1 1 1 1 0 0 1 0 1 0 1 1 0 0  0 0 1 0 0 0 0 0 0 0 0 0 1 1 1 0 1 1 1  扩展实验  AY BY CY a3 a2 a1 a0 b3 b2 b1 b0 c3 c2 c1 c0 译码亮灯  1 0 0 1 0 0 1 1 1 1 1 1 1 1 1 Y9  0 1 0 1 1 1 1 0 0 0 0 1 0 1 0 Y0  0 0 1 0 0 0 0 0 0 0 0 1 1 1 1 Y15  1 0 0 0 1 0 1 0 1 0 0 0 1 1 1 Y5  0 1 0 1 1 1 1 1 1 0 0 1 0 1 0 Y12  0 0 1 0 0 0 0 0 0 0 0 0 1 1 1 Y7 | | | |
| 结论分析与体会：  实验中遇到quartus版本不匹配、无法找到EP2C8Q208C8器件、管脚无法设置、电路接触不良等问题，在助教的帮助和自己的尝试下都得到了解决。不仅完成了实验指导书上的实验任务，还根据所学的数字逻辑知识对实验原理图进行了扩展，实现了译码功能。使实验1的结果展示有了更多的途径。本次实验是数字逻辑的第一次实验，初步学习了quartus软件和实验硬件平台的使用。进行了简单的选择器设计和实现，灵活运用课本上的知识，将数字逻辑知识付诸于现实，学以致用，更加深了对课本知识的理解和掌握，受益匪浅，为以后的学习和实验打下了坚实的基础。 | | | |