第一部分作业:

- 1. 判断题(简述理由): RISC 指令的处理器运行频率要比 CISC 指令的处理器频率 高。
- 2. 判断题(简述理由): 只要运算器具有加法器和移位功能,再增加一些控制逻辑,就能实现乘除运算。
- 3. 判断题(简述理由):加减交替法可以实现原码除法,比恢复余数法硬件实现简单。
- 4. 选择题: Von Neumann 机指令和数据均以二进制形式存放在存储器中,CPU 区分它们的依据是。
- A. 指令操作码的译码结果
- B. 指令和数据的地址来源
- C. 指令和数据的寻址方式
- D. 指令和数据所在的 DRAM 芯片
- 5. 选择题:以下关于硬件设计的描述错误的是。
- A. THINPAD 实验板子上的 CPLD 器件基于与门阵列与或门阵列构成, 掉电后不会丢失 配置数据
- B. THINPAD 实验板子上的 FPGA 器件用来设计处理器,掉电后会丢失配置数据
- C. 无论是 CPLD 还是 FPGA, 在设计系统的时候,都经过代码输入,综合优化以及布线适配的过程,最终对器件进行编程
- D. 由于器件延迟的关系,使用的 FPGA 或者 CPLD 芯片面积越小,能够获得的处理器频率越高
- 6. 选择题:以下关于计算机中整数的描述错误的是。
- A. 使用补码表示的整数,如果 x>0,那么一定有-x<0
- B. 负数的原码、反码、补码表示均不同
- C. 正数的原码、反码、补码表示均相同
- D. 对于两个整数 int x 和 int y, 如果 -x > -y, 那么总有 x < y
- 7. 选择题: 以下关于字符编码描述错误的是。
- A. ASCII 码使用一个字节的编码,包含了所有的英文大小写字符
- B. UTF-8 码使用两个字节的编码,包含了英文字符,中文字符以及日文字符等
- C. 字符编码不包含字符如何显示的信息
- D. 字符显示放大时,使用矢量字体的字符不会失真
- 8. 选择题:以下关于 RISC 和 CISC 计算机的描述正确的是。
- A. RISC 计算机若要做复杂操作的话,让软件来做,组合几条简单的指令来完成工作
- B. CISC 计算机通过增加指令来完成复杂的工作,程序运行速度更快
- C. RISC 计算机使用更简单, 更小的指令集, 导致硬件简单变快
- D. CISC 计算机为了能够做复杂的操作,增加越来越多的指令,导致硬件复杂变慢

- 9. 简答题: 推导布斯乘法的规则,并依据规则使用 5 位的整数来计算 3×(-7)。
- 10. 简答题: 给定 4 位数 d1 d2 d3 d4 = 1011, 计算其海明码, 给出计算过程。如果 d3 位出错, 由 1 误传为 0, 即 $1\rightarrow$ 0, 简述海明码纠错的过程。

第三部分作业:

1.	判断题(简述理由):引入虚拟存储系统的目的,是为了加快外存的存取速度。
2.	判断题(简述理由):使用高速缓存是为了提高主存的容量。
3.	判断题(简述理由): RAID5 和 RAID4 比较,检错纠错能力更高。
址规	选择题:某计算机主存容量为 64 KB,其中 ROM 区为 4 KB,其余为 RAM 区,按字节编。现要用 2 K×8 位的 ROM 芯片和 4 K×4 位的 RAM 芯片来设计该存储器,则需要上述格的 ROM 芯片数和 RAM 芯片数分别是。 1、15 B. 2、15 C. 1、30 D. 2、30
A. B. C.	选择题:处理器响应异常的流程中,硬件处理上不必包含的步骤是。保存 PC 寄存器保存所有的通用寄存器恢复 PC 寄存器保存异常的原因
是 A. B. C.	选择题:假设 Cache 块的大小和数目相同时,运行同样的程序,以下描述正确的。 直接映射 Cache 命中率不小于组相连映射和全相联映射 组相连映射 Cache 命中率不小于直接映射和全相联映射 全相联映射缓存命中率不小于直接映射和组相联映射 以上都不对
A. B. C.	选择题:下面关于 THINPAD 教学计算机的内存配置的描述,正确的是。 THINPAD 教学计算机使用 SRAM 芯片做内存,需要定时刷新 THINPAD 教学计算机使用 DRAM 芯片做内存,需要定时刷新 THINPAD 教学计算机使用 SRAM 芯片做内存,不需要定时刷新 THINPAD 教学计算机使用 DRAM 芯片做内存,不需要定时刷新
A. B. C.	选择题:下面不属于缓存缺失的情况有。 必然缺失 容量缺失 页面缺失 冲突缺失
Α.	选择题:下列关于 Cache 与 TLB 的描述中,说法错误的是。 TLB 与 Cache 中保存的数据是不同的 TLB 缺失之后,有可能直接在 Cache 中找到页表的内容

C. TLB 缺失会导致程序执行出错,但是 Cache 缺失不会

D. TLB 和 Cache 的命中率都与程序的访存模式有关

- 10. 以下关于固态硬盘的描述,错误的是____。
 A. FTL(Flash Translation Layer)能够将逻辑地址翻译到物理地址
 B. 固态硬盘的物理地址包括了 Die, Plane, Block等的信息
 C. 文件系统使用物理地址记录文件在固态硬盘中的位置
 D. 固态硬盘是按照 Block 的粒度进行擦除,按照 Page 的粒度进行读写

 11. 关于存储器,以下描述正确的是____。
 A. 静态存储器不需要刷新,即使掉电之后数据也不会丢失
 B. 动态存储器需要定期读出数据,然后将相同数据写回到动态存储器本身
 C. 静态存储器的读操作是破坏性的,读出之后需要将数据写回
 D. 固态硬盘属于静态存储器的一种,写入数据不需要刷新

 12. 填空题: Cache 的缺失种类有: 必然缺失、____、无效缺失。

 13. 填空题: 假设每个磁盘的大小为 250G。为了存储 1TB 的数据,使用 RAID1 的方式,需要的磁盘空间大小为____,使用 RAID5 的方式存储(4+1),需要的磁盘空间大小为___。

项。Cache 针对物理地址寻址,采用直接映射方式,其 Cache Line 大小为 4B, 共有

14. 填空题:某计算机系统的内存系统中,已知 Cache 访问时间为 20ns,主存访问时间为 100ns。CPU 执行一段程序时,CPU 访问内存系统共 5000 次,其中访问主存的次

假定 TLB 内部的内容为:

16 行。假定该计算机运行到某一时刻时,

组	标记 位	PPN	有效 位									
0	03	_	0	09	OD	1	00	_	0	07	02	1
1	03	2D	1	02	_	0	04	_	0	OA	_	0
2	02	_	0	08	_	0	06	_	0	03	_	0
3	07	_	0	03	OD	1	OA	34	1	02	_	0

页表前 16 个页表项为:

VPN	PPN	有效 位	VPN	PPN	有效 位	VPN	PPN	有效 位	VPN	PPN	有效 位
00	28	1	04	_	0	08	13	1	OC	_	0
01	_	0	05	16	1	09	17	1	OD	2D	1
02	33	1	06	_	0	OA	09	1	OE	11	1
03	02	1	07	_	0	OB	_	0	0F	OD	1

高速缓存中的内容为:

	标记位	有效位	块 0	块1	块 2	块 3
0	19	1	99	11	23	11
1	15	0	_	_	_	_
2	1B	1	00	02	04	08
3	36	0	_	_	_	_
4	32	1	43	6D	8F	09
5	OD	1	36	72	F0	1D
6	31	0	_	_	_	_
7	16	1	11	C2	DF	03
8	24	1	3A	00	51	89
9	2D	0	_	_	_	_
A	2D	1	93	15	DA	3B
В	0B	0	_	_	_	_
С	12	0	_	_	_	_
D	16	1	04	96	34	15
Е	13	1	83	77	1B	D3
F	14	0	_	_	_	_

(1) 计算 TLB 组索引(TLBI), TLB 标记(TLBT), 虚拟页号(VPN), 物理页号(PPN), 虚拟页偏移(VPO), 物理页偏移(PPO), 高速缓存标志(CT), 高速缓存索引(CI), 高速缓存偏移(CO)的位数,并分别说明其内容来自虚拟地址或者物理地址的哪些位。

(2) 根据以上信息和下表中给出的虚拟地址,完成表格,不存在的部分请填 "-"

虚拟地址	0x027c	0x03a9	0x0040	0x03d7
TLB 命中(T/F)				
缺页(T/F)				
物理页号				
缓存命 中?(T/F)				
字节偏移				
返回的缓存字 节				

- 16. 简答题:在查询高速缓存的过程中,为什么要使用虚拟地址的中段作为索引,高段作为标记(tag),而不是高段作为索引,中段作为标记(tag),通过举一个例子说明这样设计的合理性。
- 17. 简答题:某按字节编址的计算机层次存储器系统参数如下: 32 位虚拟地址;28 位实地址;页大小为 2048 字节(Byte);Cache 大小为 128KB,Cache 块大小为 64Byte,采用 2 路组相联映射方式,采用 LRU 缓存替换算法。(1) 求下列地址字段的位数。
- 虚页号
- 实页号
- Cache 标记字段
- Cache 块号字段
- Cache 块内地址
- (2) 为简便起见,**假定 Cache 大小为 128 字节,缓存行大小为 16 字节,采用 2 路组相联的方式,采用 LRU 缓存替换算法**,其组成如下图所示。

在该计算机上分别运行程序 A 和程序 B。

/* Program A */
int a[100];
for (i=0; i<4; i++)
for (j=0; j<2; j++)
a[i+j*32]++;

/* Program B */
int a[100];
for (j=0; j<2; j++)
for (i=0; i<4; i++)
a[i+j*32]++;

假定 a[0]的地址为 0x420,所有有效位(valid)初始值为 0。请分别填写程序 A 和程序 B 运行结束后下表的内容,包括标记字段和数据(数据不用填具体值,只需填写 a[?])。并分别计算命中率。给出计算过程。

程序 A 运行结束后的 Cache 状态(T 为标记, V 为有效位):

	Т	V	WO	W1	W 2	₩3	T	V	W4	₩5	₩6	W7
0												
1												
2												
3												

程序 B 运行结束后的 Cache 状态(T 为标记, V 为有效位):

	Т	V	WO	W 1	W 2	₩3	T	V	W4	W 5	₩6	W7
0												
1												
2												
3												

第四部分作业:

1. 选择题: 下列关于外设的描述正确的是。 A. 处理器对外设的控制只能通过 in 指令和 out 指令完成 B. 外设的数据传输速度上,并行的数据传输总是比串行的数据传输更快 C. 磁盘的性能指标主要包括磁盘的访问延迟以及磁盘的带宽 D. 通过冗余磁盘整列 RAID 的方式能够同时提高访问带宽以及降低延迟
2. 选择题:假定某计算机的 CPU 主频为 1GHz,外接外设接口中有一个 16 位的数据缓存器,中断服务程序的执行时间为 500 个时钟周期,则中断能够处理的最大传输带宽为。 A. 3MB/s B. 4MB/s C. 5MB/s D. 6MB/s
3. 选择题:某中断系统有 4 个中断源,I1, I2, I3, I4,对应的中断屏蔽位为0111,0 代表对应中断被屏蔽,1 代表对应中断可以响应,中断优先级为 1>3>2>4。如果四个中断同时发生,那么 CPU 需要响应的下一个中断是。A. I1 B. I2 C. I3 D. I4
4. 选择题:以下关于总线的描述,错误的是。 A. 菊链仲裁所有的设备共用一个总线请求信号 B. 集中平行仲裁每个设备有独立的总线授权信号 C. 同步总线所有设备必须按时钟频率工作,总线距离必须足够短 D. DMA 设备不可以独占使用内存总线
5. 选择题:某设备通过接口与PCI总线进行交互,在下面的功能描述中,不属于接口工作的是。 A. 设备识别 B. 数据输入输出缓冲 C. 完成总线仲裁 D. 使用同步帧进行实时设备同步
6. 填空题: DMA 设备在使用总线的时候,工作方式包括方式,方式以及 DMA 与 CPU 交替访问方式。
7. 填空题: 为了存储 256GB 的数据,使用 RAIDO 的方式,所占用的磁盘空间大小为,使用 RAID6 的方式(4+2),所占用的磁盘空间大小为。
8. 填空题:假定一台计算机的显示存储器用 DRAM 芯片实现,若要求显示分辨率为800*600,使用 RGB 颜色,每种颜色使用 1 个字节表达,帧频为 60Hz,显存总带宽的50%用来刷新屏幕,则需要的显存总带宽至少约为。
9. 填空题:某计算机 CPU 的频率为 500MHz,处理器的平均 IPC 为 0.75。某外设有一个 16 位的数据缓冲器。处理器平均需要执行 200 条指令才能完成对外设的一次数据传输。中断服务程序还需要另外 300 条指令完成中断调度,在中断处理函数中还需要执

行前述的 200 条指令完成数据传输。采用程序直接控制	制的方式,能够达到的最大数据
传输率为;采用中断的方式,能够达到的最大	大数据传输率为。同样
的设备采用 DMA 的方式,一次可以传输 4KB 数据到内存	存中,但是需要耗费 100 个时钟
周期(包括配置和数据传输时间)加一次中断(中断等	需要执行 300 条指令) ,则采用
DMA 方式能够达到的最大数据传输率为。	

10. 简答题:对于磁盘来说,就同等的数据读取量而言,顺序读取的性能会显著地好于随机读取的性能,请结合磁盘访问的性能模型加以解释。