

LAB-4

Pengantar Sistem Digital

Semester Ganjil 2022/2023

Petunjuk Pengerjaan:

- Kerjakan semua soal sesuai dengan spesifikasi tiap soal
- Mohon baca setiap spesifikasi soal dengan seksama sebelum bertanya kepada asisten dosen
- Jika ada soal yang membingungkan atau kesalahan pada soal, silakan bertanya kepada salah satu asisten dosen yang sudah *stand-by*
- Lakukan submisi semua file (sesuai spesifikasi yang ada pada soal) di Scele sebelum Jumat, **7 Oktober 2022 pukul 11:45**
- Di luar jam lab PSD (10:10 - 11:00), Anda dapat mengerjakan lab secara daring atau *take home*. Namun jika ruangan lab setelah jam lab PSD tidak ada yang menggunakan, Anda juga dapat melanjutkan di ruangan lab.
- Jika **mengumpulkan telat selama ≤ 2 jam**, akan dikenakan **penalti sebesar 50 poin**. Lebih dari waktu tersebut, lab **tidak akan dinilai**

Nomor 1 (100 poin)

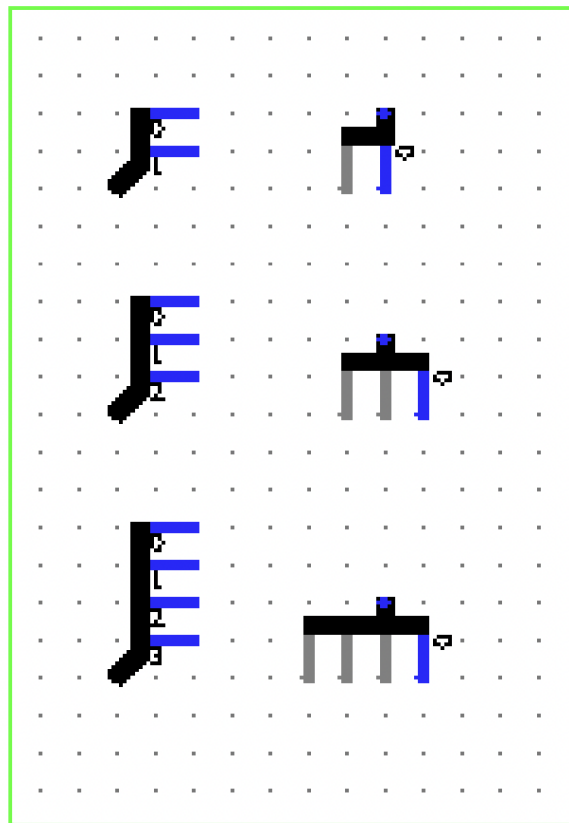
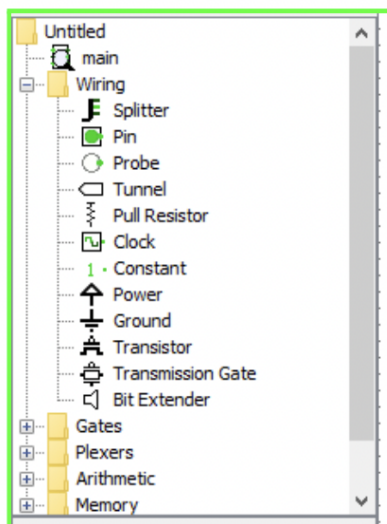
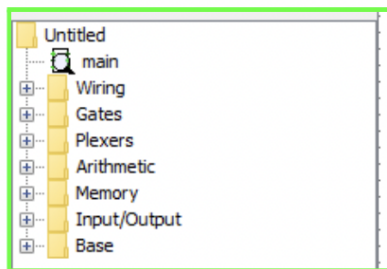
1's Complement Adder

Revisi 0 - 1/08/2022

Penjelasan:

Cara menggunakan Splitter

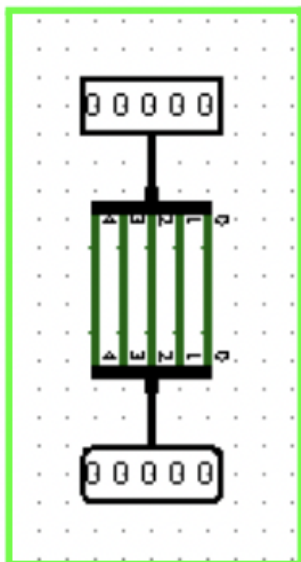
Dengan bantuan Splitter, kamu bisa menggabungkan beberapa bit ke dalam satu wire atau memisahkan beberapa bit dari satu wire. Splitter berada pada folder Wiring. Untuk menggunakan Splitter, kamu harus membuka folder Wiring terlebih dahulu, memilih Splitter dan menaruhnya ke dalam sirkuit mu.



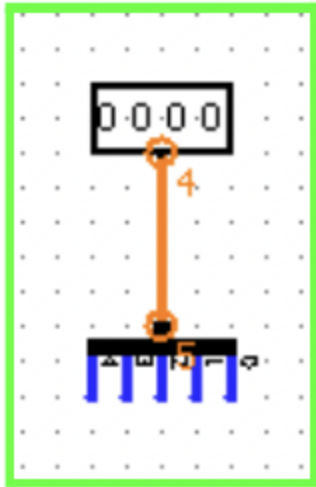
Sama seperti input atau output, kamu bisa mengubah atribut Splitter pada menu berikut. Dalam menu ini, kamu bisa mengubah arah, jumlah bit masuk (Bit Width In) dan keluar (Fan Out), tampilan (Appearance), dan urutan bit.

Selection: Splitter	
Facing	East
Fan Out	4
Bit Width In	4
Appearance	Left-handed
Bit 0	0 (Top)
Bit 1	1
Bit 2	2
Bit 3	3 (Bottom)

Berikut cara menggunakan Splitter yang baik dan benar

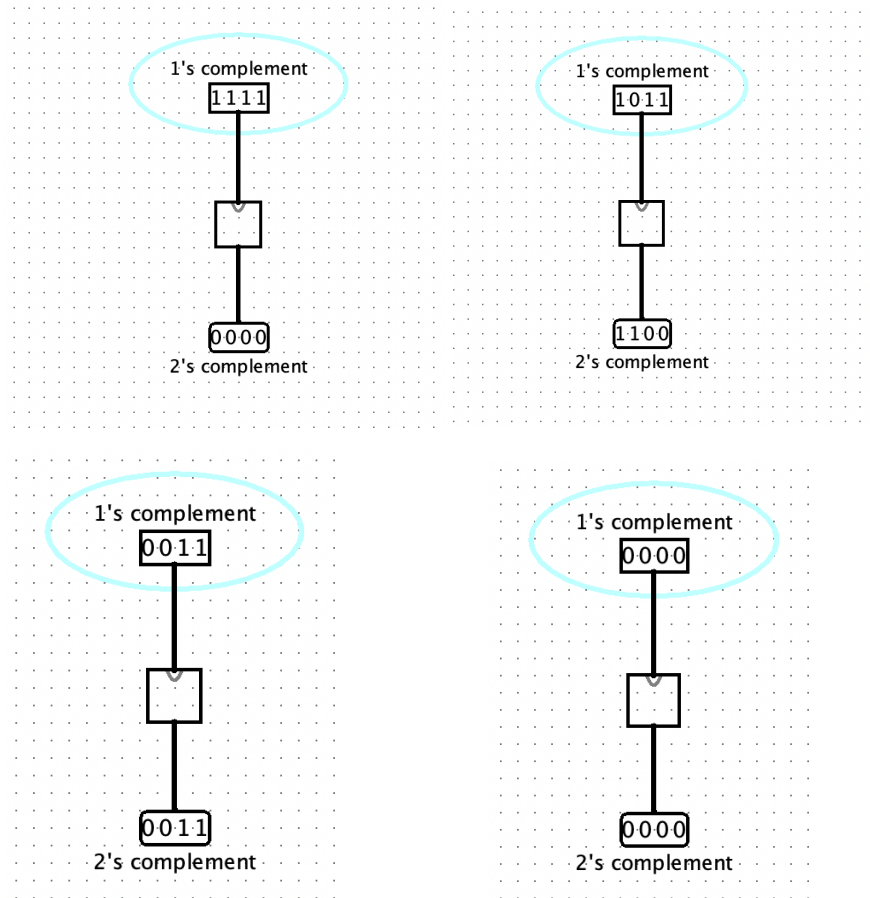


Pastikan jumlah input/output sesuai dengan jumlah input/output pada Splitter agar tidak muncul error seperti berikut

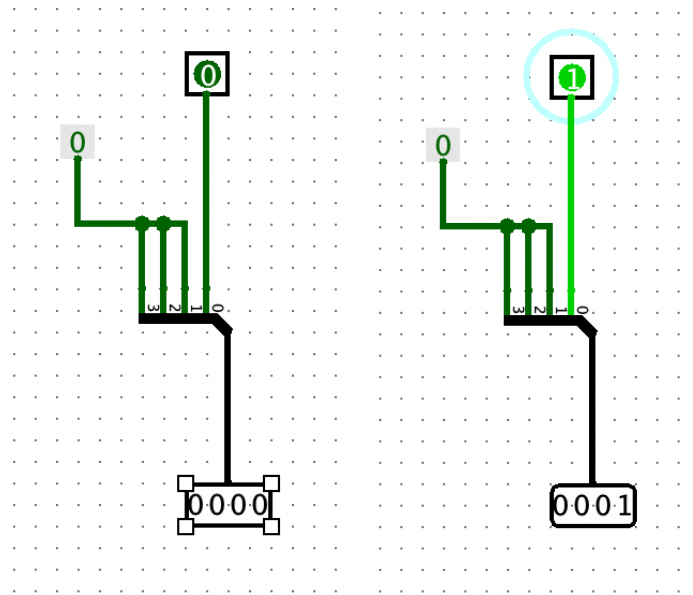


Petunjuk Pengerjaan:

1. Buatlah **rangkaian full adder** seperti yang telah diajarkan.
2. Terdapat 2 input A dan B masing-masing berupa 4 bit 1's complement, sebelum dijumlahkan, bilangan yang bernilai negatif atau -0 $(1111)_{1s}$ harus diubah ke dalam bentuk 2's complement. Hal ini dapat dilakukan dengan **memodifikasi rangkaian 4 bit parallel adder (Lihat langkah 3)**. Rangkaian harus dapat mendeteksi apakah input berupa 1's complement negatif atau -0 , jika iya maka lakukan penambahan dengan satu tanpa carry out. Jika bukan, maka lakukan penambahan dengan nol (tidak merubah input). Rangkaian ini dinamakan **rangkaian peubah**. Contoh input output:



Tips: Gunakan Constant untuk memodifikasi rangkaian. Constant memiliki perilaku sama seperti input, namun nilainya tidak berubah saat simulasi input output dan seharusnya ditetapkan saat proses mendesain rangkaian. Constant dapat dicari di folder wiring (sama seperti splitter). Constant dapat digunakan untuk memperpanjang lebar bit seperti berikut:

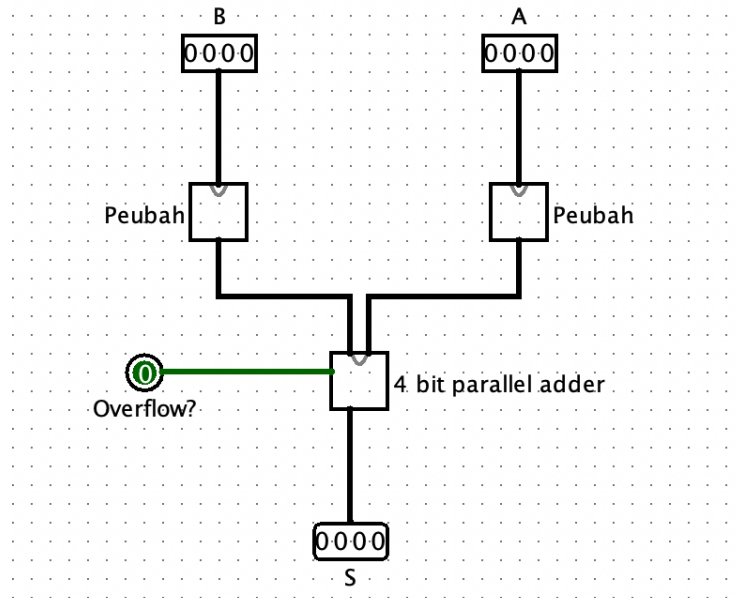


Nilai dan panjang bit konstan dapat dikonfigurasi melalui attribute value dan data bits

Selection: Constant

Facing	South
Data Bits	1
Value	0x0

3. Buatlah **rangkaian 4-bit parallel-adder** menggunakan full adder untuk menjumlahkan kedua input A dan B yang sudah dalam bentuk 2's complement yang akan menghasilkan satu output S dalam bentuk 2's complement. Batasan output adalah di antara -8 dan 7 (inclusive). Buatlah juga indikator jika terjadi overflow (seperti yang ada pada slide bab 3 halaman 131). Lalu buatlah **rangkaian akhir** sebagai berikut:



Jadi, kalian perlu membuat minimal 4 sirkuit, yaitu:

1. Full Adder (input output wajib diberi label)
2. Rangkaian 4 bit parallel adder (input output wajib diberi label)
3. Rangkaian peubah (modifikasi rangkaian 2)
4. Rangkaian akhir

<3 PSD 2020/2021-1

Pengumpulan Submisi

- Kumpulkan semua file jawaban pada satu file .zip dengan format penamaan file (tanda '[' dan ']' tidak perlu ditulis):

LAB4-[kode asdos]-[npm]-[nama].circ

Contoh: LAB4-DY-1806146991-HarnindytoWicaksana.circ

<3 PSD 2022/2023-1

