

1. (a)  
這是一段尋找記憶體位置有對應資料的程式

t0 為記憶體位置

t1 為資料

t2 為比較對象

Loop :

Addi \$t0 \$t0 #1

Lw \$t1 0(\$t0)

Bne \$t2 \$t1 Loop

這裡我假設

Cache 皆為空

迴圈跑了 10 次 也就是 30 條指令

ICache 部分會 miss 3 次

Dcache 會 miss 10 次 (每次都新資料)

(b)

ICache miss rate 為  $3/30 = 1/10$

DCache miss rate  $10/10 = 1$

2. (a)  
程式只看 virtual memory 不用知道資料真實位置  
透過其他機制將 virtual memory 轉成 physical address, 再去對資料作存取

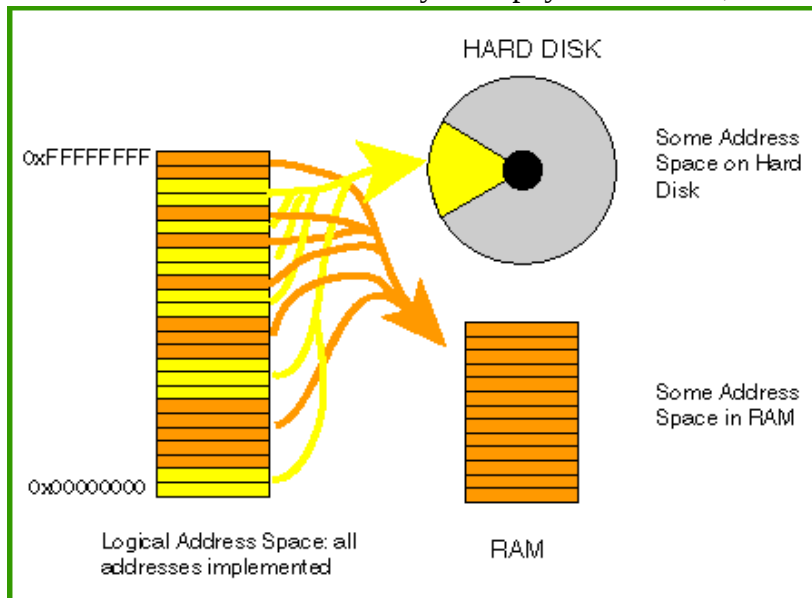
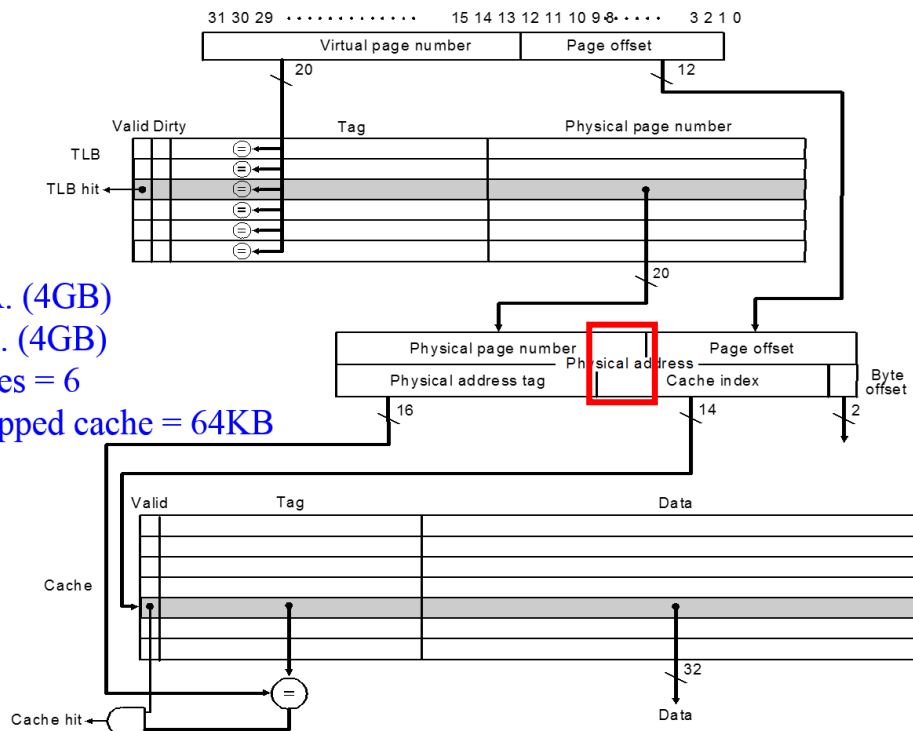


Image from [http://chortle.ccsu.edu/assemblytutorial/chapter-04/ass04\\_6.html](http://chortle.ccsu.edu/assemblytutorial/chapter-04/ass04_6.html)



(b)

- 32-bit V.A. (4GB)
- 32-bit P.A. (4GB)
- TLB entries = 6
- Direct mapped cache = 64KB



14

上圖紅色區間為 cache index 和 physical page number 重疊

假設

讀取 physical page number 時間為  $T_a$

讀取 Tag 時間為  $T_b$

Tag 比較時間  $T_c$

由於 cache index 和 physical page number 重疊

總時間為  $T_a + T_b + T_c$  (等 physical page number 讀取完才有完整 cache index)

若  $\text{cache index} + \text{byte offset} = \text{page offset}$  長度 且

讀取&比較時間不變

讀取時間將變成  $\max(T_a, T_b) + T_c$

減少  $T_a + T_b - \max(T_a, T_b)$  時間