

UNIVERSIDAD DEL CARIBE

Ing. En Datos e Inteligencia Organizacional

ORGANIZACIÓN Y DISEÑO DE COMPUTADORAS

SUMADOR COMPLETO, CONTADOR Y ALU

160300138 MARTINEZ SALGADO CARLOS EDUARDO

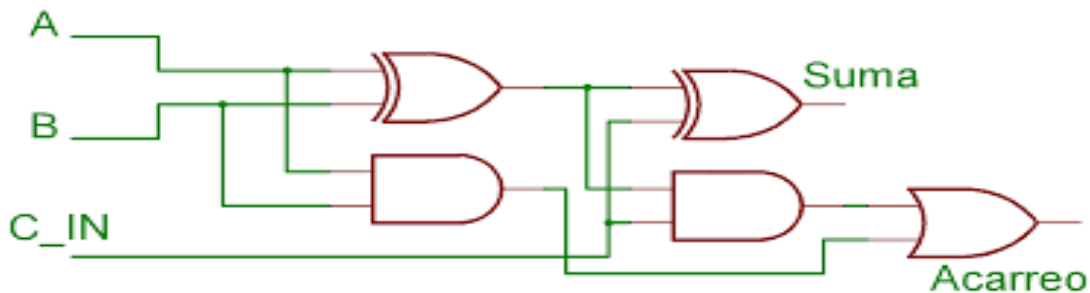
160300138@ucaribe.edu.mx tel:9993508104

PROFESOR:

ISMAEL JIMÉNEZ SÁNCHEZ

Cancún, Quintana Roo martes 3 de septiembre del 2019.

SUMADOR DE 2 BITS

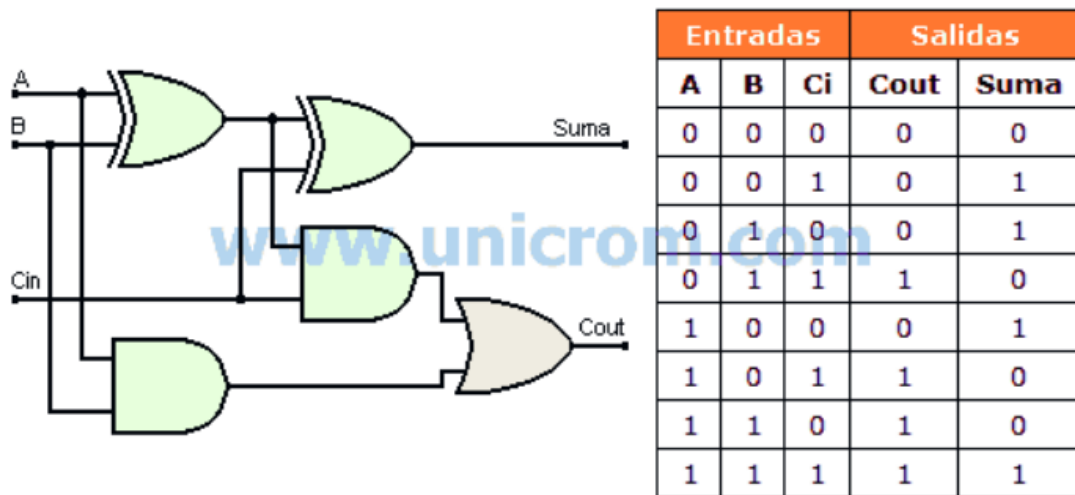


Un sumador completo suma números binarios junto con las cantidades de acarreo. Un sumador completo de un bit añade tres bits, a menudo escritos como A, B y C_{in} siendo A y B son los sumandos y C_{in} es el acarreo que proviene de la anterior etapa menos significativa. El sumador completo suele ser un componente de una cascada de sumadores, que suman 8, 16, 32, etc. números binarios de bits. El circuito produce una salida de dos bits, al igual que el semisumador denominadas acarreo de salida (C_{out}) y suma S.

Un sumador completo se puede implementar de muchas maneras diferentes, tales como con un circuito a transistores o compuesto de otras puertas. Un ejemplo de implementación es expresado con las siguientes ecuaciones:

$$\begin{cases} S &= A \oplus B \oplus C_{in} \\ C_{out} &= (A \cdot B) + C_{in} \cdot (A \oplus B) \end{cases}$$

En esta implementación, la puerta OR final antes del acarreo de salida puede ser reemplazada por una puerta XOR sin alterar la lógica resultante. El uso de sólo dos tipos de compuertas es conveniente si el circuito se está implementando usando circuitos integrados que contienen sólo un tipo de puerta.



Sus funciones canónicas serán:

$$S = \overline{A}\overline{B}C^{-1} + \overline{A}B\overline{C^{-1}} + A\overline{B}\overline{C^{-1}} + ABC^{-1}$$

$$C = \overline{A}BC^{-1} + A\overline{B}C^{-1} + ABC^{-1}$$

Que una vez simplificadas quedarían:

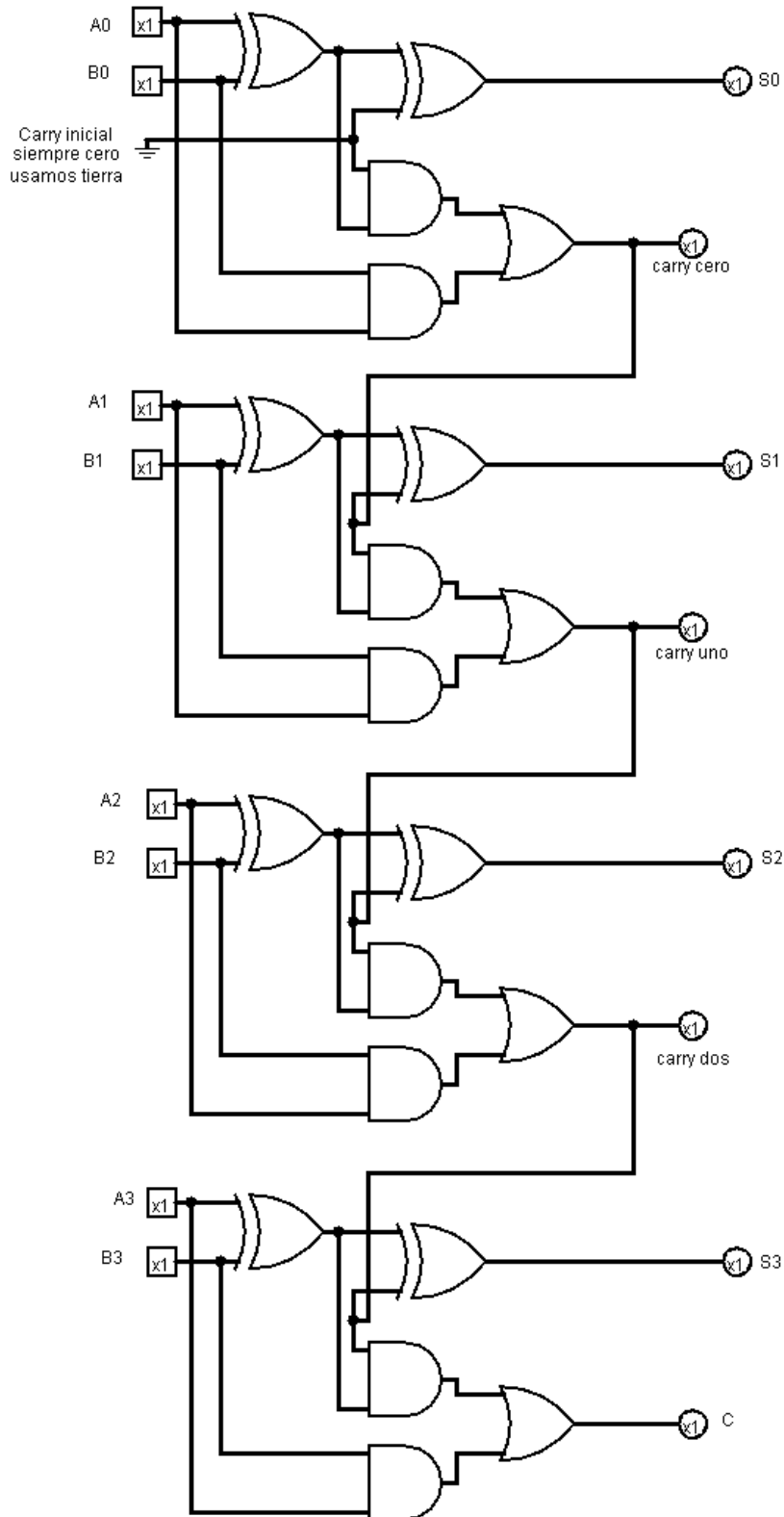
$$S = A \oplus B \oplus C^{-1}$$

$$C = AB + AC^{-1} + BC^{-1}$$

O bien:

$$C = AB + (A \oplus B)C^{-1}$$

SUMADOR 4 BITS



$$\begin{array}{r} A3 A2 A1 A0 \\ + B3 B2 B1 B0 \\ \hline C S3 S2 S1 S0 \end{array}$$

El esquema

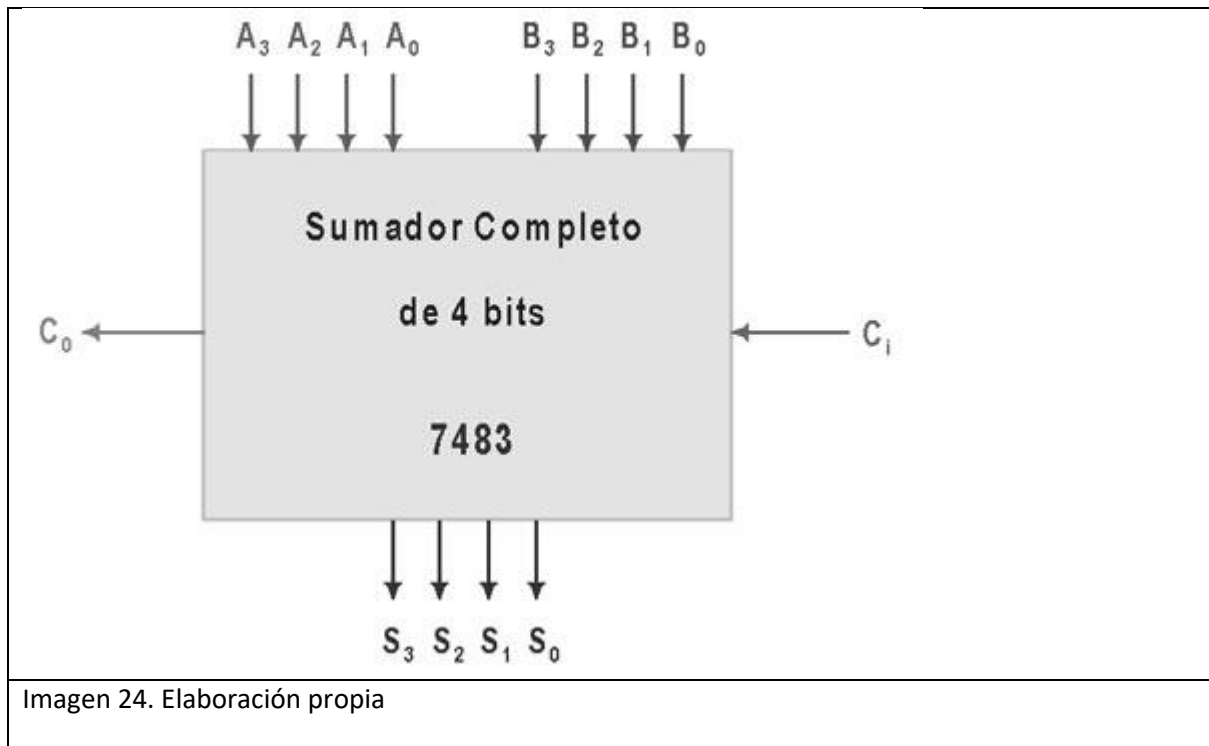
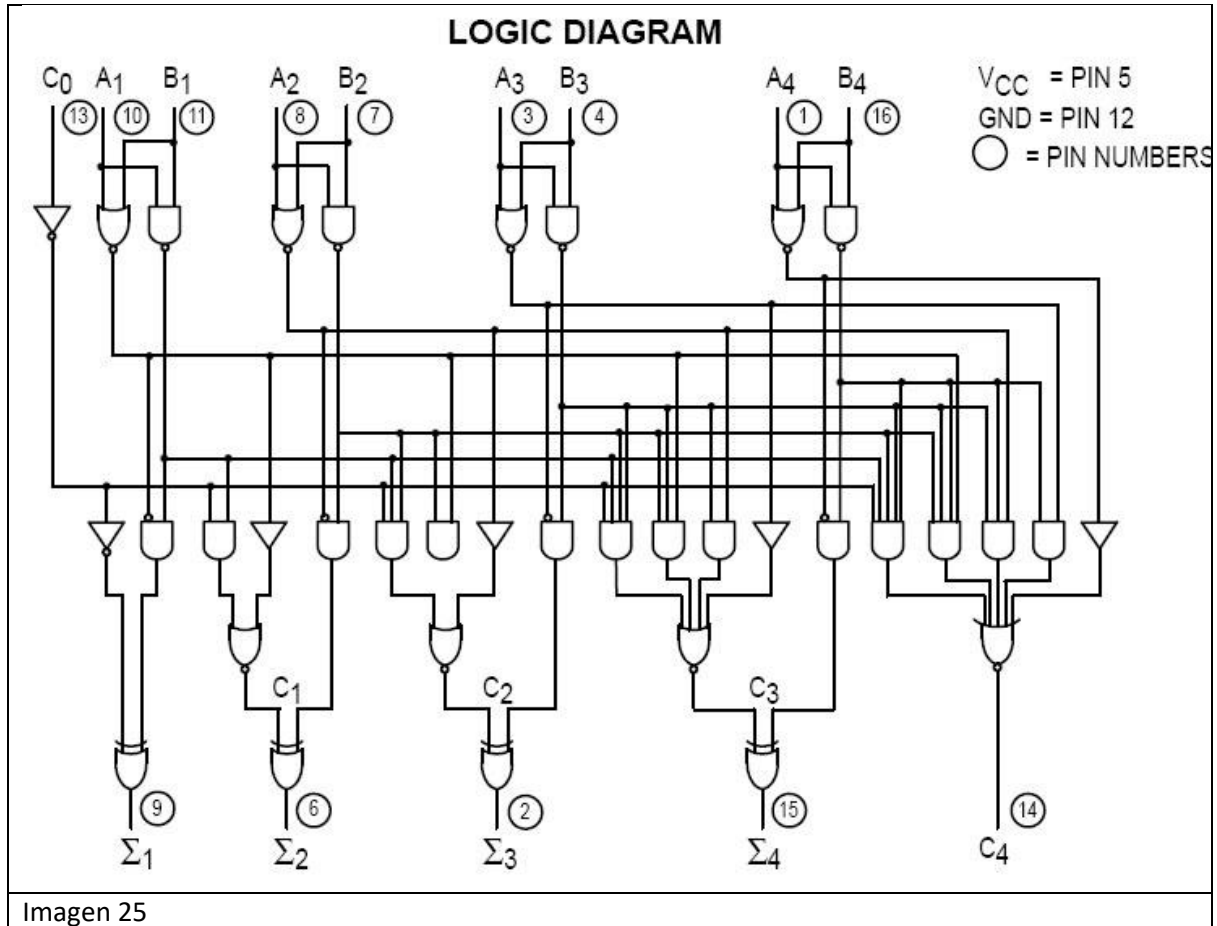


Imagen 24. Elaboración propia

El esquema mostrado en la figura es el conexionado interno que presenta dicho sumador de 4 bits, configurado dentro del CI 7483.



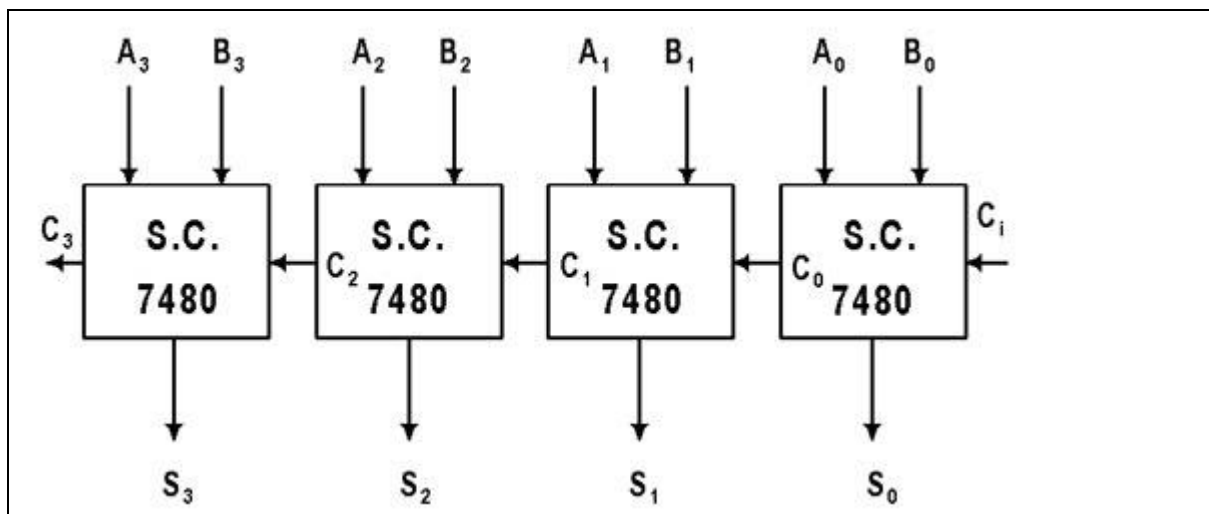
Características del sumador de 4 bits 7483:

Es un sumador completo que ejecuta la suma de dos números binarios de cuatro bits. Hay salida de suma por cada bit y el acarreo resultante (C_4), se obtiene del cuarto bit.

Está diseñado para velocidades medias-altas de funcionamiento, con bits múltiples de suma en paralelo y acarreo en serie.

- Tensión de alimentación.....4,5V a 5,25V.
- Temperatura de funcionamiento.....0 a 70°C.
- Cargabilidad de salida normalizada C_45 U.L.
- Cargabilidad de las salidas de suma.....10 U.L.
- Tensión de entrada alta mínima.....2V.
- Tensión de entrada de alta máxima.....0,8V.

Para sumar números de más de un bit, también se recurre al conexionado de sumadores binarios en paralelo, donde el acarreo de la suma de dos dígitos será una entrada a sumar en el paso siguiente. En este caso se precisan tantos semisumadores como bits tengamos que sumar. El montaje de la figura posterior tiene un funcionamiento idéntico al del CI 7483, aunque presenta incompatibilidades a nivel de pines.



ALU

Unidad Aritmético Lógica : La Unidad aritmético-lógica (ALU por sus siglas en inglés: Arithmetic Logic Unit) es un contador digital capaz de realizar las operaciones aritméticas y lógicas entre los datos de un circuito; suma, resta, multiplica y divide, así como establece comparaciones lógicas a través de los condicionales lógicos “si”, “no”, y, “o”. Desde los circuitos más simples, como relojes y calculadoras, hasta complejos circuitos, como los microchips actuales, todos incluyen al menos una Unidad aritmético-lógica, que varía su poder y complejidad según su finalidad.

Las computadoras más modernas, que incluyen procesadores de múltiples núcleos, incorporan a su vez múltiples dispositivos ALU, con una diagramación compleja y potente. Pero yendo a los orígenes, fue el matemático húngaro-estadounidense John von Neumann quien, en el año 1945, a través de un informe fundacional sobre el desarrollo del Computador Automático Variable Discreto Electrónico (EDVAC, por sus siglas en inglés), propuso la idea de la ALU, explicando que es un requisito indispensable para cualquier computadora el poder efectuar operaciones matemáticas básicas. En la actualidad, las operaciones que realiza una ALU entre los distintos datos, que deben ser iguales a los que emplea el circuito digital, es la representación del número binario de complemento a dos. Sin embargo no siempre fue así: en sus comienzos, las distintas computadoras utilizaron una amplia gama de sistemas numéricos, como el Complemento a uno, o el sistema decimal, adecuando el diseño de las ALU a cada sistema. A través del tiempo, el Complemento a dos resultó ser el preferido por la industria, al ser el de mayor simplicidad para la diagramación del circuito de la ALU. Lo que definimos como CPU (Central Process Unit) o Unidad Central de Proceso, está estructurado por tres unidades operativamente diferentes:

1. La ALU o unidad aritmético lógica.
2. La UC o unidad de control.
3. Los registros internos

Operaciones en la ALU

Con respecto a cualquier microprocesador, las instrucciones involucran operaciones sobre un operando, o entre dos de ellos, estando uno de los mismos almacenado en el registro acumulador que es el registro de trabajo de cualquier ALU, por lo que en algunos casos suele denominarse registro W.

El tipo de operaciones que puede realizar una ALU, pueden resumirse así:

1. Suma aritmética
2. Resta aritmética (complemento a 2)
3. operaciones lógicas
producto y suma lógica Comparación Complementación enmascaramiento
4. Desplazamiento o rotación
5. No operar (transferencia)

Algunas instrucciones están referidas al contenido del registro acumulador en su totalidad, y otras respecto a algunos bits del mismo, correspondiente a una palabra de datos que se desea modificar.

Tipos de ALU

- Coma fija
- Coma flotante

Partes

- Operadores: aritméticos, lógicos y de desplazamiento
- Registros para almacenar datos temporales
- Registro de estado: conjunto de flags que indican situaciones ocurridas al operar
- Registro contador de programa
- Registro de direcciones de interrupción

Clasificación de los operadores

Ámbito de aplicación:	General	Especializado
Realización:	Combinacional	Secuencial

Número de operandos: Monádico Diádico

Paralelismo: Serie o de dígito Paralelo o de vector

Operación: De desplazamiento Lógico Aritmético

Tecnología empleada: MOS Bipolar

Desplazamientos lógicos

– Independientemente del sistema de representación de los operandos se introducen ceros por la derecha o por la izquierda según se trate de un desplazamiento a la izquierda o a la derecha, respectivamente.

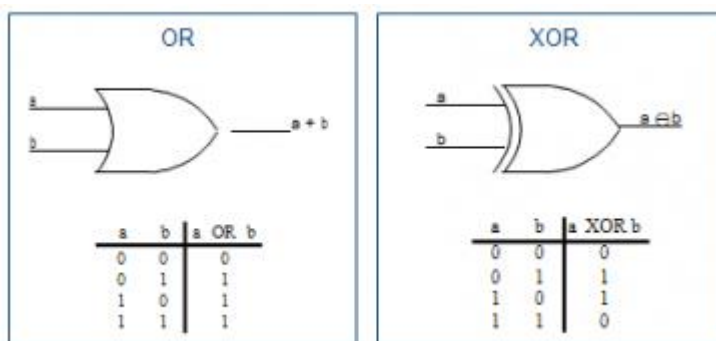
– El bit o los bits que salen suelen copiarse en el indicador de acarreo (el último que ha salido es el que queda).

Desplazamientos lógicos a la izquierda Desplazamientos lógicos a la derecha

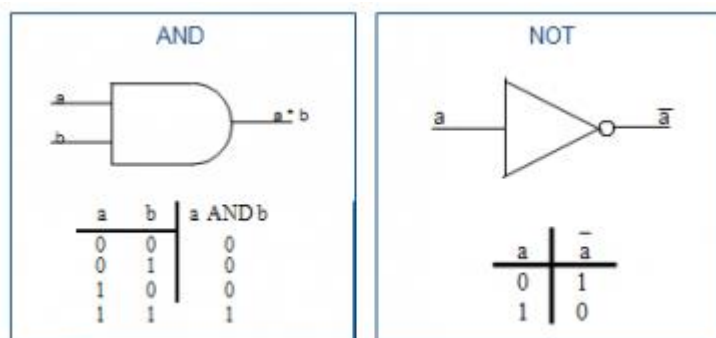


Desplazamientos Lógicos

Las operaciones lógicas realizan la operación sobre cada uno de los bits del operando o de los operandos



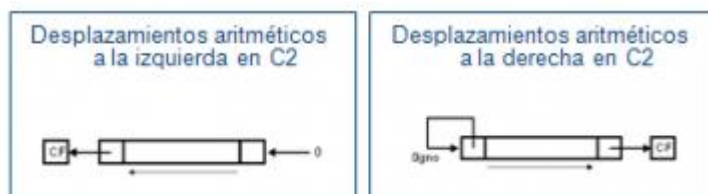
Desplazamientos Aritméticos



Desplazamientos Aritméticos

Desplazamientos aritméticos

- Equivalen a multiplicaciones y divisiones por dos, según sean hacia la izquierda o a la derecha, respectivamente.
- El sistema de representación de los operandos debe tenerse en cuenta si los operandos tienen signo.
- El bit o los bits que salen suelen copiarse en el indicador de acarreo (el último que ha salido es el que queda).



Desplazamientos Aritméticos

Desplazamientos circulares

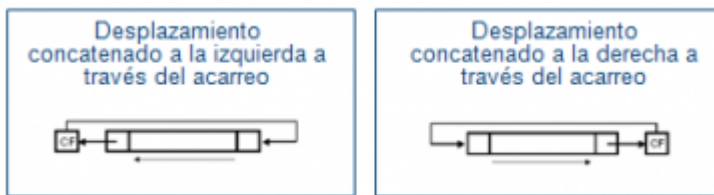
- Los bits que salen por un extremo entran por el otro.
- El bit o los bits que salen suelen copiarse en el indicador de acarreo (el último que ha salido es el que queda)



Desplazamientos Circulares

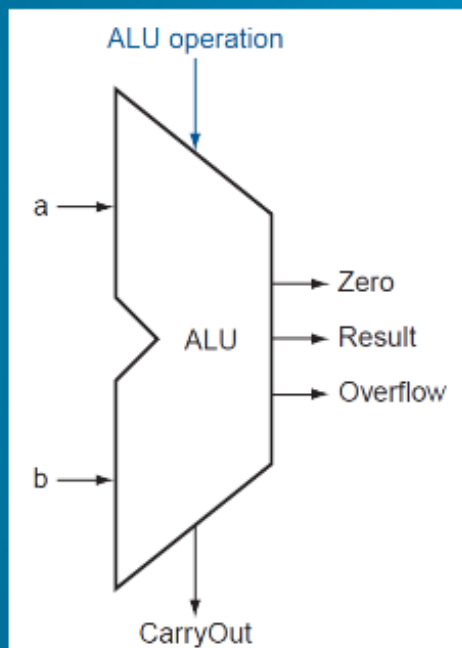
Desplazamientos circulares a través del flag de acarreo

- Los bits que salen por un extremo entran por el otro.
- El bit o los bits que salen suelen copiarse en el indicador de acarreo.



Desplazamientos Circulares del flag de acarreo

Diagrama y tabla de la ALU



Líneas de control				Función
C_3	C_2	C_1	C_0	
0	0	0	0	AND
0	0	0	1	OR
0	0	1	0	suma
0	1	1	0	resta
0	1	1	1	set on less than
1	1	0	0	NOR
$C_3 = A_{invert}$ $C_2 = B_{negate}$				

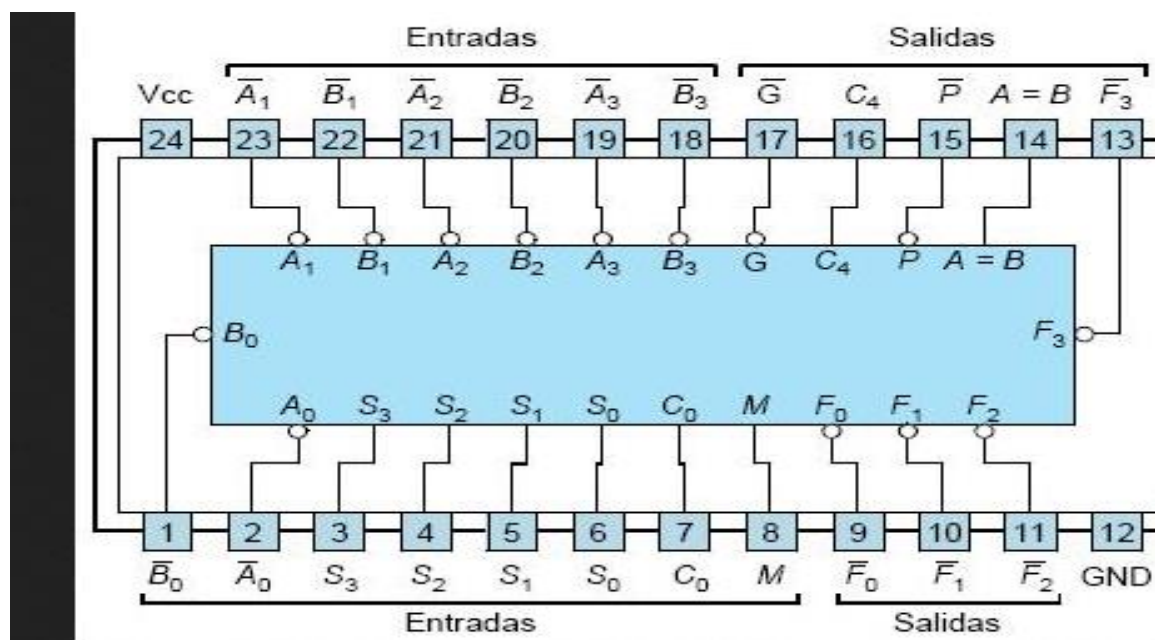
El **74181** es una unidad aritmético lógica bit slice implementada como un circuito integrado TTL de la serie 7400. Fue la primera ALU completa en un simple chip. ^{Fue} utilizado como el núcleo aritmético/lógico en los CPU de muchos minicomputadores históricamente significativos y en otros dispositivos.

El 74181 representa un paso evolutivo entre los CPU de los años 1960, que fueron contruidos usando puertas de lógica discretas, y los CPU o los microprocesadores en un simple chip de hoy. Aunque ya no es usado en productos comerciales, el 74181 es todavía una referencia en libros de textos sobre organización del computador y en papeles técnicos. También es usado a veces en cursos universitarios prácticos, para entrenar a los futuros arquitectos de computadores.

El 74181 es un circuito integrado TTL de la serie 7400 de mediana escala de integración (MSI), conteniendo el equivalente de 75 puertas lógicas y comúnmente empaquetado en un DIP de 24 pines. La ALU de 4 bits de ancho puede realizar todas las operaciones tradicionales de suma, resta, decrementar, con o sin acarreo, al igual que operaciones lógicas AND, NAND, OR, XOR y SHIFT. Están disponibles muchas variaciones de estas funciones básicas, para un total de 16 operaciones aritméticas y 16 operaciones lógicas en dos palabras de cuatro bits. Las funciones de multiplicación y división no son proporcionadas, pero pueden ser realizadas en pasos múltiples usando funciones de SHIFT y suma o resta. SHIFT no es una función explícita pero puede ser derivada de varias funciones disponibles, incluyendo $(A+B)$ más A, A más AB.

El 74181 realiza estas operaciones en dos operandos de cuatro bits que generan un resultado de cuatro bits con un acarreo en 22 nanosegundos. El 74S181 realiza las mismas operaciones en 11 nanosegundos, mientras que el 74F181 realiza las operaciones en típicamente 7 nanosegundos.

Múltiples 'slices' pueden ser combinados para tamaños arbitrariamente grandes de palabras. Por ejemplo, seis 74S181s y cinco generadores de acarreo look ahead 74S182 pueden ser combinados para realizar las mismas operaciones en operandos 64 bits en 28 nanosegundos. Aunque fue eclipsado por el desempeño de los microprocesadores de 64 bits de multi gigahertz de hoy, esto fue absolutamente impresionante cuando comparaba a las velocidades de reloj de submegahertz de los tempranos microprocesadores de cuatro y ocho bits.



Contador 00 a 99 con CD4026B y 555

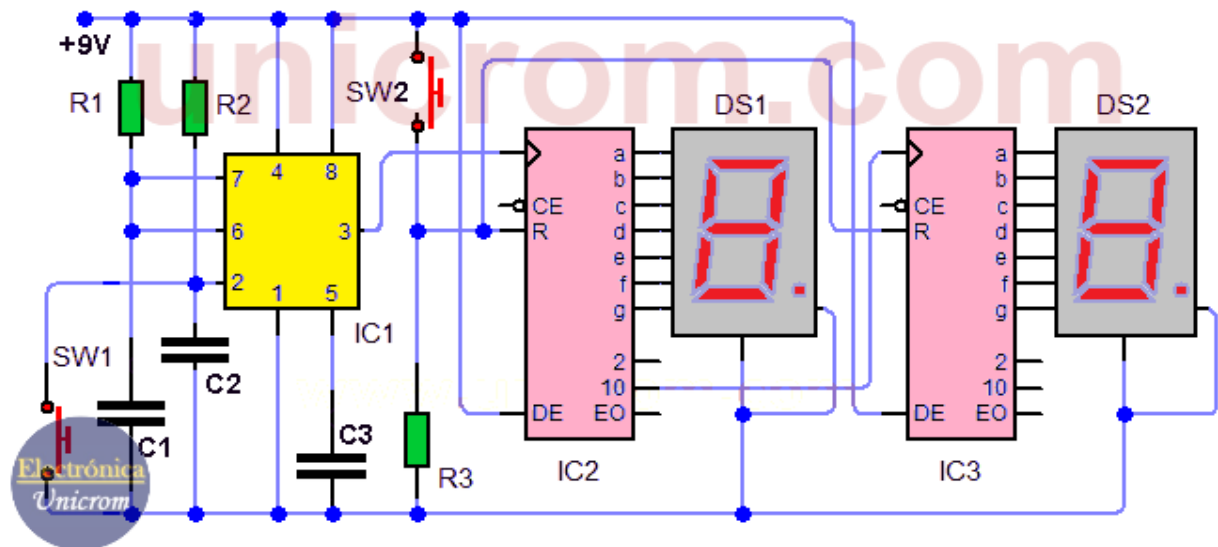
Contador 00 a 99 con CD4026B y 555

Este **contador 00 a 99 con CD4026B y 555** funciona de manera similar al que se utiliza en los lugares donde hay que atender a personas en forma ordenada, pidiéndoles que tomen una ficha.

Funcionamiento del contador 00 a 99

El circuito utiliza el conocido circuito integrado 555, para dar forma al pulso de conteo. El pulso de conteo se hace con el interruptor SW1. También se utilizan dos circuitos integrados CMOS 4026B, que manejan directamente los display de 7 segmentos (DS1, DS2).

Por ser un **contador 00 hasta 99**, el primer 4026 activa al segundo, cuando pasa de 9 a 0. (ver el pin 10 del primer 4026 que entra al entrada de reloj del segundo contador).



Cuando el circuito se conecta a la alimentación no se sabe en que cuenta iniciará, por lo que se incluye un interruptor de activación momentánea (SW2). Al presionar este interruptor la cuenta se pone en cero (00). Ver que al presionar el interruptor de contacto momentáneo SW2, se aplica un pulso positivo a los pines R de "RESET" en cada circuito integrado.