# 计组部分重要概念整理

#### 冯诺依曼计算机的特点:

- 1 计算机有运算器、存储器、控制器、输入设备和输出设备五大部件组成
- 2 指令和数据以同等地位存放于存储器内。并可按地址访问。
- 3 指令和数据均可用二进制表示
- 4 指令由操作码和地址吗组成。操作码表示操作的性质、地址码表示操作数在存储器中的位置
- 5 指令在存储器中按顺序存放。通常,指令时顺序执行的。在特殊情况下,可根据运算结果或指定的条件来改变运算顺序。
- 6 机器以运算器为中心。输入输出设备和存储器之间的数据传送通过运算器完成。

典型的冯诺依曼计算机是以运算器为中心的,现代的计算机已转化为以存储器为中心的。

#### 计算机硬件的主要技术指标:

机器字长: 寄存器的位数

存储容量:存储单元个数\*存储字长=MAR\*MDR运算速度:主频 MIPS(百万) 时钟周期 CPI

#### 存储器的层次结构主要体现在什么地方?为什么要分这些层次?

- 1)存储器的层次结构主要体现在 Cache—主存和主存—辅存这两个存储层次上。
- 2) Cache一主存层次主要解决 CPU 和主存速度不匹配的问题,在存储系统中主要对 CPU 访存起加速作用。从 CPU 的角度看,该层次的速度接近于 Cache,而容量和每位价格却接近于主存。这就答案要点决了存储器的高速度和低成本之间的矛盾;

主存一辅存层次主要解决存储系统的容量问题,在存储系统中主要起扩容作用。 从程序员的角度看,其所使用的存储器的容量和每位价格接近于辅存,而速度接 近于主存。该层次答案要点决了大容量和低成本之间的矛盾。

#### 试比较静态 RAM 和动态 RAM。

**答案要点:** 1) 静态 RAM 的特点: 依靠双稳态触发器保存信息,不断电信息不丢失; 功耗较大,集成度较低,速度快,每位价格高,适合于作 Cache 或存取速度要求较高的小容量主存。

2) 动态 RAM 的特点: 依靠电容存储电荷来保存信息, 需刷新电路进行动态刷新;

功耗较小,集成度高,每位价格较低,适合干作大容量主存。

什么叫刷新?为什么要刷新?说明刷新有几种方法。说明动态 RAM 各种刷新方式的特点。

#### 答案要点:

- 1)为防止信息丢失,将动态 RAM 的存储单元中的原存信息读出,并重新写入的数据再生过程,称为刷新。
- **2)**由于电容极板漏抗的存在,存储于电容中的电荷存在泄漏的情况,这会导致动态 RAM 存储单元中的原存信息丢失,因此,必须要进行刷新。
- **3)**动态 RAM 的刷新方式有集中式刷新、分散式刷新、异步式刷新和透明式刷新等四种方式。(只答前三种也可)

#### 4) 各种刷新方式的特点如下:

**集中式刷新的特点**:在最大刷新间隔时间内,集中安排一段时间进行刷新。 其缺点是进行刷新时必须停止读、写操作。这对主机而言是个"死区"

**分散式刷新的特点:**刷新工作安排在系统的存取周期内进行,对主机而言不再有"死区"。但该方式加长了系统的存取周期,存在无谓刷新,降低了整机运行效率。因此,分散方式刷新不适用于高速存储器。

**异步式刷新的特点**:结合了上述两种方式的优点,充分利用了最大刷新间隔。相对于分散式刷新而言,它减少了刷新次数;相对于集中方式来说,主机的"死区"又缩短很多。因此,这种方式使用得比较多。

透明式刷新的特点: 该方式不占用 CPU 时间,对 CPU 而言是透明的操作;但控制线路复杂。

#### 简述 Cache-主存地址映射有哪几种方式,以及各自的优缺点。

答: Cache-主存地址映射有直接映射方式、全相联映射方式和组相联映射方式三种。

直接映射方式的特点: 主存的字块只可以和固定的 Cache 字块对应, 优点是方式直接, 硬件实现电路简单, 成本低; 缺点是利用率低, 同时命中率和效率较低。

全相联映射方式主存中的字块可以和 Cache 的任何字块对应,优点是方式灵活,利用率高,缺点是所需逻辑电路复杂,使用成本太高。

组相联映射方式是对前两种映射方式的折衷,<mark>组内全相联,组间直接映像。</mark> 其特点是集中了两个方式的优点,成本也不太高,是目前应用最为广泛的 Cache 映射方式。

### I/O 设备与主机交换信息时,共有哪几种控制方式?简述它们的特点。

#### 参考答案要点:

I/O 设备与主机交换信息时,共有 5 种控制方式:程序查询方式、程序中断方式、DMA 方式、I/O 通道方式和 I/O 处理机方式。其中前 3 种方式是基本的且广泛应用的控制方式。

程序查询方式的特点:控制简单,硬件开销小; CPU 与外设是串行工作的,系统效率低。适用于 CPU 不太忙且传送速度要求不太高的场合。

程序中断方式的特点: CPU 和外设可并行工作,提高了 CPU 的效率,不仅适于主机和外设之间的数据交换,还特别适于对外界随机事件的处理。适用于 CPU 较忙,传送速度不太高的系统中,尤其适合实时控制及紧急事件的处理。

DMA 方式的特点: 完全由硬件(DMA 控制器)负责完成信息交换,信息 传递从以 CPU 为中心,转为以内存为中心,CPU 和外设可并行工作,对高速大 批量数据传送特别有用。但缺点是只能进行简单数据交换,电路结构复杂,硬件 开销大。

#### 接口的概念:

主机与 I/O 设备之间设置的一个硬件电路及其相应的软件控制。

#### 什么叫中断?

计算机在执行程序的过程中,当出现异常情况或特殊请求时,计算机停止现行程序的运行,转向对这些异常情况和特殊请求的处理,处理结束后再返回到现行程序的间断处,继续执行源程序,这就是中断。

#### CPU 响应中断的条件是什么?

#### 参考答案要点:

CPU 响应中断的条件可以归纳为三条:

- 1) 有中断请求;
- 2) CPU 允许中断, 即中断允许状态 IF=1 (或 EINT=1);

3) 一条指令执行结束。

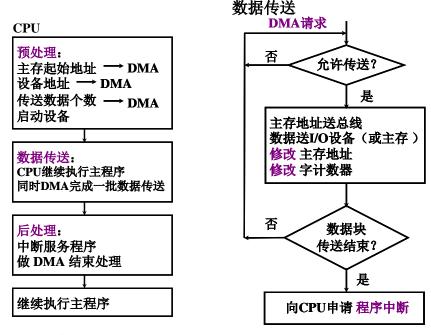
# 试比较单重中断和多重中断服务程序的处理流程,说明它们不同的原因。 参考答案要点:

- 1) 二者的比较可用两种中断的服务程序流程图(见教材 P201)的对比来说明,此处略。
- 2)单重中断和多重中断的区别在于"开中断"的设置时间不同。对于单重中断,开中断指令设置在最后"中断返回"之前,意味着在整个中断服务处理过程中,不能再响应其他中断源的请求。而对于多重中断,开中断指令提前至"保护现场"之后,意味着在保护现场之后,若有更高级别的中断源提出请求,CPU也可以响应,从而实现中断嵌套,这是二者的主要区别。

#### 结合 DMA 接口电路说明其工作过程。

#### 参考答案要点:

DMA 的数据传送过程可分为预处理、数据传送和后处理 3 个阶段。工作过程如下图所示:



#### 各阶段完成的工作如下:

- 1) **预处理阶段**: CPU 执行主程序实现 DMA 传送的初始化设置;
- 2) **数据传送阶段**:由 DMA 控制器实现内存和外设间的数据传送。

3)**后处理阶段:**中断处理程序判断传送的正误,对写入主存的数据进行校验,完成善后工作。

#### DMA 方式与程序中断方式的不同:

对照书或者 PPT 总结一下,列个表格比较容易记忆。

#### ALU 的功能和组成:

功能: 既能完成算术运算有能完成逻辑运算。

组成:核心部件是加法器和寄存器。

#### 寻址方式的含义:

是指确定本条指令的数据地址以及下一条将要执行的指令地址的方法。

#### 什么是指令周期? 指令周期是否有一个固定值? 为什么?

- 1) 指令周期是指 CPU 每取出并执行一条指令所需的全部时间。
- 2)由于计算机中各种指令执行所需的时间差异很大,因此为了提高 CPU 运行效率,即使在同步控制的机器中,不同指令的指令周期长度都是不一致的,也就是说指令周期对于不同的指令来说不是一个固定值。
- 3)指令周期长度不一致的根本原因在于设计人员,为了提高 CPU 运行效率而这样安排的,指令功能不同,需完成的微操作复杂程度亦不同,因此,不同指令的指令周期也不同。

#### 变址寻址和基址寻址的异同点:

基址寻址主要为程序或数据分配存储空间,故基址寻址的内容通常由操作系统或者管理程序确定,在程序的执行过程中其值是不可变的,而指令字中的 A 是可变的。在变址寻址中,变址寄存器的内容由用户设定,在程序执行过程中其值可变,而指令字中的 A 是不可变的。变址寻址主要用于处理数组问题。

# 中断周期前是什么阶段?中断周期后又是什么阶段?在中断周期 CPU 应完成什么操作?

中断周期前是指令的执行阶段(处于执行周期)。中断周期后是取指令阶段(处于取指周期)。在中断周期中,CPU应完成关中断、保存断点和转中断服务程序入口三个操作。

#### 什么是指令周期、机器周期和时钟周期? 三者有何关系?

CPU 每取出并执行一条指令所需的全部时间叫指令周期; 机器周期是在同步控制的机器中, 所有指令执行过程中(执行一步相对完整的操作)的一个基准时间, 通常以访问一次存储器所需的时间作为一个机器周期; 时钟周期是指计算机主工作时钟的周期时间, 它是计算机运行时最基本的时序单位, 通常时钟周期=计算机主频的倒数。

三者之间的关系: 指令周期常常用若干个机器周期数来表示, 机器周期也叫 CPU 周期; 而一个机器周期又包含若干个时钟周期(也称为节拍脉冲或 T 周期)。

#### CPU 的结构和功能

结构: 书 338 页图 8.1 和图 8.2

功能: 8.1.1 好好看看 (我懒不想打 TT)

试比较组合逻辑设计和微程序设计的设计步骤和硬件组成,说明哪一种控制速度更快,为什么?

#### 一)设计步骤

组合逻辑控制器的设计步骤: 1) 拟定机器的指令系统; 2) 确定 CPU 总体结构; 3) 确定时序系统, 拟定指令流程; 4) 安排每条指令中微操作的节拍; 5) 列出微操作命令的操作时间表; 6) 写出每一个微操作命令的逻辑表达式并化简; 7) 画出相应的组合逻辑电路图。

微程序控制器的设计步骤: 前三个步骤和组合逻辑控制器相同, 后边的步骤如下:

- 1) 写出对应机器指令的微操作及节拍安排;
- 2) 确定微指令格式 (确定微指令的编码方式和后继微地址的形成方式);
- 3)编写微指令码点。
- 二)硬件组成:组合逻辑控制器由组合逻辑电路提供微命令,其核心器件是各种门电路构成的复杂树形网络;微程序控制器由存储逻辑(微指令)提供微命令,其

核心器件是控制存储器。

三)组合逻辑控制器速度更快,因为其微命令全部由硬件(组合逻辑门电路)产生。

#### 说明微程序控制器的基本工作原理。

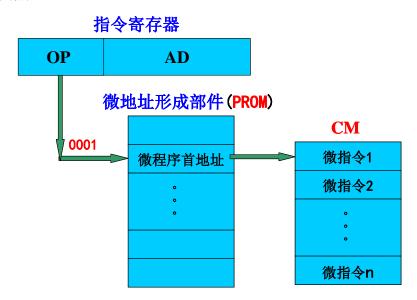
将控制器所需要的微操作命令,以微代码的形式编成微指令,存在专门的控制存储器中,CPU执行机器指令时,从控制存储器中取出微指令,对微指令中的操作控制字段进行解释,即产生执行机器指令所需的微操作命令序列。

其具体的工作过程如下:

首先将用户程序的首地址送至PC, 然后进入取指阶段。

- 1)取机器指令:从控制存储器中读取"取指微指令",用产生的微命令控制CPU 访存,读取机器指令,并送入指令寄存器IR。
- 2)形成微程序入口地址:根据机器指令的操作码,通过微地址形成电路,产生与该机器指令对应的微程序入口地址,并送入CMAR。
- 3)逐条取出机器指令对应的微程序并执行之。
- 4)返回取指微指令,开始又一条机器指令的执行。如此不断重复,直到整个程序执行完为止。

画图并说明微程序控制器中是如何根据操作码形成相应微程序入口地址的。 参考答案要点:



如上图所示,机器指令取至指令寄存器后,指令的操作码作为微地址形成部件的输入,来形成微指令的地址。因此,可以把微地址形成部件理解为一个编码

器。微地址形成部件可采用 PROM 实现,即以指令的操作码作为 PROM 的地址,而相应的存储单元中就存放着对应该指令微程序的首地址。

## 操作控制字段常见的几种编码方法:

- 1直接编码(直接控制)方式
- 2 字段直接编码方式
- 3字段间接编码方式
- 4 混合编码
- 5 其他