

《计算机组成原理》期末复习资料（一）

复习资料及试题汇编(00.1-01.7)

一、数据表示、运算和运算器部件

1. 将十进制数+107/128 和-52 化成二进制数，再写出各自的原码、反码、补码表示（符号位和数值位共 8 位）。

解： $+107/128 = +6BH/80H = +1101011B/10000000B = +0.1101011$
 $-52 = -34H = -110100$

原码	01101011	10110100
反码	01101011	11001011
补码	01101011	11001100

2. 判断下面的二进制的编码系统是有权还是无权码，写出判断的推导过程。

十进制数	二进制的编码
0	0000
1	0111
2	0110
3	0101
4	0100
5	1011
6	1010
7	1001
8	1000
9	1111

解：设 4 位二进制每位分别为 ABCD，且假定其为有权码。则

从 4 的编码 0100 可求得 B 的位权为 4；从 8 的编码 1000 可求得 A 的位权为 8；

从 7 的编码 1001 可求得 D 的位权为 -1；从 6 的编码 1010 可求得 C 的位权为 -2；

再用 ABCD 的位权分别为 $84-2-1$ 来验证 112359 的编码值，结果均正确。所以，该编码系统为有权码。

3. 说明海明码纠错的实现原理。为能发现并改正一位、也能发现二位错，校验位和数据位在位数上应满足什么关系？

解：

(1) 海明码是对多个数据位使用多个校验位的一种检错纠错编码方案，。它是对每个校验位采用偶校验规则计算校验位的值，通过把每个数据位分配到几个不同的校验位的计算中去。若任何一个数据位出错，必将引起相关的几个校验位的值发生变化，这样也就可以通过检查这些校验位取值的不同情况，不仅可以发现是否出错，还可以发现是哪一位出错，从而提供了纠错检错的可能。

(2) 设数据位为 k ，校验位为 r ，则应满足的关系是 $2^{r-1} \geq k+r$ 。

4. 什么叫二-十进制编码？什么叫有权码和无权码？够举出有权、无权码的例子。

解：

(1) 二-十进制编码通常是指用 4 位二进制码表示一位十进制数的编码方案。

(2) 有权码是指 4 位二进制码中，每一位都有确定的位权，4 位的位权之和代表该十进制的数值。例如 8421 码从高到低 4 位二进制码的位权分别为 8、4、2、1；无权码则相反，

4 位二进制码中，每一位都没有确定的位权，只能用 4 位的总的状态组合关系来表示该十进制数值。例如循环码就找不出 4 个二进制位中的每一位的位权。

5. 已知： $[X]_{\text{补}}=010111101$, $[Y]_{\text{补}}=011010101$, 计算 $[X+Y]_{\text{补}}$, $[X-Y]_{\text{补}}$ 。并判断溢出。

解： $[-Y]_{\text{补}}=[Y]_{\text{补}}+1=100101010+1=100101011$

```

      00 10111101 (+189)
+)   00 11010101 (+213)
-----
      01 10010010 (+402) ∴  $[X+Y]_{\text{补}}=[X]_{\text{补}}+[Y]_{\text{补}}=01\ 10010010$ , 结果出现上溢。

```

```

      00 10111101 (+189)
+)   11 00101011 (-213)
-----
      11 11101000 (-24) ∴  $[X-Y]_{\text{补}}=[X]_{\text{补}}-[-Y]_{\text{补}}=11\ 11101000$ , 计算结果无溢出。

```

6. 已知： $X=0.1101$, $Y=-0.1011$, 利用原码一位乘法实现 $X*Y$ 。

解：高位部分积 低位部分积/乘数

```

      00 0000      1011
+) 00 1101
-----
      00 1101
→ 00 0110      1101
+) 00 1101
-----
      01 0011
→ 00 1001      1110
+) 00 0000
-----
      00 1001
→ 00 0100      1111
+) 00 1101
-----
      01 0001
→ 00 1000      1111

```

结果符号位为负，∴ $X*Y=10001111$

7. P91 例题

8. 设 $A=-0.101101*2^{-3}$, $B=0.101001*2^{-2}$, 先将 A、B 表示为规格化的浮点数。要求阶码用 4 位（含阶符号）移码表示，尾数用 8 位（含浮点数的符号）原码表示，再写出 A+B 的计算步骤和每一步的运算结果。

解： $-0.101101*2^{-3}$ 的浮点数的格式为：1 0101 1011010 或 0 101 1 1011010

$0.101001*2^{-2}$ 的浮点数的格式为：0 0110 1010010 或 0 110 0 1010010

计算 A+B：（双符号位补码相加）

(1) 求阶差： $|\Delta E|=|0101-0110|=0001$

(2) 对阶：A 变为 1 0110 01011010

(3) 尾数相加：11 10100110 (补码)

```

      11 10100110 (补码)
+   00 1010010
-----
      00 0100101

```

(4) 规格化：左规，尾数为 0 1001010，阶码为 0101

(5) 无舍入操作，也没有溢出。

计算结果为：0 0101 1001010，即 $+1001010*2^{-3}$

9. 浮点数阶码选用移码表示有何优点？浮点数表示中的隐藏位技术的作用是什么？在什么时刻完成对隐藏位的处理？当尾数选用补码表示时，如何表示十进制数 -0.5，才能满足规格化表示的要求。

解：

- (1) 移码表示有利于表示和处理浮点数的机器零（或简化机器中的判 0 线路）。
- (2) 隐藏位是指可以把规格化浮点数的尾数最高位的值（原码时为 1，补码时为与符号位相反）省去，以提高一位二进制尾数的表示精度。这一处理应出现在保存浮点数到存储器之前（隐藏），或从存储器读浮点数到运算器中（恢复）的时刻来进行。
- (3) -0.5 应表示为 -1×2^{-1}

10. 说明定点运算器的功能组成以及乘商寄存器的主要功能。

解：

- (1) 功能是完成算术运算和逻辑运算的数据加工部件。
 - (2) 组成：1) 算术逻辑运算部件 ALU；2) 一组通用寄存器；3) 乘商寄存器（专用的串行寄存器）；4) 实现各部件之间的相互连接和数据传送的多路选择器，以及接受外部数据输入和送出运算结果的逻辑电路。
 - (3) 乘商寄存器的主要功能是实现硬件的乘除法指令和自身的左右移位。
11. 举例说明 ALU 通常提供的至少 5 种运算能力？运算器使用多累加器的好处是什么？乘商寄存器的基本功能是什么？

解：

- (1) ALU 提供加、减、与、或、异或等算术运算和逻辑运算。
 - (2) 使用多累加器有利于减少运算器执行运算过程中访问内存存储器的次数，即可把一些中间结果暂存在累加器中，有利于提高计算机系统的运行效率。
 - (3) 乘商寄存器的最基本功能是支持硬件乘法和除法指令的快速运算。在乘法指令运算时，开始存乘数，最后则是乘积的低位部分。在除法指令运算时，开始存被除数的地位部分，最后则是商。其支持左右移位，用户在程序中不能访问它。
12. 画出一个相对完整的定点数运算器组成框图，包括输入输出数据和基本控制信号。（略）

二、指令、指令系统和控制器部件

1. 在设计指令系统时，通常应从哪 4 个方面考虑？*（P137）
2. 举例说明计算机中常用的四种寻址方式（寄存器寻址，寄存器间接寻址，变址寻址，堆栈寻址），从形式地址到得到操作数的寻址处理过程。

解：

- (1) 寄存器寻址，形式地址为寄存器名（或编号），寄存器中的内容为操作数；
 - (2) 寄存器间接寻址，形式地址为寄存器名（或编号），寄存器中的内容为操作数的地址，再读一次内存得到操作数。
 - (3) 变址寻址，形式地址为变址寄存器名（或编号）和变址偏移值，把变址寄存器中内容与变址偏移值相加得到操作数的地址，再读一次内存得到操作数。
 - (4) 堆栈寻址，通常形式地址为将写入堆栈的、或接收堆栈读出内容的寄存器名（或编号），指令中不直接给出内存地址，用默认堆栈指针 SP，修改 SP 操作。
3. 原理性地说明：ADD R0, R1 (SUB R3, R2)、条件相对转移(子程序调用)指令的指令格式和执行步骤。

解：

- (1) ADD R0, R1：指令中给出操作码和 R0、R1 的编号；指令执行步骤：
 - 1) 程序计数器 (PC) 的内容送地址寄存器；2) 读内存，读出内容送指令寄存器 (IR)；PC 内容+1（增量）；3) R0、R1 送 ALU，ALU 执行加运算，运算结果存回 R0 寄存器；保存运算结果的特征状态；4) 检查有无中断请求，有，则响应中断，无则转入下一条指令的执行过程。

(2) 条件相对转移指令：指令中给出操作码和相对转移后的地址。指令的执行步骤：

1) 程序计数器 (PC) 的内容送地址寄存器；2) 读内存，读出内容送指令寄存器 (IR)；PC 内容+1 (增量)；3) 执行条件转移指令时，要判别指定的条件，若为真，才执行：尚未修改的 PC 内容送 ALU，相对转移偏移值送 ALU，ALU 执行加操作，结果送入 PC；否则顺序执行下条指令。4) 检查有无中断请求，有，则响应中断，无则转入下一条指令的执行过程。

4. 原理性说明条件转移指令和无条件转移指令的相同点和不同点。子程序调用与转移指令的区别是什么？

解：(1) 相同点是：都必须在指令中给出转移地址；不同点是：条件转移指令还必须在指令中给出判断是否执行转移所依据的条件。

(2) 区别在于：子程序调用指令转移后还有个对应的返回的操作；二一般转移指令不涉及转移后是否和如何再次返回。

5. 简要说明组合控制器应由哪几个功能部件组成。

解：组合逻辑控制器由以下几个部件组成：

(1) 由组合逻辑电路组成的时序控制信号产生部件直接形成并提供控制计算机各部件协同运行所需要的时序控制信号。(取代微程序的控存)

(2) 由节拍发生器提供执行指令的步骤 (时序) 标记信号和时序信号 (取代下地址形成部件)

(3) 由操作码译码器输出用于标识不同的指令，并与节拍发生器和其它控制条件信号共同形成全部时序控制信号。

6. 在微程序控制器中，通常有哪 5 种得到下一条微指令地址的方式？(p163)

7. 说明组合逻辑控制器与微程序控制器在组成和原理上异同处及优缺点。

解：

(1) 相同之处：1) 基本功能相同，即提供计算机各个部件协同运行所需的控制信号；2) 基本组成也相同，即 PC、IR 及几个步骤完成每一条指令的具体功能。

(2) 不同之处：1) 处理指令执行步骤方法不同：组合逻辑控制器是利用节拍发生器的节拍信号区分指令执行步骤；而微程序控制器是通过微指令地址的衔接区分指令执行步骤；

2) 提供控制信号的方案不同：组合逻辑控制器采用组合逻辑电路直接产生控制信号；微程序控制器是通过微地址译码器找到控存单元，取出的微指令才是控制信号。

8. 简要说明组合逻辑控制器中的节拍发生器的作用是什么？简述其运行原理。(略)

三、多级结构的存储器系统

1. 说明多级结构存储器是建立在什么原理之上的？什么是多级结构存储器相同中的一致性原则和包含性原则？

解：

(1) 多级结构的存储器是建立在局部性原理之上的，即即在一小段时间内运行的程序只使用少量的指令和数据，而该指令和数据又往往集中在存储器的一小片存储区中，且顺序执行较转移执行比例大。因此可按所使用指令和数据的急迫和频繁程度将其存入容量、速度和价格不同的存储器中，从而取得更高的性能价格比。

(2) 一致性原则是指保存在不同级的存储器中的同一数据必须有相同的值。包含性原则是指保存在内层的存储器中的数据一定也保存在外层存储器中。

2. 说明采用多级结构的存储器系统的目的？使用多体结构的主存储器的目的？

解：

(1) 采用三级结构的目的是：Cache-主存层次结构用于解决 CPU 与主存间速度不匹配问

题，使系统具有主存容量和接近于 Cache 速度；虚拟存储器-主存层次结构用于解决主存容量小、运行成本高的问题，使系统具有辅存容量和接近主存速度，且造价和运行成本低。

(2)使用多体结构的目的是：实现主存储器的并行读写，即在一个存取周期或略多的时间内并行读取多个字，以提高数据的传输速度。

3. DRAM 和 SRAM 器件的特性有那些主要区别？各自主要应用在什么地方？（略 P266）

4. 说明主存储器、高速缓存、虚存各自的组成及优缺点。

解：（1）组成：主存储器通常由动态存储器 DRAM 芯片组成；高速缓存是由静态存储器 SRAM 组成；而虚存是由快速磁盘设备中的一片存储区组成。

（2）比较：1）在存取时间上高速缓存最快，虚存最慢，主存在其间；2）在容量上高速缓存最小，虚存最大，而主存在其间；3）在存储成本上高速缓存最高，虚存最低，而主存在其间。

5. 说明高速缓存的组成、工作原理、映像方式、优缺点。衡量高速缓存的最重要的指标是什么？

解：

(1) 高速缓存是由容量小、速度快的静态存储器器件组成。其工作原理如下：

1) CPU 将主存信息读入 CPU 的同时也写入 Cache 的数据字段，并将该数据所对应的主存地址写入标志字段。2) CPU 下次访问主存时，先将该地址与标志字段的内容相比较，若地址值相同，则数据内容即为要读的数据，可直接访问 Cache，且有效位字段置 1（命中）；否则，再访问主存，有效位字段置 0。3) 利用算法将非命中的数据逐步替换掉。4) 根据局限性原理，CPU 访问的绝大部分信息可直接从 Cache 中得到。

(2) 映像方式有：1) 全相联映像，即将主存的一个字块可以映像到整个 Cache 的任何一个字块。灵活性大，但线路过于复杂，成本太高；2) 直接映像，即将主存的一个字块只能映像到 Cache 的确定一个字块。线路简单，成本低，但灵活性差，影响命中率；3) 多组相联映像即将 Cache 分为若干组，每个组含若干个多体。是前两着方式的折中方案，命中率较高，线路也不太复杂。

（3）衡量高速缓存的最重要的指标是它的命中率。

6. 说明一次性写光盘的组成与工作原理。

解：

(1) 由光盘机和盘片组成。其中光盘机由激光器、光束分离器、光聚焦镜、主轴驱动机构、读写头及寻道定位机构组成，盘片由基板、铝质反射层和薄金属膜组成。

(2) 工作原理：激光器产生一定强度的激光束，经光束分离器将激光束分离为写光束和读光束两部分。写入时，写光束通过跟踪反射镜和聚焦镜实现寻道定位，将很细的光束照射到指定光盘位置，在金属膜上融化出一个小坑，表示已完成 1 信号的写入；读出时，读光束也照射到该光盘位置，将是否有小坑通过反射光的强弱并光电转换器还原为 1、0 信号。

7. 使用磁盘阵列的目的是什么？RAID0……各有什么样的容错能力？

解：

(1) 使用磁盘阵列的目的是通过多个统一管理和调度的物理盘，得到比单个磁盘高大的存储容量、更快的读写速度、更高的容错能力和更好的性能价格比。

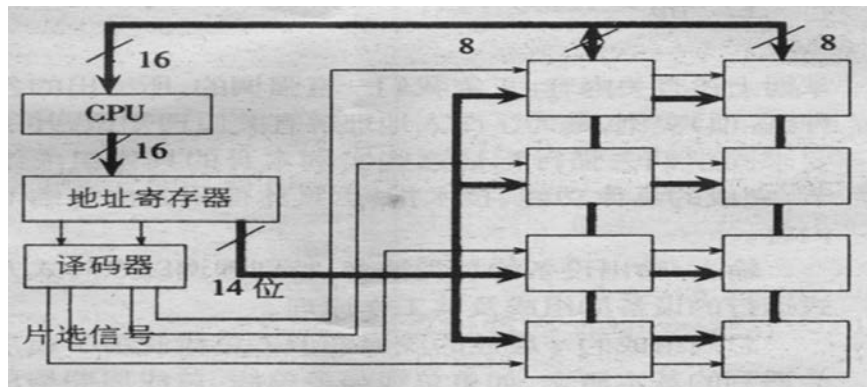
(2) RAID0 无容错能力；RAID1 是镜像工作方式，每个数据都写到两个磁盘中，容错能力强；RAID4 和 RAID5 都是拿出 N 个磁盘总容量的 1/N 保存奇偶校验信息，有容错能力，磁盘存储容量的有使用效率也较高。

8. 用 16K*8 的 SRAM 实现 64K*16 的主存系统，按字寻址，设计该主存的逻辑图，并说明总线

和数据总线的位数，该存储器 16 位字长 CPU 的连接关系。

解：

(1) 逻辑图



(2) 用 4 片 16k*8 的 SRAM 可实现字扩展，2 片实现位扩展，故共需要 8 片 SRAM。要寻址 64K 字，内存地址应为 16 位。CPU 与内存字长为 16 位，故数据总线也应为 16 位。

四、输入/输出设备与输入/输出系统

1. 比较针式、喷墨和激光打印机的优缺点和主要应用场合。

解：

- (1) 针式打印机的印字机械装置是多个用电磁铁控制的打印针。打印速度慢，噪声大，打印质量一般。多用于质量要求不高且希望价格较低场合。
- (2) 喷墨打印机是非击打式打印机。打印速度较快，噪声低，打印质量较高。多用于彩色打印的场合。
- (3) 激光打印机也是非击打式打印机。打印速度更快，噪声低，打印质量更高。多用于要求打印质量较高的场合，高档的激光打印机在电子照排印刷系统中得到了普遍的应用。

2. 说明激光打印机的原理性组成及完成打印操作的运行过程。

解：

- (1) 组成：带电器、记录鼓、印字机控制器、碳粉盒、打印纸及走纸机构、激光扫描系统、转印装置以及加热部分等。
 - (2) 运行过程：带电器将记录鼓表面渡有一层感光材料且充满一层电荷。由印字控制器将要打印的内容形成点阵信息脉冲控制激光器系统输出激光束，对作圆周运动的记录鼓进行横向重复扫描。扫描时激光器对鼓表面进行有选择地曝光（照相）。被曝光部分释放电荷，而未曝光部分仍保留电荷并使鼓表面形成“潜像”（潜影）。当记录鼓转到碳粉盒时，带静电电荷的潜像部分（信息区域）被吸附上碳粉（显影）。因打印纸的背面施以反向静电电荷，则鼓表面上的碳粉由转印装置被吸附在打印纸上（转印）。碳粉经加热部分加热后将融化烘干后凝沾在打印纸上（定影）。记录鼓每旋转一周打印一页内容。在打印下一之页前清除掉鼓表面的碳粉和残余的电荷。
3. 说明通用可编程输入/输出接口中应包括哪些组成部件及各自的功能，并解释通用和可编程的含义。

解：

- (1) 通用可编程接口的组成与功能：1) 设备识别电路，用于 CPU 寻找要用的设备；2) 控制命令寄存器，用于存放 CPU 的控制命令；3) 状态寄存器，用于指出接口设备的运行状态；4) 数据缓冲寄存器，用于解决 CPU 与设备间交换数据时的速度匹配；5) 中断逻辑电路，用于记忆中断请求、处理中断屏蔽、响应中断及中断处理等。
- (2) 通用是指该接口电路具有多功能和用法；可编程是指可利用指令对该接口的功能、运

行方式及控制参数进行设置。

4. 说明 DMA 接口的组成与功能以及与通用接口的比较。

解：

(1) DMA 的组成与功能：1) 主存地址计数器，用于存放主存地址；2) 数据数量计数器，用于存放传送数据的数量；3) 控制状态逻辑，用于修改主存地址计数器和数据数量计数器、指定传送功能及协调 CPU 和 DMA 信号的配合与同步；4) 请求触发器，用于接收和记忆设备送来的请求数据传送的信号；5) 数据缓冲寄存器，用于存放高速设备与主存间的数据；6) 中断机构，用于实现中断处理。

(2) 结构相似的是中断机构、数据缓冲寄存器和控制状态逻辑；其余结构不同。

5. 比较程序直接控制、程序中断传送和直接存储器访问方式在完成输入输出操作时的优缺点。

解：

(1) 程序查询方式是指在用户程序中直接使用 I/O 指令完成输入输出操作。它由 CPU 通过查询设备的运行状态来控制传送过程。优点是硬件简单，缺点是 CPU 速度快，外设慢，其绝大多数时间都花费在查询等待上，因此严重影响系统运行性能。

(2) 程序中断方式是指由被读写的设备主动向 CPU 报告是否已进入准备好状态，这样 CPU 不必花费时间去循环测试，从而提高了系统的总体运行性能，即 CPU 可与外设输入输出并行工作。

(3) 直接存储器访问方式是指把数据的传送过程交由一块专用 DMA 接口来控制，让 DMA 卡代替 CPU 在快速设备与主存之间直接传送数据。每传送一个数据只需一个总线周期即可。

6. 分别说明地址总线的位数、数据总线的位数和时钟频率对计算机性能由什么影响？控制总线的作用是什么？说明总线周期、总线等待状态的含义是什么？

解：

(1) 地址总线的位数决定了最大的主存寻址空间；数据总线的位数与运行频率的乘积正比于该总线的最高数据传送能力；控制总线的作用是指明总线的周期和一次输入输出操作完成的时刻。

(2) 总线周期是指通过总线完成一次数据传送的时间，通常是由一次地址时间和一次数据时间组成；若被读写的存储器或外设的运行速度慢，在一次数据不能完成读写操作，则需再增加一到多次数据时间，该时间被称为总线的等待状态。

7. 总线的 BURST 传送方式与正常传送方式的区别是什么？简要说明一次中断的响应和处理过程。

解：

(1) BURST 传送方式是指通过一次地址时间和多次数据时间，高速完成一组（多个）数据传送。而正常传送方式是通过一次地址时间和一次数据时间完成一个数据传送。

(2) 一次中断响应：当有中断请求时，若系统允许中断，CPU 正在处理的程序优先级比正在请求中断的优先级低，当一条指令执行结束后，CPU 可以响应中断。

(3) 中断处理过程：关中断；保护断点和现场；判中断源并转中断服务；开中断；执行中断服务程序；关中断；回复现场和断点；开中断；返回断点。