



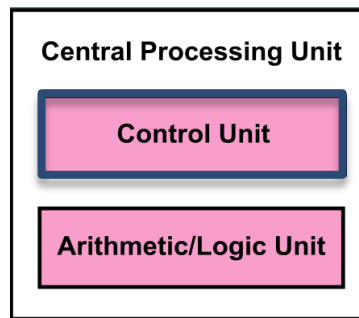
عملي بنیان الحواسيب - ٢ - COMPUTER ARCHITECTURE - 2 -

الجلسة الأولى: مراجعة مفاهيم هامة

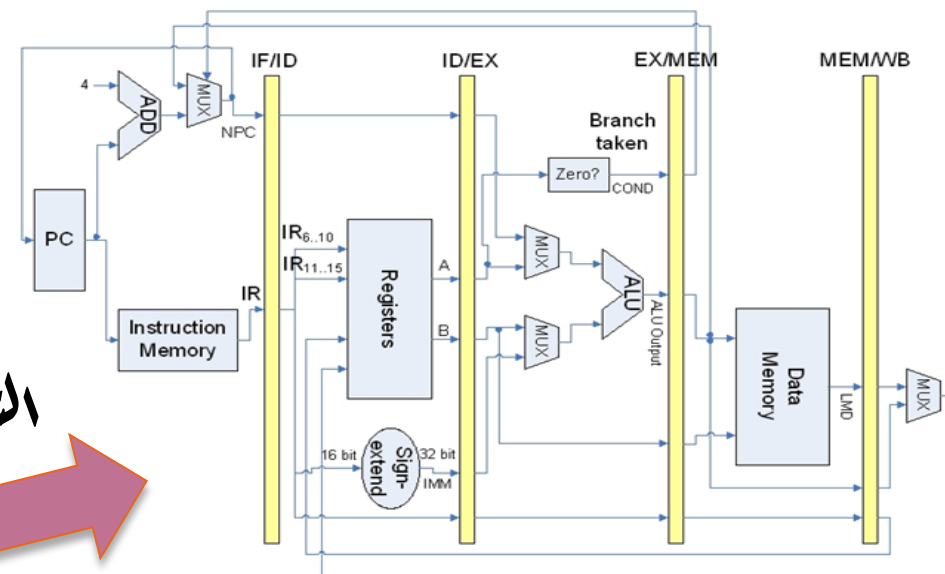


م. عيرميّا

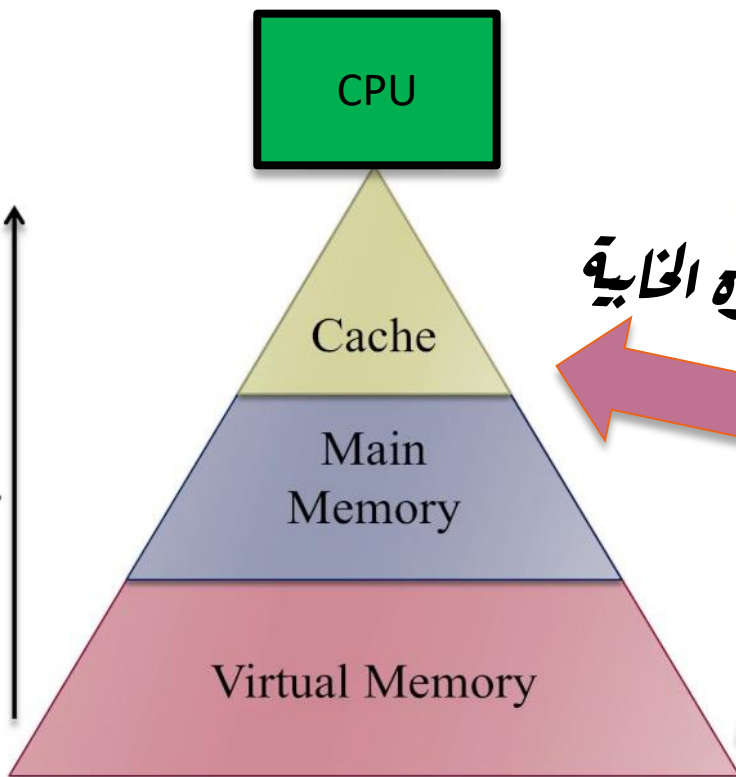
٢٠٢٣ - ٢٠٢٤ م



تصميم وحدة التحكم C.U



Speed ↑



الذاكرة الخالية

التوارد P.L

الذاكرة الافتراضية

البنية السليمة الفائق S.S

CA2

		IF	ID	EX	MEM	WB	
		IF	ID	EX	MEM	WB	
		IF	ID	EX	MEM	WB	
			IF	ID	EX	MEM	WB
			IF	ID	EX	MEM	WB
				IF	ID	EX	MEM
				IF	ID	EX	MEM



CPU Performance أداء المعالجات

$$\text{CPU time} = \frac{\text{Seconds}}{\text{Program}} = \frac{\text{Instructions}}{\text{Program}} \times \frac{\text{Cycles}}{\text{Instruction}} \times \frac{\text{Seconds}}{\text{Cycles}}$$

$$\text{CPUtime} = \text{IC} * \text{CPI} * \text{T} = \text{IC} * \text{CPI} / f = \text{CC} / f$$

$$\text{MIPS} = \frac{\text{IC}}{\text{CPUtime}} \times 10^{-6} = \frac{f}{\text{CPI}} \times 10^{-6}$$

$$\text{MFLOPS} = \frac{N (\text{FP operations})}{\text{CPUtime}} \times 10^{-6}$$

$$\text{Speedup} = \frac{\text{Performance(new)}}{\text{Performance(old)}} = \frac{\text{CPUtime(old)}}{\text{CPUtime(new)}}$$

f (Frequency) تردد المعالج $1/T$
IC عدد التعليمات في البرنامج
CC عدد الأدوار الكلية في البرنامج
CPI عدد الدورات (الوسطى) في التعليمات
(Cycle Per Instruction)

Million Instruction per second

Million Floating Point Operation per second

Amdahl's Law

تمرين : بفرض أنه يتم تنفيذ البرنامج prog على معالج P علماً بأن عدد التعليمات المنفذة 10 مليون تعليمة، ووسطي عدد الأدوار بالتعليمة لهذا البرنامج $CPI=2.5$ ، وأن تردد المعالج 200MHz. احسب زمن دور الساعة T، وزمن التنفيذ CPUtime، ثم احسب قيمة MIPS.

الحل: $T = 1/f = 1/(200 \times 10^6) = 5 \times 10^{-9} \text{ s} = 5 \text{ ns}$

$$CPUtime = CC / f = IC * CPI / f = IC * CPI * T$$

$$= 10,000,000 \times 2.5 \times 5 \times 10^{-9} = 0.125 \text{ seconds}$$

$$MIPS = IC / CPUtime * 10^{-6} = 10^7 / 0.125 * 10^{-6}$$

$$= 80$$

تمرين: نريد اختبار مترجمين **compiler** مختلفين على معالج يعمل بتردد **f**، تم استخدام كل من المترجمين من أجل برنامج معين، فحصلنا على القيم الموضحة في الجدول، المطلوب احسب **CPI** بالحالتين، وأي التسلسلين أسرع بالتنفيذ؟

Instruction class	عدد التعليمات باستخدام المترجم الأول	عدد التعليمات باستخدام المترجم الثاني	CPI
A	2×10^6	4×10^6	1
B	1×10^6	1×10^6	2
C	2×10^6	1×10^6	3

الحل: $CC1 = (2 \times 1 + 1 \times 2 + 2 \times 3) \times 10^6 = 10 \times 10^6 \text{ cycles}$

$CPI1 = \text{clock cycles} / \text{instruction count} = 10 \times 10^6 / (5 \times 10^6) = 2$

$CC2 = (4 \times 1 + 1 \times 2 + 1 \times 3) \times 10^6 = 9 \times 10^6 \text{ cycles}$

$CPI\ 2 = 9 \times 10^6 / (6 \times 10^6) = 1.5$

$CPUtime1 = CC1 / f = 10 \times 10^6 / f$

$CPUtime2 = CC2 / f = 9 \times 10^6 / f$

⇐ تنفيذ التسلسل الثاني أسرع من الأول بنسبة $10/9 \approx 1.11$ مرة

تمرين: بفرض أن لدينا معالجاً ينفذ برنامجاً مؤلفاً من تشكيلة التعليمات الموضحة في الجدول التالي، المطلوب:

١- احسب CPI

instruction	instruction frequencies F_i	costs CPI_i
Integer ALU	50%	1 cycle
Load	20%	5 cycle
Store	10%	1 cycle
Branch	20%	2 cycle

٢- بفرض أنه بالإمكان إجراء تحسين بإضافة ذاكرة خابية Cache والتي تقلل أدوار تعليمات التحميل لتصبح 3 cycle، احسب CPI في هذه الحالة ثم احسب مقدار التسريع الناتج عن هذا التحسين؟

الحل:

$$CPI = CC/IC = \sum CPI_i \times F_i$$

$$CPI(1) = 0.5 \times 1 + 0.2 \times 5 + 0.1 \times 3 + 0.2 \times 2 = 2.2$$

$$CPI(2) = 0.5 \times 1 + 0.2 \times 3 + 0.1 \times 1 + 0.2 \times 2 = 1.6$$

$$\text{Speedup} = \frac{\text{Original Execution Time}}{\text{New Execution Time}} = \frac{\text{Instruction count} \times \text{old CPI} \times \text{clock cycle time}}{\text{Instruction count} \times \text{new CPI} \times \text{clock cycle time}}$$

$$= \frac{\text{old CPI}}{\text{new CPI}} = \frac{2.2}{1.6} = 1.37$$

وظيفة : بفرض أن لدينا برنامجاً يتألف من تشكيلة التعليمات التالية:

650 ALU operations, 100 stores, 600 loads, 50 branches

وبفرض أن كل تعليمة حسابية يلزمها **1cycle** ، كل تعليمة تحميل أو تخزين في الذاكرة يلزمها **5cycle** وكل تعليمة

تفرع يلزمها **2cycle** ، وبفرض أن تردد المعالج **2 GHz**.

١- احسب زمن التنفيذ، **CPI**.

٢- بفرض أمكننا تقليل عدد تعليمات التحميل إلى النصف، احسب التسريع الناتج، ثم احسب **CPInew**.

CPUtime = 2125 ns

CPI= 3.03

CPUtime(new) = 1375 ns

Speedup= 1.54

CPI (new) = 2.5

الجواب:

وظيفة: بفرض لدينا المعالجين التاليين P1,P2 ينفذان نفس مجموعة التعليمات، الأول معالج أحادي النبضة **Single Cycle**، والآخر متعدد الأدوار **Multi Cycle** وفيه **CPI=3**، ويعملان على ترددات الساعة الواردة بالجدول، المطلوب:

processor	Clock rate (f)	CPI
P1	$1.6 * 10^9$?
P2	$2.4 * 10^9$	3

١- أيهما أعلى بقيمة **MIPS**؟

٢- بفرض أن عدد التعليمات في البرنامج المنفذ = 3200 احسب زمن التنفيذ على المعالجين، واحسب عدد أدوار التنفيذ، وحدد أي المعالجين له الأداء الأعلى؟

الجواب:

$$\text{MIPS1} = 1600$$

$$\text{MIPS2} = 800$$

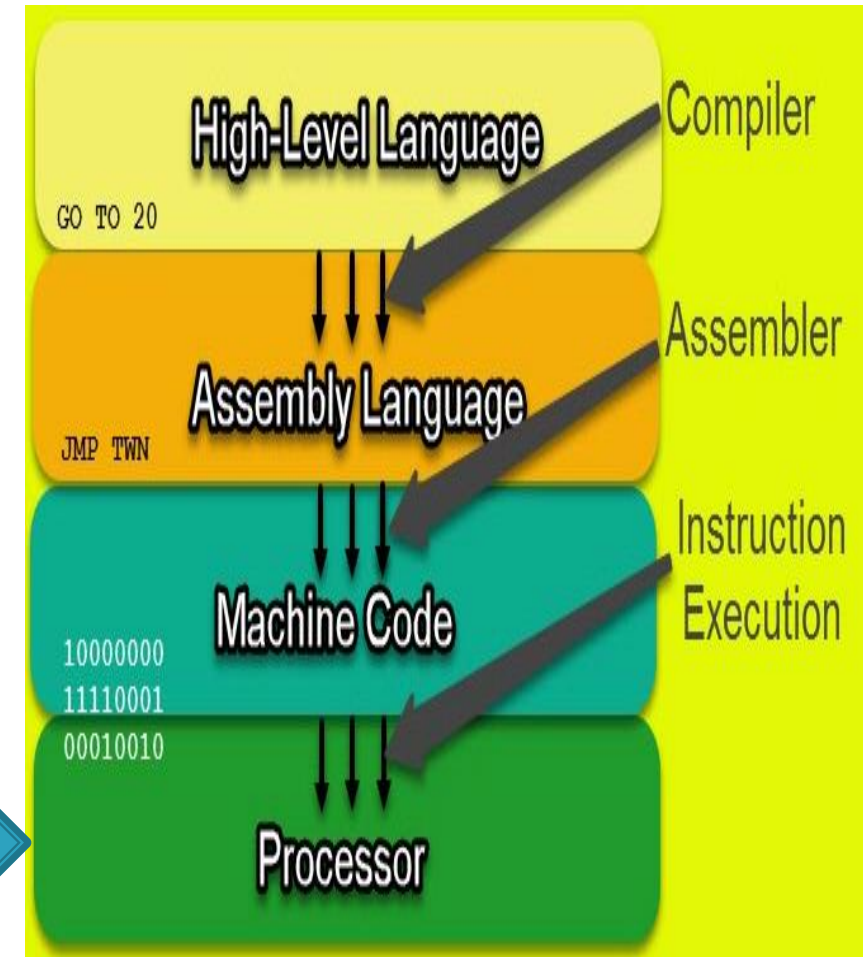
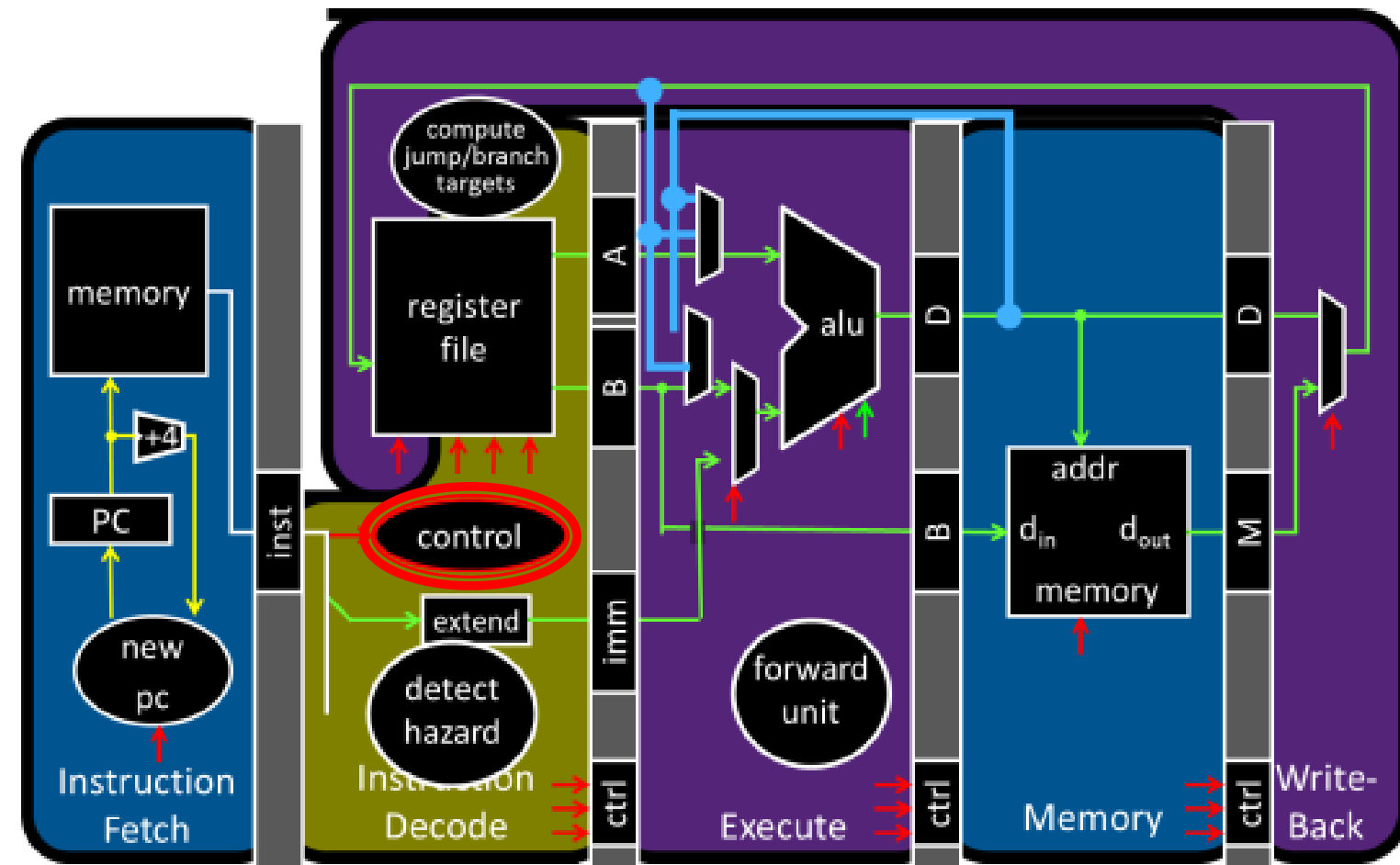
$$\text{CPUtime1} = 2 * 10^{-6} \text{ s} , \text{CC1} = 3200 \text{ cycle}$$

$$\text{CPUtime2} = 4 * 10^{-6} \text{ s} , \text{CC2} = 9600 \text{ cycle}$$

$$\text{P1} > \text{P2}$$

تنفيذ البرامج:

(ALU, Control, Register File, ...)



أنماط التعليمات MIPS instruction formats : يوجد ٣ أنماط للتعليمات في MIPS

op	rs	rt	rd	shift	func
6 bits	5 bits	5 bits	5 bits	5 bits	6 bits

(op = 0) R-type ➤

add rd,rs,rt

eg. add \$9,\$8,\$7 # \$9=\$8+\$7

add, sub, and, or ...

op	rs	rt	immediate
6 bits	5 bits	5 bits	16 bits

(op ≠ 0, 2, 3) I-type ➤

addi rt,rs,imm

eg. addi \$8,\$6,-1 # \$8=\$6-1

addi, andi, ori, lw, sw, beq, bne

Memory Branch

op	immediate (target address)
6 bits	26 bits

J target address

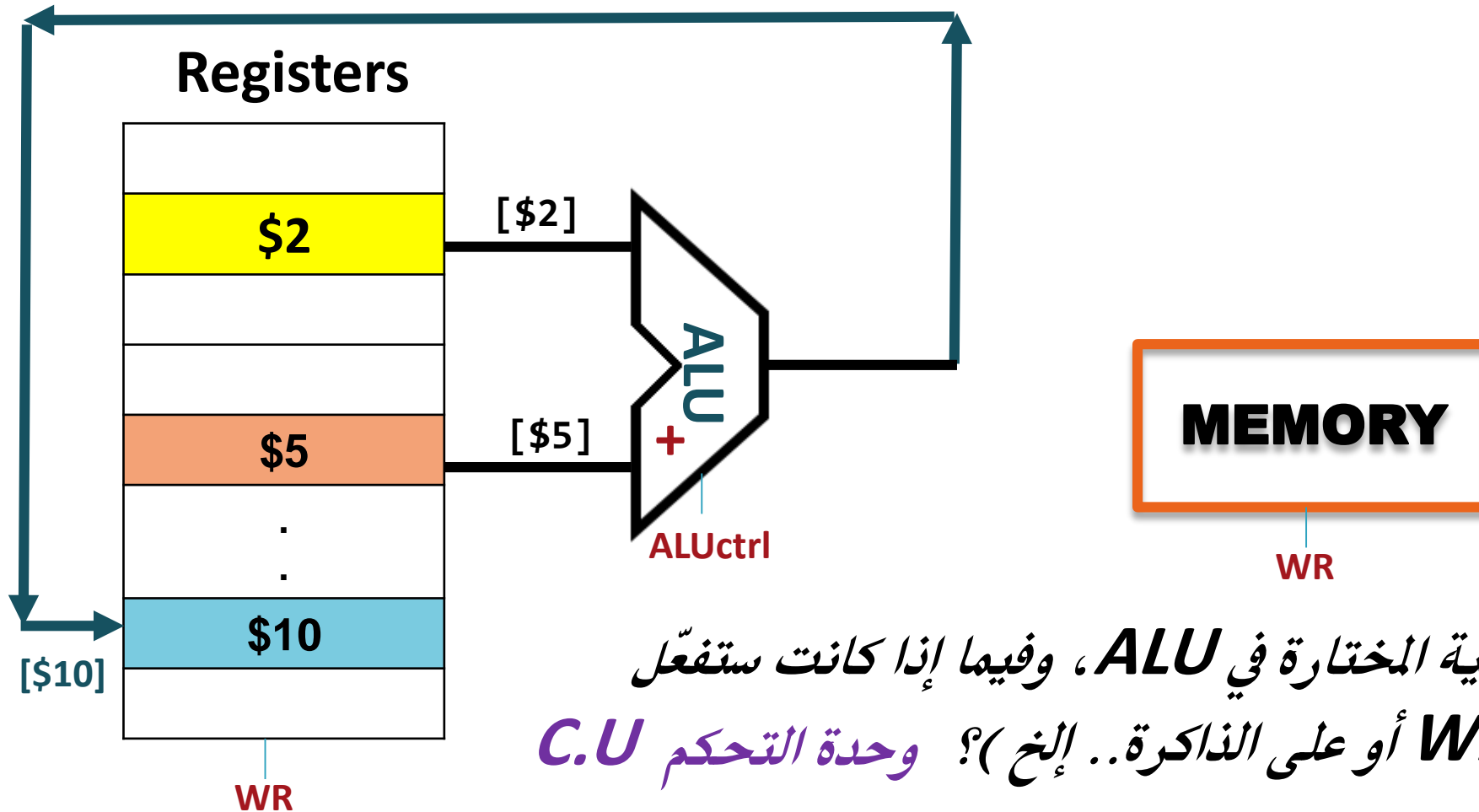
J-type ➤

eg. J Label (op = 2)

eg. Jal Func (op = 3)

مثال: تنفيذ تعليمة الجمع:

add \$10,\$2,\$5 # \$10= \$2 + \$5



➤ من الذي يحدد نوع العملية المختارة في **ALU**، وفيما إذا كانت ستفعل الكتابة على السجلات **WR** أو على الذاكرة.. إلخ؟ وحدة التحكم **C.U**



➤ كيف يتم تصميم وحدة التحكم **C.U** ؟ وهل تعتبر دارة تركيبية أم تتابعية؟

ممر المعطيات DataPath

أحادي الدور SC، متعدد الأدوار MC، المتوارد PL

➤ أحادي الدور Single Cycle :



كل تعليمة يتم تنفيذها في دور ساعة واحد

➤ متعدد الأدوار Multi-Cycle :



كل تعليمة يتم تنفيذها على عدة مراحل، كل مرحلة تتم في دور ساعة واحد

➤ المتوارد Pipelined :



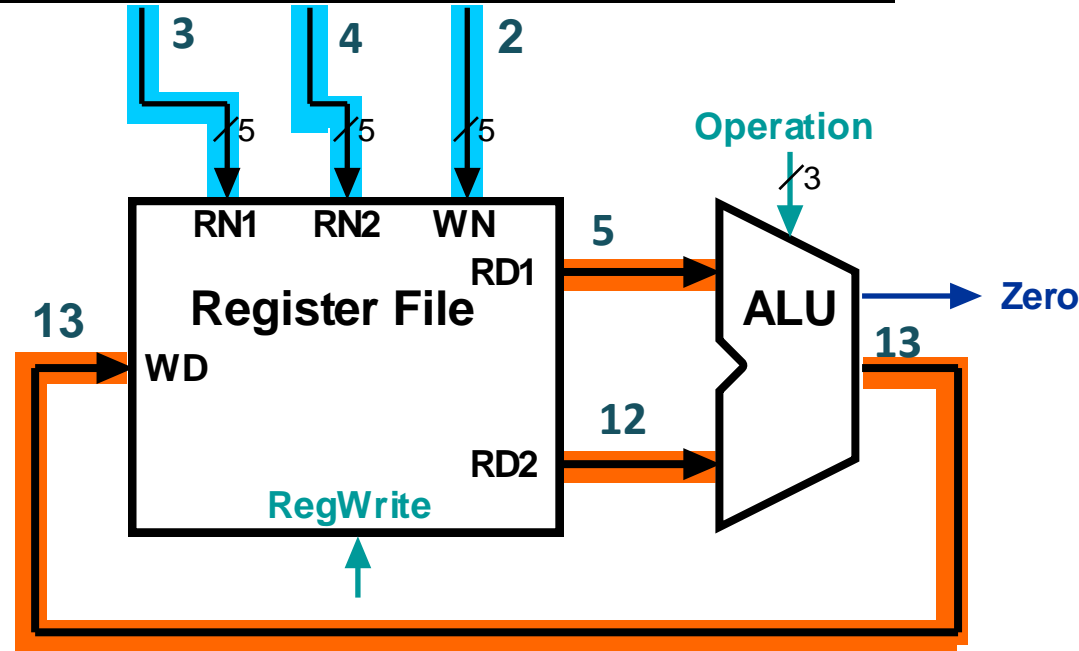
يتم تنفيذ التعليمة على عدة مراحل، مع التداخل بين تنفيذ التعليمات.

تمرين: حدد القيم العددية الموزعة على ممر المعطيات المرفق عند تنفيذ التعليمة التالية بفرض أن المحتوى الابتدائي للسجلات كما يلي: $\$4=12$, $\$3=5$, $\$2=20$,

Or \$2, \$3, \$4

Or rd, rs, rt # rd \leftarrow rs OR rt

Instruction



$\$3 = 5 = 0101$

$\$4 = 12 = 1100$

 $\$2 = 1101 = 13$



REFERENCES:

Computer.Organization.and.Design.5th.Edition

Computer Organization and Architecture 10th

Computer Organization & Design Fundamentals

CA2 SLIDES & REFERENCES(.PDF) ON DRIVE

<https://drive.google.com/drive/u/0/folders/17Y5tHOraOWW1ge0yktkpuyLdAXT1Tp-a>

THANKS!