

Práctica 1



Circuito detector de secuencia

Objetivo

Diseñar y simular circuitos detectores de secuencia con y sin traslape utilizando flip-flops D.

Equipo

Computadora personal con el software Logisim.

Fundamento teórico

Un autómata finito determinista es una tupla de 5 elementos $M = (Q, \Sigma, \delta, q, F)$, donde

1. Q es un conjunto finito, cuyos elementos son llamados **estados**,
2. Σ es un conjunto finito, llamado alfabeto. Los elementos de Σ son llamados **símbolos**,
3. $\delta: Q \times \Sigma \rightarrow Q$ es una función, llamada la **función de transición**,
4. q es un elemento de Q ; Q contiene un estado llamado el **estado inicial**,
5. F es un subconjunto de Q ; los elementos de F son llamados los **estados de aceptación**.

Se puede considerar a la función de transición δ como el “programa” del autómata finito. Esta función le indica a la máquina que hacer:

Sea r un estado de Q y sea a un símbolo del alfabeto Σ . Si el autómata está en el estado r y lee el símbolo a , entonces cambia del estado r al estado $t = \delta(r, a)$.

Una máquina de estados es un autómata finito determinista.

En circuitos digitales, el alfabeto de las máquinas de estados es $\Sigma = \{0,1\}$. Las máquinas de estados reciben como entrada símbolos en secuencia. Para cada símbolo recibido, la máquina genera uno o más símbolos de salida y puede o no cambiar a un nuevo estado.

Al implementar la máquina de estados, el estado actual se almacena en biestables. La función de transición δ consiste en funciones combinacionales alimentadas a las entradas de los biestables. Finalmente, se controla el cambio de estados por medio de una señal de reloj alimentada a los biestables.

Detectores de secuencia

Es un circuito secuencial síncrono que es usado para detectar una secuencia binaria en la entrada. La salida del circuito es verdadera cuando en la entrada se presenta la secuencia determinada.

Hay dos tipos de detectores de secuencia: **con o sin traslape**. En un **detector con traslape**, los últimos bits de una secuencia aceptada son tomados como los primeros de una siguiente. Por ejemplo, teniendo un detector que activa su salida cuando encuentra la secuencia 11011, si el detector es con traslape, entonces los últimos dos unos de una secuencia aceptada

actúan como los dos primeros unos de la siguiente secuencia. En cambio, el **detector sin traslape** se reinicia a sí mismo al estado inicial después de que la secuencia ha sido aceptada.

Comparación

Suponiendo que el detector recibe la secuencia 11011011011. La diferencia en la respuesta de los detectores es la siguiente:

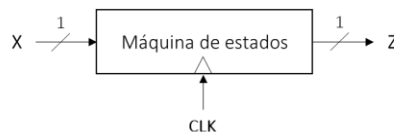
Tipo de detector	Salida Z
Con traslape	Z = 0000100 1 001
Sin traslape	Z = 0000100 0 001

El **detector sin traslape** regresa al estado inicial después de detectar la secuencia. El que permite **traslape**, toma los últimos bits 11 de la secuencia aceptada como el inicio de la siguiente y hace la búsqueda del bit 0.

En el Apéndice se muestra un ejemplo de detectores de secuencia con y sin traslape para la secuencia 1101.

Desarrollo

1. Diseñe un detector de secuencia sin traslape y otro con traslape, cada uno con una entrada **X** y una salida **Z**, que detecten la secuencia 10110. La salida **Z** es 1 cada vez que la secuencia es encontrada. Utilice flip-flops D en su diseño.



Procedimiento:

1. Realice el diagrama de estados y la tabla de transición de estados.
 2. Si aplica, reduzca la cantidad de estados al eliminar estados redundantes.
 3. Construya la tabla de excitación para las señales de entrada de los flip-flops.
 4. Obtenga las funciones booleanas para las entradas de los flip-flops y para la activación de la salida Z. Haga uso de mapas de Karnaugh para la simplificación de las funciones.
 5. Simule en Logisim su solución.
- a) Realice un video donde describa los circuitos en Logisim y muestre la ejecución de los mismos para detectar la secuencia 10110. Configure el periodo del circuito a 1s.
- b) En su reporte incluya:
- Diagrama de estados.
 - Tabla de transición.
 - Tabla de excitación de los flip-flops.

- Proceso de obtención de ecuaciones lógicas (mapas de Karnaugh).
- Circuitos en Logisim.

c) Al entregar su práctica, adjunte los archivos de Logisim con los circuitos simulados.

Conclusiones y comentarios

Dificultades en el desarrollo

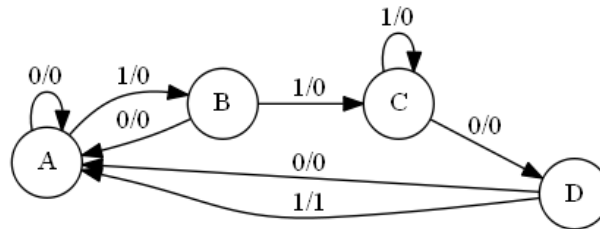
Referencias

Apéndice

Ejemplos de detectores de secuencia con y sin traslape

Diseñe un detector de secuencia con una entrada **X** y una salida **Z** que detecte la secuencia 1101. La salida **Z** es 1 cada vez que el patrón es encontrado.

Detector sin traslape



Estado	Y_1Y_0
A	00
B	01
C	10
D	11

Tabla 1. Asignación de estados.

Estado actual Y_1Y_0	Siguiendo estado / Salida	
	X=0	X=1
00	00/0	01/0
01	00/0	10/0
10	11/0	10/0
11	00/0	00/ 1

Tabla 2. Transición de estados.

Salida:

$$Z = XY_1Y_0$$

Y_1	X=0	X=1
Y_1Y_0	Y_1	Y_1
00	0	0
01	0	1
10	1	1
11	0	0

Y_0	X=0	X=1
Y_1Y_0	Y_0	Y_0
00	0	1
01	0	0
10	1	0
11	0	0

Tabla 3 y 4. Transición de estados para cada flip flop.

Usando flip flops JK:

Y_1	X=0			X=1		
Y_1Y_0	Y_1	J_1	K_1	Y_1	J_1	K_1
00	0	0	d	0	0	d
01	0	0	d	1	1	d
10	1	d	0	1	d	0
11	0	d	1	0	d	1

Y_0	X=0			X=1		
Y_1Y_0	Y_0	J_0	K_0	Y_0	J_0	K_0
00	0	0	d	1	1	d
01	0	d	1	0	d	1
10	1	1	d	0	0	d
11	0	d	1	0	d	1

Tabla 5 y 6. Tablas de excitación para flip flops JK.

Ecuaciones booleanas para las entradas de los flip-flops

$$J_1 = XY_0$$

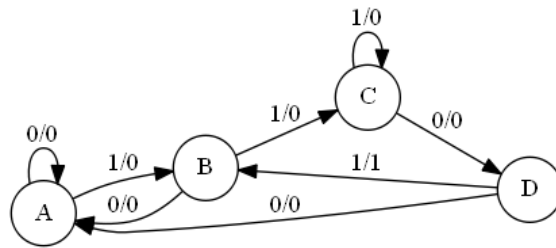
$$K_1 = Y_0$$

$$J_0 = X \oplus Y_1$$

$$K_0 = 1$$

$$Z = XY_1Y_0$$

Detector con traslape



Estado	Y_1Y_0
A	00
B	01
C	10
D	11

Tabla 1. Asignación de estados.

Estado actual Y_1Y_0	Siguiete estado / Salida	
	$X=0$	$X=1$
00	00/0	01/0
01	00/0	10/0
10	11/0	10/0
11	00/0	01/ 1

Tabla 2. Transición de estados.

Salida:

$$Z = XY_1Y_0$$

Y_1	$X=0$	$X=1$
Y_1Y_0	Y_1	Y_1
00	0	0
01	0	1
10	1	1
11	0	0

Y_0	$X=0$	$X=1$
Y_1Y_0	Y_0	Y_0
00	0	1
01	0	0
10	1	0
11	0	1

Tabla 3 y 4. Transición de estados para cada flip flop.

Usando flip flops JK:

Y_1	$X=0$			$X=1$		
Y_1Y_0	Y_1	J_1	K_1	Y_1	J_1	K_1
00	0	0	d	0	0	d
01	0	0	d	1	1	d
10	1	d	0	1	d	0
11	0	d	1	0	d	1

Y_0	$X=0$			$X=1$		
Y_1Y_0	Y_0	J_0	K_0	Y_0	J_0	K_0
00	0	0	d	1	1	d
01	0	d	1	0	d	1
10	1	1	d	0	0	d
11	0	d	1	1	d	0

Tabla 5 y 6. Tablas de excitación para flip flops JK.

Ecuaciones booleanas para las entradas de los flip-flops

$$J_1 = XY_0$$

$$K_1 = Y_0$$

$$J_0 = X \oplus Y_1$$

$$K_0 = X' + Y_1'$$

$$Z = XY_1Y_0$$