

Práctica No. 2

Organización de la sección de entrada/salida para un procesador genérico

Objetivo:

Diseñar un latch funcional básico de E/S

Materiales:

Logisim

Teoría:

Hacer una reseña sobre:

- Los tipos de puertos en las PCs

Desarrollo:**PARTE 1.**

Basado en la Figura 1, simular en el puerto de salida en Logisim, considerando lo siguiente:

- 16 bits de direcciones
- 8 bits de datos
- Es necesario diseñar un decodificador para el control del latch, deberá responder ante la señal \overline{IOWR} (IO Write)

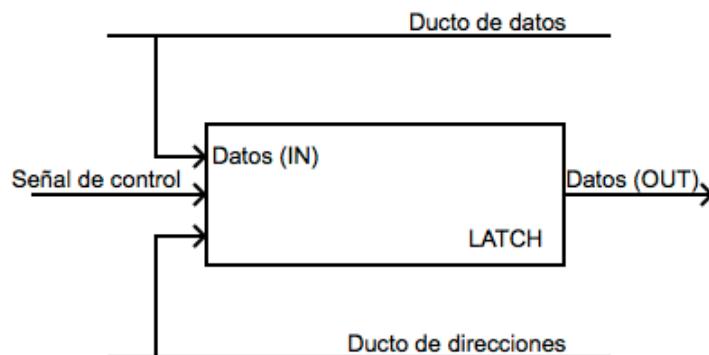


Figura 1. Puerto de salida

Actividad para probar el diseño:

1. Ingresar algún dato en el ducto de datos y verificar no haya datos en la salida del latch
2. Ingresar la dirección correcta del latch seguido por la señal de control del latch, posteriormente leer los datos en la salida del latch
3. Ingresar alguna dirección diferente del latch seguido por la señal de control, posteriormente no debería haber cambio en la salida del latch
4. Ingresar datos diferentes al ducto de datos, verificando la salida del latch no haya cambiado

PARTE 2:

Basado en el diseño anterior, crear un puerto de entrada/salida. Se deberá considerar lo siguiente:

- 16 bits de direcciones
- 8 bits de datos
- La señal de control de escritura deberá responder a \overline{IOWR} (IO Write)
- La señal de control de lectura deberá responder a $\overline{IOR\overline{D}}$ (IO Read)
- Las señales de control responderán ante la dirección ingresada, donde el MSB (byte más significativo):
 - o B3h indica escritura
 - o B4h indica lectura
- El puerto del latch se identificará por el LSB (byte menos significativo), la dirección será asignada por el alumno
- Ya no se controlará nada manualmente
- El latch de E/S serán realmente dos latches

Actividad para probar el diseño:

1. Ingresar algún dato al ducto de datos, no debería de haber cambio en la salida
2. Ingresar la dirección correcta (LSB) para escritura al latch, pero ingresando otro comando diferente a las señales de control (MSB), no debería de haber cambio en la salida
3. Ingresar la dirección (MSB-LSB) correcta para escritura al latch, los datos dentro del ducto deberían de aparecer en la salida del latch
4. Ingresar alguna dirección diferente en el ducto de datos, los datos en la salida del latch no deberían de cambiar
5. Ingresar algún dato a la entrada del latch (de afuera hacia adentro), no debería de haber cambio en el ducto de datos
6. Ingresar la dirección correcta para lectura del latch, los datos del ducto de datos deberían de contener los datos que se encuentran en la entrada del latch (de afuera hacia adentro)

