



# **Circuitos Digitales Avanzados**

## **Unidad 2**

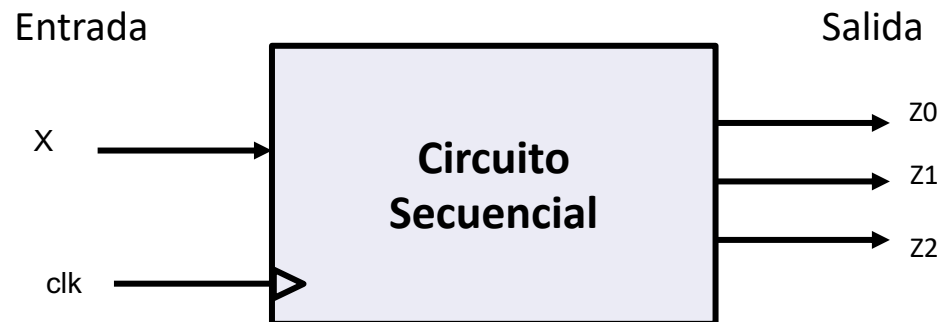
### **Procedimiento de Diseño de Circuitos Secuenciales Síncronos**

# Descripción de Problema

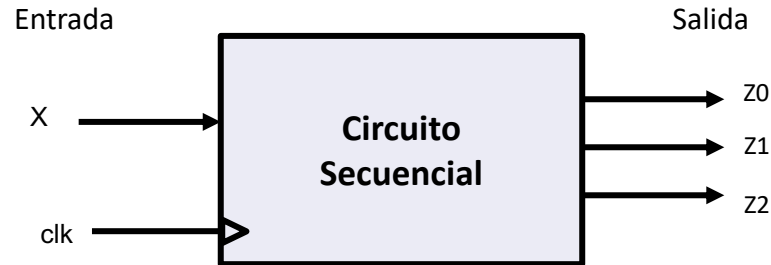
Diseñe e implemente un circuitos secuencial síncrono que dado un valor de la entra **X** presente una secuencia en su salidas.

1. Si la entrada **X** es cero entonces la salidas Z2,Z1, y Z0 son cero (000)
2. Si la entrada x es 1 entonces se presenta continuamente en la salida la secuencia: 001, 010, 100, ... 001, 010, 100,...

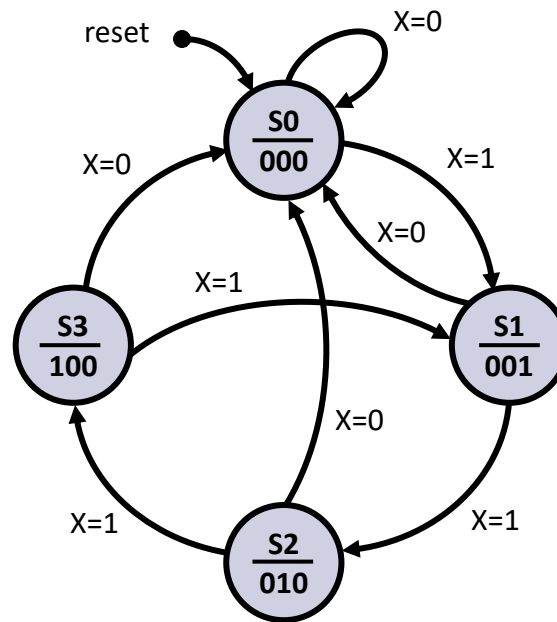
**Nota:** En todo momento si **x** es cero las secuencia deja de presentarse para cumplir el punto 1.



# Representación del funcionamiento del circuito

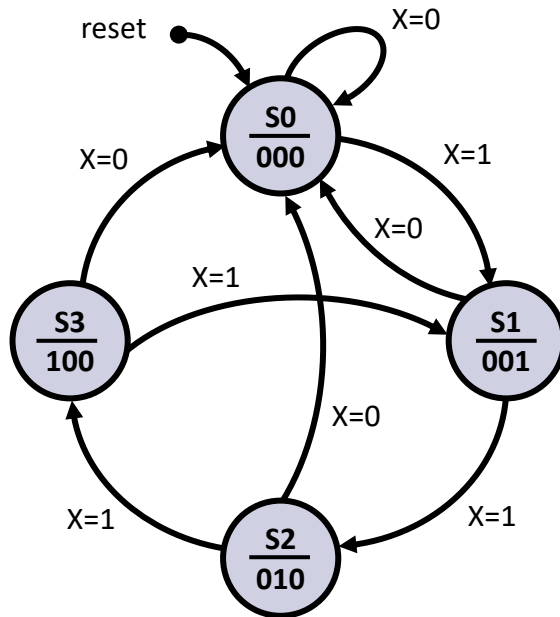


Máquina de estados:



# Representación del funcionamiento del circuito

## Máquina de estados:



## Tabla de transición de Estados:

Estado Actual	Próximo Estado	
	X=0	X=1
S0	S0	S1
S1	S0	S2
S2	S0	S3
S3	S0	S1

# Representación del funcionamiento del circuito

Tabla de transición de Estados:  
Versión compacta

Estado Actual	Próximo Estado	
	X = 0	X = 1
S0	S0	S1
S1	S0	S2
S2	S0	S3
S3	S0	S1

Tabla de transición de Estados:

Estado Actual	X	Próximo Estado
S0	0	S0
S1	0	S0
S2	0	S0
S3	0	S0
S0	1	S1
S1	1	S2
S2	1	S3
S3	1	S1

# Reducción de estados equivalentes

Tabla de transición de Estados:  
Versión compacta

Estado Actual	Próximo Estado	
	X = 0	X = 1
S0	S0	S1
S1	S0	S2
S2	S0	S3
S3	S0	S1

Tabla de transición de Estados:

Estado Actual	X	Próximo Estado
S0	0	S0
S1	0	S0
S2	0	S0
S3	0	S0
S0	1	S1
S1	1	S2
S2	1	S3
S3	1	S1

# Codificación de estados en binario

Estado	Opciones				
	A	B	C	D	Opción N
S0	00	01	10	11	...
S1	01	10	11	00	...
S2	10	11	00	01	...
S3	11	00	01	10	...

Total de opciones:

$$P(n, r) = \frac{n!}{(n-r)!}$$

$n$  : es el conjunto de estados posible (según el número de bits que los representan)

$r$  : es el número de estados a utilizar del conjunto  $n$

# Tablas de verdad

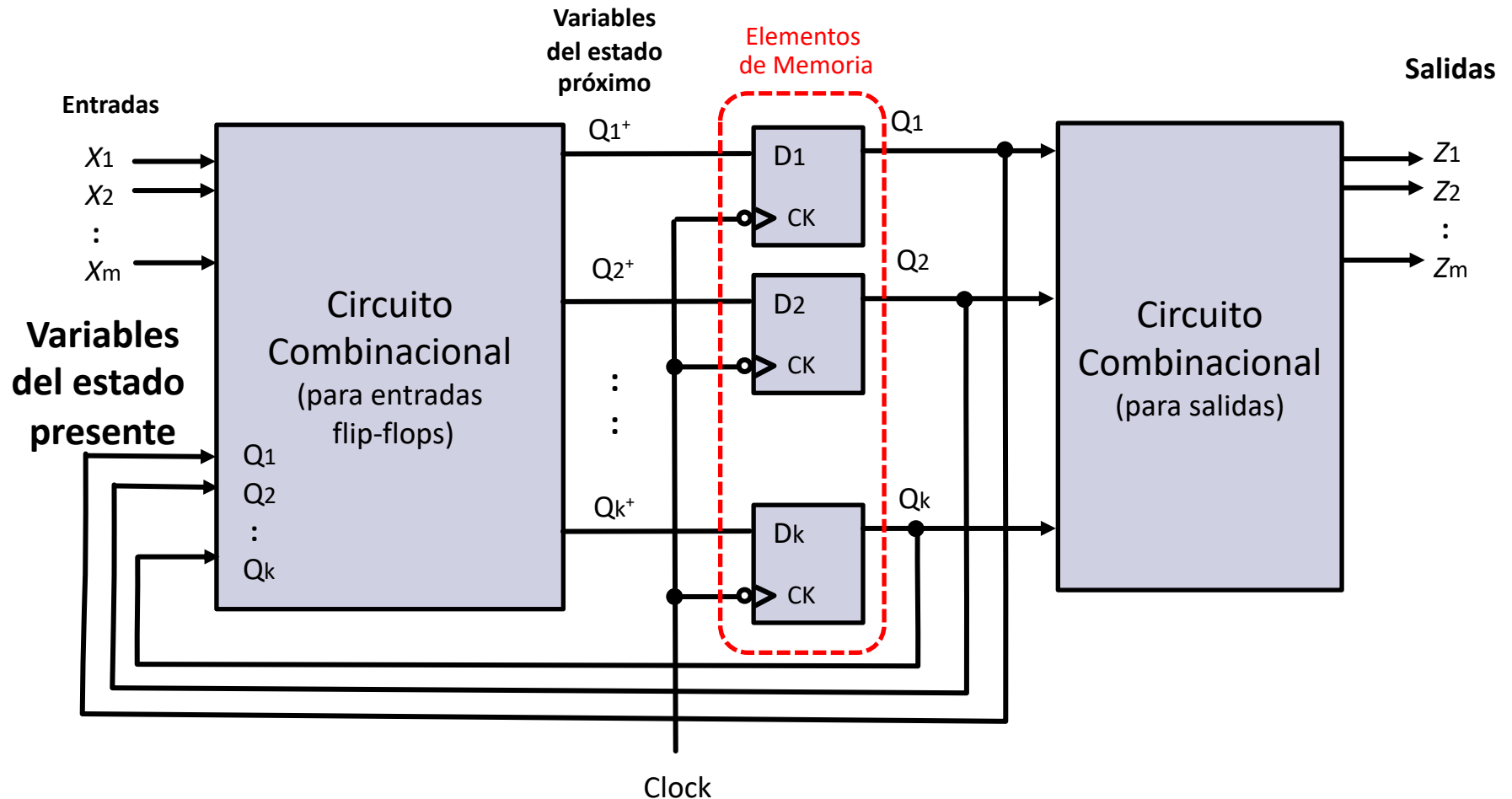
Tabla de transición de Estados:

Estado Actual ( Q1 Q0 )	Próximo Estado ( Q1 <sup>+</sup> Q0 <sup>+</sup> )		Salidas Z
	X = 0	X = 1	( Z2 Z1 Z0 )
S0 ( 0 0 )	S0 ( 0 0 )	S1 ( 0 1 )	0 0 0
S1 ( 0 1 )	S0 ( 0 0 )	S2 ( 1 0 )	0 0 1
S2 ( 1 0 )	S0 ( 0 0 )	S3 ( 1 1 )	0 1 0
S3 ( 1 1 )	S0 ( 0 0 )	S1 ( 0 1 )	1 0 0



# Selección de dispositivo a utilizar en el bloque de memoria

## Esquema general de una máquina de estados Moore



# Cálculo de ecuaciones

## Flip-Flops tipo D:

$S^+$

$S$

$X$

	$S_0$	$S_1$	$S_3$	$S_2$
0	$S_0$	$S_0$	$S_0$	$S_0$
1	$S_1$	$S_2$	$S_1$	$S_3$

$Q_1^+$

$Q_1 Q_0$

$X$

	00	01	11	10
0	0	0	0	0
1	0	1	0	1

$$Q_1^+ = X Q_1' Q_0 + X Q_1 Q_0'$$

$$Q_1^+ = X (Q_1 \oplus Q_0)$$

$Q_0^+$

$Q_1 Q_0$

$X$

	00	01	11	10
0	0	0	0	0
1	1	0	1	1

$$Q_0^+ = X Q_0' + X Q_1$$

$$Q_0^+ = X (Q_0' + Q_1)$$

# Cálculo de ecuaciones

## Salidas Z:

Estado Actual ( Q1 Q0 )	Salidas Z
	( Z2 Z1 Z0 )
S0 ( 0 0 )	0 0 0
S1 ( 0 1 )	0 0 1
S2 ( 1 0 )	0 1 0
S3 ( 1 1 )	1 0 0

Z2

		Q0	
Q1		0	1
		0	1
0	0	0	0
1	0	0	1

$$Z2 = Q1 Q0$$

Z1

		Q0	
Q1		0	1
		0	0
0	0	0	0
1	1	0	0

$$Z1 = Q1 Q0'$$

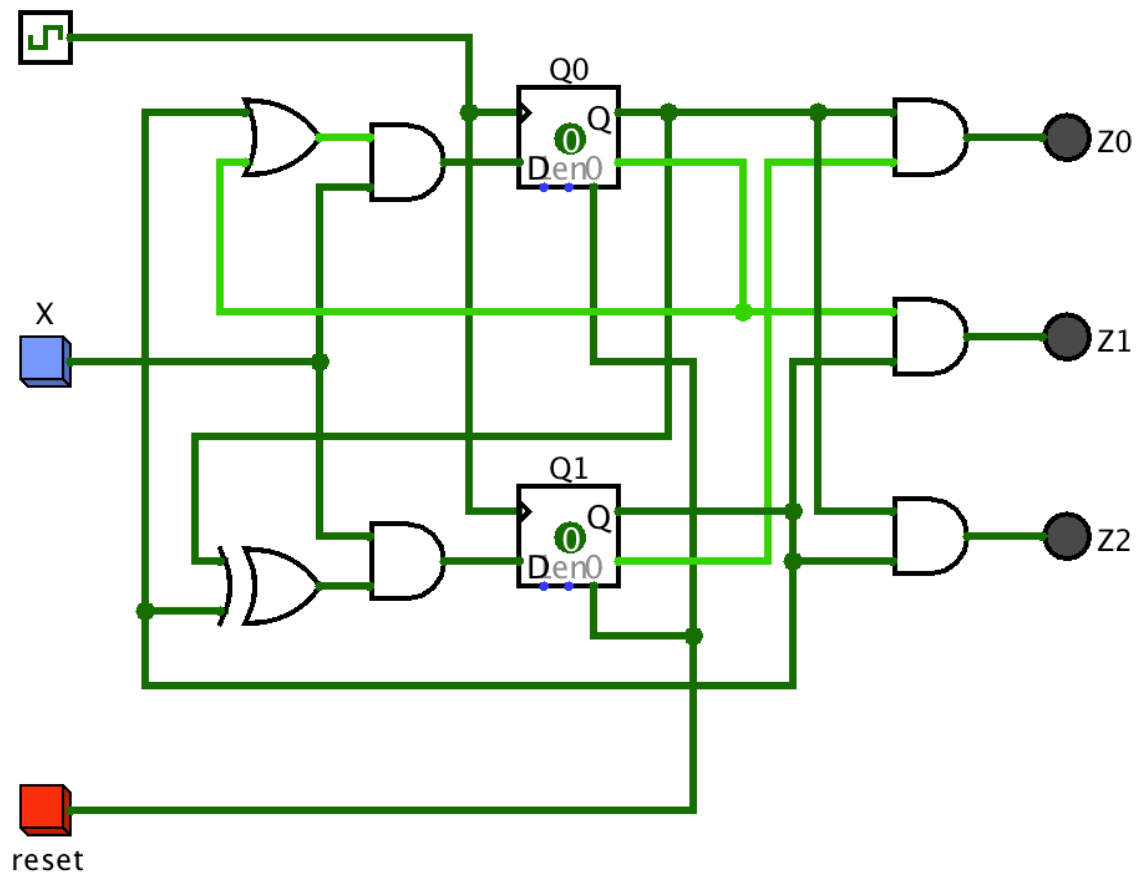
Z0

		Q0	
Q1		0	1
		0	1
0	0	0	1
1	0	0	0

$$Z0 = Q1' Q0$$

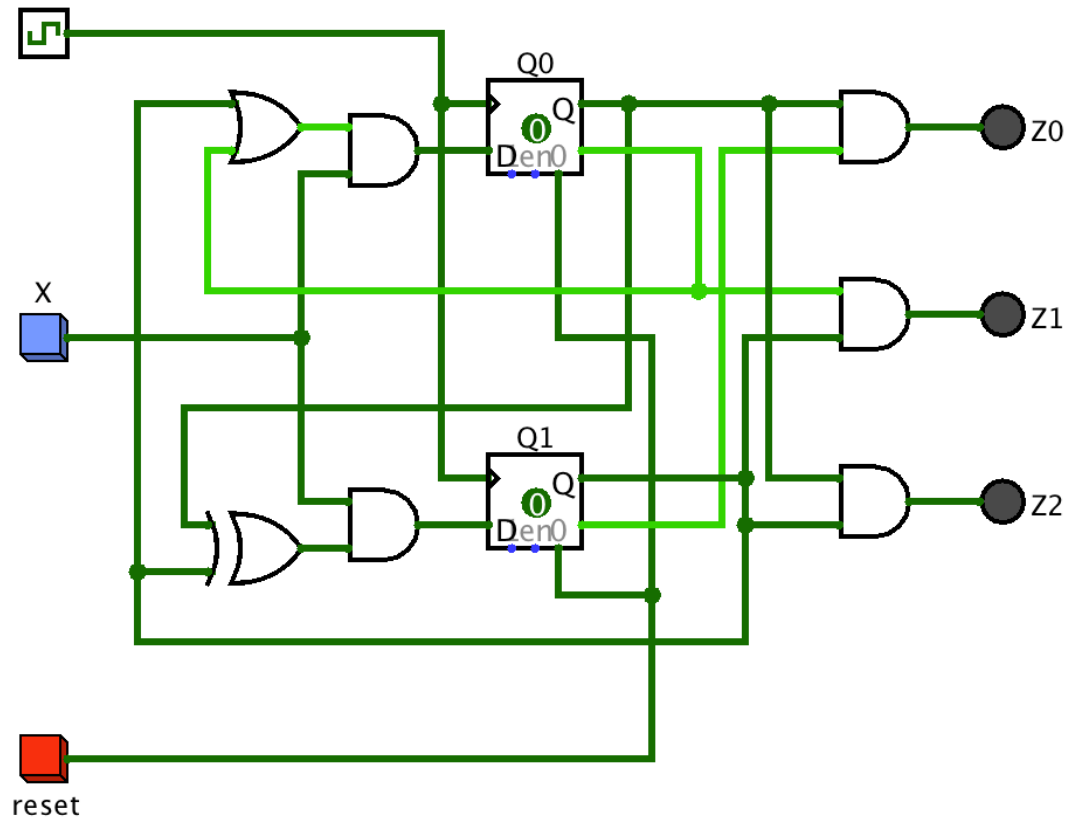
# Construcción del circuito utilizando flip-flops

- Logisim



# Pruebas y verificación

## - Simulación en Logisim



# Técnica alternativa para la asignación binaria para estados

## Representación del funcionamiento del circuito

Máquina de estados:

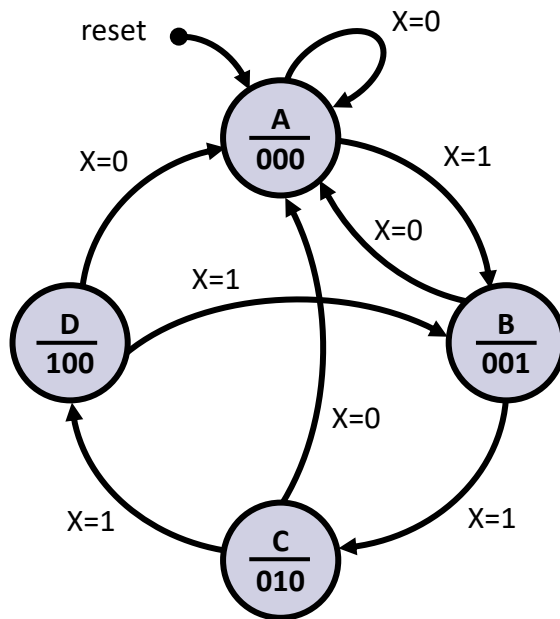


Tabla de transición de Estados:

Estado Actual	Próximo Estado	
	X=0	X=1
A	A	B
B	A	C
C	A	D
D	A	B

# Tablas de verdad

Asignación por activación de un solo bit a la vez (One-Hot State Assignment ).

Tabla de transición de Estados:

Estado Actual ( Q2 Q1 Q0 )	Próximo Estado (Q2 <sup>+</sup> Q1 <sup>+</sup> Q0 <sup>+</sup> )		Salidas Z
	X = 0	X = 1	( Z2 Z1 Z0 )
A ( 0 0 0 )	A ( 0 0 0 )	B ( 0 0 1 )	0 0 0
B ( 0 0 1 )	A ( 0 0 0 )	C ( 0 1 0 )	0 0 1
C ( 0 1 0 )	A ( 0 0 0 )	D ( 1 0 0 )	0 1 0
D ( 1 0 0 )	A ( 0 0 0 )	B ( 0 0 1 )	1 0 0

# Cálculo de ecuaciones

## Flip-Flops tipo D:

$S^+$   
 $Q_2Q_1Q_0$

X

	000	001	011	010	110	111	101	100
0	A	A	X	A	X	X	X	A
1	B	C	X	D	X	X	X	B

$Q_2^+$   
 $Q_2 Q_1 Q_0$

X

	000	001	011	010	110	111	101	100
0	0	0	X	0	X	X	X	0
1	0	0	X	1	X	X	X	0

$$Q_2^+ = X Q_1$$

$Q_1^+$   
 $Q_2 Q_1 Q_0$

X

	000	001	011	010	110	111	101	100
0	0	0	X	0	X	X	X	0
1	0	1	X	0	X	X	X	0

$$Q_1^+ = X Q_0$$

$Q_0^+$   
 $Q_2 Q_1 Q_0$

X

	000	001	011	010	110	111	101	100
0	0	0	X	0	X	X	X	0
1	1	0	X	0	X	X	X	1

$$Q_0^+ = X Q_1' Q_0'$$



# Pruebas y verificación

## - Simulación en Logisim

