

Exercicis Tema 13

S'ha d'entregar un únic fitxer PDF que inclogui la solució que vosaltres proposeu als problemes plantejats. El fitxer PDF no te que ser necessàriament una solució feta per ordinador, pot ser una solució escrita a ma i digitalitzada. El PDF ha d'incloure una capçalera on s'indiqui el vostre nom i cognoms, i l'enunciat de cada pregunta abans de la vostra resposta.

Exercici 1

Donat el següent fragment de programa SISA, volem executar-lo en el processador SISC von Neumann.

```
MOVI R1, 0x96
ADDI R2, R1, -4
LDB R3, 6(R2)
CMPLT R7, R3, R1
BNZ R7, -4
```

Ompliu el contingut de la taula per als 16 primers cicles de l'execució del codi anterior (la primera línia ja esta omplerta a tall d'exemple). Indica el node i la instrucció que s'executa en cada cicle, i el valor dels bits de la paraula de control que genera el bloc SISC CONTROL UNIT durant el cicle al que fa referencia. Poseu x sempre que el valor d'una senyal no sigui necessari per a l'execució de la seva tasca encara que poguéssim deduir-lo a partir del valor emmagatzemat al registre IR. Assumiu que tots els valor inicials dels registres són 0.

| Cicle | Node / Estat (Mnemo Sortida) | Instrucció en l'IR (en assamblador) | Paraula de Control | | | | | | | | | | | | | | | | | | |
|-------|---------------------------------|--|--------------------|-----|-------|------|----|-----|---------|-----|-----|--------|-------|--------|------|------|------|--------|-------|-------------|-------------------|
| | | | @A | @B | Pc/Rx | Ry/N | OP | F | P/I/L/A | @D | WrD | Wr-Out | Rd-In | Wr-Mem | Ldlr | LdPc | Byte | Alu/R@ | R@/Pc | N (hexa) | ADDR-IO (hexa) |
| 1 | F | --- | xxx | xxx | 1 | 0 | 00 | 100 | xx | xxx | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 0002 | XX |
| 2 | D | MOVI R1, 0x96 | XXX | XXX | 1 | 0 | 00 | 100 | XX | XXX | 0 | 0 | 0 | 0 | 0 | 0 | X | X | X | XXXX | XX |
| 3 | MOVI | MOVI R1, 0x96 | XXX | XXX | X | 0 | 10 | 001 | 00 | 001 | 1 | 0 | 0 | 0 | X | 0 | X | X | X | FF96 | XX |
| 4 | F | ---- | XXX | XXX | 1 | 0 | 00 | 100 | XX | XXX | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 0002 | XX |
| 5 | D | ADDI R2,R1,-4 | 001 | XXX | 1 | 0 | 00 | 100 | XX | XXX | 0 | 0 | 0 | 0 | 0 | 0 | X | X | X | XXXX | XX |
| 6 | ADDI | ADDI R2,R1,-4 | XXX | XXX | 0 | 0 | 00 | 100 | 00 | 010 | 1 | 0 | 0 | 0 | X | 0 | X | 1 | X | FFFC | XX |
| 7 | F | ---- | XXX | XXX | 1 | 0 | 00 | 100 | XX | XXX | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 0002 | XX |
| 8 | D | LDB R3,6(R2) | 010 | XXX | 1 | 0 | 00 | 100 | XX | XXX | 0 | 0 | 0 | 0 | 0 | 0 | X | X | X | XXXX | XX |
| 9 | ADDR | LDB R3,6(R2) | XXX | XXX | 0 | 0 | XX | XXX | 01 | 011 | 1 | 0 | 0 | 0 | X | 0 | 1 | X | 1 | 0006 | XX |
| 10 | F | ---- | XXX | XXX | 1 | 0 | 00 | 100 | XX | XXX | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 0002 | XX |
| 11 | D | CMPLTR7,R3,R1 | 011 | 001 | 1 | 0 | 00 | 100 | XX | XXX | 0 | 0 | 0 | 0 | 0 | 0 | X | X | X | XXXX | XX |
| 12 | CMP | CMPLTR7,R3,R1 | XXX | XXX | 0 | 1 | 01 | 000 | 00 | 111 | 1 | 0 | 0 | 0 | X | 0 | X | 1 | X | XXXX | XX |
| 13 | F | ---- | XXX | XXX | 1 | 0 | 00 | 100 | XX | XXX | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 0002 | XX |
| 14 | D | BNZ R7,-4 | 111 | XXX | 1 | 0 | 00 | 100 | XX | XXX | 0 | 0 | 0 | 0 | 0 | 0 | X | X | X | XXXX | XX |
| 15 | BNZ | BNZ R7, -4 | XXX | XXX | 0 | X | 10 | 000 | XX | XXX | 0 | 0 | 0 | 0 | X | 1 | X | 0 | X | FFFC | CC |
| 16 | F | ---- | XXX | XXX | 1 | 0 | 00 | 100 | XX | XXX | 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | 0002 | XX |

Exercici 2

Indica **breument**, quines creus que són les característiques principals que fan que la arquitectura Von Neumann predomini en els processadors actuals sobre la arquitectura Harvard.

T'estalvies incrementar el PC (tot el circuit), i et permet implementar noves instruccions que poden tenir la durada que et convingui.