

به نام خدا

دانشگاه صنعتی شریف دانشکده مهندسی برق

درس الكترونيك ٢

پروژه شماره دو: طراحی و شبیهسازی کامل یک تقویت کننده توان

اساتید:

دکتر محمد فخارزاده، دکتر رضا سروری و دکتر علی مدی

تاريخ تحويل:

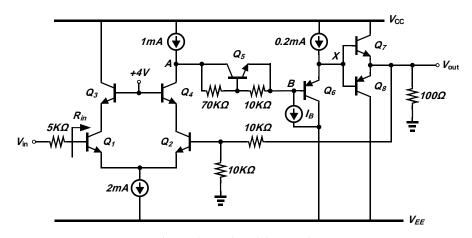
14.4/.4/.9

۱ - مقدمه

در پروژه قبلی مدار تقویت کننده عملیاتی LM741 را تحلیل و بررسی کردیم. در این پروژه هدف طراحی یک تقویت کننده با بهره توان مناسب برای تأمین جریان یک بار ۱۰۰ اهمی میباشد. برای این کار یک تقویت کننده تفاضلی با بهره بالا به همراه طبقه خروجی طراحی می کنیم و با استفاده از فیدبک مناسب بهره را به مقدار مطلوب می رسانیم تا از مزیتهای فیدبک استفاده کنیم.

۲- روند طراحی و پیادهسازی

شماتیک اولیه مدار را در شکل ۱ مشاهده می کنید.



شکل ۱: شماتیک مدار تقویت کننده توان

روند شما در این پروژه به این نحو خواهد بود که ابتدا عملکرد کلی این مدار و به ویژه طبقه خروجی را بررسی می کنید. سپس اشکال آن را پیدا کرده و با اعمال تغییرات لازم آن را برطرف می کنید به گونهای که به مطلوبات طراحی برسید. همچنین همه منابع مستقل در مدار بجز $V_{\rm CE}$ و $V_{\rm CE}$ را با مدار مناسب جایگزین می کنید.

۳- تحلیل اولیه مدار

در مدار شکل ۱:

۱) طبقه ورودی و خروجی را مشخص کنید.

۲) نقش ترانزیستور Q_6 و منبع جریان I_B را بیان کنید و جریان I_B را به اندازهای قرار دهید که ترانزیستور Q_5 همیشه روشن باشد.

۳) نقاط کار ترانزیستورها را به دست آورده و در جدولی بنویسید.

۴) بدون استفاده از فیدبک به علت استفاده از طبقه خروجی کلاس B انتظار وجود ناحیه مرده ا در خروجی را داریم اما با استفاده از فیدبک این مشکل حل میشود و تقویت کننده خطی میشود. علت وجود ناحیه مرده و رفع آن توسط فیدبک را بررسی کرده و توضیح دهید.

- Δ) سویینگ خروجی و محدوده مد مشترک مدار را محاسبه کنید.
 - ۶) علت محدود شدن سویینگ در مدار را بررسی کنید.
- ۷) مدار را در نرم افزار (LTspice) شبیه سازی کرده و شکل مدار را گزارش دهید.
- ۸) شکل موج خروجی در دو گره X و گره خروجی را در شبیه سازی مشاهده کنید و با تحلیل های بخش X انطباق دهید.
- ۹) با تغییر نقطه کار ترانزیستورها سعی کنید سویینگ مدار را تا جای ممکن افزایش دهید سپس سویینگ را با شبیهسازی بدست آورید و خروجی مدار با بیشینه سویینگ را گزارش کنید.
 - Total harmonic distortion (۱۰ را توضیح داده و در محیط شبیهسازی به دست آورید.

۴- مطلوبات و عناصر مورد استفاده

مطلوبات:

Swing > 16.6 V _{P-P}	سویینگ
THD < 0.05 % at 16.4 V _{P-P}	THD
2	بهره
50 mW	rest توان در حالت

عناصر مورد استفاده:

• ترانزیستور PNP

PNP transistor: 2N3906 with bf set to 150, LTspice commend: ".model mypnp AKO: 2N3906 (bf=150)"

• ترانزیستور NPN

NPN transistor: 2N3904 with bf set to 200, LTspice commend: ".model mynpn AKO: 2N3904 (bf=200)"

نکته: فقط برای یکی از ترانزیستورهای طبقه خروجی میتوانید از یک ترانزیستور با مشخصات بالا ولی با Is متفاوت و دلخواه استفاده کنید.

¹ Dead Zone

² ICMR (Input Common Mode Range)

• ولتاژ منبع تغذیه:

$$V_{CC} = -V_{EE} = 10V$$

• تعداد ترانزیستور کمتر از ۲۵

۵- طراحی

مشاهده کردید سویینگ مدار به نسبت اندازه منابع تغذیه کم است برای حل این مشکل مراحل زیر را انجام دهید.

- ۱) طبقه کسکود تا شده ا را رسم کرده و چند مورد از مزیتهای آن را بیان کنید سپس چگونگی تعیین نقطه کار ترانزیستورها را در آن شرح دهید.
- ۲) طبقه ورودی مدار را با کسکود تا شده جایگزین کنید. همچنین تمام منابع غیر از V_{EE} و V_{CC} را با مدار جایگزین کنید. (توجه کنید در طبقه خروجی فقط باید منابع جریان را با آیینه جریان مناسب جاگزین کنید تغییرات بیشتر در طبقه خروجی مجاز نیست. اما طبقه ورودی و تنظیم سطح ولتاژ بین طبقات قابل تغییر است.)
 - ۳) مدار را شبیهسازی کنید و تصویری از مدار خود گزارش دهید.
- ۴) موارد خواسته شده را با استفاده از شبیه سازی بدست آورده و با مطلوبات تطبیق دهید و از نتیجه شبیهسازی هر
 کدام، یک عکس قرار دهید.
 - I. بهره حلقه بسته
 - II. سویینگ
 - III. توان مصرفی در حالت بدون ورودی
 - THD در سویینگ 8.2V متقارن (16.4p-p) در سویینگ
 - V. در شبیه سازی، دو مقاومت حلقه فیدبک را α ۰ کیلو اهم قرار دهید و خروجی را گزارش کنید.
 - .VI (امتیازی) به نظر شما علت به وجود آمدن اعوجاج در بخش V چیست؟

¹ Folded-Cascode

نكات تحويل يروژه:

 ۱. گزارش کار خود را خوانا و مرتب بنویسید. تمام شکلها و جداول گزارش را شماره گذاری کرده و در متن با شماره شان به آنها ارجاع دهید. همچنین دقت داشته باشید که شماره و توضیحات شکلها در زیرشان و شماره و توضیحات جداول در بالای آنها می آید.

۲. در گزارش خود همه نمودارهای لازم را آورده و توضیحات کامل ارائه دهید چرا که مبنای تصحیح پروژه، گزارش کار شماست.

۳. این پروژه به صورت انفرادی طراحی شده است و در صورت مشاهده تقلب، نمره آن صفر در نظر گرفته خواهد شد.

۴. در کنار فایل گزارش، تمامی فایلهای شبیه سازی را نیز به شکل قابل تفکیک و مرتب zip کرده و ارسال نمایید. همچنین برای فایل گزارش و فایلهای شبیه سازی نامهای بامفهوم و متمایز کننده قرار دهید.

۵. در صورتی که در مرحله طراحی، درجه آزادی زیادی برای انتخاب المانها داشتید، با در نظر گرفتن فرض معقول استدلال کافی مساله را جلو ببرید.

۶. هر گونه سوال یا ابهام درباره پروژه را از طریق ایمیل درس یا راههای ارتباطی دیگر با دستیاران آموزشی در میان بگذارید.