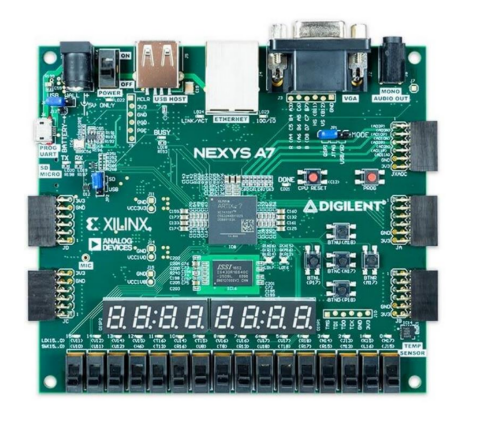
Projekt dokumentáció

# Újrakonfigurálható digitális áramkörök

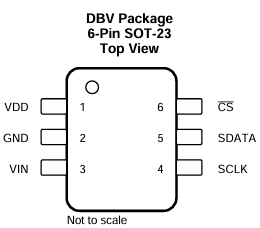
ADCS7476 nyomásmérő szenzor 16 bites A/D konverter

A projekt során egy FPGA újrakonfigurálható digitális áramkörre terveztünk. Az FPGA napjainkban egy fontos eszköz az automatizálás területén. Egy igen jó alternatívát nyújthatnak a mikrovezérlős implementációk helyett. Számos területen használják, például: mesterséges intelligencia és gépi tanulás terén, AI modellek implementálása FPGA-n, autóiparban, egézségügyben vagy űrkutatás és katonai alkalmazásokban. Nagy előnye a gyorsaság, például a mi fejlesztőlapunk képes 100MHz gyorsasággal dolgozni. Egyén előnyök még példáúl az újra programozhatóság, nagy flexibitás vagy az olcsó kihozatali költség.



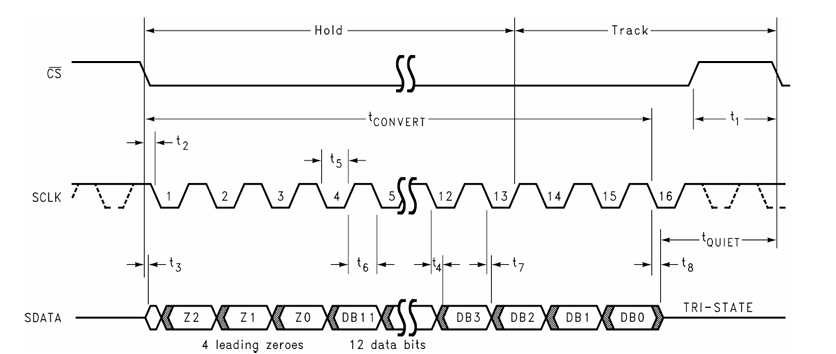
1.ábra FPGA fejleszőlap

A projekt feladatom volt egy ADCS7476 nyomásmérő szenzorral dolgozni. Az áramkör 12 biten alakítja át az analóg jelet digitális jelre. Alkalmazási területei: autóipar, ipari automatizálás, hordozható rendszerek, orvosi eszközök, műszer- és vezérlőrendszerek. Főleg olyan területekre tervezték ahol tehát olyan területre tervezték a szenzort, ahol kritikusan kevés a hely a szenzornak és a hőmérséklet -40 és 125 C között van. Egy alacsony tápellátású analog digitál konverter, lehetőség van kikapcsolási módba állítani, amikor minimális a fogyasztása. Az analóg-digitál átalakítási sebesség függ *seria clock* bemenetén érkező órajeltől, az eszköz képes 20 MHz sebességre.



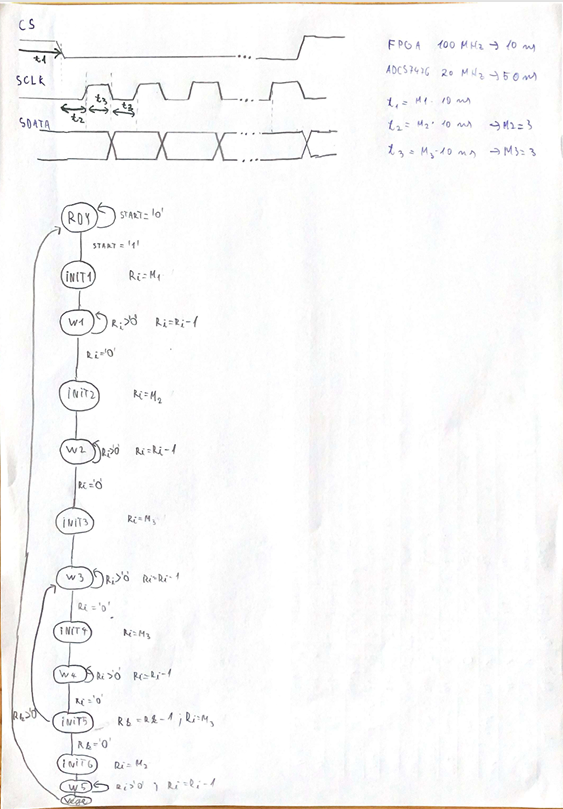
2.ábra lábkiosztás

A soros interfész kompatibilis az SPI kommunikációs protokollal így azt használtam a projekt során.



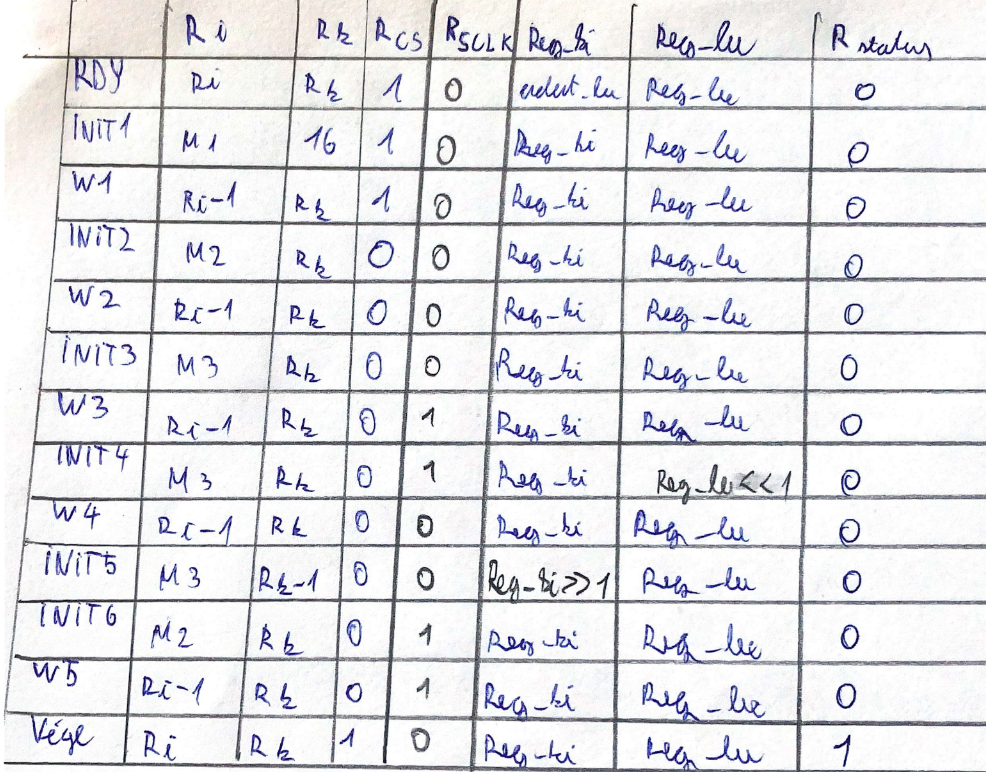
3.ábra soros interfész idődiagramja

A soros interfész idődiagramján látható, hogy a kommunikáció kezdetét veszi, ha a CS bemenet magas feszültségi állapotból alacsonyba lépik. Az adat 16 biten érkezik, az első 4 biten zérós értékek, majd az ezt követő 12 bit, MSB -vel kezdődően, hordozza az adatot (a levegőnyomás értékét)

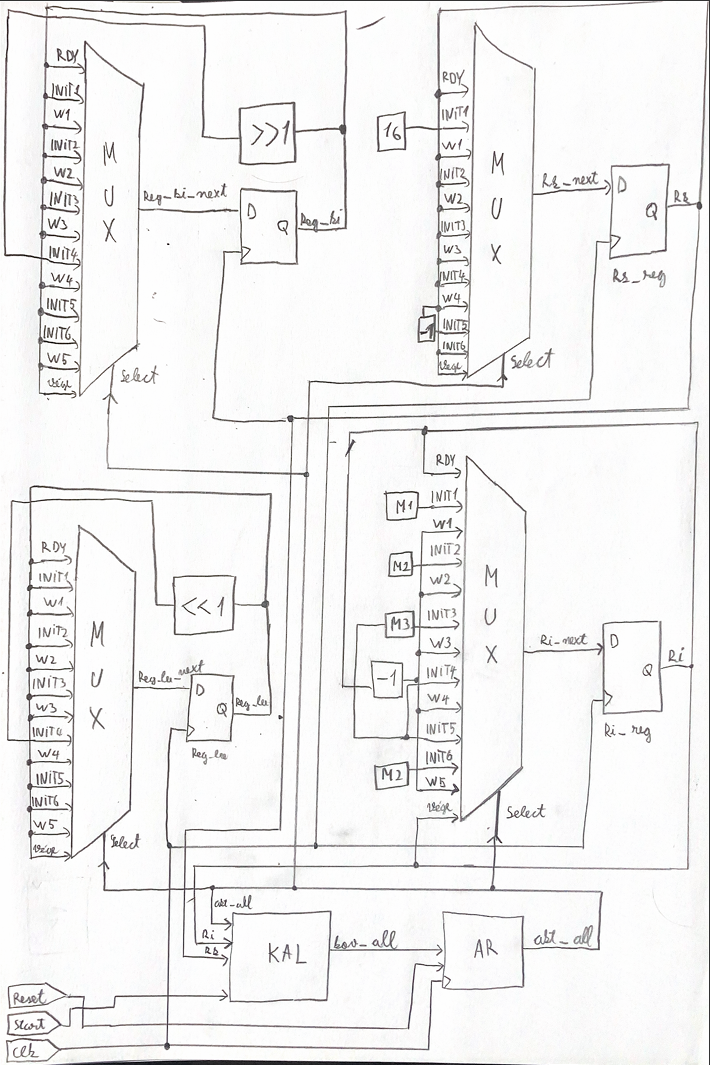


4.ábra idődiagram és állapotdiagram

A megvalósításhoz használtam FSMD komplex állapotgépet adatúttal. Az ábrán látható az állapotdiagram, 13 állapoton megy végig, a “start”’ aktiválása után lépik ki a “RDY” állapotból és végigmegy egy “INIT” “WAIT” sorozaton. Az Ri, Rk változók segítségével történik az időzítés, az SCLK meghatározása. Az Rk egy külső ciklus, azt vizsgálja, hogy végigmentünk-e a 16 biten, az Ri pedig előállítja a magas és alacsony állapotokat, késleltei az FPGA 10 ns- os jelét.

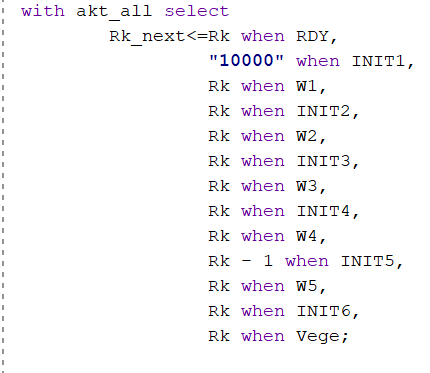


5.ábra állapot táblázat

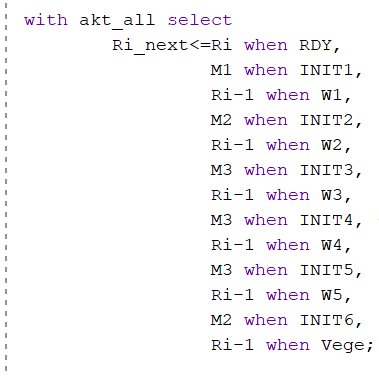


6.ábra blokk diagram

A következő kódrészlet mutatja az Ri, Rk változók meghatározását minden állapotban:



7.ábra Rk regiszter minden állapotban



8.ábra Ri regiszter minden állapotban

## Források

„Brassai Tihamer\_UKDA\_REAL”

* http://real.mtak.hu/122602/1/Brassai%20Tihamer\_UKDA\_REAL.pdf
* <https://nandland.com/lesson-1-what-is-an-fpga/>