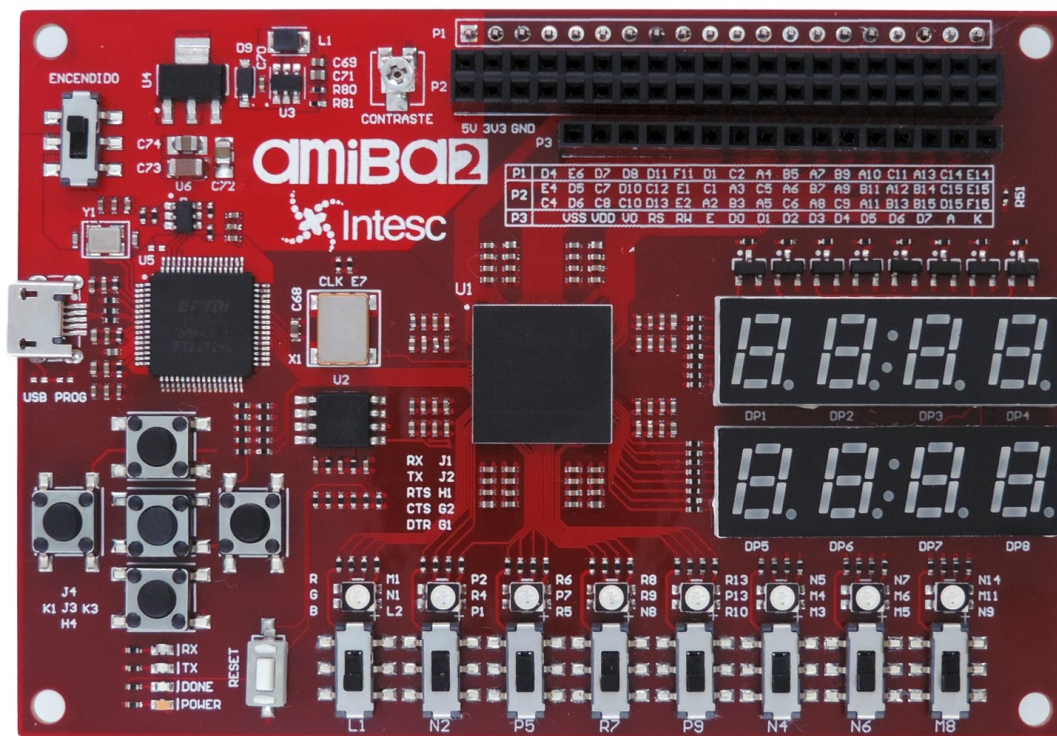


amiBA2



Contenido

1. Introducción.....	3
2. Características Principales.....	4
2.1 FPGA.....	4
2.2 Recursos de AMIBA 2.....	4
3. Diagrama de bloques.....	5
4. Diseño y disposición física de la tarjeta.....	6
5. Recursos en AMIBA 2.....	7
5.1 Voltaje.....	7
5.2 Oscilador.....	7
5.3 Flash SPI.....	7
5.4 Reset de FPGA e indicadores LED.....	8
5.5 Convertidor USB/RS232 FTDI FT2232H.....	9
5.6 LEDs, Switches, Push Button y Puertos de Expansión.....	10
6. Herramientas de desarrollo.....	17
7. Historial de revisión de especificaciones.....	18
8. Historial de revisión de Hardware.....	19

1. Introducción

La tarjeta de desarrollo AMIBA 2 es el kit ideal para iniciar el aprendizaje de los FPGA, ya que cuenta con recursos básicos de entrada y salida, un FPGA de la serie Spartan 6 de Xilinx y un costo accesible para que todos los estudiantes que trabajen con sistemas digitales puedan poseer un kit y experimentar con los dispositivos lógicos programables.

Podrás utilizar AMIBA 2 para construir sistemas digitales combinacionales y secuenciales, así como procesadores, implementando el tuyo o utilizando Microblaze de Xilinx, además, podrás utilizar System Generator de Matlab para procesar información. En caso de adquisición analógica/digital, podrás conectar un ADC o DAC a través de sus puertos de expansión para expandir su potencial.

AMIBA 2 cuenta con un FPGA Spartan 6 XC6SLX9 puede ser utilizada con el entorno de desarrollo ISE Design Suite. Algunos recursos del FPGA Spartan 6 son: 16 slices DSP, 576 Kilobits de memoria Block RAM y 11,440 Flip Flops que permitirán crear diversas prácticas de laboratorio.

2. Características Principales

AMIBA 2 ofrece los siguientes recursos:

2.1 FPGA.

- Familia: Spartan 6.
- Modelo: XC6SLX9.
- Enpaquetado: CSG225.
- 216/576 Kb de Block RAM.
- Oscilador de 50 MHz.

2.2 Recursos de AMIBA 2.

- Convertidor USB/RS232 (FTDI FT2232HL).
- 51 I/O de propósito general.
- 12 LED.
 - Indicador encendido.
 - Indicador Tx y Rx de convertidor USB/RS232.
 - Indicador de programación exitosa.
 - 8 LED RGB de propósito general.
- 9 Switch de dos posiciones.
 - 1 Encendido.
 - 8 de propósito general.
- 6 Pulsadores.
 - Reset de FPGA.
 - 5 pulsadores en modo Pull-Down de propósito general.
- 8 Display de 7 segmentos de ánodo común.
- Puerto de expansión a protoboard (P1).
- Puerto de expansión hembra (P2).
- Puerto de expansión para LCD de 2x16 o equivalente (P3).
- Potenciómetro para ajuste contraste de LCD.
- Alimentación Principal: 5 volts desde el puerto USB FTDI ⁽¹⁾.
- Alimentación Secundaria: 3.3 volts habilitada por la alimentación principal.

1 Debido a que la alimentación de 5V proviene directamente del puerto USB sugerimos extremar precauciones al realizar conexiones con circuitos externos.

3. Diagrama de bloques

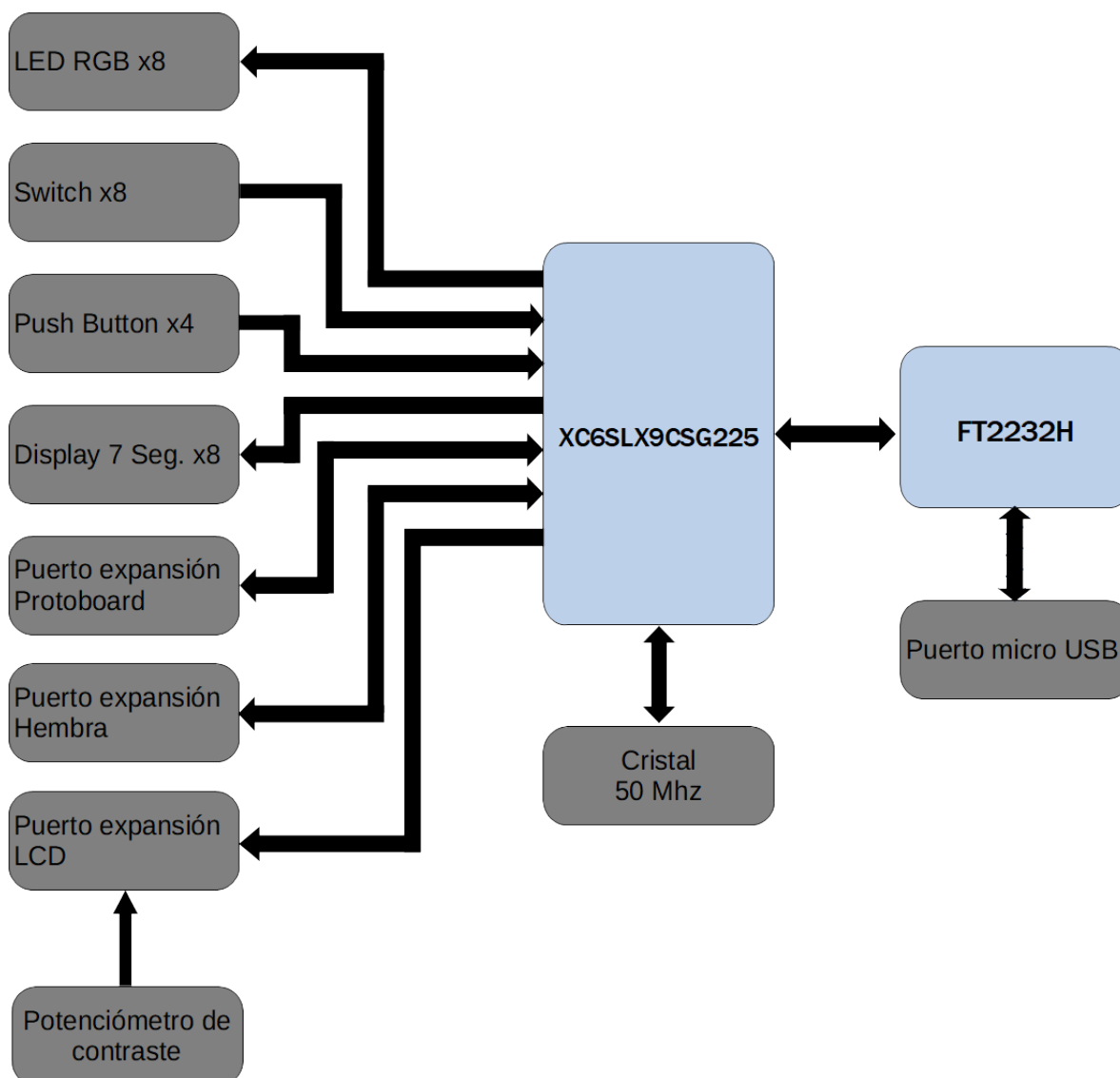


Imagen 1. Diagrama de bloques de Amiba 2

4. Diseño y disposición física de la tarjeta.

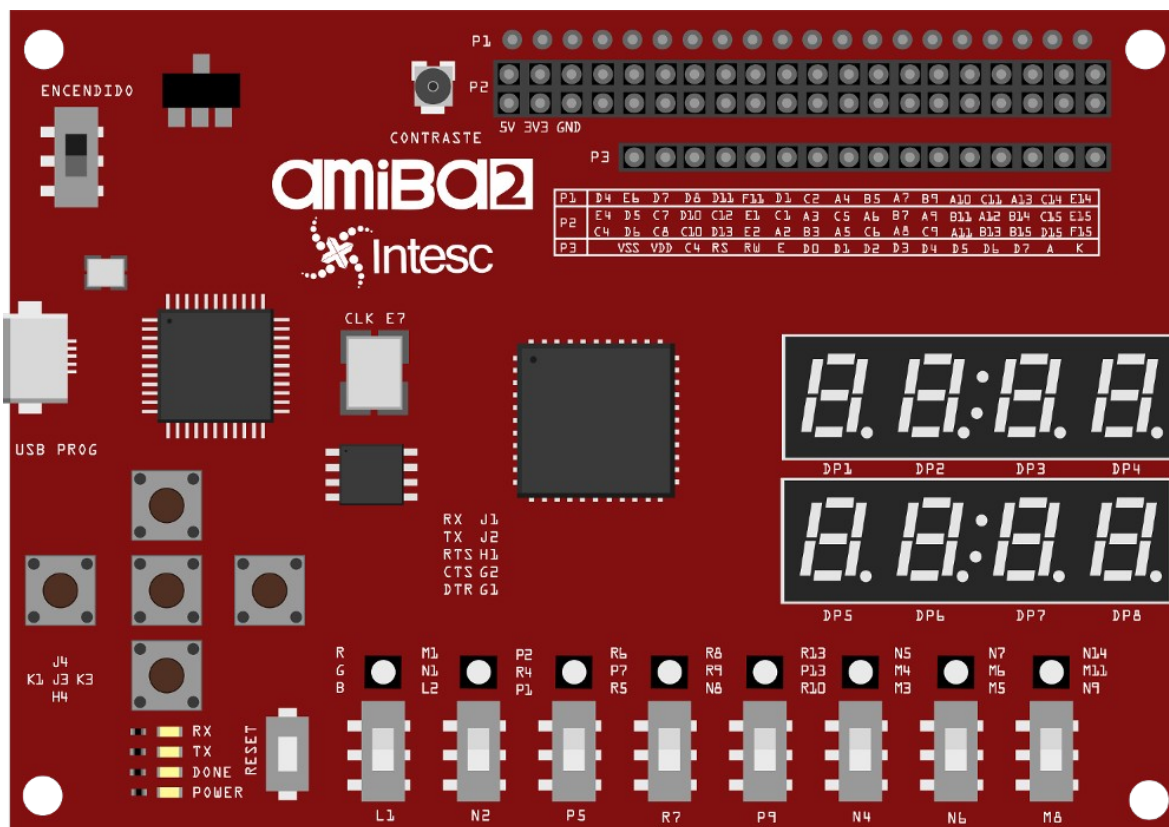


Imagen 2. Diseño simplificado de Amiba 2.

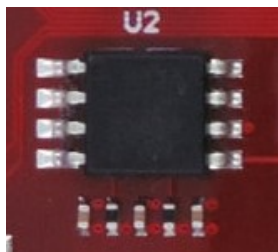


Imagen 5. Flash SPI en AMIBA 2.

La siguiente tabla muestra las conexiones entre el FPGA y la memoria FLASH.

FLASH	PIN FPGA
CS	R3
SO	P11
SI	R11
SCLK	N12

Tabla 1. Pines de conexión entre memoria FLASH y FPGA

El FPGA Spartan 6 puede cargar el bitstream de una computadora personal (PC) usando el programador JTAG a través de un cable USB, o desde la memoria FLASH.

5.4 Reset de FPGA e indicadores LED

AMIBA 2 cuenta con un Push Button para reiniciar el FPGA y 4 indicadores LED para diferentes propósitos. El Push Button permite reiniciar el Spartan 6 y cargar la aplicación desde la memoria FLASH. Los indicadores LED tienen la siguiente función:

- **POWER:** Indica que la tarjeta ha sido encendido y la fuente de 3.3V está operando.
- **DONE:** Indica que se ha cargado exitosamente un bitstream en el FPGA. Éste LED indicador enciende inmediatamente después de recibir el mensaje PROGRAMACIÓN EXITOSA en INTEgra.
- **TX:** Indica que se están enviando datos por el convertidor USB/RS232
- **RX:** Indica que se están recibiendo datos por el convertido USB/RS232

La imagen 7 muestra el Reset y los 4 LEDs indicadores.

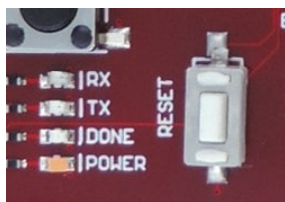


Imagen 7. Push Button de Reset y LEDs indicadores

5.5 Convertidor USB/RS232 FTDI FT2232H.

El programador JTAG de AMIBA 2 está basado en un dispositivo FT2232H de FTDI. Este dispositivo cuenta con 2 canales, donde el primero es utilizado por INTEgra para programar el FPGA y el segundo es utilizado como convertidor USB/RS232 de propósito general. El convertidor USB/RS232 es detectado en una PC como puerto COM, y puede ser útil cuando se necesite realizar aplicaciones donde sea requerida la comunicación con una PC y la velocidad de transferencia no sea crítica. Con éste convertidor es posible conectarse con LabVIEW, JAVA, Matlab, C#, etc. y es capaz de transmitir con una tasa de transferencia de hasta 12 MBAUDIOS. La imagen 8 muestra el dispositivo FT2232H y los componentes que requiere a su alrededor.

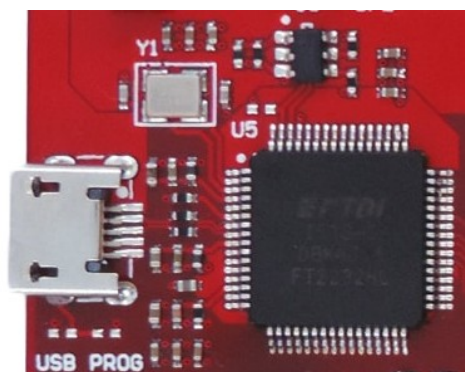


Imagen 8. Programador y convertidor USB/RS232 FT2232H.

La siguiente tabla resume el mapeo de pines del FPGA al convertidor.

FTDI	PIN FPGA
RX	J2
TX	J1
RTS	H1
CTS	G2
DTR	G1

Tabla 2. Pines de conexión con FT2232H

La imagen 9 muestra la conexión de TX y RX entre el FPGA y el FT2232H.

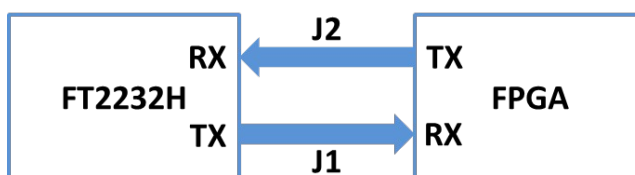


Imagen 9. Conexiones de TX y RX entre FPGA y FT2232H.

5.6 LEDs, Switches, Push Button y Puertos de Expansión.

AMIBA 2 cuenta con 8 LEDs RGB, 8 Display de 7 segmentos, 8 Switches y 5 Push Buttons para hacer comunicación digital básica. Los LEDs RGB y los Display trabajan como salidas digitales mientras los Switches y Push buttons trabajan como entradas, también digitales. Además, AMIBA 2 cuenta con 51 pines de entrada salida de propósito general distribuidos en los puertos de expansión P1 y P2, ambos con salida de voltaje de 3.3 y 5 Volts, así como referencia (GND). Finalmente, cuenta con un puerto de expansión para una LCD de 2x16, compartido con P2, y un potenciómetro para regular el contraste. La imagen 10 muestra los LEDs RGB y Switches.

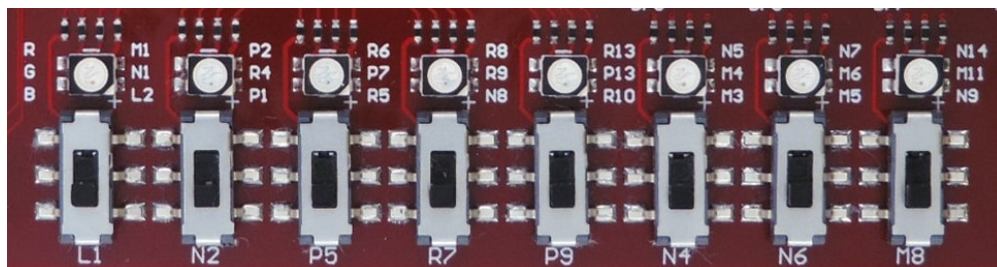


Imagen 10. LEDs RGB y Switches de propósito general.

La siguiente tabla muestra las conexiones entre el FPGA y los LEDs RGB:

LED	PIN FPGA (R)	PIN FPGA (G)	PIN FPGA (B)
D1	M1	N1	L2
D2	P2	R4	P1
D3	R6	P7	R5
D4	R8	R9	N8
D5	R13	P13	R10
D6	N5	M4	M3
D7	N7	M6	M5
D8	N14	M11	N9

Tabla 3. Pines de conexión con LEDs RGB

La imagen 11, muestra el circuito esquemático entre los LED RGB y el FPGA.

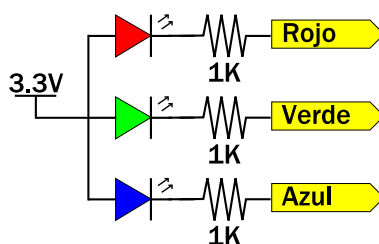


Imagen 11. Esquemático de conexión con LED RGB.

La siguiente tabla muestra las conexiones entre el FPGA y los Switches:

SWITCH	PIN FPGA
S1	L1
S2	N2
S3	P5
S4	R7
S5	P9
S6	N4
S7	N6
S8	M8

Tabla 4. Pines de conexión con Switches

La imagen 12, muestra el circuito esquemático de los Switches y el FPGA.

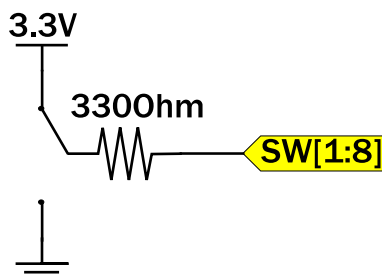


Imagen 12. Esquemático de conexión con los Switches de 2 posiciones.

La imagen 13 se muestran los display de 7 segmentos.



Imagen 13. Displays de siete segmentos.

El encendido y apagado de los Display de 7 segmentos es controlado mediante transistores PNP. Éstos se encargan de suministrar la corriente a cada uno de los segmentos, evitando cargar al FPGA. La imagen 14 muestra el circuito esquemático de los transistores PNP a los Display. Hay un total de 8 transistores para los 8 Display de 7 segmentos.

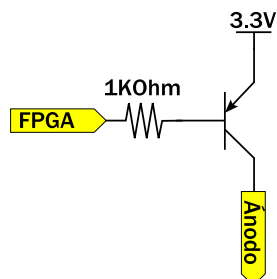


Imagen 14. Circuito esquemático de encendido de ánodos.

La tabla 5 muestra las conexiones entre el FPGA y los 7 segmentos y el punto decimal de los Display.

SEGMENTOS	PIN FPGA
A	K13
B	L15
C	M15
D	P15
E	P14
F	K15
G	L14
PD	N15

Tabla 5. Pines de conexión con segmentos de Display

La tabla 6 muestra las conexiones entre el FPGA y los ánodos comunes de cada Display de 7 segmentos.

ÁNODO	PIN FPGA
DP1	G12
DP2	F13
DP3	H12
DP4	G13
DP5	H13
DP6	K11
DP7	J13
DP8	K12

Tabla 6. Pines de conexión con ánodos de Display

AMIBA 2 cuenta con 5 Push Button en configuración Pull-Down, es decir, con resistencias a GND para que al presionarse entreguen un '1' lógico mientras que al soltarse entreguen un '0' lógico. La Imagen 15 muestra los Push Button en AMIBA 2.

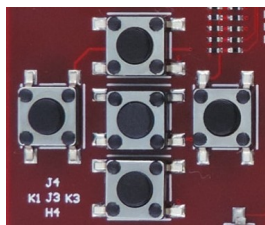


Imagen 15. Push Button

La figura 16 muestra el circuito esquemático entre los Push Button y el FPGA.

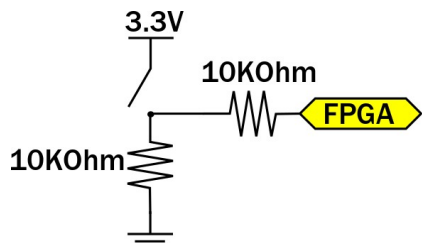


Imagen 16. Circuito esquemático de Push Button

La tabla 7 muestra la conexión entre los pines del FPGA y los 5 Push Button.

Push Button	PIN FPGA
PB1	K1
PB2	J3
PB3	K3
PB4	J4
PB5	H4

Tabla 7. Pines de conexión entre Push Button y FPGA

AMIBA 2 cuenta con un puerto de expansión, llamado P1, de 20 pines compatible para su inserción en el protoboard, un puerto de 40 pines hembra, llamado P2, compatible con Jumpers macho. Algunos pines de los puertos P1 y P2 pueden ser utilizados como entradas de reloj generales, señaladas en las especificaciones del fabricante, como GCLK. AMIBA 2 integra un tercer puerto de expansión, llamado P3, diseñada para controlar una pantalla LCD de 2x16 líneas o compatibles con este esquema de conexión. Asociado a este puerto se incluye un potenciómetro para ajustar el contraste en la LCD. La imagen 17 muestra los puertos de expansión incluyendo el potenciómetro.

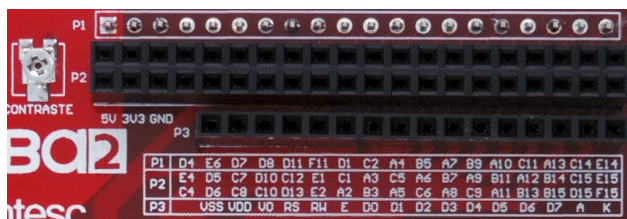


Imagen 17. Puertos P1, P2, P3 y potenciómetro de contraste.

La siguiente tabla muestra las conexiones entre el FPGA y el puerto P1:

PUERTO P1		
NOMBRE	PIN EXPANSIÓN	PIN FPGA
5V	1	-
3.3V	2	-
GND	3	-
GPI00	4	D4
GPI01	5	E6
GPI02	6	D7
GPI03	7	D8
GPI04	8	D11
GPI05	9	F11
GPI06	10	D1
GPI07	11	C2
GPI08	12	A4
GPI09	13	B5
GPI010	14	A7
GPI011	15	B9
GPI012	16	A10
GPI013	17	C11
GPI014	18	A13
GPI015	19	C14
GPI016	20	E14

Tabla 8. Pines de conexión con puerto P1.

La tabla 9 muestra las conexiones entre el FPGA y el puerto P2.

PUERTO P2		
NOMBRE	PIN EXPANSIÓN	PIN FPGA
5V	1	-
5V	2	-
3.3V	3	-
3.3V	4	-
GND	5	-
GND	6	-
GPI017	7	C4
GPI018	8	E4

PUERTO P2		
NOMBRE	PIN EXPANSIÓN	PIN FPGA
GPI019	9	D6
GPI020	10	D5
GPI021	11	C8
GPI022	12	C7
GPI023	13	C10
GPI024	14	D10
GPI025	15	D13
GPI026	16	C12
GPI027	17	E2
GPI028	18	E1
GPI029	19	A2
GPI030	20	C1
GPI031	21	B3
GPI032	22	A3
GPI033	23	A5
GPI034	24	C5
GPI035	25	C6
GPI036	26	A6
GPI037	27	A8
GPI038	28	B7
GPI039	29	C9
GPI040	30	A9
GPI041	31	A11
GPI042	32	B11
GPI043	33	B13
GPI044	34	A12
GPI045	35	B15
GPI046	36	B14
GPI047	37	D15
GPI048	38	C15
GPI049	39	F15
GPI050	40	E15

Tabla 9. ines de conexión con puerto P2.

La tabla 10 muestra las conexiones del puerto P3 para la conexión de una pantalla 2x16 o compatibles al FPGA:

PUERTO P3		
NOMBRE	PIN EXPANSIÓN	PIN FPGA
VSS	1	-
VDD	2	-
VO	3	-
RS	4	D13
RW	5	E2
E	6	A2
D0	7	B3
D1	8	A5
D2	9	C6
D3	10	A8
D4	11	C9
D5	12	A11
D6	13	B13
D7	14	B15
A	15	-
K	16	-

Tabla 10: Pines de conexión con el puerto P3.

6. Herramientas de desarrollo

Para la implementación de diseños en VHDL se utiliza ISE Design Suite de Xilinx.



Imagen 18. Logo del software ISE Design Suite.

Además, se puede implementar el microprocesador de Xilinx: Microblaze.



Imagen 19. Logo representativo del microprocesador Microblaze.

Y se puede utilizar con System Generator de Matlab.



Imagen 20. Logo de la herramienta de MATLAB: System Generator.

7. Historial de revisión de especificaciones.

Fecha	Revisión	Cambios
01/08/2019	A	- Creación del documento.

8. Historial de revisión de Hardware

Fecha	Revisión	Cambios
-	B	-Se ensambla versión comercial.
22/07/2019	A	- Se ensambla versión prototipo.