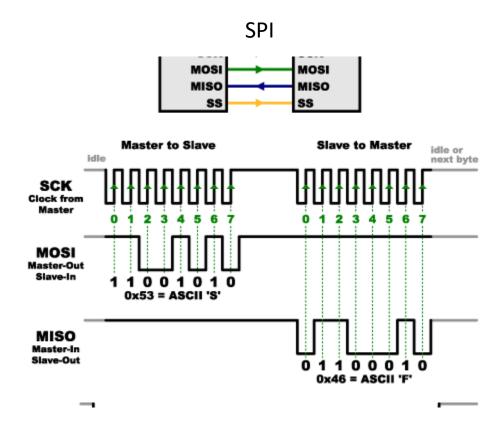
# SPI



ARREOLA VASQUEZ JESUS ALBERTO T/M 8.-B ING. MECATRONICA UPZMG



Los sistemas integrados usan uno o más procesadores o microcontroladores para ejecutar operaciones especializadas dentro de un sistema más complejo. Estos controladores integrados necesitan comunicarse con otros componentes del sistema, sensores e incluso otros controladores. Si bien es un lugar común, las interfaces seriales y los protocolos complejos pueden ser excesivamente complejos de programar y a la hora de solucionar problemas, especialmente si la cantidad de dispositivos con la que se comunican es reducida.

#### (Serial Peripheral Interface)

Es un estándar de comunicaciones, usado principalmente para la transferencia de información entre circuitos integrados en equipos electrónicos. El bus de interfaz de periféricos serie o bus SPI es un estándar para controlar casi cualquier dispositivo electrónico digital que acepte un flujo de bits serie regulado por un reloj.

Muchos sistemas digitales necesitan una conexión rápida con sus periféricos. La ventajas de un bus serie es que minimiza el número de conductores, pines y el tamaño del circuito integrado.

## Operación

El SPI es un protocolo síncrono. La sincronización y la transmisión de datos se realiza por medio de 4 señales:

- **SCLK** (Clock): Es el pulso que marca la sincronización. Con cada pulso de este reloj, se lee o se envía un bit. También llamado TAKT (en alemán).
- MOSI (Master Output Slave Input): Salida de datos del Master y entrada de datos al Esclavo. También llamada SIMO.
- **MISO** (*Master Input Slave Output*): Salida de datos del Esclavo y entrada al Master. También conocida por SOMI.
- **SS/Select**: Para seleccionar un Esclavo, o para que el Master le diga al Esclavo que se active. También llamada SSTE.

.

La Cadena de bits es enviada de manera síncrona con los pulsos del reloj, es decir con cada pulso, el Master envía un bit. Para que empiece la transmisión el Máster baja la señal SSTE ó SS/Select a cero, con esto el Esclavo se activa y empieza la transmisión, con un pulso de reloj al mismo tiempo que el primer bit es leído. Nótese que los pulsos de reloj pueden estar programados de manera que la transmisión del bit se realice en 4 modos diferentes, a esto se llama polaridad y fase de la transmisión:

- 1. Con el flanco de subida sin retraso.
- 2. Con el flanco de subida con retraso.
- 3. Con el flanco de bajada sin retraso.
- 4. Con el flanco de bajada con retraso.

#### Ventajas

Comunicación Full Duplex

Mayor velocidad de transmisión que con I<sup>2</sup>C o SMBus

Protocolo flexible en que se puede tener un control absoluto sobre los bits transmitidos

No está limitado a la transferencia de bloques de 8 bits

Elección del tamaño de la trama de bits, de su significado y propósito

Su implementación en hardware es extremadamente simple

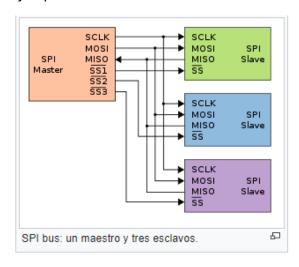
## Desventajas

Consume más pines de cada chip que I<sup>2</sup>C, incluso en la variante de 3 hilos

El direccionamiento se hace mediante líneas específicas (señalización fuera de banda) a diferencia de lo que ocurre en I<sup>2</sup>C que se selecciona cada chip mediante una dirección de 7 bits que se envía por las mismas líneas del bus

No hay control de flujo por hardware

### Ejemplos:





## **REFERENCIAS:**

https://www.digikey.com/es/articles/techzone/2019/feb/why-how-to-use-serial-peripheral-interface-simplify-connections-between-multiple-devices

https://www.prometec.net/nuevo-tutorial-sobre-el-bus-spi/