

Monroy Rodríguez Alan

Tarea 1: La escala Dennard y la ley de Moore están Muertas ¿Ahora qué?

Acto I: El sistema IBM/360, DEC's VAX, y el preludio a CISC

1950s y 1960s Gran Experimentación con arquitecturas de conjuntos de instrucciones de mainframe (ISAs)	Tan solo IBM tenía a la venta 4 líneas de computadoras enfocadas al negocio, el cómputo científico y las aplicaciones en tiempo real.	IBM estaba desarrollando cuatro líneas de periféricos y herramientas de desarrollo de software diferentes e incompatibles entre sí
Dado que la situación era insostenible IBM decidió crear un solo set de instrucciones que sirviera a sus máquinas independientemente del hardware	Gene Amdahl Arquitecto en jefe junto a su equipo desarrolla la arquitectura System/360	Ingenieros DEC Desarrollan el VAX ISA durante un tiempo en que los lenguajes ensamblador dominaban
Las instrucciones de VAX ISA admitían una gran cantidad de modos de direccionamiento amigables para el programador e incluían instrucciones individuales de la máquina que realizaban operaciones complejas como la inserción / eliminación de colas y la evaluación polinomial.	La microcodificación facilitó la adición de nuevas instrucciones a una ISA, y el almacén de control de microprogramas VAX de 99 bits de ancho aumentó hasta 4096 palabras.	VAX 11/780 Marca el nacimiento de CISC (complex instruction set computing)

Acto II: Éxito accidental y grandes fallas

La minicomputadora DEC VAX 11/780 alcanzó su punto máximo justo cuando los microprocesadores comenzaban a explotar.	Gordon Moore de Intel, quien había desarrollado la Ley de Moore en Fairchild, tuvo la tarea de desarrollar una ISA de seguimiento para suplantar el éxito accidental de la ISA Intel 8080/8085 (y Z80) de 8 bits .	Intel ISA tenía un espacio de direcciones de 32 bits y seguridad de memoria incorporada. Se ajustó a las instrucciones de cualquier longitud de bit comenzando con solo un bit. Y se programaría en el último y mejor lenguaje de alto nivel: Ada .
Intel iAPX 432 , fue un proyecto muy grande y ambicioso para Intel.	El hardware requerido para implementar el ISA iAPX 432 era enormemente complejo. Como resultado, la implementación del chip llegó demasiado tarde .	IBM seleccionó el Intel 8086 para su proyecto de PC de IBM a pesar de su falta de rendimiento.

Acto III: El nacimiento de RISC, VLIW y el hundimiento del Itanic

En 1974 , justo después de que aparecieran los primeros microprocesadores comerciales, John Cocke de IBM intentaba desarrollar un procesador de control para un interruptor de teléfono electrónico.	el equipo del proyecto 801 de Cocke desarrolló una arquitectura de procesador radicalmente optimizada con una ruta de datos canalizada y un circuito de control rápido, no microprogramado.	Se redujo la cantidad de instrucciones al mínimo para simplificar los desafíos de control. (La máquina se llama IBM 801 porque fue desarrollada en el Edificio 801 en el Centro de Investigación Thomas J. Watson de IBM).
El proyecto IBM 801 implementó la primera ISA RISC (computadora con conjunto de instrucciones reducido).	El prototipo de computadora 801 resultante, construido con chips Motorola MECL 10K a pequeña escala, entregó 15 MIPS de gran alcance y cumplió fácilmente con los requisitos de diseño.	Cocke se hizo conocido como "el padre de RISC" por este trabajo.

<p>IBM nunca construyó el conmutador telefónico, pero el procesador 801 evolucionó y eventualmente se convirtió en la base de la larga línea de procesadores POWER RISC de IBM, que se utiliza ampliamente en sus mainframes y servidores.</p>	<p>En 1984, el profesor John Hennessy de Stanford publicó un artículo histórico titulado “Arquitectura del procesador VLSI” en las Transacciones IEEE en computadoras que demostró la superioridad de las ISA de RISC y las arquitecturas para las implementaciones del procesador VLSI.</p>	<p>Algunos arquitectos de procesadores decidieron desarrollar una ISA que era mucho mejor que RISC o CISC. Los arquitectos apodaron esta variante ISA VLIW (Very Long Instruction Word).</p>
---	--	--

Capítulo IV: La escala Dennard y la ley de Moore están muertas, pero los DSA, TPU y Open RISC-V están vivos

<p>los microprocesadores RISC disfrutaron de casi veinte años de ganancias rápidas de rendimiento de 1986 a 2004 a medida que avanzaban sobre la Ley de Moore (2x más transistores en cada nuevo nodo de proceso de semiconductores) y la escala Dennard (2 veces más rápido con la mitad del consumo de energía) por transistor para cada nodo de proceso).</p>	<p>Luego de la muerte de la escala Dennard los procesadores individuales dejaron de acelerarse. El consumo de energía por transistor también dejó de caer a la mitad en cada nodo.</p>	<p>La industria compensó confiando únicamente en la Ley de Moore, dos veces más transistores por nodo, y aumentando rápidamente el número de procesadores en un chip para marcar el comienzo de la era de múltiples núcleos.</p>
<p>El intervalo de duplicación del rendimiento del procesador se extendió de 1.5 años a 3.5 años durante esta era, que duró menos de diez años antes de que se implementara la Ley de Amdahl ("Hay un paralelismo explotable en cualquier aplicación").</p>	<p>Todavía hay cosas interesantes que hacer en el campo de la arquitectura del procesador por ejemplo las arquitecturas específicas de dominio (DSA), que son procesadores diseñados específicamente para tratar de acelerar algunas tareas específicas de la aplicación.</p>	<p>Otro ejemplo: TPU (unidad de procesamiento de tensor) de Google, que acelera la ejecución de DNN (Deep Neural Network) utilizando una matriz masiva de 65,536 unidades de multiplicación / acumulación (MAC) en una pieza de silicio.</p>