

MICROBERTO (M-BR2)



Microcontrolador de 9 bits con 7 registros disponibles para programar, con memoria de X Bytes.

Desarrollado por:

Alan Burguete López

Eva Cristina Beltrán Reyes

Diego Macías Gutiérrez

Emiliano Velázquez Sánchez

El presente microcontrolador se recomienda utilizar para aplicaciones de _____. Sin embargo, posee funcionalidades generales para programar registros, hacer operaciones aritméticas, lógicas, ...

General

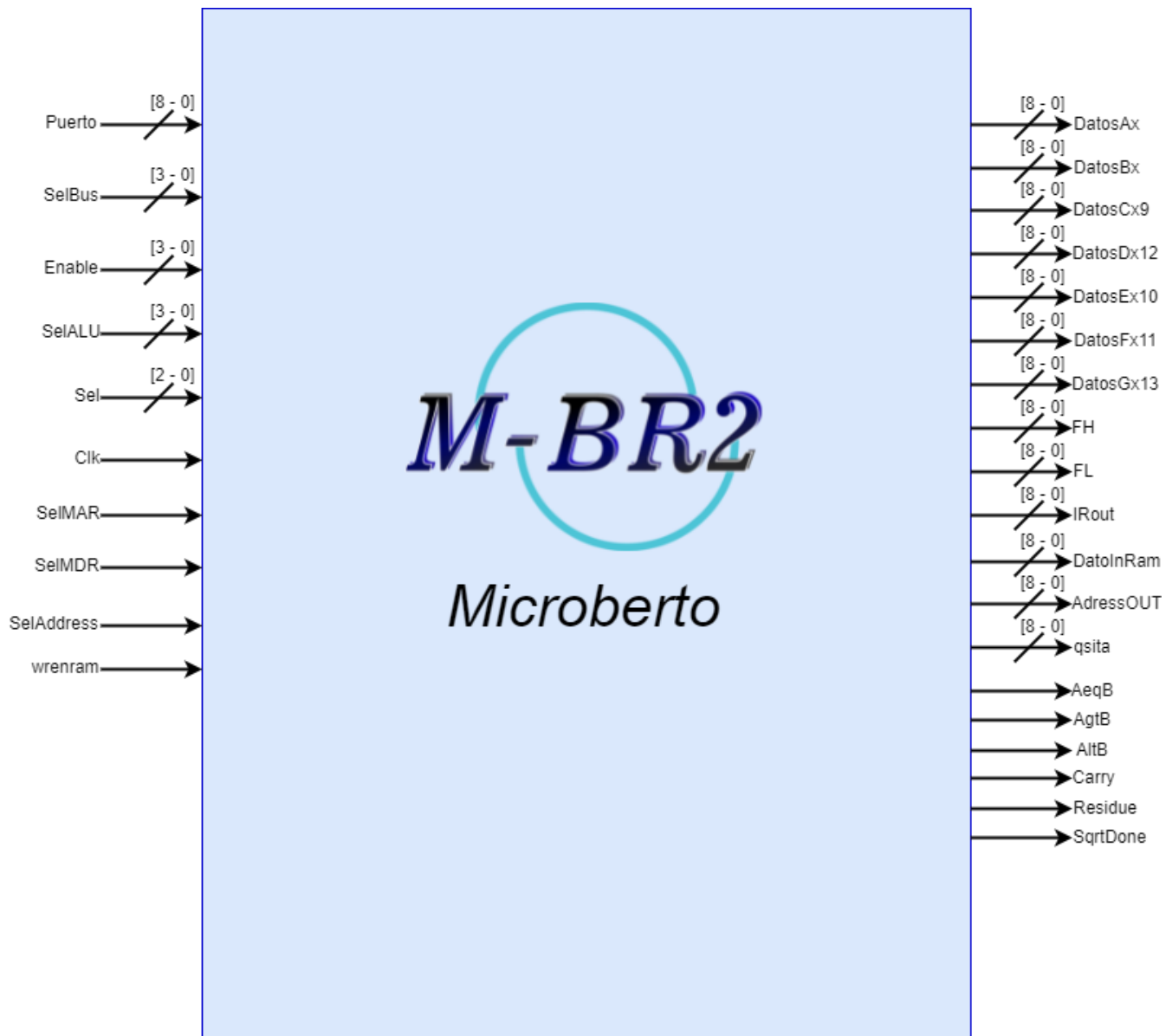


Imagen 1. Diagrama general de entradas y salidas de M-BR2

En la Imagen 1, se pueden apreciar las entradas y salidas generales que tiene el microcontrolador. Las entradas van conectadas a diversos componentes internos del microcontrolador, tales como la memoria RAM, la ALU, el Mux maestro, así como algunos registros como el MAR, MDR, Ax, Bx ... Gx. de igual forma, los diferentes registros y componentes tienen salidas como las que apreciamos en la imagen anterior. A continuación, mostraremos el diagrama de conexiones completo del M-BR2.

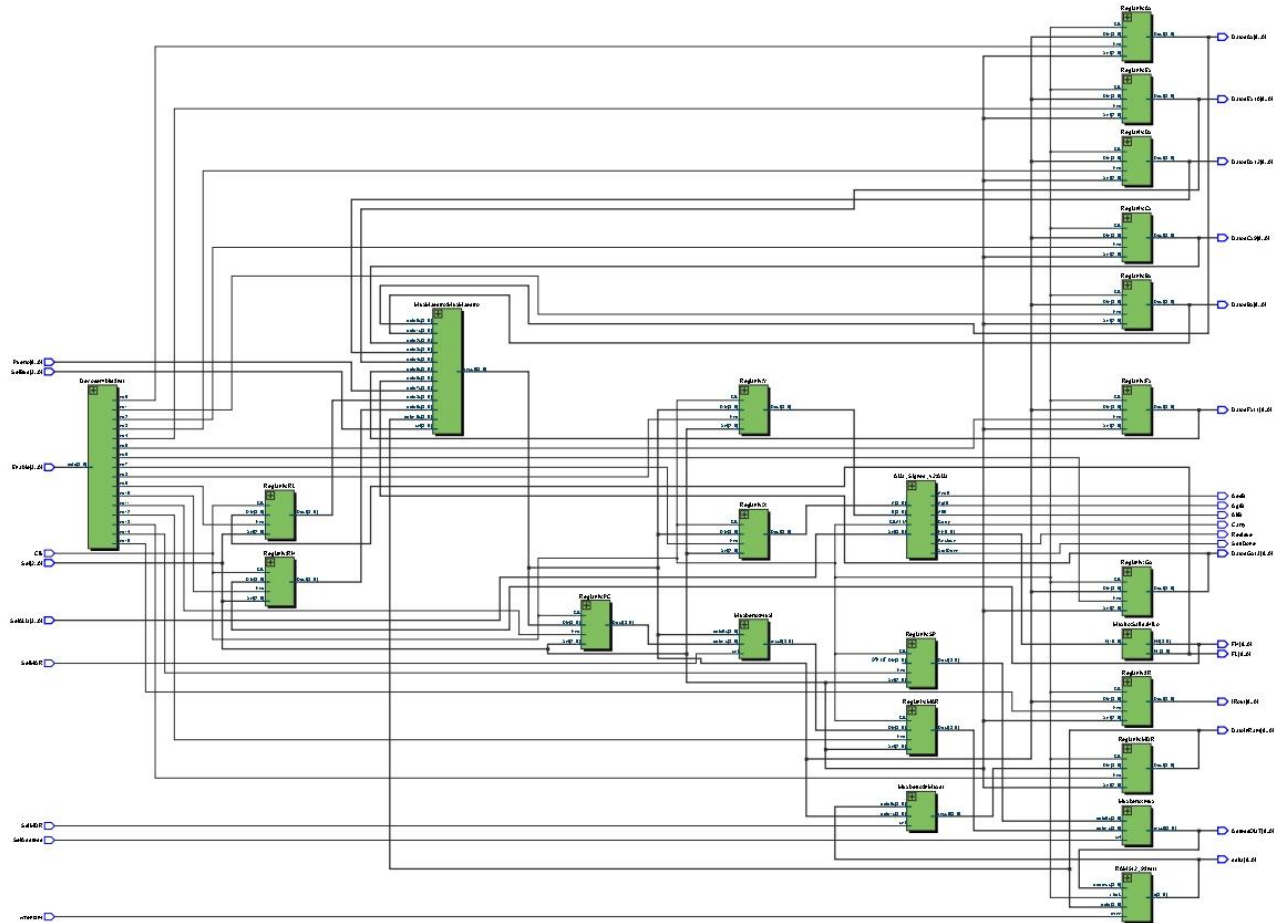


Imagen 2. Diagrama esquemático de M-BR2. Referirse al Anexo I para el archivo original del diagrama esquemático.

Características

En la siguiente página, se encuentran definidas las diferentes características con las que cuenta el microcontrolador. Dichas características son:

- Registros
- Decoder
- MUX
- Memoria RAM
- ALU
- Instrucciones lógicas, aritméticas.

Registros

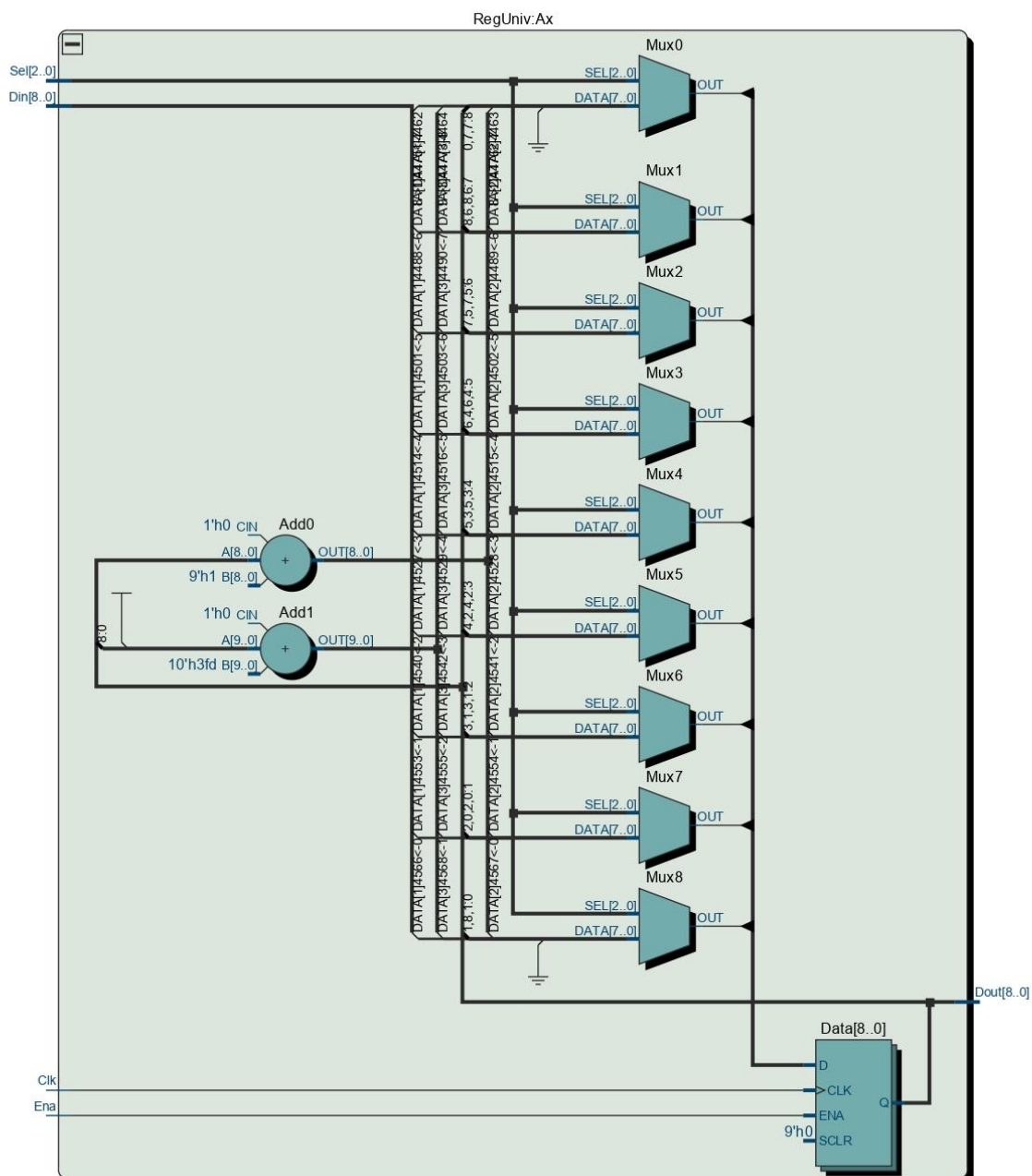


Imagen 3. Diagrama de conexión general de los registros del microcontrolador M-BR2. Para una mejor visualización, referirse al Anexo I.

El M-BR2 cuenta con 7 registros síncronos de 9-bits con signo.

Los registros correspondientes de la A a la G cuentan con un selector de 3 bits, correspondientes a las siguientes operaciones:

Operación	Bit 2	Bit 1	Bit 0
Mantener el valor del registro.	0	0	0
Cargar un valor al registro.	0	0	1
Incrementar el valor del registro en uno.	0	1	0
Decrementar el valor del registro en uno.	0	1	1
Shift a la izquierda	1	0	0
Shift a la derecha	1	0	1
Rotar el registro hacia la izquierda	1	1	0
Rotar el registro hacia la derecha	1	1	1

Tabla 1. Operaciones generales de los Registro A a la G.

La habilitación de los registros se realiza mediante una entrada “Enable”. Dicho “Enable” se encuentra en comunicación con la Unidad de Control, la cual manda por el bus de datos el valor correspondiente del selector, pero sólo el o los registros con su “Enable” en estado alto pueden recibir el valor.

Decoder Enable

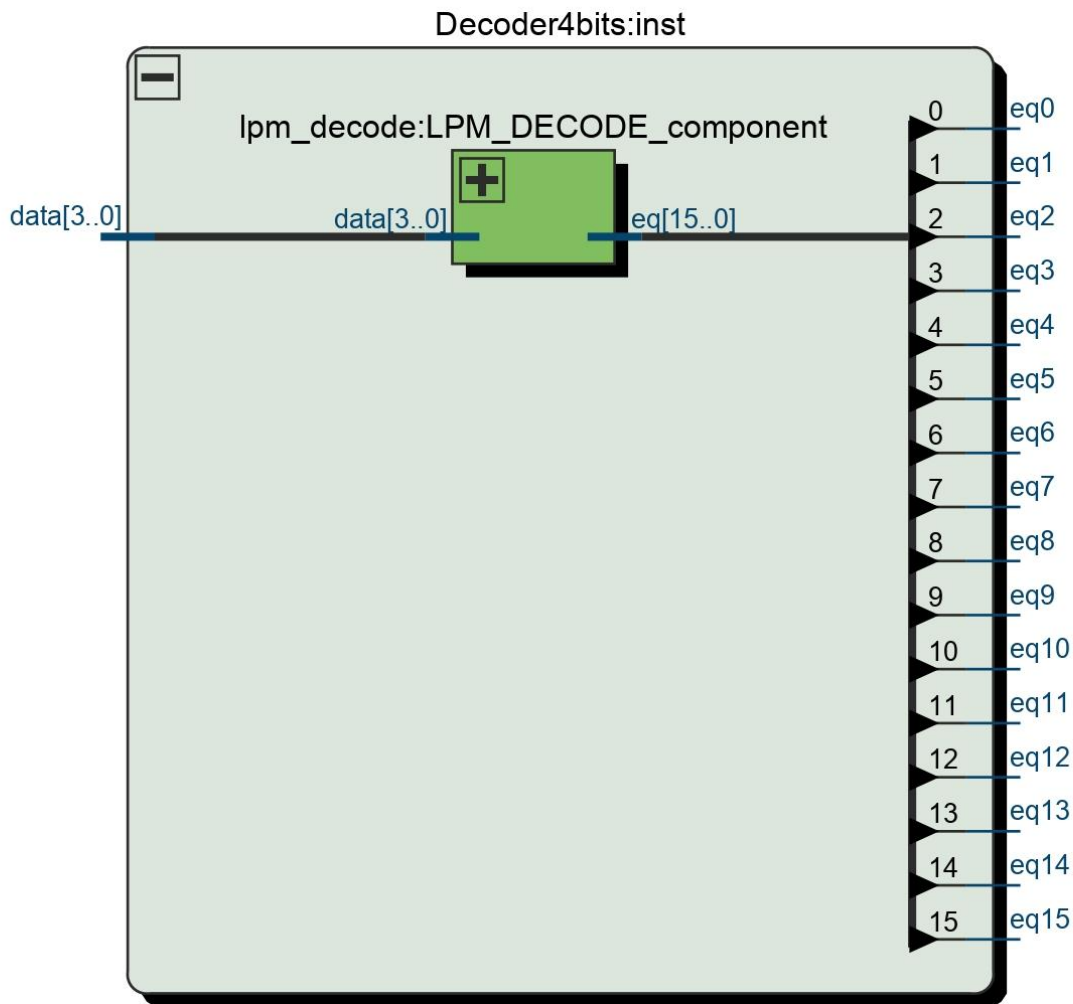


Imagen 4. Diagrama de conexión general del decoder del microcontrolador M-BR2. Para una mejor visualización, referirse al Anexo I.

Decodificador de 3 entradas y 8 salidas, que controla el “Enable” de todos los registros contenidos en el Datapath, la entrada está conectada al destino “DST” de la unidad de control y selecciona entre varias salidas las cuales activan cierto registro para que haga caso al selector general. De esta manera se ahorran muchas líneas de cable y la misma instrucción se envía a todos los registros (carga de valor, mantener valor, incrementar, decrementar, etc.) de manera que únicamente el registro seleccionado con el decoder será el que ejecute la instrucción deseada.

El Decoder tiene los siguientes valores asociados:

Bit 3	Bit 2	Bit 1	Bit 0	Valor Decimal	Registro Habilitado
0	0	0	0	0	Ax
0	0	0	1	1	Bx
0	0	1	0	2	Cx
0	0	1	1	3	Dx
0	1	0	0	4	Ex
0	1	0	1	5	Fx
0	1	1	0	6	Gx
0	1	1	1	7	X
1	0	0	0	8	Y
1	0	0	1	9	RL
1	0	1	0	10	RH
1	0	1	1	11	PC
1	1	0	0	12	MAR
1	1	0	1	13	MDR
1	1	1	0	14	SP
1	1	1	1	15	IR

Tabla 2. Tabla de habilitación de los Registros mediante el Decoder.

MUX Maestro

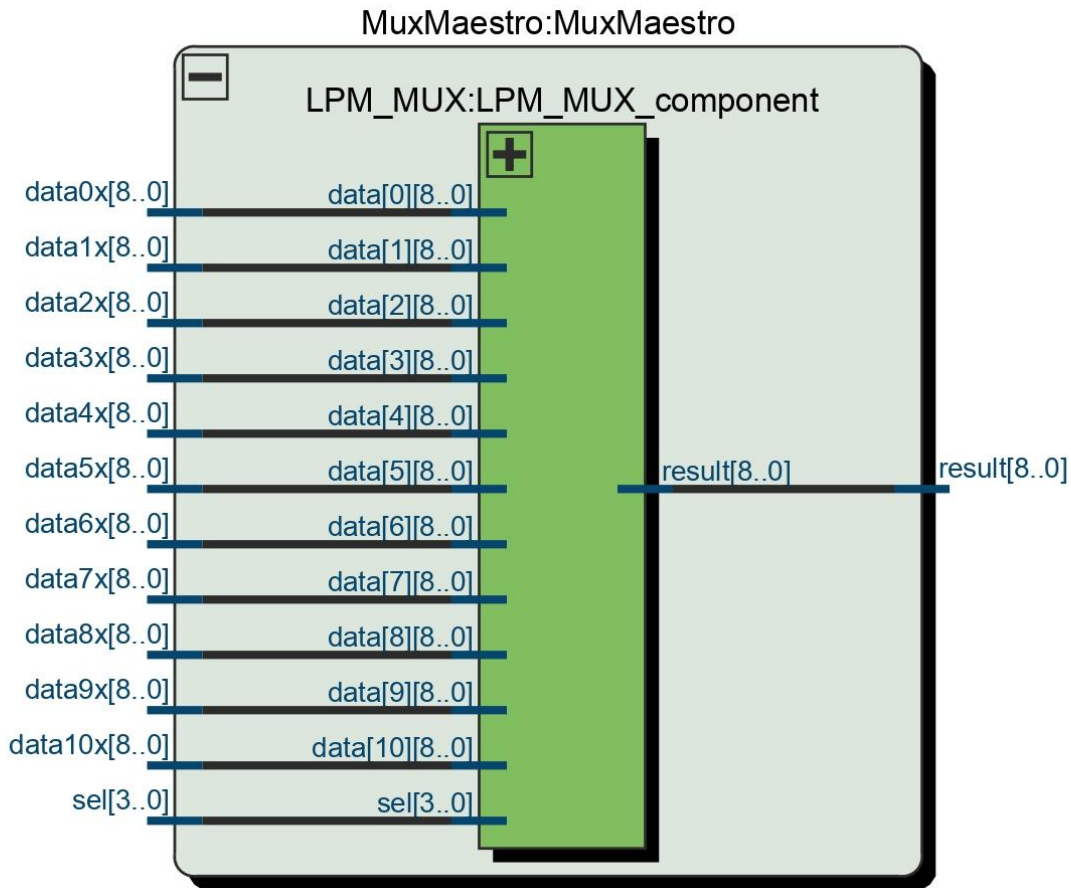


Imagen 5. Diagrama de conexión general del multiplexor maestro del microcontrolador M-BR2. Para una mejor visualización, referirse al Anexo I.

Multiplexor de 16 entradas, 1 salida y un selector de 4 bits. Recibe las salidas de todos los registros, además de una entrada “Input” la cual es controlada directamente por el usuario y permite introducir datos al Datapath. La salida de este MUX está conectada al bus general, el cual a su vez va a la entrada de todos los registros para la distribución de datos entre registros.

El selector del MUX tiene la siguiente configuración:

Bit 3	Bit 2	Bit 1	Bit 0	Puerto o registro de salida del dato
0	0	0	0	Ax
0	0	0	1	Bx
0	0	1	0	Cx
0	0	1	1	Dx
0	1	0	0	Ex
0	1	0	1	Fx
0	1	1	0	Gx
0	1	1	1	Puerto del usuario
1	0	0	0	RL
1	0	0	1	RH
1	0	1	0	MDR

Tabla 3. Tabla de configuración del selector del multiplexor

RAM

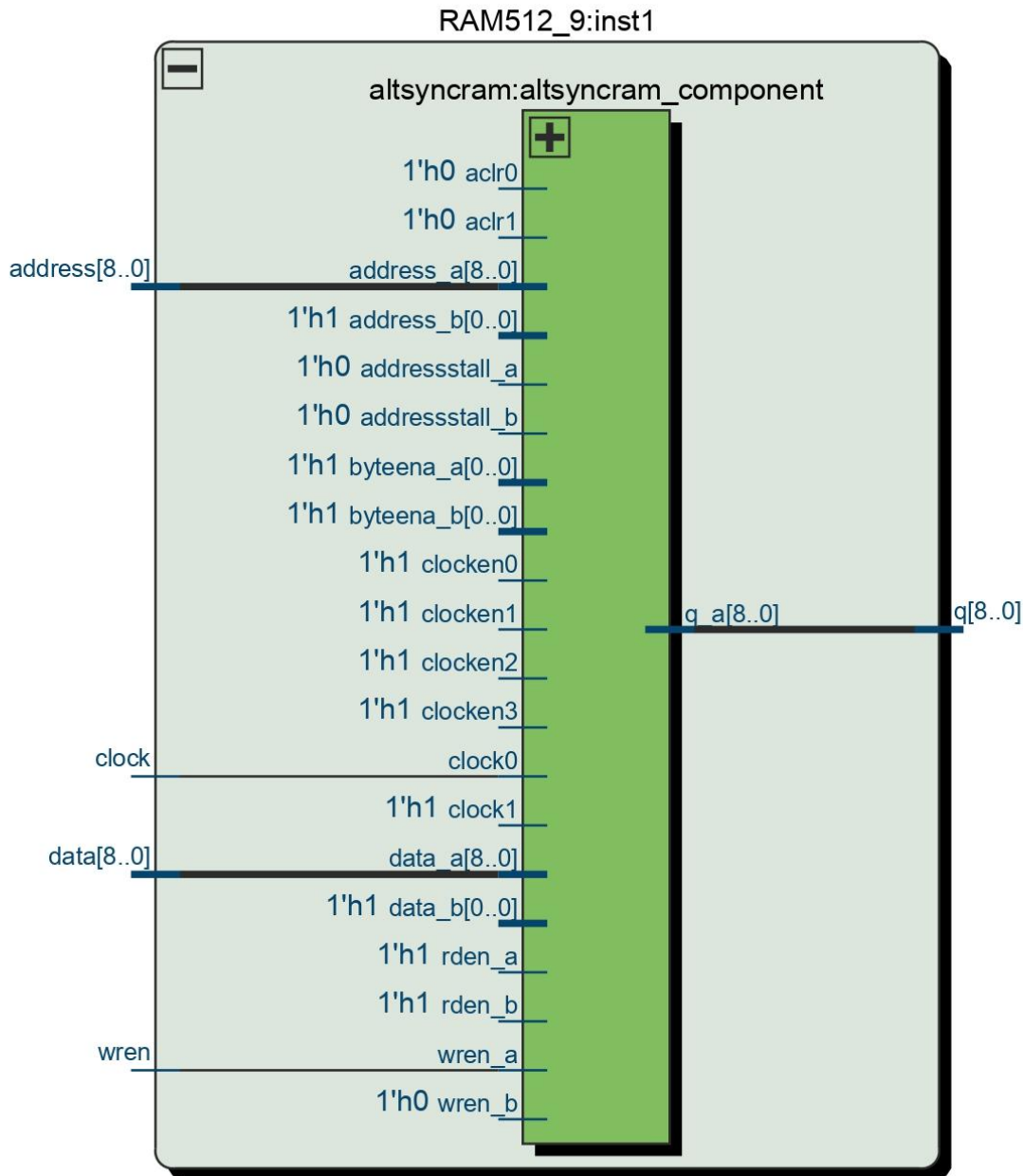


Imagen 6. Diagrama de conexión general de la memoria RAM del microcontrolador M-BR2. Para una mejor visualización, referirse al Anexo I.

Memoria de 512 localidades de 9 bits cada una

Cuenta con 3 entradas, un reloj y una salida. La primera entrada es de datos la cual recibe un bus de 9 bits directamente del MDR (Memory Data Register); la segunda entrada es “WREN” (Write-Read Enable), la cual controla el proceso de escritura y lectura de la RAM, un ‘0’ lógico está reservado para la lectura y un ‘1’ lógico es la escritura de datos, dicha entrada está controlada por la unidad de control; la tercera entrada es la de direcciones que igual recibe un bus de 8 bits y elige entre recibir la

dirección del MAR (Memory Address Register) y el SP (Stack Pointer, el cual está inicializado en 511), ambos registros multiplexados y controlados por un selector. Además, la entrada de MAR puede provenir tanto del PC como del BUS. Ahora bien, la salida de la RAM está conectada a un multiplexor que elige entre pasar los datos de la salida de la RAM o la del bus general y cuya salida entra al MDR.

Como dicho anteriormente, hay registros independientes para la escritura y lectura de la memoria RAM los cuales funcionan de acuerdo al siguiente proceso.

MAR <- PC

MDR <- [MAR]

Bus <- MDR

DST <- Bus

SRC <- Bus

El PC (Program Counter) se carga inicialmente con un 0, apuntando a la instrucción actual, el MAR tiene la opción de elegir entre el dato del PC y el del bus general, posteriormente, este valor será la dirección que apuntará a la RAM; hecho esto entra en acción el MDR que recibe el dato contenido en la localidad que el MAR apuntó previamente y lo extrae; después, el MDR envía al bus general dicho dato y se carga en “DST” que es el puerto destino contenido en la unidad de control, dicho valor será el del registro que se requiera utilizar y por medio del decodificador, solamente ese registro se habilitará. Después el “SRC” que es el puerto fuente de la unidad de control recibirá también el valor del registro a utilizar y ese puerto es quien controlará el selector del MUX Maestro, seleccionando sólo el registro que en ese momento necesite utilizar el bus general, de esta manera solamente un registro a la vez es quien tendrá el permiso de poder insertar datos en el bus.

ALU

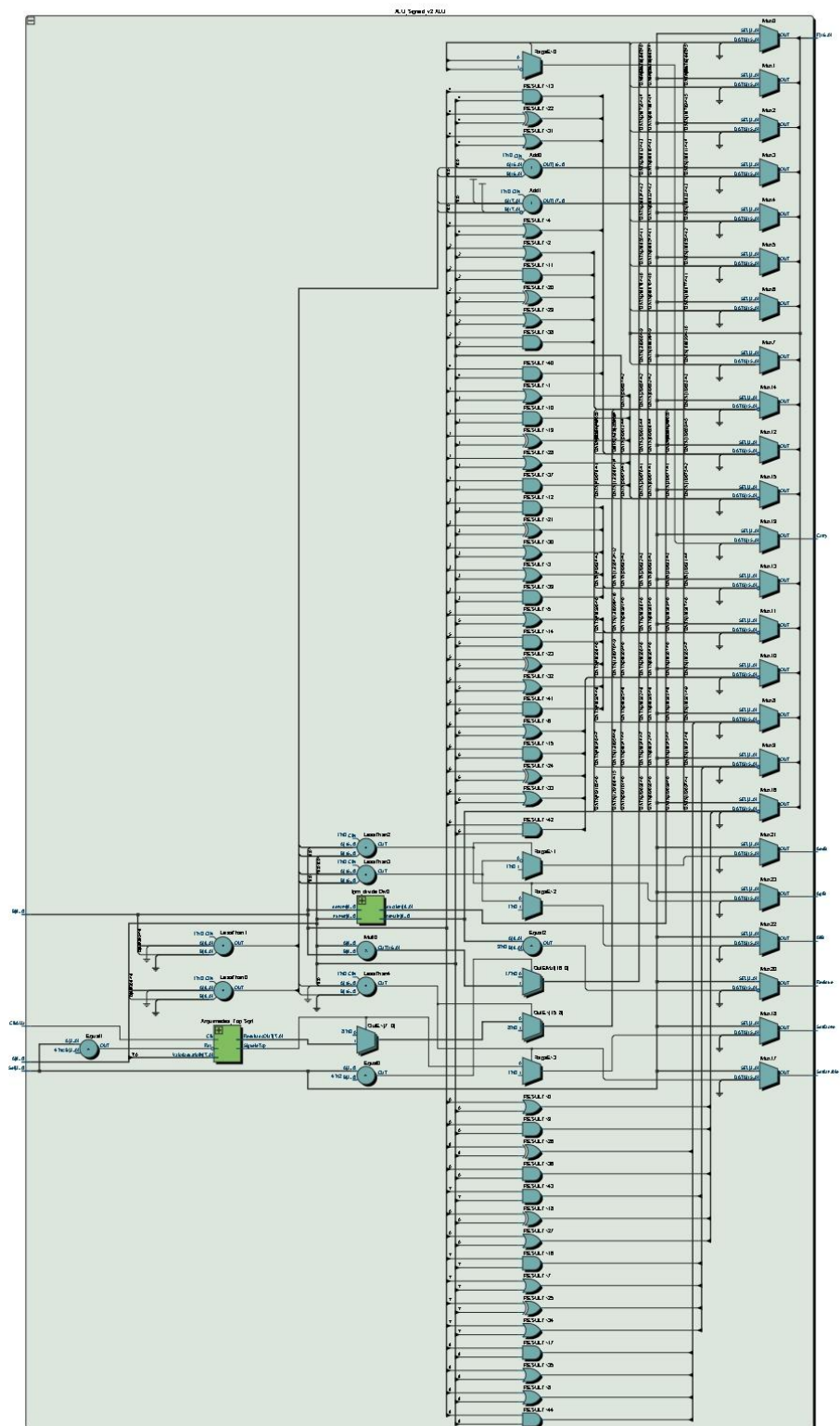


Imagen 7. Diagrama de conexión general de la Unidad Aritmética-Lógica del microcontrolador M-BR2. *Para una mejor visualización, referirse al Anexo I.*

Recibe a la entrada dos registros (X, Y) de 9 bits cada uno, contiene un selector de 4 bits, lo que permite hacer 16 operaciones como máximo y una salida de 18 bits con lo que se asegura que se puedan hacer multiplicaciones entre los dos registros de 9 bits, tiene la capacidad de hacer operaciones con signo y contiene una salida para las diferentes banderas que maneja el ALU.

Registros con los que cuenta:

- X. Primer parámetro de las operaciones
- Y. Segundo parámetro de las operaciones
- RL. Parte baja del resultado
- RH. Parte alta del resultado. Solo utiliza 8 bits y solo se necesita en el resultado de multiplicación.

Tiene la capacidad de realizar las siguientes operaciones:

- Aritméticas
 - Suma
 - Resta
 - Multiplicación
 - División (Entera)
 - Módulo
 - Comparación ($A = B$, $A > B$, $A < B$)
 - Raíz Cuadrada (Aproximación por el método de Arquímedes)
 -
- Lógicas
 - NOT
 - OR
 - AND
 - XOR
 - NAND
 - NOR

Y cuenta con las siguientes banderas:

- Carry: Bit que se enciende cuando el resultado de la operación es mayor a 256, es decir, cuando el resultado supera los 8 bits permitidos que soportan los registros, la operación aplica igual para la suma y para la resta.
- Residuo: Bit que se enciende cuando el resultado de la división no es entera, es decir, cuando hay residuo sobrante.
- $A = B$ (Comparación): Bit que se enciende en comparación, cuando el registro “X” y “Y” son iguales.
- $A > B$ (Comparación): Bit que se enciende en comparación, cuando el registro “X” es mayor al “Y”.

- $A < B$ (Comparación): Bit que se enciende en comparación, cuando el registro “X” es menor al “Y”.
- SqrtDone: bit que indica que la salida de la raíz cuadrada ya está listo y puede cargarse a los respectivos registros
- SqrtUnable: Bit que indica que la raíz cuadrada del valor asignado a X no es posible ya que es menor a 0, es decir, negativo.

Para controlar las operaciones por medio del selector, se tienen los siguientes valores para cada operación:

Operación	Bit 3	Bit 2	Bit 1	Bit 0
Suma	0	0	0	0
Resta	0	0	0	1
Multiplicación	0	0	1	0
División	0	0	1	1
Módulo	0	1	0	0
NOT	0	1	0	1
OR	0	1	1	0
AND	0	1	1	1
XOR	1	0	0	0
NOR	1	0	0	1
NAND	1	0	1	0
Comparaciones	1	0	1	1
Raíz Cuadrada	1	1	0	0

Tabla 4. Operaciones habilitadas para la Unidad de Aritmética Lógica (ALU).

Dado que todas las operaciones, a excepción de la multiplicación, no necesitan una cantidad mayor a los 9 bits, al realizar las demás operaciones se llenan de 0's o 1's lógicos desde el bit 17, el más significativo, hasta el bit 9, dependiendo si el resultado es positivo o negativo respectivamente. La multiplicación es la única operación que puede llegar a hacer uso de todos los 17 bits.

Consideraciones importantes:

Es responsabilidad del usuario asegurar que el resultado de las operaciones realizadas independientes a la multiplicación sean de un máximo de 8 bits (9 bits contando el signo), para evitar escrituras incorrectas en la RAM.

Ejemplos de operación

PUSH y POP

A continuación, se describen dos push y dos pop

$SP < 511$

$MAR < -30$ desde puerto controlado por el usuario

Se escribe en la RAM un -30 en la localidad 255

$SP < SP - 1$

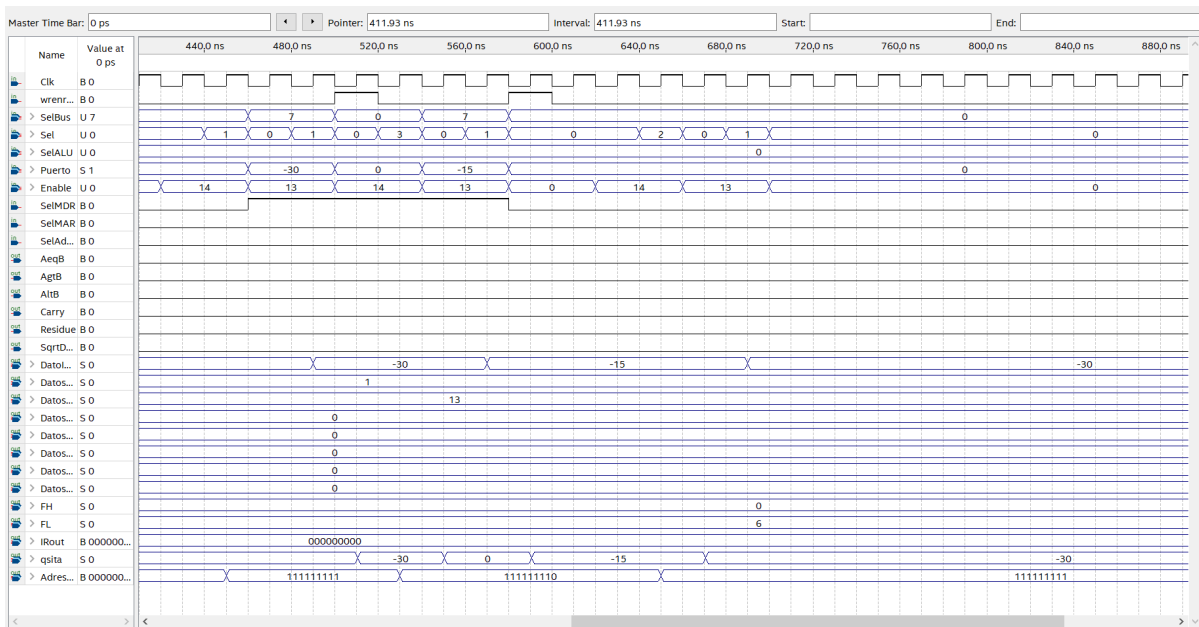
$MAR < -15$

Se escribe en la RAM un -15 en la localidad 254

Se hace pop y se lee la localidad 254

$SP < SP + 1$

Después de otro pop, se lee la localidad 255



LÓGICAS

NOT

La instrucción es: NOT Ax

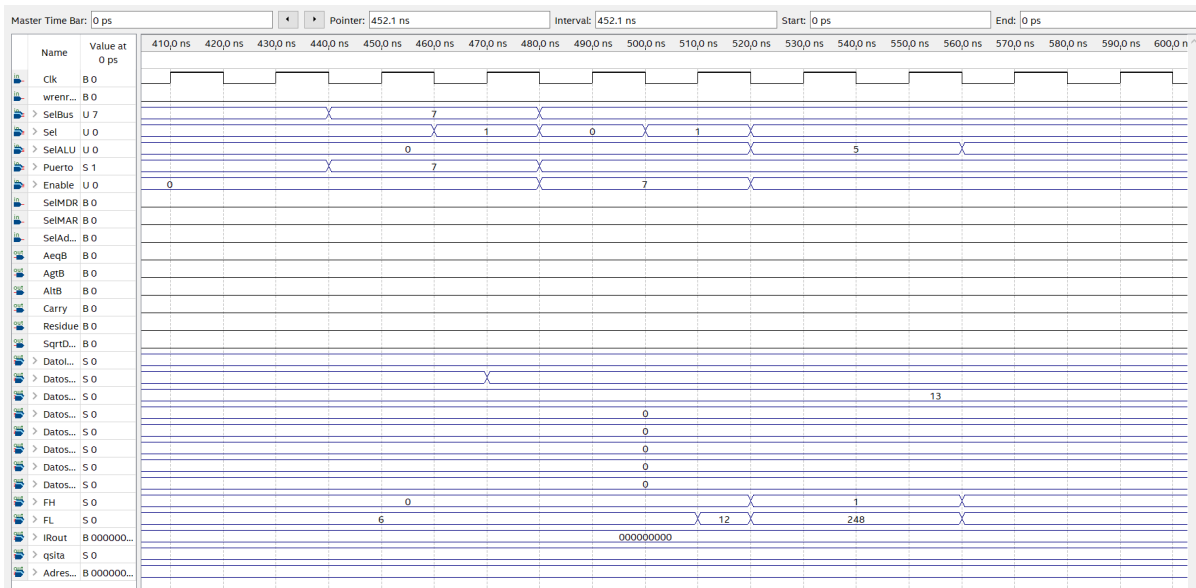
Se termina esta prueba en la salida del ALU

La secuencia es la siguiente:

$Ax < 7$ desde el puerto controlado por el usuario

$$X < Ax$$

FL < NOT X



AND

La instrucción es: AND Ax, Bx

Se termina esta prueba en la salida del ALU

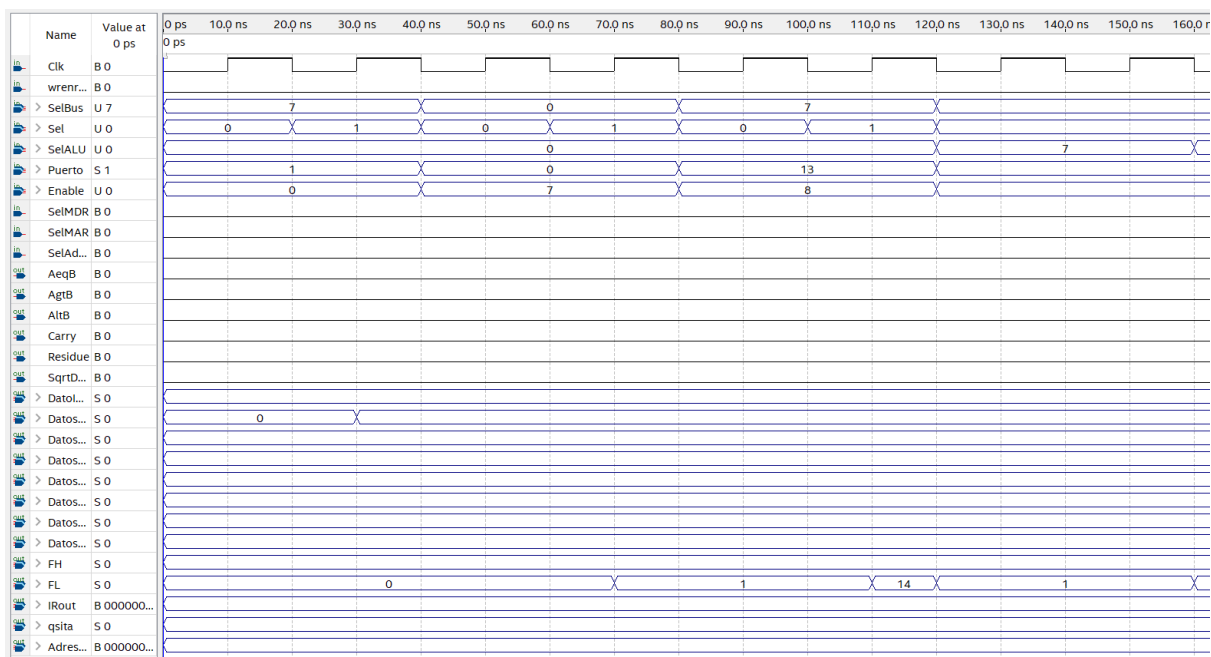
La secuencia es la siguiente:

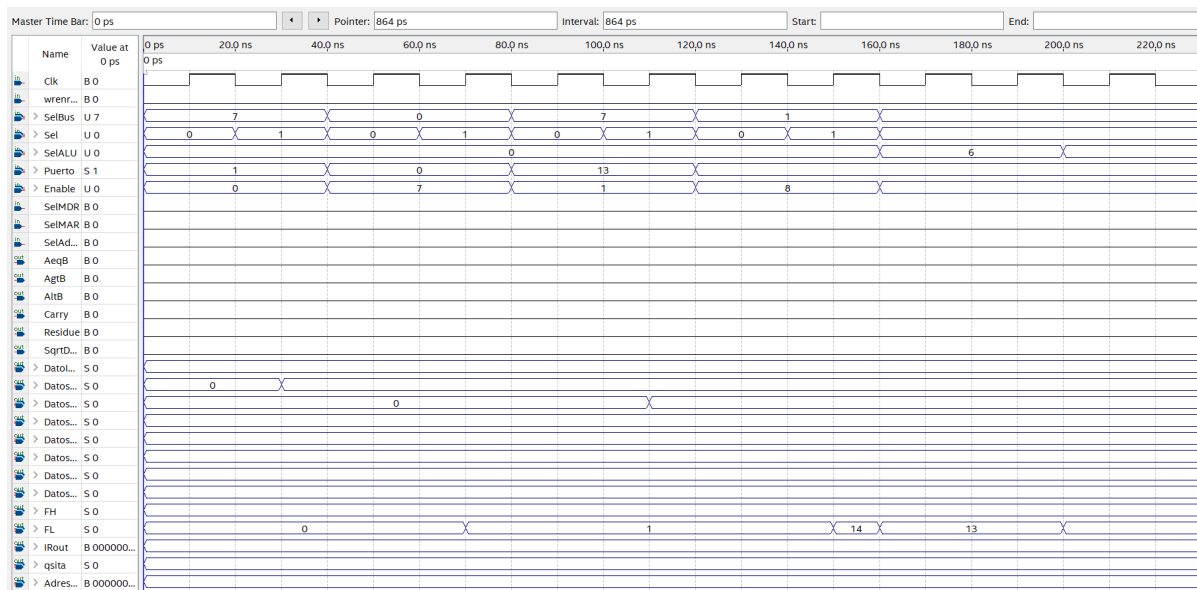
$A_x < 7$ desde el puerto controlado por el usuario

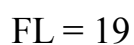
$X < A_x$

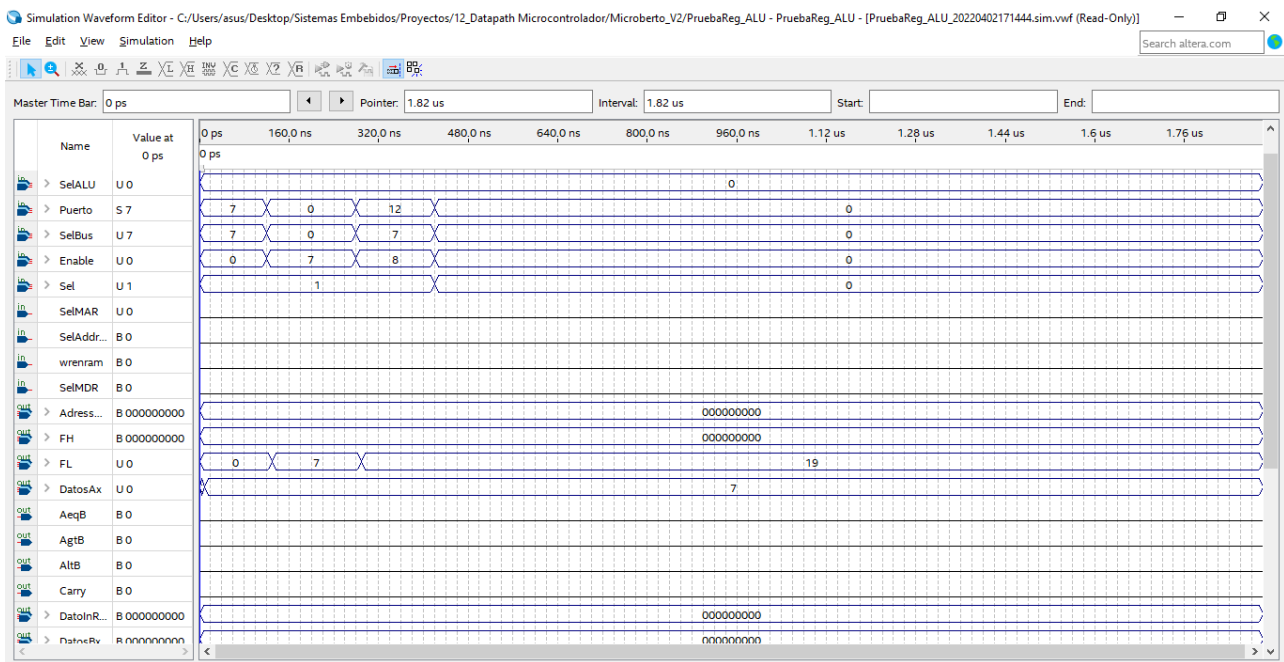
$Y < 13$ desde el puerto controlado por el usuario

$RL < X \text{ AND } Y$



$$RL < X \text{ OR } Y$$


$$RL < X \text{ NAND } Y$$




MULTIPLICACIÓN

La instrucción es: Mul Ax, Bx

La secuencia es la siguiente:

Ax < 5 desde el puerto controlado por el usuario

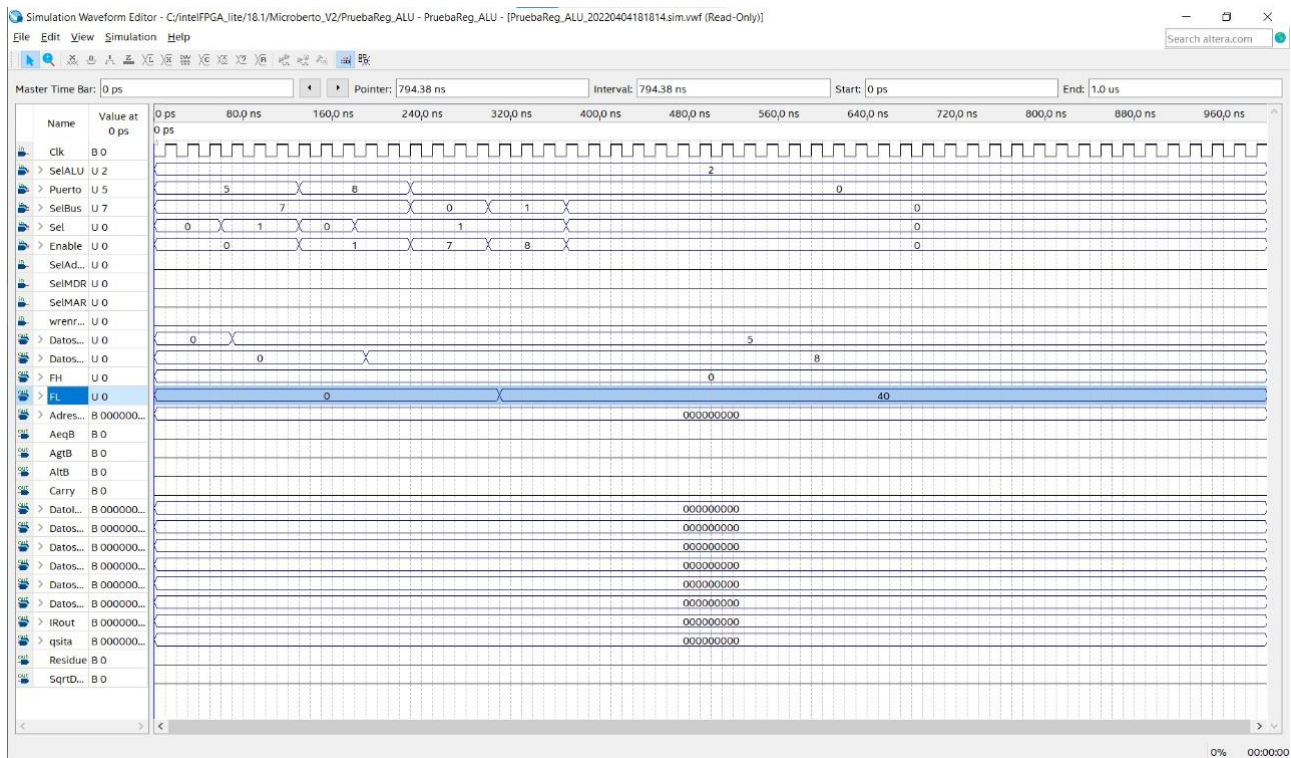
Bx < 8 desde el puerto controlado por el usuario

X < Ax

Y < Bx

Selector ALU < 2

FL = 40



DIVISIÓN

La instrucción es: Div Ax, [90]

La secuencia es la siguiente:

MAR < 0 desde el puerto controlado por el usuario

MDR < 90 desde el puerto controlado por el usuario

q < 90

MDR < q

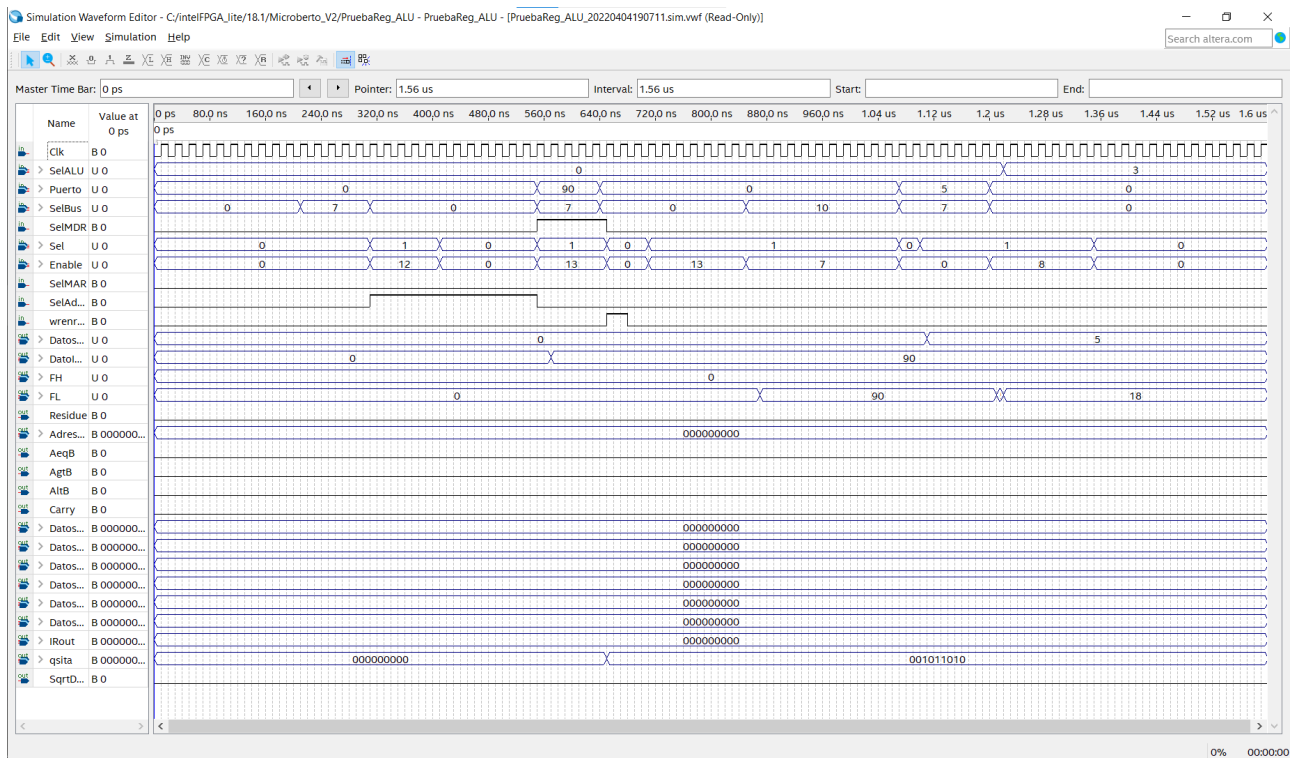
X < MDR

Ax < 5

Y < Ax

Selector ALU < 3

FL = 18



DIVISIÓN CON RESIDUO

La instrucción es: Div Ax, [71]

La secuencia es la siguiente:

MAR < 0 desde el puerto controlado por el usuario

MDR < 71 desde el puerto controlado por el usuario

q < 71

MDR < q

X < MDR

Ax < 4

Y < Ax

Selector ALU < 3

FL = 17

Residue = '1'

