

Speed & Position

Echantillonnage

tab

--	--	--	--	--	--

$f(mval) \leq 1g$
 $tab[i] \leftarrow mval;$

do
 $tab[i] \leftarrow 0; i \leftarrow i + 1$
 $i \leq i + 1$

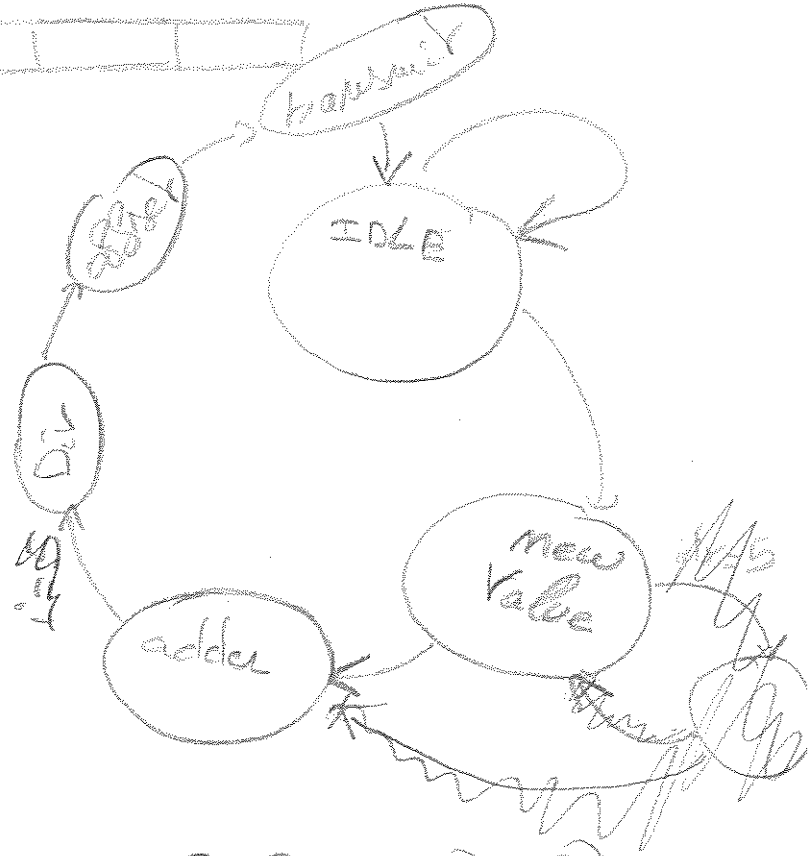
$adder \leftarrow sum(tab(0) \rightarrow tab(4))$

$Div \leftarrow adder / adder'length$

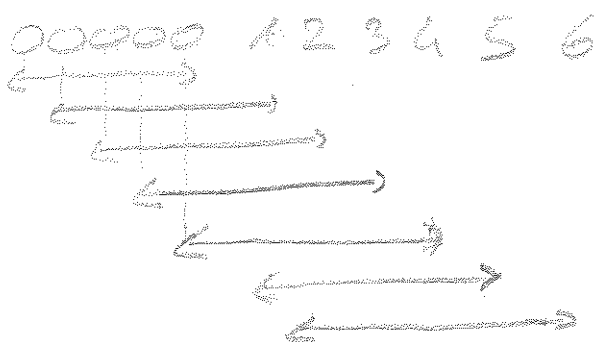
$off \leftarrow Div + offset$

$SpdData \leftarrow off$

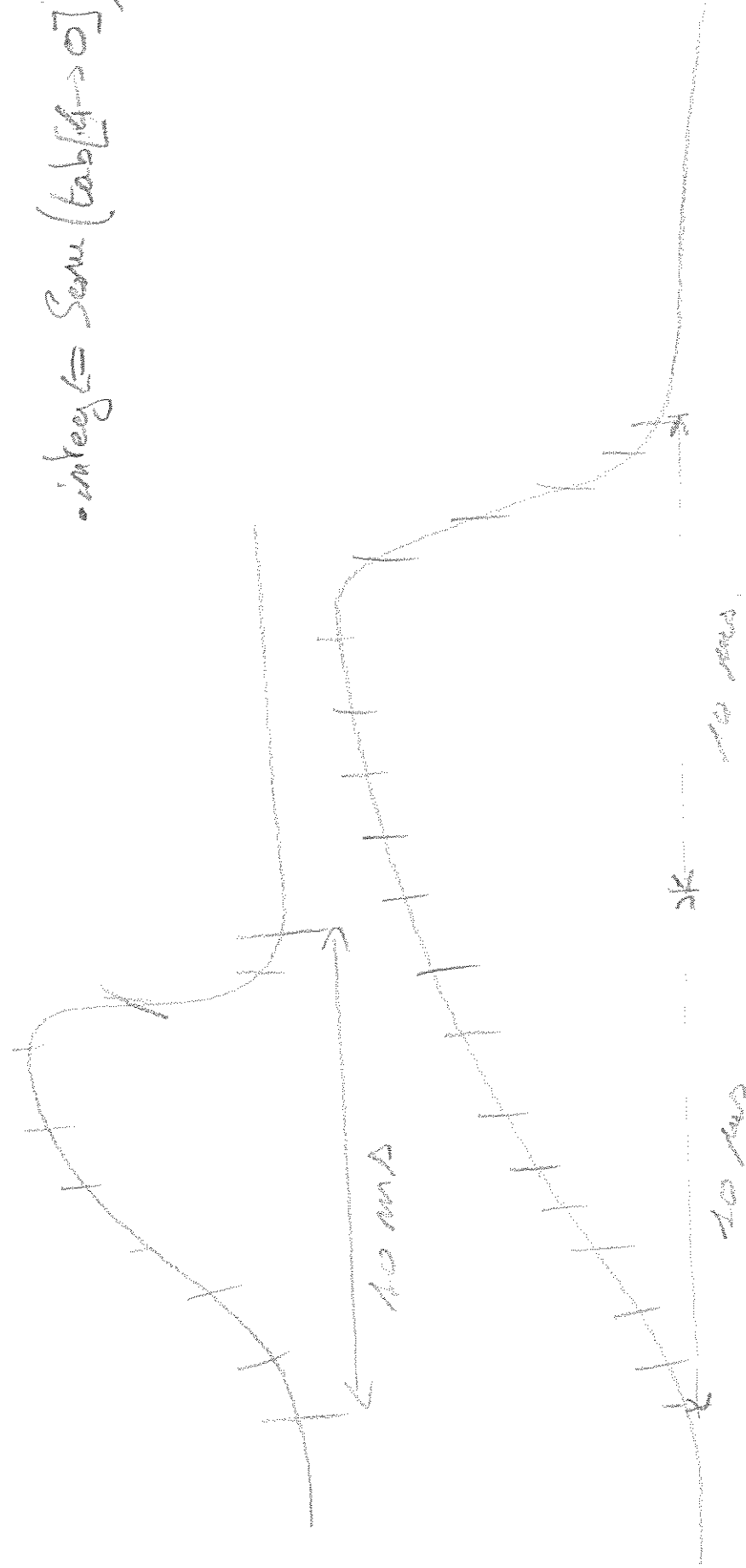
$SpdOe \leftarrow '1'$



0	0	0	0	0
1	0	0	0	0
2	1	0	0	0
3	2	1	0	0
4	3	2	1	0
5	4	3	2	1
6	5	4	3	2



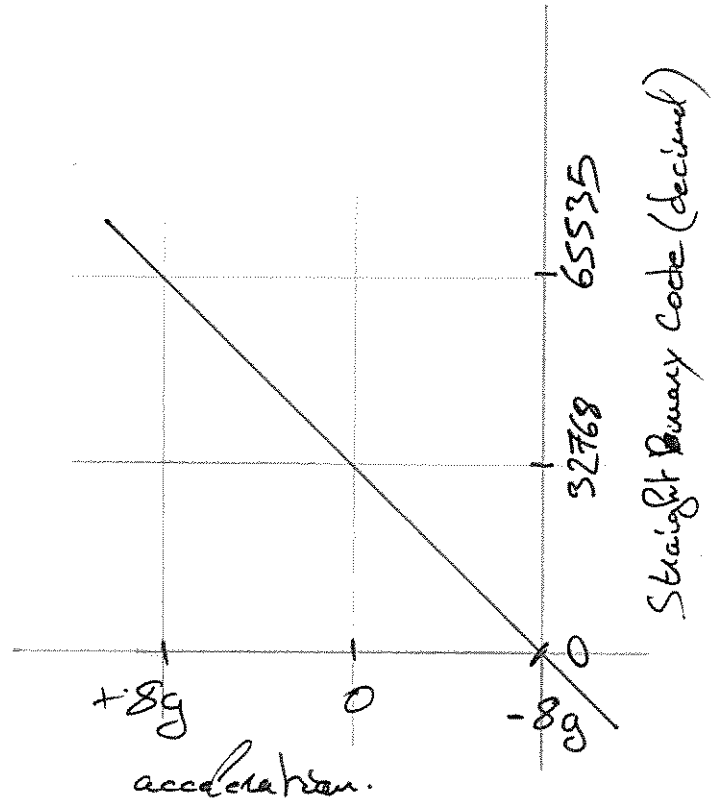
• $\text{integ} \leftarrow \text{Sum}(\text{tab}[q \rightarrow 0])$



• On sait que la période minimale entre deux répétitions de tonde est de 10 ms.
On choisit ainsi d'intégrer sur 5 valeurs, afin d'être sûr de bien avoir passé notre signal, et d'avoir un temps de réaction correcte.

• Intégrer nos valeurs d'accélération et de vitesse, revient à effectuer une moyenne glissante, que l'on a choisi sur 5 valeurs.

ASP_Filter.vhd



$-8g$

-32768
+ offset

0

$-8g \Leftrightarrow 0$

$0g \Leftrightarrow 32768$

$+8g \Leftrightarrow 65535$

0

0

$+32768$

$+65535$

$+32767$

$+8g$

SPI 3-wire-adaptation SPI-MASTER CPHA = 0
 ↳ K8224. CPOL = 0
 width = 4116

• ~~last-bit~~ $\Leftarrow \text{width} \times 2 + \text{CPHA} - 1$ • Bit-READ = 1
 $\Leftarrow 4116 \times 2 + 0 - 1$ • Bit-~~Write~~ = 0
 $\Leftarrow 8132 - 1$
 $\Leftarrow 7131$
 • ~~assert-data~~ $\Leftarrow \text{not-CPHA}$
 $\Leftarrow 1$

clk-toggle					Bit-Counter				
dt-data									
1	0	<9	TX xxxx XXXX	0	18	TX	0000	00ZZ	9
0	1	<9	RX xxxx xxxx		19	RX	xxxx	xxDD	
1	2	<9	TX xxxx XX	1	20	TX	0000	ZZZZ	10
0	3	<9	RX xxxx xxxx		21	RX	xxxx	xxDD	
1	4	<9	TX xxxx X	2	22	TX	0000	ZZZZ	11
0	5	<9	RX xxxx xxxx		23	RX	xxxx	xxDD	
1	6	<9	TX xxxx	3	24	TX	0000	ZZZZ	12
0	7	<9	RX xxxx xxxx		25	RX	xxxx	xxDD	
1	8	<9	TX xxxx	4	26	TX	00ZZ	ZZZZ	13
0	9	<9	RX xxxx xxxx		27	RX	xxDD	DDDD	
1	10	<9	TX xxxx	5	28	TX	ZZZZ	ZZZZ	14
0	11		RX xxxx xxxx		29	RX	xxDD	DDDD	
1	12		TX xxxx	6	30	TX	ZZZZ	ZZZZ	15
0	13		RX xxxx xxxx		31	TX	DDDD	DDDD	
1	14		TX xxxx	7	32	TX	ZZZZ	ZZZZ	16
0	15		RX xxxx xxxx		33	RX	DDDD	DDDD	
1	16		TX xxxx	8	34	TX			
0	17		RX xxxx xxxx		35	RX			
					36	TX			

CPOL (Clock Polarity)

CPHA (Clock Phase)

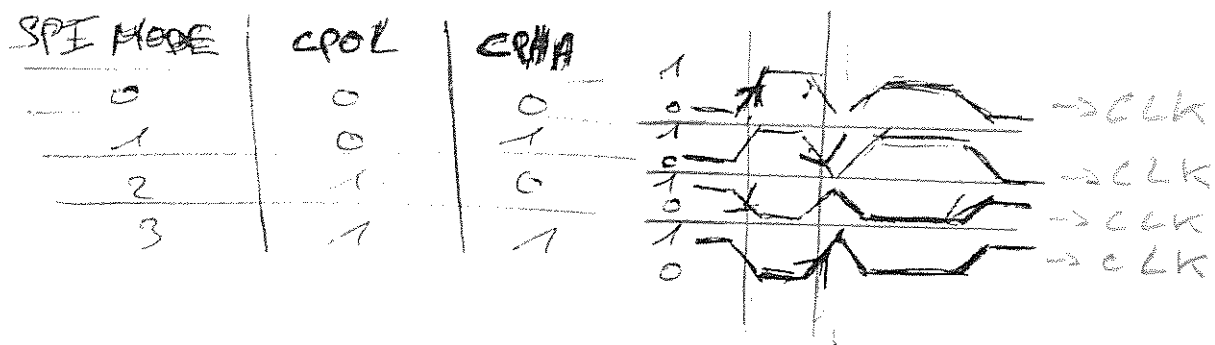
Grâce à ces 2 paramètres, on détermine les fronts où les données sont transmises (acquisition) et des moments où elles peuvent être modifiées.

• CPOL → détermine si au repos l'horloge est au niveau bas = 0

• CPHA → détermine à quel front de l'horloge les données sont transmises. Haut = 1

• données valide 1^{er} front d'horloge = 0

• " " 2nd " " = 1



Accéléromètres CPOL - CPHA

ADXL355 : 0 / 0

ADXL3624 : 1 / 1

KX224 : 0 / 0

Adaptation du SPI-Master pour la prise en compte des trames de l'accéléromètre du Kionix - KX224.

⚠ Le problème majeur nécessitant cette "mise à niveau" étant que le KX224 possède une trame de données "atypique".

Pour l'envoi, nous avons une trame classique sur 16 bits

$$\begin{matrix} W & + & @ & + & \text{Data} \\ (1 \text{ bit}) & & (7 \text{ bits}) & & (8 \text{ bits}) \end{matrix} = (16 \text{ bits})$$

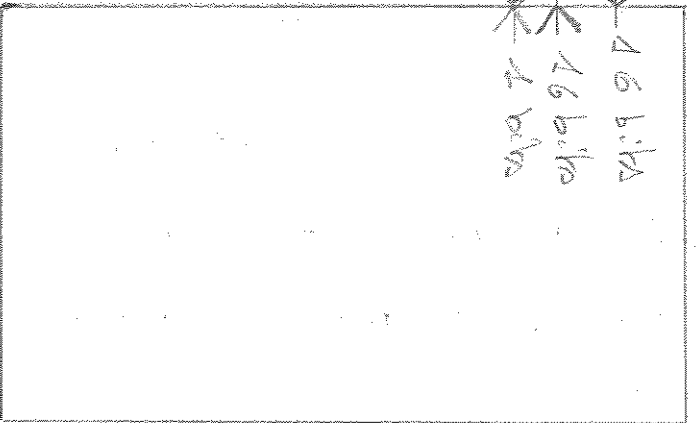
Pour la réception, nous avons une trame qui se voit allonger de 1 bit.

$$\begin{matrix} R & + & @ & + & \text{EXTRA-BIT} & + & \text{DATA} \\ (1 \text{ bit}) & & (7 \text{ bits}) & & (1 \text{ bit}) & & (8 \text{ bits}) \end{matrix} = (17 \text{ bits})$$

SPI 3-wire
Adaptation protocol SPI
accéléromètre KX224.

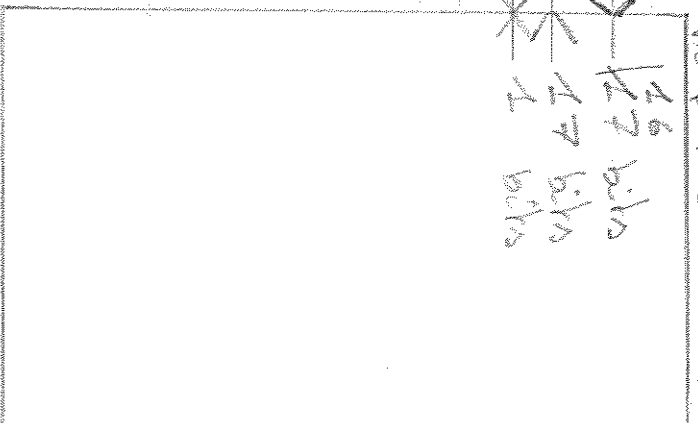
SPI-Master

tx-data → 16 bits
 rx-data → 16 bits
 MISO/MOSI → 1 bit



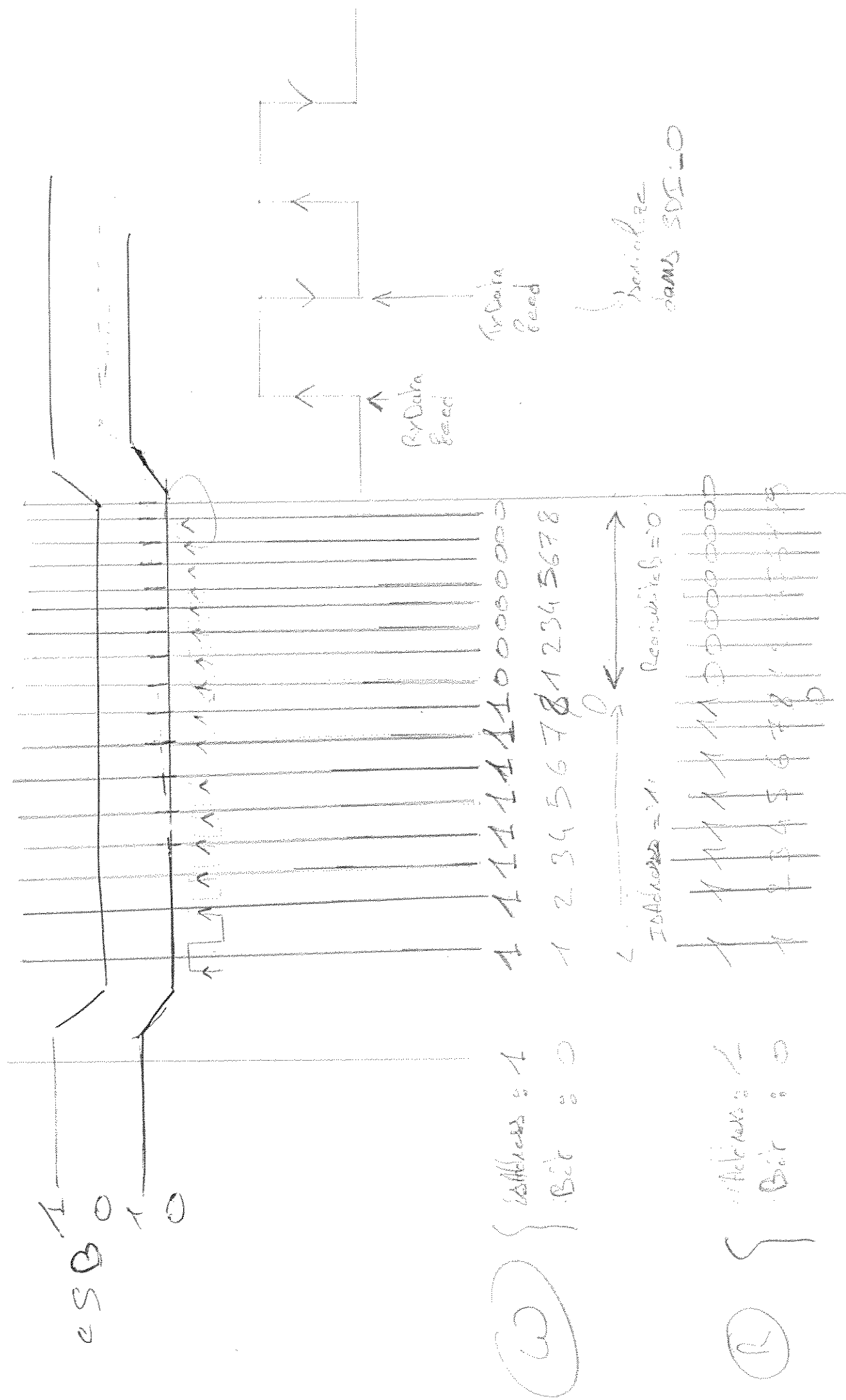
Adaptative-SPI

tx → 16 bits
 rx → 17 bits
 MISO/MOSI → 1 bit



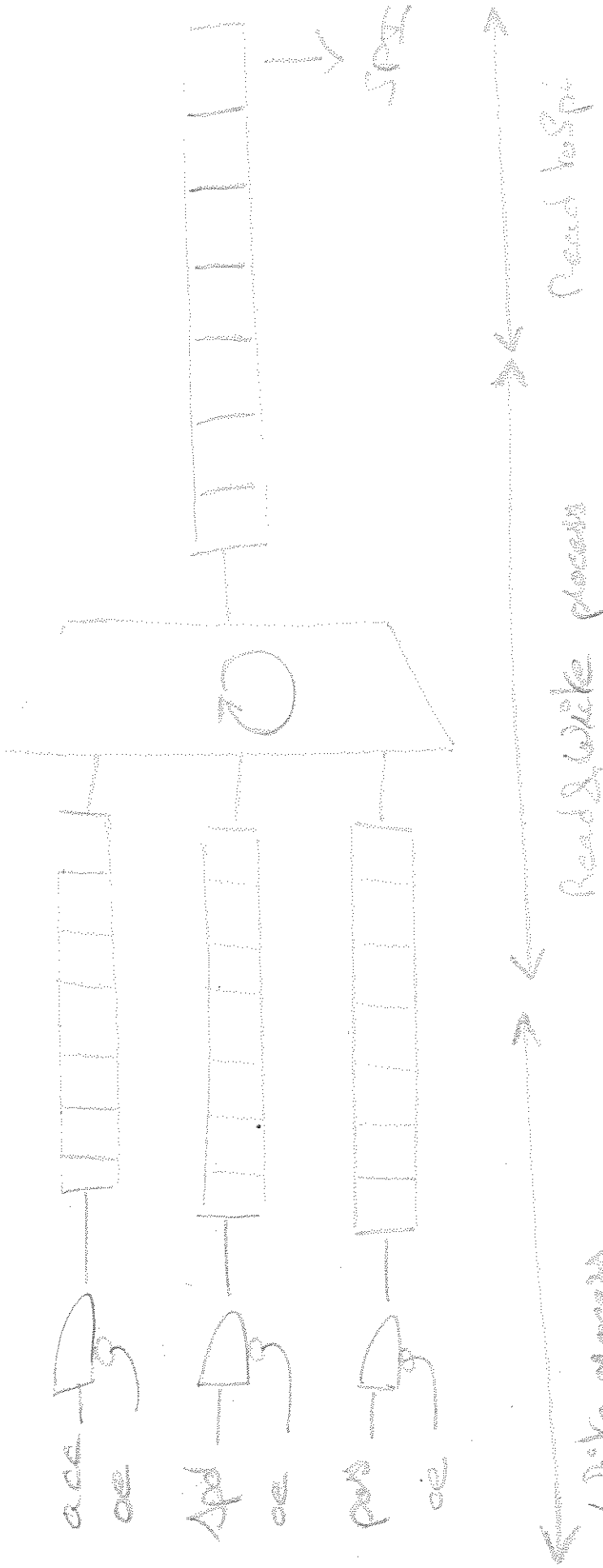
On se retrouve avec 2 exécutés différentes, une gérant les envois classiques (16 bits pour les trames TX et RX), et une deuxième permettant de s'adapter au cas particulier du Kicriae RX224, cette dernière ayant une largeur d'écriture (16) ou de lecture (17) de 17 bits.

Système protocole SSI, tel que défini dans le Pichelet "SSI-Master" et adapté au KX 224.



Integration

(B)



! 1 process par ligne de données.

! Chaque FIFO sera un mot de 24 bits, composé comme suit :
command @ @ Data -
oe / sp / ps

Write process (part 50)

Process Acceleration/Speed/Pos

IDLEst

if acc. $\neq 1$

IP_FL_Write $\leftarrow 1$

state \leftarrow WRITEst;

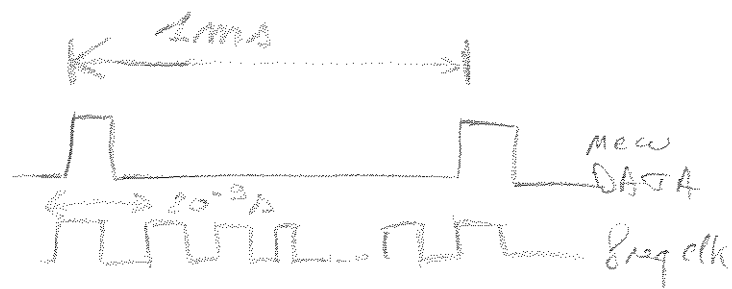
WRITEst

Fifo_Write \leftarrow com + @ + data;

+ Full control

IP_FL_Write $\leftarrow 0$;

state \leftarrow IDLEst;



⊗ 3

Process R/W (part 50)

IDLEst

for I in 0 to 2

if FIFO(I).empty \neq empty

Fifo. \leftarrow L(I) $\leftarrow 1$;

DACFIFO. \leftarrow Write $\leftarrow 1$;

CPDATAst

DACFIFO. \leftarrow Write $\leftarrow 0$;

DACFIFO. Write \leftarrow FIFO(I).read;

Fifo. \leftarrow L(I) $\leftarrow 0$;

INCREMENTst

I := I + 1

if I \leq 2

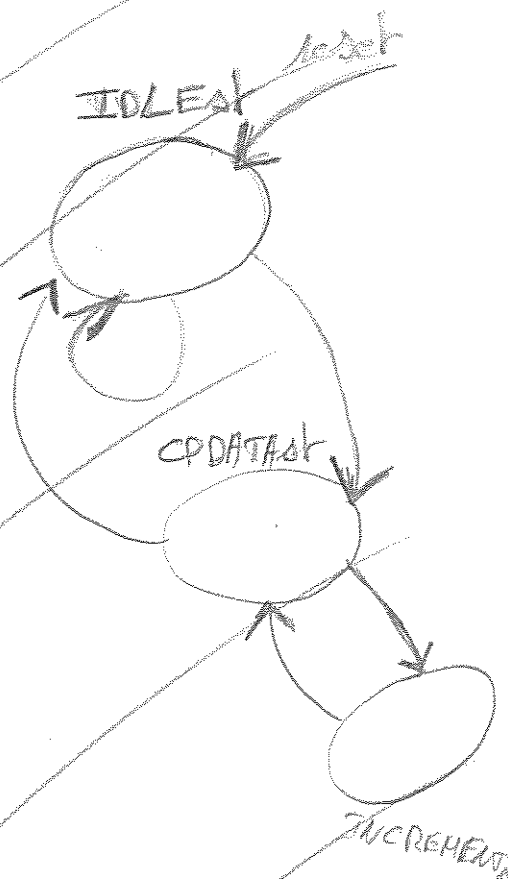
Fifo. \leftarrow L(I) $\leftarrow 1$ \oplus DACFIFO. \leftarrow Write $\leftarrow 1$;

CPDATAst

else

IDLEst

if I \leq 2
INCREMENTst
else
IDLEst



Process ReadtoSpi

IDLE st

if DACFIFO.empty = !empty

DACFIFO.ce.R ← '1', @spi.enable ← '1';
CPDATA;

else

IDLE st;

CPDATA st

spi_tx(45 → 0) ← DAC_FIFO.Read();

n ← tx(19 → 4) ← 0;

n ← n (23 → 30) ← command;

TRANSMIT st;

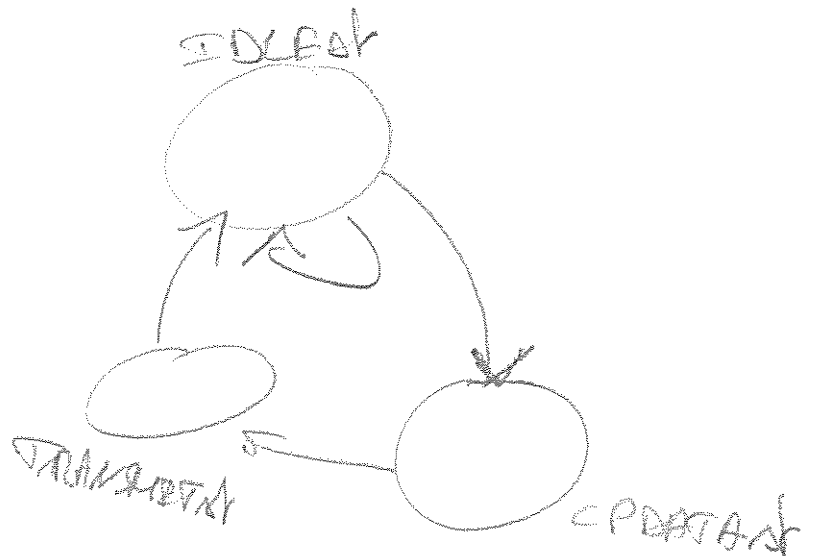
TRANSMIT st

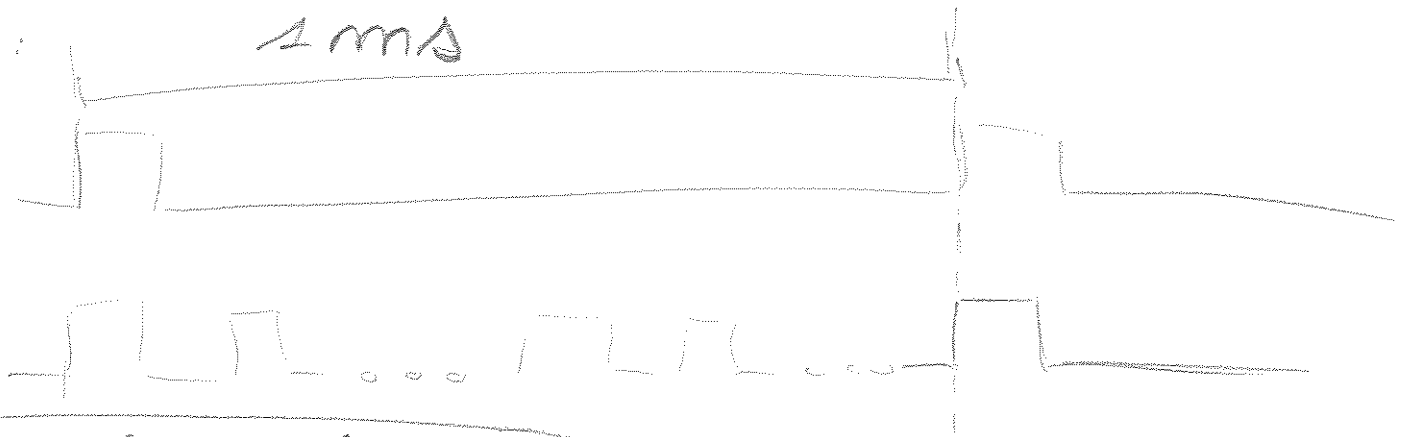
DAC_FIFO.ce.R ← '0';

spi.enable ← '0';

DAC_OE_output ← '0';

IDLE st;





Process R2W (clock 50)

IDLEst

if (Pifo(idx).isempty == 'empty')

* INCREMENTst

Pifo_idx = R(idx) <= '1';

DAC_FIFO_idx_w <= '1';

CPDATAst

* INCREMENTst

CPDATAst

DAC_FIFO_w <= FIFO(idx).read;

Pifo_idx = R(idx) <= '0';

DAC_FIFO_idx_w <= '0';

if idx <= 2

| INCREMENTst

else

| IDLEst

INCREMENTst

idx = idx + 1;

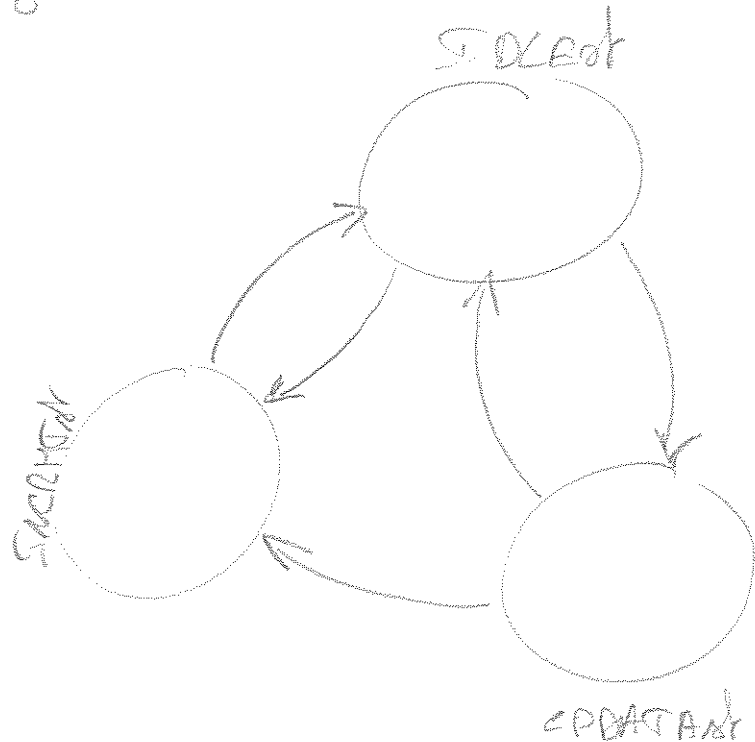
if idx <= 2

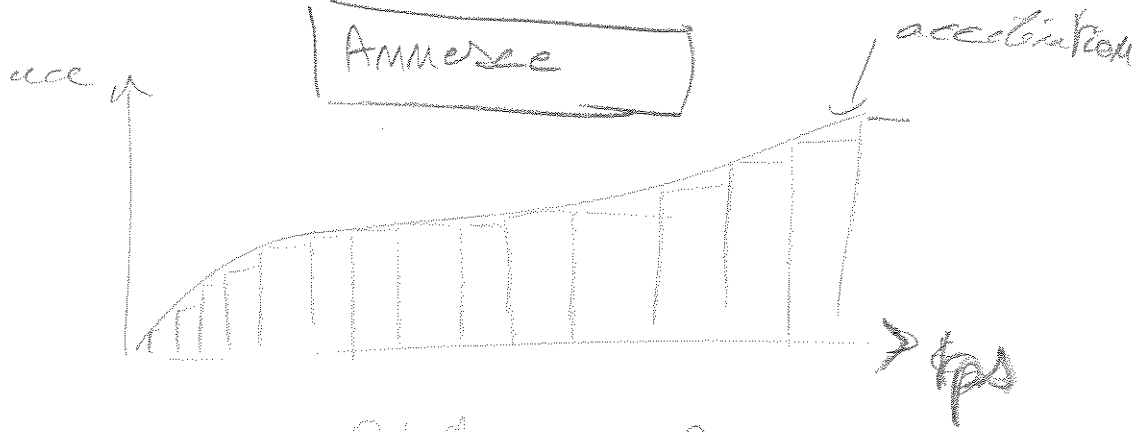
| IDLEst

else

| idx = 0;

IDLEst





• Integ = somme des ~~petits~~ ^{petits} ~~rectangles~~ ^{rectangles}

$$acc = a$$

$$v = ax + v_0$$

$$p = \frac{1}{2} ax^2 + vx + p_0$$

• Algorithme:

$$> speed = acc \times \Delta t + speed$$

acc data
time between
2 measures
(constant)

Previous
speed value
calculated

speed previously
calculated

$$> pos = \frac{1}{2} acc \times (\Delta t)^2 + speed \times \Delta t + pos$$

acc
data
time between
2 measures

old pos
calculated

$$300\ 000 = \underbrace{0,3}_{\text{Mantisse}} \times 10^6 \leftarrow \text{exposant}$$

• notation scientifique par binaire \Rightarrow format flottant

32 bits

S	E	M
1	8	23

ex:

• 12 \Rightarrow

sans virgule, on écrit
la partie décimale à
droite

S	M	decimale comptée à	E
0	1100		20
0	1,1000		

2³ \rightarrow 110

= 3 + 5 \rightarrow +3 de la partie décimale
par les bits à 8 bits

\Rightarrow 0 110 1000

• 2,625

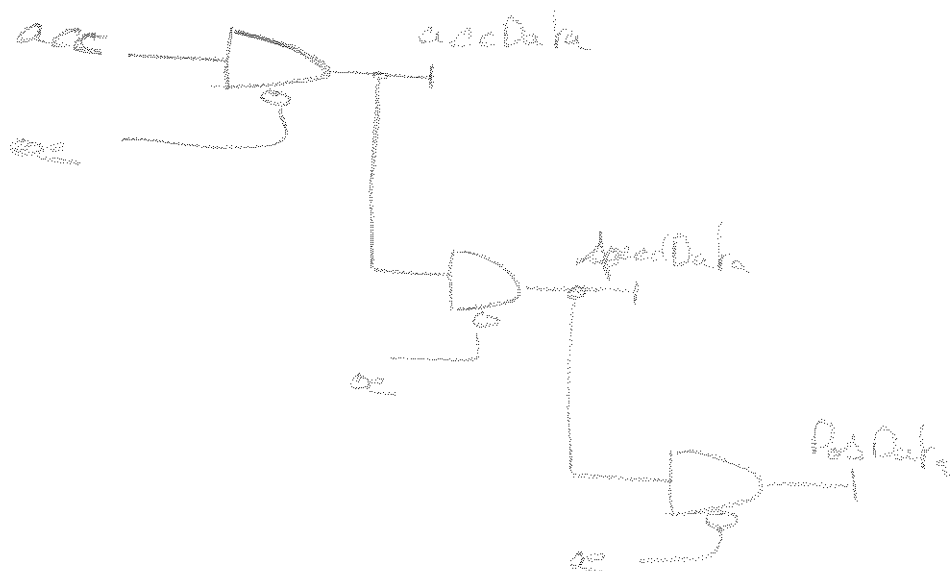
avec virgule, on écrit
les zéros de la virgule
à la partie décimale

S	M	dec	E
0	10	2,625 $\times 2 = 0,25$	2 ⁰
		0,25 $\times 2 = 0,5$	
		0,5 $\times 2 = 1$	
	1,5	\rightarrow 0101	2 ¹ \rightarrow +3

\Rightarrow 0 100 0101

VHOL

- real \Rightarrow pour constante de simulation, mais non val 8 en VHDL synthétisable
- virgule flottante \Rightarrow idem



Sur Architecture du Silme, ~~ajout d'un nouveau module/projet~~

ajouta : > les données calculées : acc
speed
position

> les ~~acc~~ macrocasse pour : speed
position



comme observé, le calcul à virgule n'est pas valid en mode simplifié.

Aussi, par les bin, il va nous donner une approche des puissance de 2.

Par exph,

> Multi par 0,001 revient à diviser par 1000.

On se rapprochant de la puissance de 2 la plus grande,

$$2^{10} = 1024$$

=> on préfère donc diviser par 1024

$$\text{ex: } \frac{5100}{1000} = 5,1$$

=> erreur à 6%

$$\frac{5100}{1024} = 4,98$$

$$\text{is Speed: } a \times bt + v$$

$$\Rightarrow a \times 0,001 + v$$

$$\Rightarrow a \div 1000 + v$$

$$\Rightarrow a \div 1024 + v$$

Donc par 1024 pas de décalage à droite de 10.

ex:

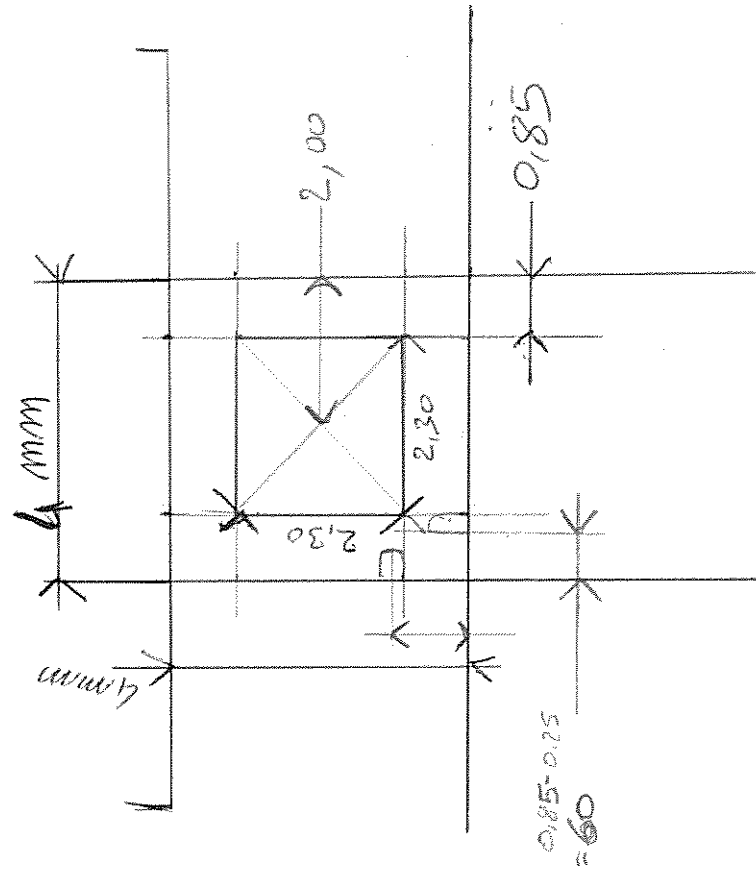
$$\frac{5000}{1000}$$

$$\Rightarrow 100 \text{ fois } 1000$$

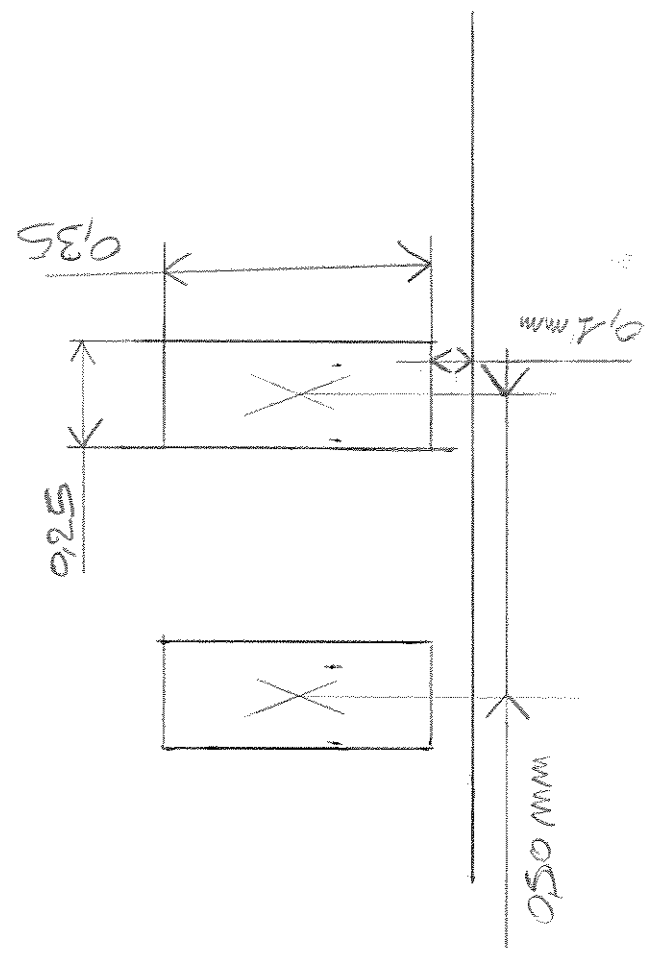
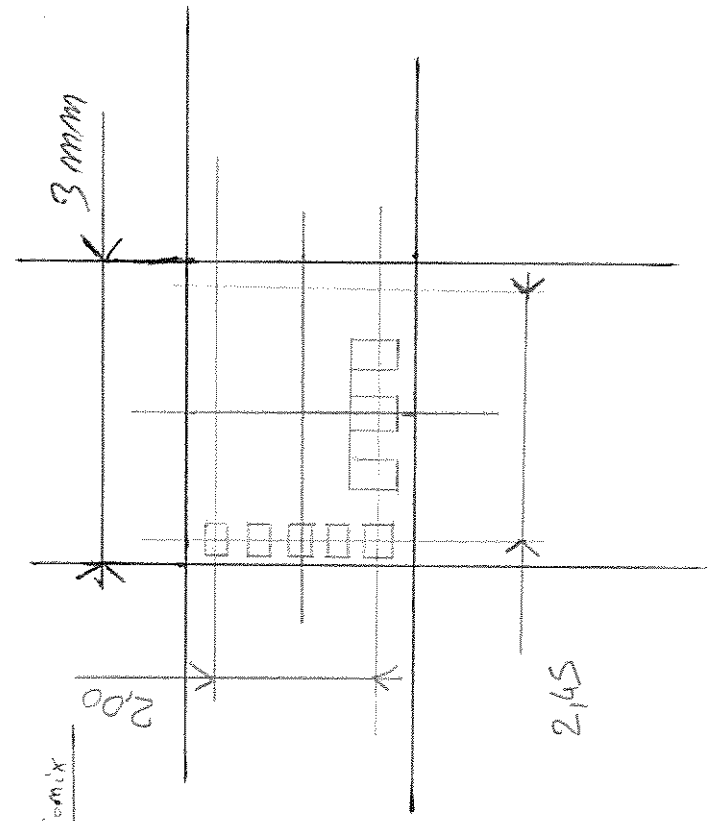
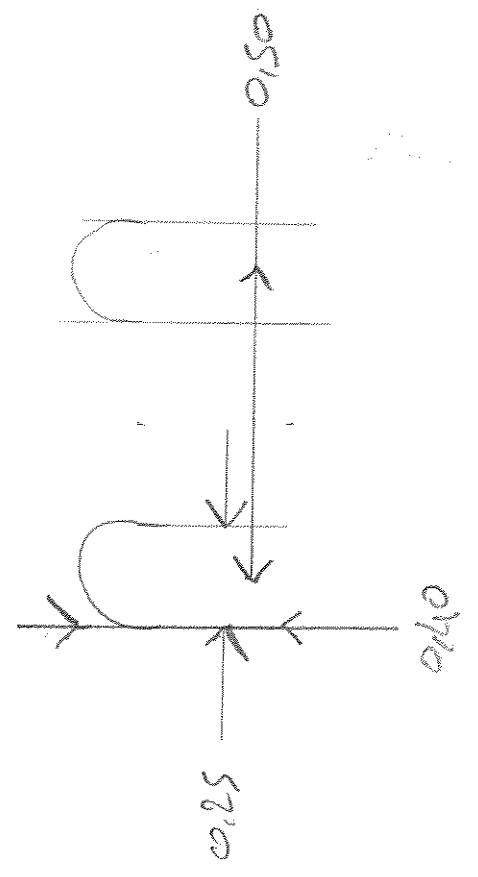
$$\frac{5000}{1024} = 4,88$$

So, don't have to divide by 0,01 see next page.

ST - AT 59624



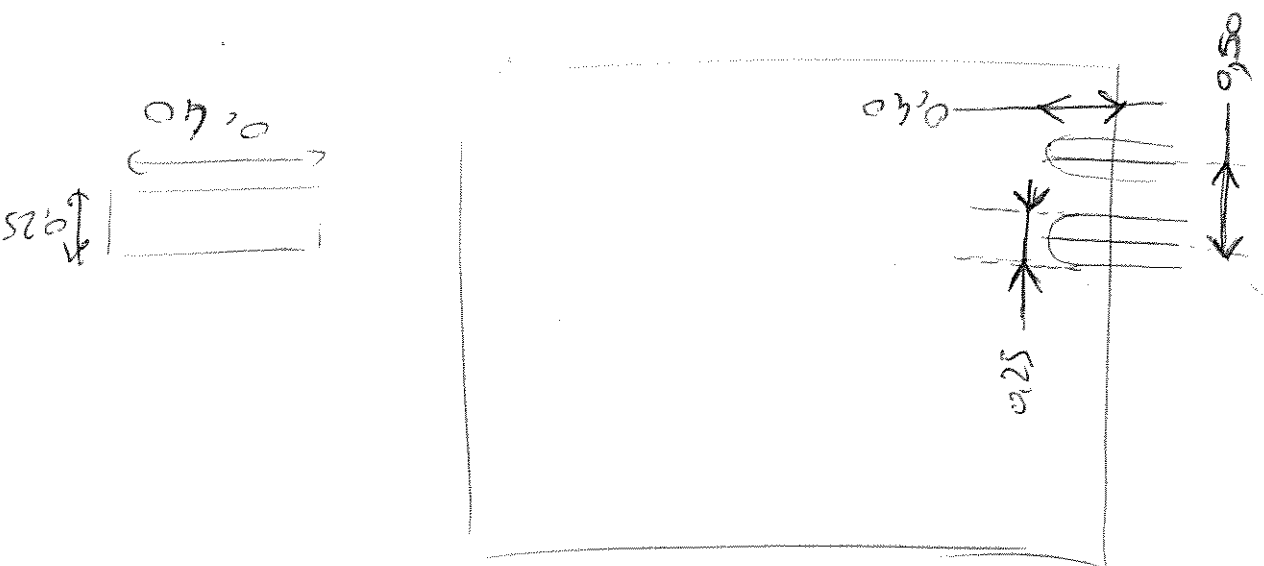
$$0,85 - 0,40 = 0,45$$

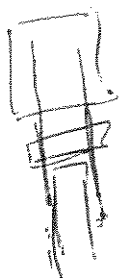
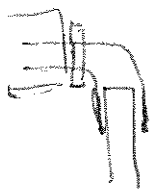


KX 224 - Kiemix

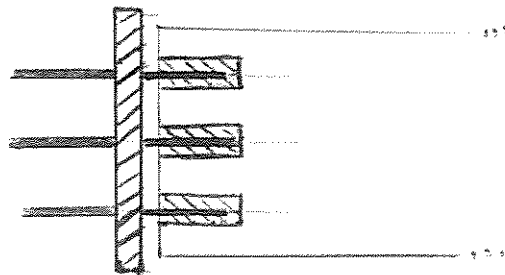
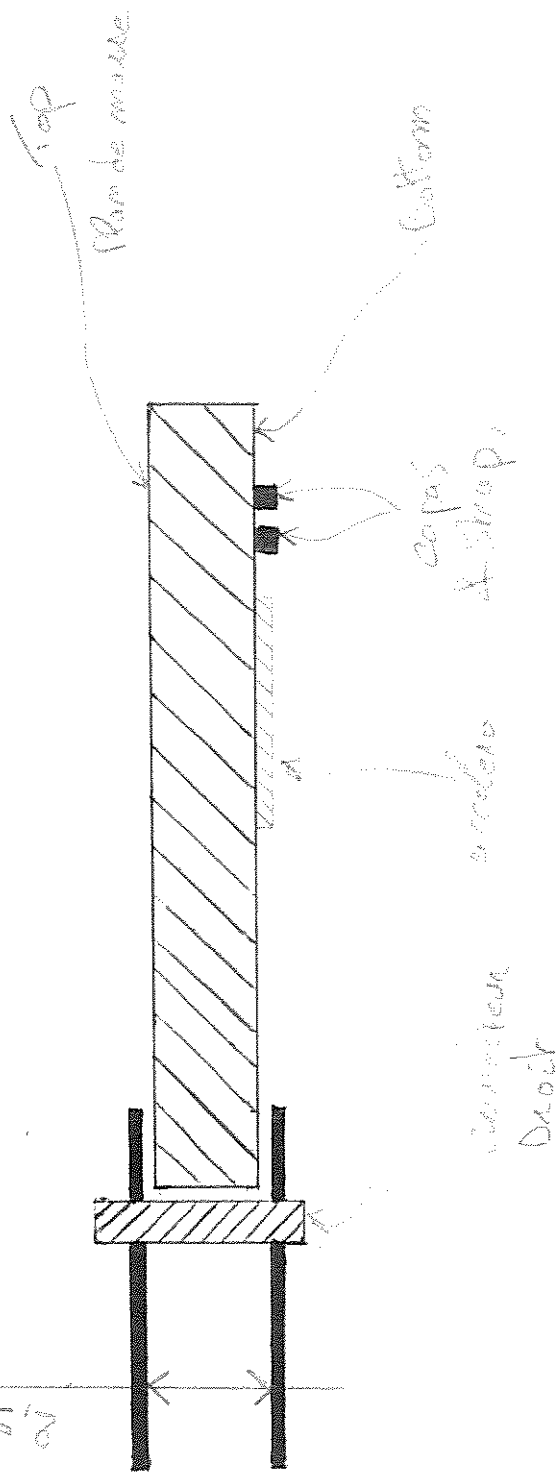
o didia qerard

~~dg~~dg@dg@Europe.com





2,54 mm



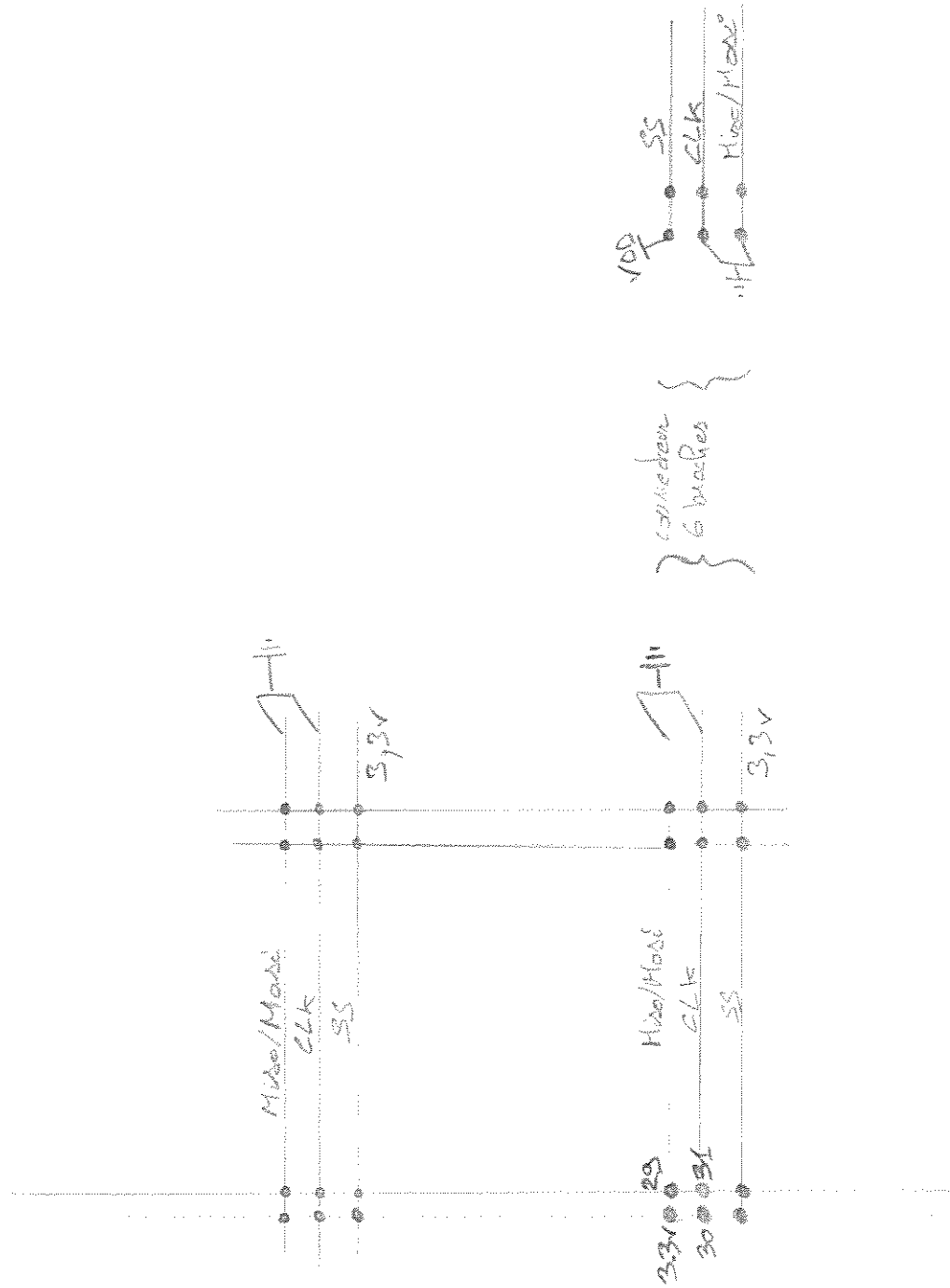
! Soit à une réunion avec Philippe REPAIN,

il est apparu que ce design ne peut être retenu
pour cause des points suivants:

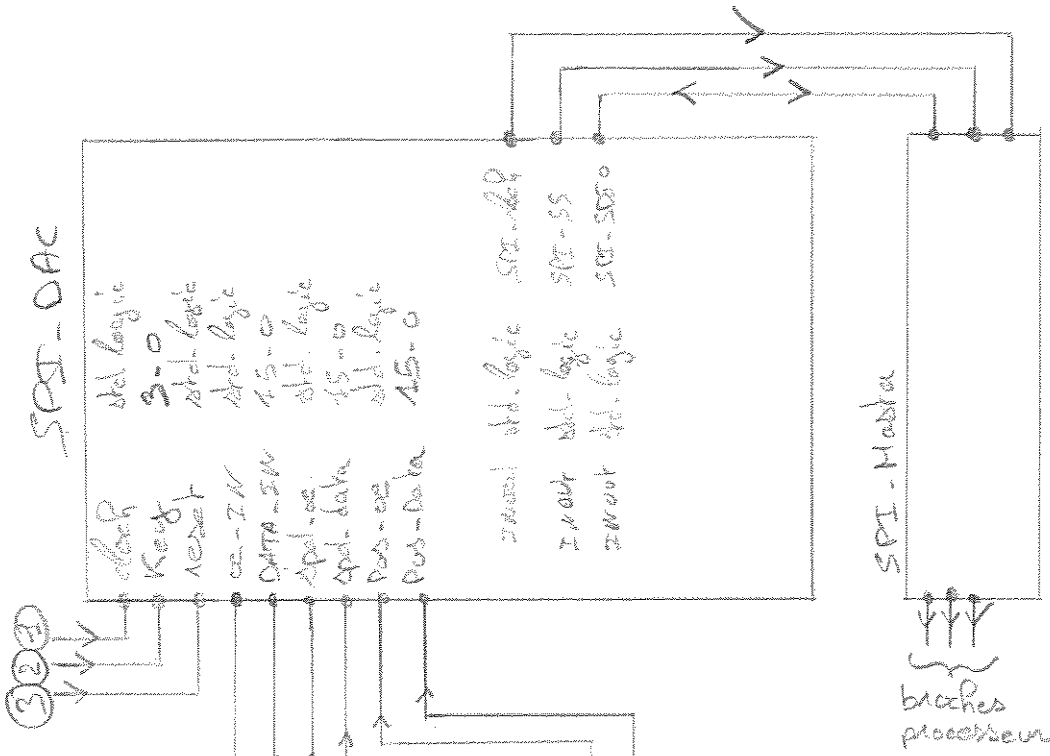
- oblique de la longueur le support implique l'augmentation du poids de la pièce.
- impossibilité d'augmenter la longueur de la pièce, dû à l'écartement entre les touches du piano.

Cabbage Acceler & Heza

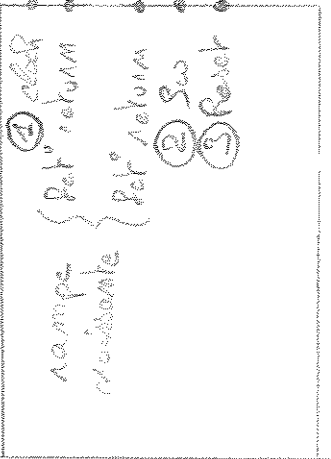
Page 2/7



Architecture de teste - Modelisation modelism



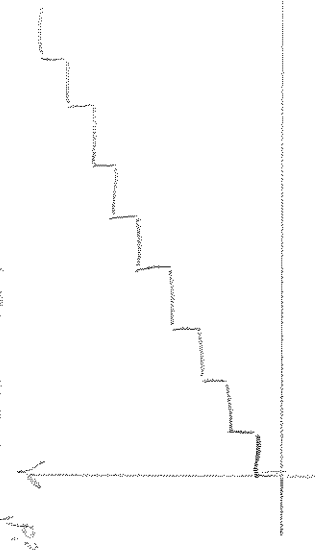
fb. acc Speed Pos



Benchmarking

On remplace les données avec
provenance de l'accélération. pour un
test-bench, ayant une Sel^o (entre
autres) devant permettre de simuler
le capteur.

Cette Sel^o remplace dans notre cas, une
ramp croissante.



Moyenne glissante

(A)

reset

data input

shift-right(10)
(div by 1024)

Pr(10)

15 0 0

algo de Moy glissante

IRQ()

sample = newData();

avg ← avg + sample - Prist[mov-1];

Prist[mov] ← sample;

mov ← mov + 1;

if (mov == N)

mov = 0;



Penser à Prist des data
= Tableau
= variable globale

• 15

avg = 0 + 15 - 0

15 0 0 0 0 0

mov = 1

• 22

avg = 15 + 22 - 0

15 22 0 0 0 0

mov = 2

• 12

avg = 37 + 12 - 0

15 12 15 0 0 0

mov = 3

• 7

avg = 49 + 7 - 0

15 12 12 7 0 0

mov = 4

• 1

avg = 56 + 1 - 0

15 12 12 1 0 0

mov = 5

• 20

avg = 57 + 20 - 0

15 12 12 1 20 0

mov = 6

mov = 0

• 12

avg = 77 + 12 - 15

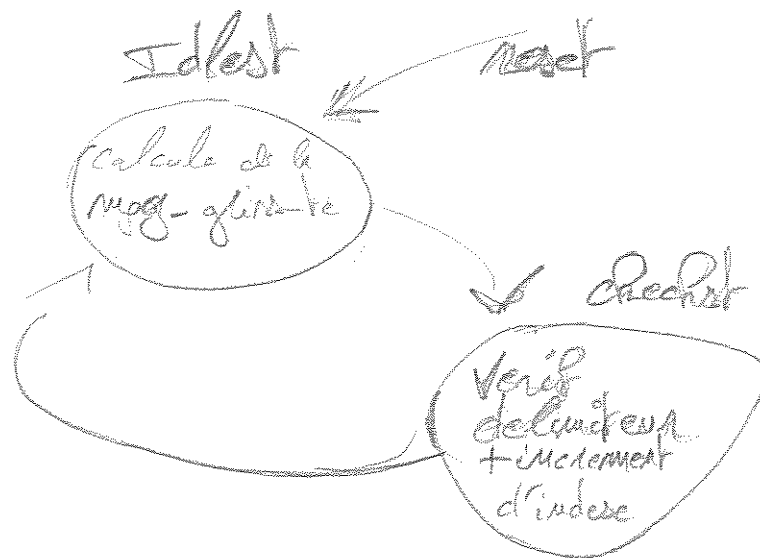
22 12 12 7 1 20

mov = 1

•
•
•

State Machine

Hogensee | Mobile
glus...te



case cState is

When reset \Rightarrow

for I in 0 to I_{loop}

| $Rst[I] \leftarrow 0;$

$avg \leftarrow 0;$

$avg \leftarrow 0$

$cState \leftarrow Idlest$

when $Idlest =$

$avg \leftarrow avg + NewData - Rst[mov];$

$Rst[mov] \leftarrow NewData;$

~~$mov \leftarrow mov + 1;$~~

$cState \leftarrow checkst$

when check

if $mov \geq TabHMax - 1$

| $mov = 0$

else

| $mov = mov + 1;$

