

TAMAÑO DIRECCIÓN VIRTUAL (bits)

TAMAÑO DIRECCIÓN REAL (bits)

TAMAÑO PÁGINA \rightarrow sacamos tamaño offset (bits)

Con el offset podemos calcular el tamaño del marco \Rightarrow

\Rightarrow tamaño dirección real - tamaño offset = tamaño marco

Nos suelen dar el TAMAÑO DEL DESCRIPTOR \Rightarrow

\Rightarrow obtenemos tamaño de bits de control con descr-marco

TLB = TAG + DESCRIPTOR

$\left\{ \begin{array}{l} \rightarrow \text{todo calculado} \\ \rightarrow \text{dirección virtual - offset} \end{array} \right.$

$\frac{\text{tamaño página}}{\text{tamaño descript.}} = n^{\circ} \text{ descriptores por página (obtenemos } n^{\circ} \text{ bits)}$

\downarrow
caché nvl 2 y 3
si existen

tabla de páginas nvl 1:
dirección virtual - 2. n° bits nvl 2(ó 3) - offset

► WRITE-THROUGH → ESCRITURA DIRECTA (ED)

▷ ALLOCATE ON MISS → ASIGNACIÓN EN ESCRITURA (EDAE)

▷ WRITE AROUND → SIN ASIGNACIÓN EN ESCRITURA (EDSAE)

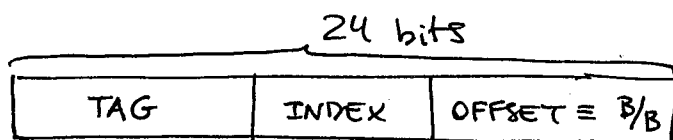
► WRITE-BACK → POSTESCRITURA (PE)

3.1.5 | memoria principal 16MB $\rightarrow 2^{24} \rightarrow 24$ bits dirección
 bus de datos 32 bits
 tamaño caché 8KB $\rightarrow 2^{13}$

a) CORRESPONDENCIA DIRECTA CON UNA PALABRA POR BLOQUE

palabra = dato = 1 palabra/bloque = 4B/bloque = 2^2 B/bloque

32 bits
 4 bytes
 n° bloques = $\frac{2^{13}}{2^2} = 2^{11}$ bloques

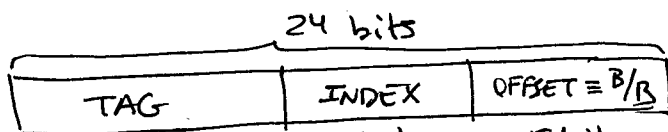


el resto 11 bits 2 bits \rightarrow porque tenemos 4B/bloque
 $24 - (11 + 2)$
 11 bits \rightarrow porque tenemos 2^{11} bloques

b) CORRESPONDENCIA DIRECTA CON OCHO PALABRAS POR BLOQUE

8 palabras/bloque = 8.4B/bloque = 2^5 B/bloque

n° bloques = $\frac{2^{13}}{2^5} = 2^8$ bloques



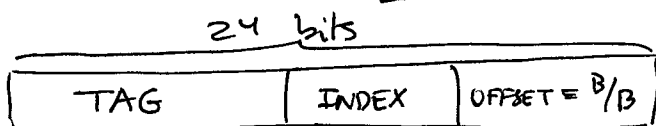
el resto 8 bits 5 bits $\rightarrow 2^5$ B/bloque
 $24 - (8 + 5)$
 11 bits $\rightarrow 2^8$ bloques

c) ASOCIATIVA DE 4 VÍAS Y DOS PALABRAS POR BLOQUE

2 palabras/bloque = 2.4B/bloque = 2^3 B/bloque

n° bloques = $\frac{2^{13}}{2^3} = 2^{10}$ bloques totales

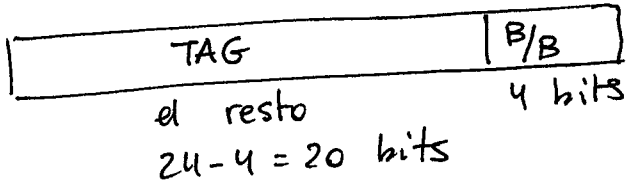
n° bloques/vía = $\frac{2^{10}}{2^2} = 2^8$ bloques por vía



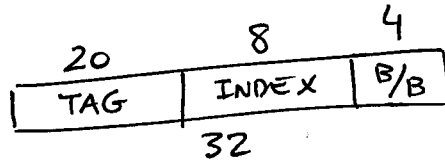
el resto 8 bits 3 bits \rightarrow porque 2^3 B/bloques
 $24 - (8 + 3)$
 13 bits \rightarrow porque tenemos 2^8 bloques/vía

D) ASOCIATIVA

$$2 \text{ palabras/bloque} = 4 \cdot 4B/\text{bloque} = 2^4 B/\text{bloque}$$



3.1.6
CD



A3272/10/5 → F	A	A
A3502/12/0 → F	A	A
A3271/13/0 → F	F	F
A3272/10/3 → A	A	A
A3502/10/4 → F	F	F
A3261/13/0 → F	F	F
A3272/10/4 → F	F	F

Directorio

- 4x8x4 bits para el TAG
- Bits de control
 - bit de validez (SIEMPRE)
 - 2 bits LRU (4 vías)

b)

DATO	DIRECCIÓN			
	TAG	INDEX	B/B	
C3 →	1010	011	1	≡ 0xA7
A0 →	1101	000	0	≡ 0xD0
A3 →	0001	000	1	≡ 0x11

c)	<u>R/W</u>	<u>DIRECCIÓN</u>	<u>VÍA</u>	<u>Nº ENTRADA</u>	<u>ABIERTO/FALLA</u>
	LECTURA	1110/011/0	0	3	A
	ESCRITURA	1111/001/1	—	—	F
	LECTURA	1111/001/0	3	1	F
	ESCRITURA	1111/001/1	3	1	A
	LECTURA	0000/001/0	cualquiera menos la 3 (acaba de entrar)	1	F

d) un tag que no este en la ultima entrada | 1 1 1 | 0
última entrada

ejemplo:

0000 | 111 | 0

$$1000 \begin{pmatrix} 1 & 1 & 1 \end{pmatrix} 0$$

igual con un tag diferente $|111|0$

e) TAG = 7 bits ; n° bits de direccióu no cambian

⇒

TAG	B/B
-----	-----

→ completamente associativo

3.1.15 a)

TAG	INDEX	B/B
16	4	4

1 palabra/bloque

1 palabra = 32 bits

4 x 32 bits/bloque

= 16 bytes/bloque

b) 16 entradas x 2 vías x 16 bytes = 2^9 bytes

16 entradas x 2 vías x [(2 bytes tag) + 1 bit LRU] = $2^9 + 2^5$ bit

2 comparadores

	ROUND 1	LRU		vía donde se reemplazaría en ROUND 2	caso de fallo ROUND 3
c) 0F00/A/B	acierto	vía 1 → index A	2	acierto	4
DATO → 0070/0/0	fallo	vía 1 → index 0	2	acierto(ou)	(08)
0F00/A/C	acierto	vía 1 → index A	2	acierto	(0c)
0F00/B/0	fallo	vía 1 → index B	2	acierto	1/10 fallo index 1
0F00/B/4	acierto	vía 1 → index B	2	acierto	
F005/0/0	fallo	vía 2 → index 0	1		
Instr: 3 + 4.4					
Datos: 0 + 3.1 + 0					

tasa aciertos: $\frac{23}{27} = 85.19\%$

3.2.3

Mem virtual 4GB = 2^{32} bytes

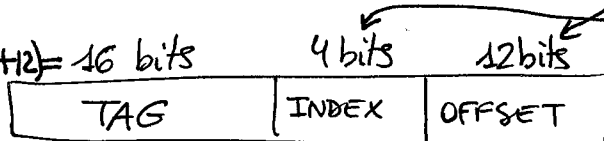
Mem real 1MB = 2^{20} bytes

Páginas de 4K = 2^{12} bytes

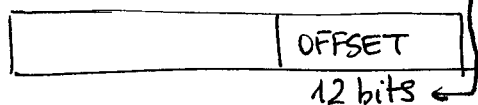
TLB 2 vías 32 direcciones virtuales

(16) direcciones virtuales/vía

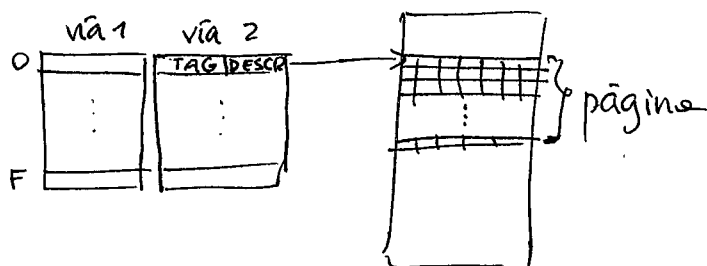
a) 32 - (4+12) = 16 bits



32 dirección virtual



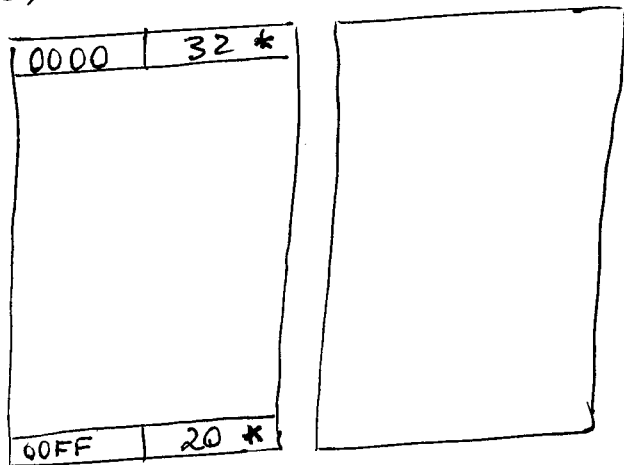
20 dirección real



$$32 \cdot \left(\overset{16}{\text{tam TAG}} + \overset{8}{\text{tam. descr}} \right) + 2 \text{ comparadores}$$

b) 32 (32 direcciones virtuales puede direccionar 32 páginas)

c)



* inventados

00FF/F/000 fallo
 00FF/F/002 acierto
 0000/0/030 fallo
 00FF/F/004 acierto
 ... el resto igual

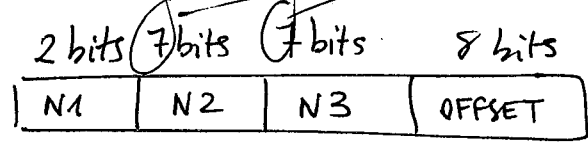
Mem virtual 24 bits
Mem real 1MB = 2^{20} bytes

Página 256 = 2^8

Descriptor 2 bytes $\begin{cases} \rightarrow \text{MRD} = 12 \\ \rightarrow 1 \text{ presencia} \\ \rightarrow \text{control} \end{cases}$

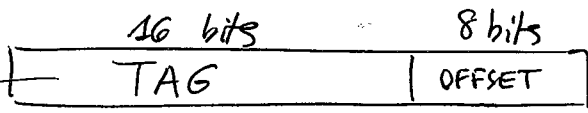
$$\frac{2^8 \text{ bytes/pag}}{2^1 \text{ bytes/descr}} = 2^7$$

a) $16 - (12 + 1) = 3$ control

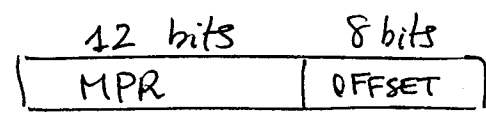


24 dir. virtual tabla pag

completamente asociativo = no hay index



24 dir virtual TLB



20 dirección real

Tamaño TLB = 8 entradas. (16 bits TAG + 16 bits descr)

b) EF2C/58 acierto TLB, devuelve EOE

$\xrightarrow{+ \text{OFFSET}}$ EOE58 (dirección real)
 \downarrow valor (hex)

22DE

\rightarrow cogemos 16 bits porque tamaño datos = 16 bits

CC25/B4 fallo TLB
 \rightarrow

N1	N2	N3
11	001100	0100101

 B4

\rightarrow sacamos 3B2 (página 3B2)

con este offset miramos en la página 18 (hexad)

3B230

\rightarrow sacamos 55CF =

0101010111001111

 $\begin{cases} \leftarrow \text{presencia} \\ \text{control} \end{cases}$

\rightarrow 55C (página 55C)

+ offset de nivel 3

55C4A

\rightarrow sacamos CCDD

\rightarrow CCDB4

\rightarrow 2005

15.2.18

a) DV 16MB = 2^{24} bytes
 DR 1MB = 2^{20} bytes
 Tam 256B = 2^8 B
 Tam palabra 2 bytes
 L1 4vías 64bloques/vía
 4bytes/bloque

DV

Nº PAGINA	OFFSET
16	8

DR

MARCO	OFFSET
12	8

L1

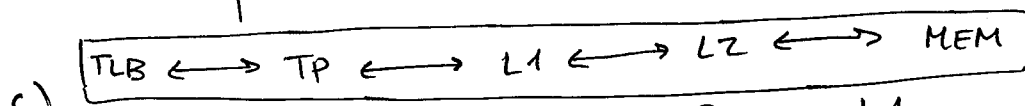
ETIQUETA	INDEX	B/B
$20 - (6+2) = 12$	6	2

L2 CD 256 bloques
 16bytes/bloque

L2

ETIQUETA	INDEX	B/B
$20 - (8+4) = 8$	8	4

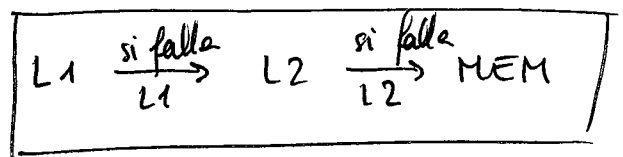
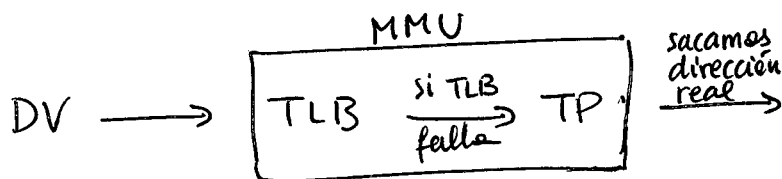
b) 2^{16} páginas. 2B (tamaño descriptor) = 2^{17} B



DV	TLB	TP	L1	L2	MEM
4F23 54	4F23 → 1C4	—	<div>INDEX B/B ETIQUETA 0101 01100 1C4 54 → 010C</div>	—	—

DV	TLB	TP	L1	L2	MEM
73BA 86	73BA → 2D5	—	<div>INDEX B/B ETIQUETA 1000 0110 2D5 86 → fallo</div>	<div>INDEX B/B ETIQUETA 2D5 86 → 4285</div>	—

DV	TLB	TP	L1	L2	MEM
C340 00	C340 → 3E6	—	<div>3E600 → fallo</div>	<div>3E600 → fallo</div>	<div>3E600 → 0109</div>



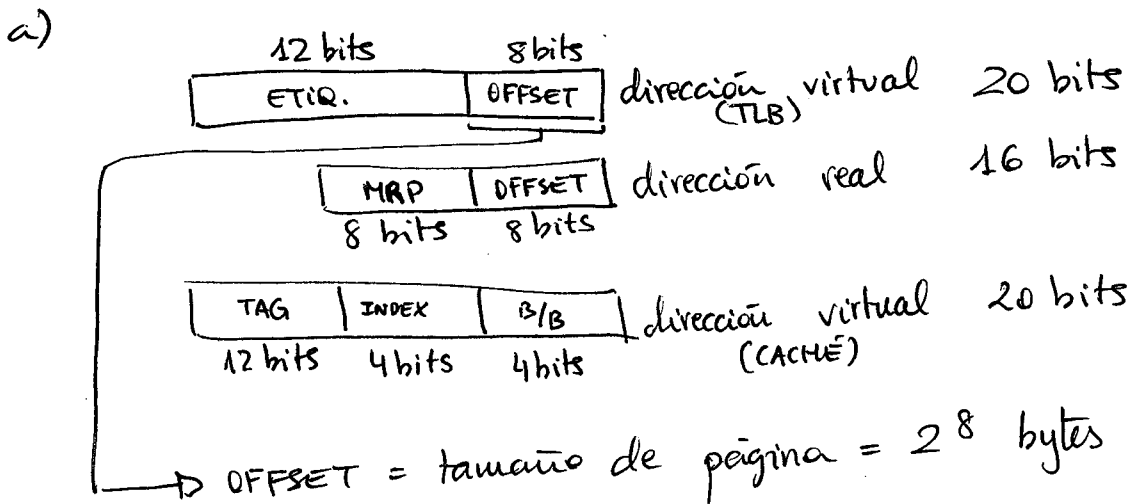
$$a) T_{acc} = T_{MMU} + T_{DATO} = (T_{TLB} + M_{TLB} \cdot T_{TP}) + (T_{L1} + M_{L1}(T_{L2} + M_{L2} \cdot T_{MEM}))$$

$$= (1 + 0.02 \cdot 15) + (1 + 0.1(3 + 0.2 \cdot 10.4)) = 3.4 \text{ ciclos}$$

en cada entrada de memoria hay un byte. Un bloque tiene 4 bytes, por lo que hay que hacer 4 accesos (siempre se saca mínimo 1 bloque)

e) La L1.

3.2.16 Tamaño palabra 32 bits
 TLB CA 8 entradas
 Cache virtual unif { 2 vías
 16 entradas/vía
 16 bytes/bloque
 LRU



b)

miramos cache $\rightarrow 0A040$ acierto

miramos TLB $\rightarrow 0A040$

\vdots inacabado

Res = $\frac{15}{19}$ aciertos

c) R2: $A305C + 4 + 4 = A3064$

R3: $MEM[BO60] = 4040A0A0$

R4:

