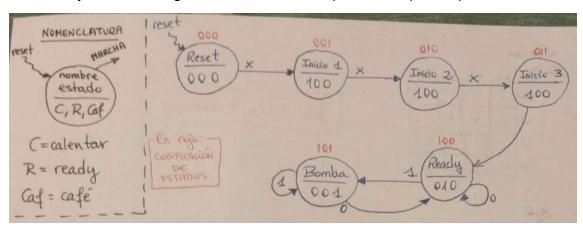
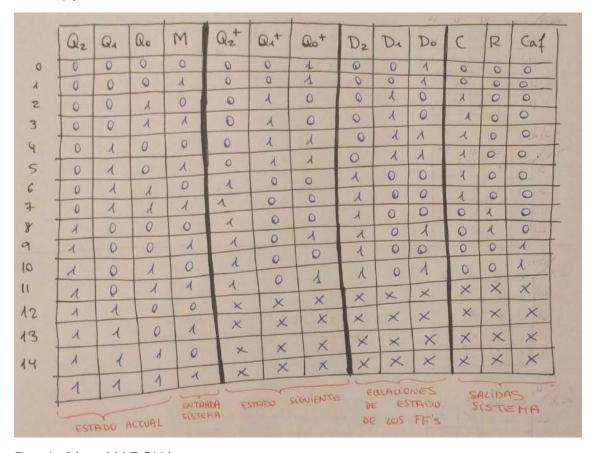
Ejercicio 1

En el ejercicio se nos pide que una máquina recién reseteada se mantenga durante tres ciclos completos en CALENTAR, independientemente de las demás entradas. Después, se mantendrá en READY hasta que se active la entrada MARCHA, que hará que CAFÉ se active hasta que se deje de pulsar MARCHA, momento en el que READY volverá a estar activa. Las tres salidas son excluyentes. El diagrama de bolas correspondiente (Moore) es:

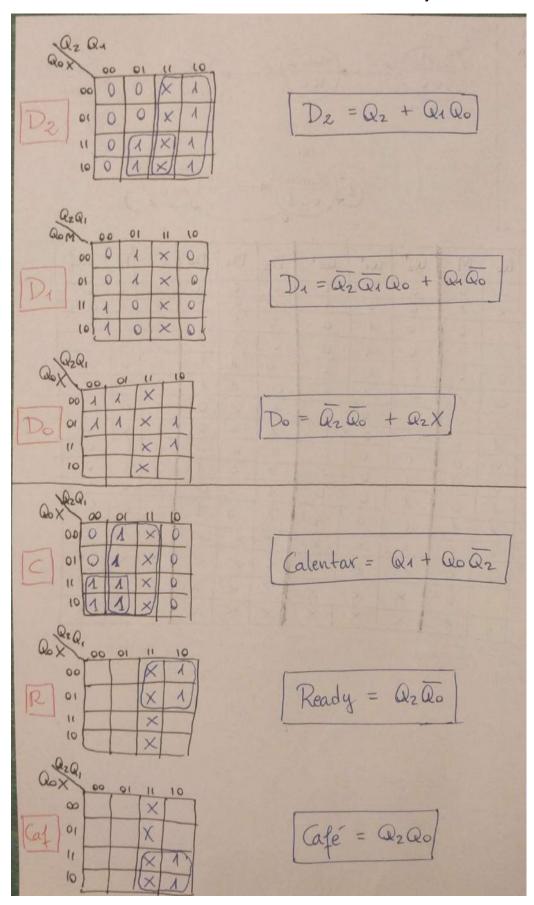


Como hay seis estados, necesitaremos tres biestables (capaces de cubrir hasta 2^3 =8 estados). La tabla de la verdad que relaciona el estado actual con el siguiente, con los biestables tipo D que vamos a usar (cada D_x se corresponde con Q_x) y con las salidas es:

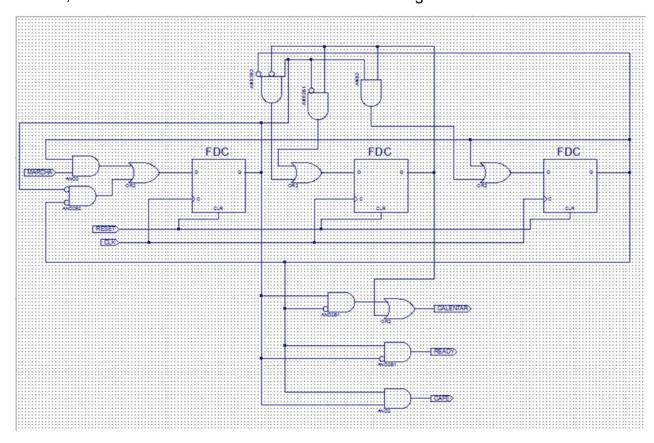


Donde M es MARCHA.

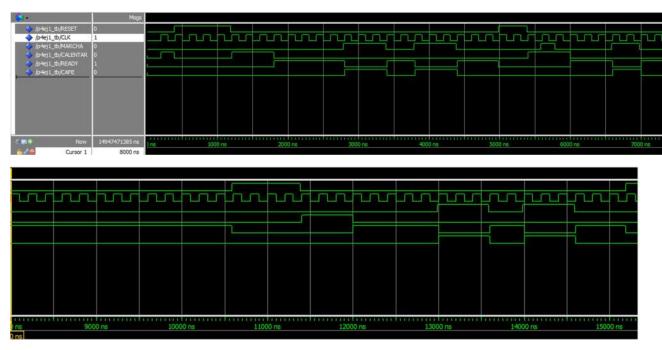
Las correspondientes simplificaciones por Karnaugh de los tres biestables y las tres salidas en función del estado actual de los biestables y MARCHA es:



Una vez realizada toda simplificación posible, solo nos queda realizar el circuito, conectando cada entrada con lo dicho en la imagen anterior:



El primer biestable se corresponde con D_0 , el segundo con D_1 y el tercero con D_3 . Su correspondiente



Donde observamos cómo durante al menos 3 ciclos se activa CALENTAR cuando reseteamos, y después se activa CAFÉ si y solo si se activa MARCHA, mientras que READY se activa si y solo si MARCHA no está activada.

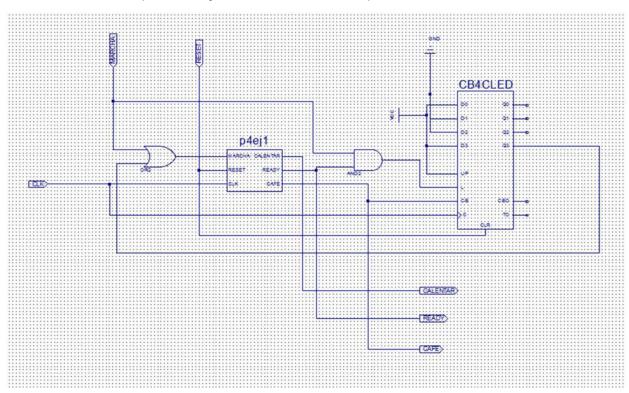
Ejercicio 2

El segundo circuito es el mismo que el primero, con la diferencia de que cuando pulsemos MARCHA (y CALENTAR esté a 0), CAFÉ se mantendrá activo durante 8 ciclos, tiempo tras el cual volverá a READY.

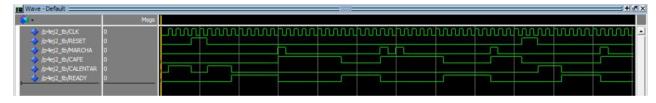
No necesitamos tablas de la verdad esta vez, ya que podemos convertir el circuito anterior en un símbolo y utilizarlo para nuestro nuevo circuito. Mientras que RESET y CLK cumplen la misma función que en el circuito anterior, debemos modificar la función MARCHA. La función MARCHA que reciba el símbolo tiene que ser una función que se mantenga activa 8 segundos desde el momento de activación.

Para ello, utilizaremos un contador CB4CLED. En primer lugar, conectaremos READY y MARCHA a LOAD, para que cada vez que termine el conteo de 8 ciclos y pulsemos MARCHA el contador se reinicie. Nuestro contador comenzará a contar en el 9 y terminará en el 15, ya que si contara de 0 a 7 surgen problemas con el reseteo del contador.

Se terminará de explicar el ejercicio con el circuito para facilitar la visión:



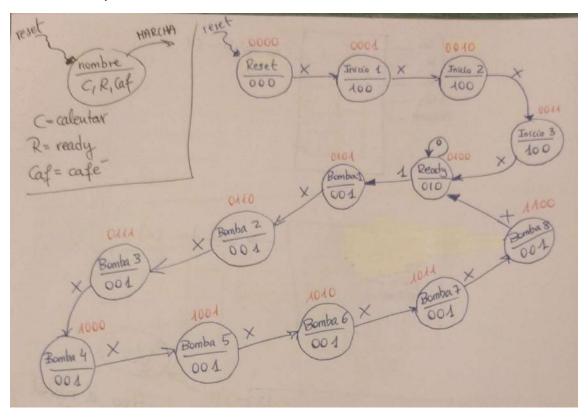
Nuestro contador solo contará cuando CAFÉ esté activo, lógicamente. CAFÉ solo funcionará cuando la entrada del símbolo MARCHA esté activo, y eso ocurre cuando pulsamos MARCHA o cuando nuestro contador está contando entre 9 y 15, es decir, cuando Q3 está activa. La simulación de ModelSim es:



Como vemos, nuestro circuito cumple los requisitos pedidos.

Ejercicio 3

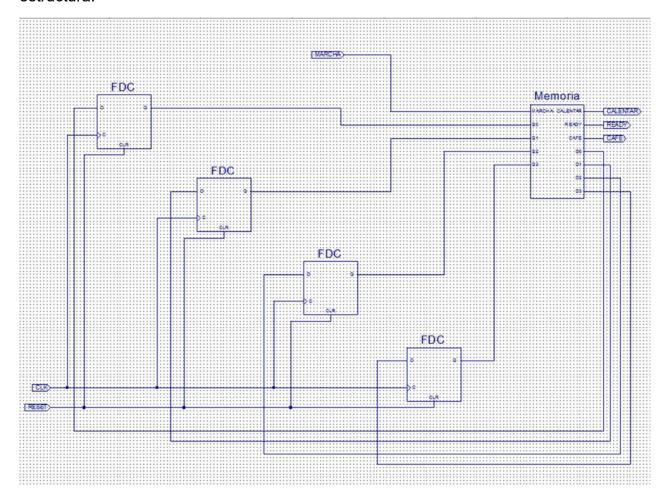
En este ejercicio empleamos el diagrama de Moore que mostramos a continuación para así montar el mismo circuito que en el ejercicio anterior con distintos componentes:



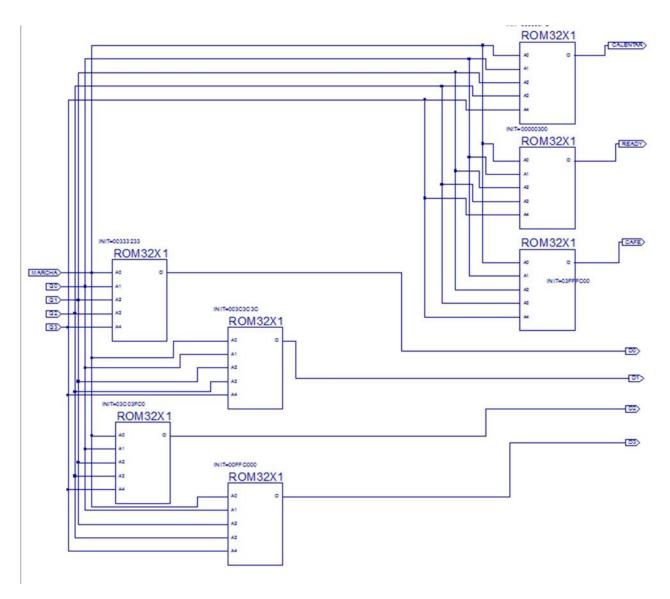
Necesitaremos cuatro biestables tipo D, ya que tenemos que cubrir 13 estados (2⁴=16). Para ello, haremos una tabla de la verdad análoga a la del ejercicio 1, solo que ahora trabajaremos con 4 estados iniciales:

Q3	Q2	Q1	Q0	M	Q3+	Q2+	Q1+	Q0+	D3	D2	D1	D0	C	R	Café	
0	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0	
1	0	0	0	0	1	0	0	0	1	0	0	0	1	0	0	
2	0	0	0	1	0	0	0	1	0	0	0	1	0	1	0	
3	0	0	0	1	1	0	0	1	0	0	0	1	0	1	0	
4	0	0	1	0	0	0	0	1	1	0	0	1	1	1	0	
5	0	0	1	0	1	0	0	1	1	0	0	1	1	1	0	
6	0	0	1	1	0	0	1	0	0	0	1	0	0	1	0	
7	0	0	1	1	1	0	1	0	0	0	1	0	0	1	0	
8	0	1	0	0	0	0	1	0	0	0	1	0	0	0	1	
9	0	1	0	0	1	0	1	0	1	0	1	0	1	0	1	
10	0	1	0	1	0	0	1	1	0	0	1	1	0	0	0	
11	0	1	0	1	1	0	1	1	0	0	1	1	0	0	0	
12	0	1	1	0	0	0	1	1	1	0	1	1	1	0	0	
13	0	1	1	0	1	0	1	1	1	0	1	1	1	0	0	
14	0	1	1	1	0	1	0	0	0	1	0	0	0	0	0	
15	0	1	1	1	1	1	0	0	0	1	0	0	0	0	0	
16	1	0	0	0	0	1	0	0	1	1	0	0	1	0	0	
17	1	0	0	0	1	1	0	0	1	1	0	0	1	0	0	
18	1	0	0	1	0	1	0	1	0	1	0	1	0	0	0	
19	1	0	0	1	1	1	0	1	0	1	0	1	0	0	0	
20	1	0	1	0	0	1	0	1	1	1	0	1	1	0	0	
21	1	0	1	0	1	1	0	1	1	1	0	1	1	0	0	
22	1	0	1	1	0	1	1	0	0	1	1	0	0	0	0	
23	1	0	1	1	1	1	1	0	0	1	1	0	0	0	0	
24	1	1	0	0	0	0	1	0	0	0	1	0	0	0	0	
25	1	1	0	0	1	0	1	0	0	0	1	0	0	0	0	
26	1	1	0	1	0	X	X	X	X	X	X	X	X	X	X	
27	1	1	0	1	1	X	X	X	X	X	X	X	X	X	X	
28	1	1	1	0	0	X	X	X	X	X	X	X	X	X	X	
29	1	1	1	0	1	X	X	X	X	X	X	X	X	X	X	
30	1	1	1	1	0	X	X	X	X	X	X	X	X	X	X	
31	1	1	1	1	1	X	X	X	X	X	X	X	X	X	X	

En este ejercicio, trabajaremos con una memoria ROM que, conociendo el estado actual y MARCHA sea capaz de calcular las entradas de los biestables que producirán los estados siguientes correspondientes y las salidas CAFÉ, READY y CALENTAR. Es decir, nuestro circuito final debe tener esta estructura:

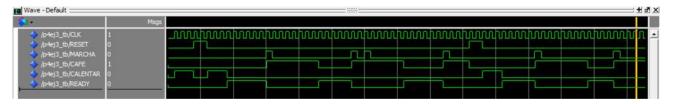


Una vez determinado el circuito, nos queda definir la estructura que debe tener nuestra memoria. En la práctica, solo necesitamos programar esa memoria EEPROM con el código hexadecimal correspondiente, pero en Xilinx hemos subdividido el problema de la memoria en varias memorias ROM 32x1, exactamente una por cada salida que tiene la memoria:



Cada ROM lleva programada su INIT, donde hemos traducido las tablas de la verdad. Las entradas están colocadas en el mismo orden de peso que en la tabla de la verdad, y la columna de bits correspondiente a la salida ha sido traducida como un número hexadecimal, expresando el bit 31 a la izquierda y el bit 0 a la derecha.

La simulación correspondiente del circuito es:



Al igual que el ejercicio anterior, cumple a la perfección los requisitos exigidos.