

---

# Práctica 2

---

## ***Diseño de sistemas digitales combinacionales con multiplexores y decodificadores***

### **INTRODUCCIÓN:**

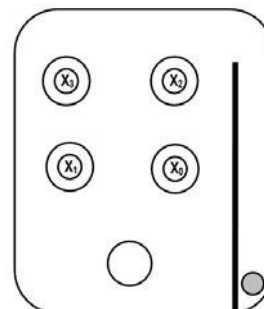
El objetivo de esta práctica es continuar con el manejo del diseño de esquemáticos y la simulación de circuitos digitales utilizando Xilinx ISE. En esta práctica se plantean una serie de ejercicios sobre diseño de sistemas combinacionales, pero utilizando multiplexores y decodificadores.

En primera semana correspondiente a esta práctica, los estudiantes deben realizar el diseño y simulación de los ejercicios utilizando la herramienta Xilinx. La segunda semana se realizará el montaje de uno de los ejercicios realizados anteriormente.

### **Parte 1: Diseño y simulación (primera semana)**

Diseñar y simular una máquina de juego como la de la figura. El juego consiste en lanzar una bola y esta puede chocar o no con cualquiera de los 4 bumpers (X3, X2, X1, X0) del tablero. Una vez que un bumper es golpeado por la bola se activa (se pone a '1'), y se mantiene activo mientras que la bola siga en el tablero. Por tanto, con cada bola jugada se genera una combinación de 4 bits con un valor en decimal entre 0 y 15, siendo X3 el bit más significativo (msb). Las normas de juego son las siguientes:

1. El juego termina cuando una bola genera una combinación que sea múltiplo de 3. En este caso se activa la función FIN. Considere el cero como un múltiplo de todos los enteros.
2. El juego termina pero regala un premio, cuando una bola genera una de las combinaciones: 5, 7, 10 ó 14. En este caso se activa la Función PREMIO.
3. El juego continua con una nueva bola cuando no se produce ninguna de las anteriores. En este caso se activa la Función BOLA.



### **Ejercicio 1: Diseño del juego con decodificadores (3 puntos)**

Para el primer diseño se utilizará 1 decodificador 4-a-16 (componente *d4\_16e* en ISE) y las puertas básicas (AND, OR, XOR, INV, etc.) necesarias. Se valorará la utilización del menor número posible de puertas.

Para probar el correcto funcionamiento del diseño se proporciona un fichero de testbench "p2ej1\_tb.vhd". Para que el banco de pruebas funcione correctamente se debe cumplir lo siguiente:

Nombre del esquemático: p2ej1.sch

Nombre de las entradas: X3, X2, X1, X0

Nombre de las salidas: FIN, PREMIO y BOLA

### **Ejercicio 2: Diseño del juego con multiplexores (3 puntos)**

Para el segundo diseño se utilizarán 3 multiplexores 4-a-1 (componente *m4\_1e* en ISE) y las puertas básicas (AND, OR, XOR, INV, etc.) necesarias. Se valorará la utilización del menor número posible de puertas.

Para probar el correcto funcionamiento del diseño se proporciona un fichero de testbench “p2ej2\_tb.vhd”. Para que el banco de pruebas funcione correctamente se debe cumplir lo siguiente:

Nombre del esquemático: p2ej2.sch

Nombre de las entradas: X3, X2, X1, X0

Nombre de las salidas: FIN, PREMIO y BOLA

### Ejercicio 3: Diseño del juego con decodificadores y multiplexores (4 puntos)

Se trata ahora de diseñar un juego similar a los casos anteriores, pero en el panel hay 5 bumpers denominados: (X4, X3, X2, X1, X0).

En este ejercicio, sólo se pide diseñar la función BOLA, que señala la repetición del intento. Esta función debe activarse cuando una bola al chocar de forma aleatoria con los bumpers, genere una combinación en decimal que coincida con cualquiera de las doce combinaciones siguientes: las cuatro primeras se obtienen de los 4 primeros dígitos no repetidos del DNI del miembro más joven de la pareja. Los 4 números siguientes que se obtienen al multiplicar estas por 2 y de los 4 números siguientes que se obtienen al multiplicar las 4 cifras primeras por 4. Si de este cálculo se obtiene alguna cifra repetida o alguna operación excede el valor 31, añade en orden las combinaciones 31, 23 ó 17 respectivamente, hasta completar doce combinaciones que sean distintas y cuyo valor esté comprendido entre 0 y 31. Por ejemplo, si el DNI de partida es el número 53.889.256, la combinación a extraer sería: 5, 3, 8, ~~8~~, 9, 10, 6, 16, 18, 20, 12, ~~32~~, ~~36~~, 31, 23

Es decir  $BOLA = \sum m(3, 5, 6, 8, 9, 10, 12, 16, 18, 20, 23, 31)$

Para este diseño **se utilizarán necesariamente** los siguientes circuitos combinacionales: 2 decodificadores 3a-8 (componente *d3\_8e* en ISE), un multiplexor 8-a-1 (componente *m8\_1e* en ISE), dos multiplexores 2-a-1 (componente *m2\_1* en ISE), y el menor número de puertas básicas (AND, OR, INV, XOR, etc.) que sean necesarias.

**Nota aclaratoria:** No se trata de resolver el problema con el diseño más simple posible, sino de saber aplicar las características de multiplexores y decodificadores en la implementación de una función combinacional concreta.

**Sugerencia:** Divida el problema en dos partes con 16 casos en cada una, utilice los circuitos grandes facilitados para resolver cada parte y los dos multiplexores pequeños para unir ambas partes de la forma adecuada.

Para probar el correcto funcionamiento del diseño se proporciona un fichero de testbench “p2ej3\_tb.vhd”. Para que el banco de pruebas funcione correctamente se debe cumplir lo siguiente:

Nombre del esquemático: p2ej3.sch

Nombre de las entradas: X4, X3, X2, X1, X0

Nombre de las salidas: BOLA

## Parte 2: Montaje (segunda semana)

Realizar el montaje, utilizando la **cantidad de componentes mínima posible**, utilizando exclusivamente los CI facilitados en el laboratorio.

1x74HC04 (6 NOT); 1x74HC08 (4 AND2); 2x74HC21 (2 AND4); 1x74HC32 (4 OR2) y 1x74HC253 (2 MUX 4-1)

Los pasos a seguir son:

1. Partiendo del esquemático generado durante la fase de diseño y simulación (Ejercicio 2), realizar un nuevo diseño que sólo utilice os componentes facilitados. Vuelva a simular el circuito para asegurarse

de que no se han cometido errores al adaptar ese diseño para encajarlo mejor dentro de los circuitos integrados disponibles.

2. A partir de este esquemático optimizado utilizar la técnica del back-annotate utilizada en el tutorial de montaje para realizar el diagrama de montaje

Para probar el correcto funcionamiento del diseño se proporciona un fichero de testbench

“p2ej2\_montaje\_tb.vhd”. Para que el banco de pruebas funcione correctamente se debe cumplir lo siguiente:

1. Nombre del esquemático: p2ej2\_montaje.sch
2. Nombre de las entradas: X3, X2, X1, X0
3. Nombre de las salidas: FIN, PREMIO y BOLA

Todos estos pasos deberán ser realizados con anterioridad al día de realización de la práctica, siendo el montaje de componentes en los entrenadores la única tarea a realizar en el horario de clase.

La nota obtenida en el montaje será la máxima únicamente si se demuestra un funcionamiento correcto del diseño implementado utilizando la cantidad mínima posible de componentes. En caso contrario, montaje correcto pero realizado con más circuitos integrados que los estrictamente necesarios, se aplicará un factor de ponderación del 0,8.

Un buen **diagrama de montaje debe ser claro, completo** y no contener **ambigüedades** de ningún tipo. Debe poder montarlo alguien completamente **ajeno** al diseño sin necesidad de realizar preguntas ni consultar otra documentación que la incluida en el propio diagrama.

## Entrega

Se deberá subir a Moodle, **antes de las 23:55 del martes 2 de noviembre para los turnos de los miércoles y de las 13:55 del miércoles 2 de noviembre para los turnos de los jueves**, una sencilla memoria que contendrá solamente los diseños y las simulaciones de los ejercicios que vayan a ser implementados físicamente en la segunda semana, en este caso el ejercicio 2. Es indispensable para la evaluación de esta memoria, la inclusión en la misma del esquema eléctrico (diagrama de montaje) **completo** del circuito o circuitos a implementar. La memoria será subida por uno de los miembros de la pareja.

### EVALUACION.

La nota de esta práctica se calcula de la siguiente manera:

**Nota Práctica 2 = 0,25\*Diseño + 0,25\*MemDiagrama + 0,25\*Montaje + 0,25\*Examen**

- La evaluación del Diseño y Montaje se hará durante las correspondientes sesiones prácticas semanales.
- La evaluación de MemDiagrama se basa en la memoria entregada, y tendrá en cuenta aspectos como la adecuada simplificación de las funciones lógicas, la amplitud de la simulación realizada, y la calidad y claridad en el esquema para el montaje práctico.
- Durante los 15 primeros minutos de la clase de la siguiente práctica, se realizará un examen acerca de los diseños de la semana anterior. El objetivo de este examen es verificar que los estudiantes entienden la práctica y el diseño que han entregado.