

МИНОБРНАУКИ РОССИИ

---

Санкт-Петербургский государственный электротехнический  
университет «ЛЭТИ» им. В. И. Ульянова (Ленина)

---

# **ТЕХНОЛОГИЯ ПРОЕКТИРОВАНИЯ СИСТЕМ НА КРИСТАЛЛЕ (АНАЛОГОВЫЕ БЛОКИ)**

Учебно-методическое пособие

Санкт-Петербург  
СПбГЭТУ «ЛЭТИ»  
2016

Авторы: Я.В. Беляев.

Технология проектирования систем на кристалле (аналоговые блоки): учебно-методическое пособие. СПбГЭТУ «ЛЭТИ», 2016. 35 с.

Содержание дисциплины охватывает круг вопросов, связанных с современными методами проектирования и верификации аналоговых блоков интегральных схем. В дисциплине освещаются основы разработки аналоговых блоков с использованием средств автоматизированного проектирования компании Cadence Design Systems. Обсуждаются методы расчета и оценки основных параметров аналоговых блоков интегральных схем.

Предназначено для студентов, обучающихся по направлению 530100 «Информатика и вычислительная техника» и других специальностей, связанных с разработкой заказных специализированных интегральных схем.

Одобрено  
Методической комиссией факультета компьютерных технологий и  
информатики  
в качестве учебно-методического пособия

© СПбГЭТУ «ЛЭТИ», 2016

## Содержание

Лабораторная работа №1.....	4
Лабораторная работа №2.....	14
Лабораторная работа №3.....	19
Лабораторная работа №4.....	24
Лабораторная работа №5.....	29

## Лабораторная работа №1

### Изучение основ работы в среде Cadence Virtuoso

**Цель работы:** получение начальных навыков работы в среде Cadence Virtuoso

Среда Cadence Virtuoso (рисунок 1.1) состоит из схемотехнического редактора, симулятора, топологического редактора и средств верификации.

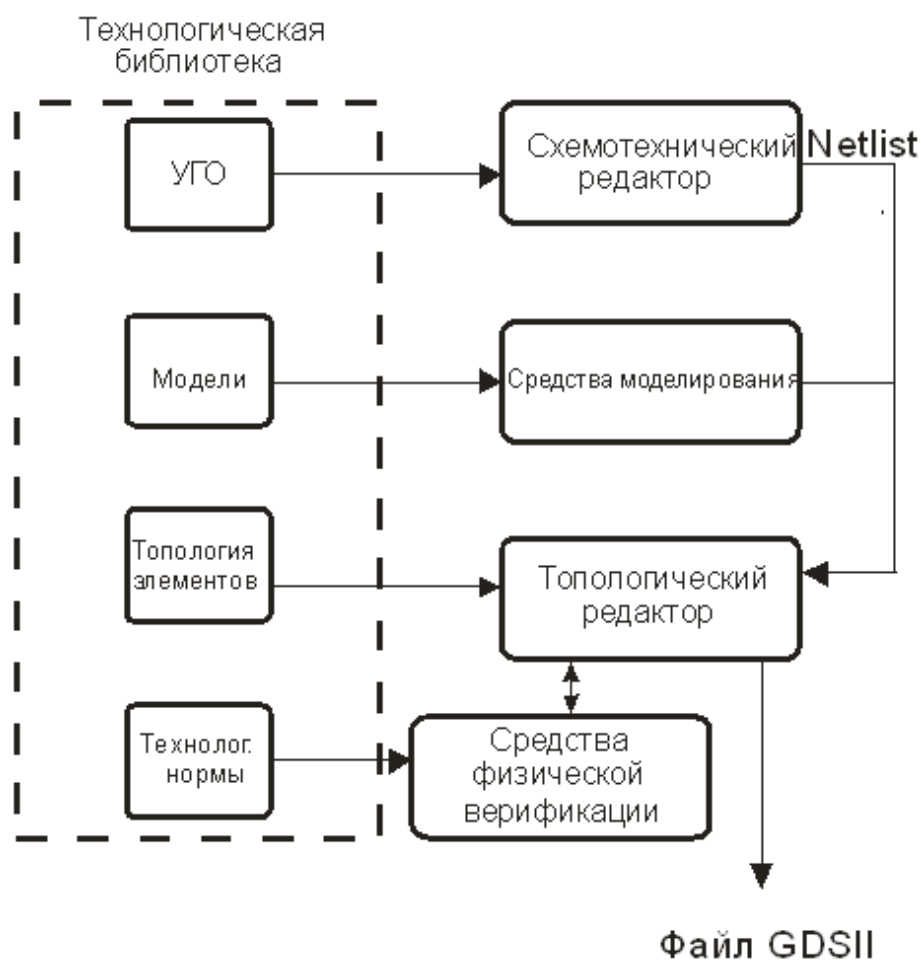


Рисунок 1.1 – Структура Cadence Virtuoso

Для работы в среде Cadence Virtuoso требуется **PDK (Process Design Kit)** – набор библиотек и исходных данных для выбранного техпроцесса, предоставляемый фабрикой (рисунок 1.2).



Рисунок 1.2 – Библиотеки и исходные данные технического процесса  
**ПОРЯДОК ВЫПОЛНЕНИЯ ЛАБОРАТОРНОЙ РАБОТЫ №1**

Лабораторная работа выполняется на сервере под операционной системой Linux Red Hat.

1. Для выполнения лабораторной работы необходимо осуществить вход на сервер, следующим образом запустить программу TightVNC Viewer нажать кнопку Connect и ввести пароль. Потом в поле login ввести имя пользователя, в поле password ввести пароль пользователя.
2. Открыть терминал в папке Student\*\*/labs.
3. Запустить команду virtuoso
4. Изучить открывшееся окно (рисунок 1.3)

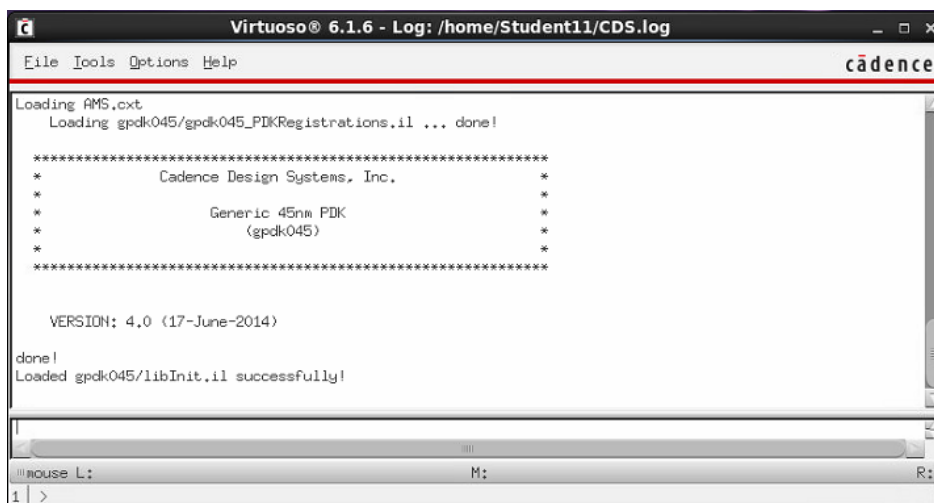


Рисунок 1.3 – Начальное окно Virtuoso

5. Открыть Tools/Library Manager в окне Virtuoso. Изучить открывшееся окно (рисунок 1.4).

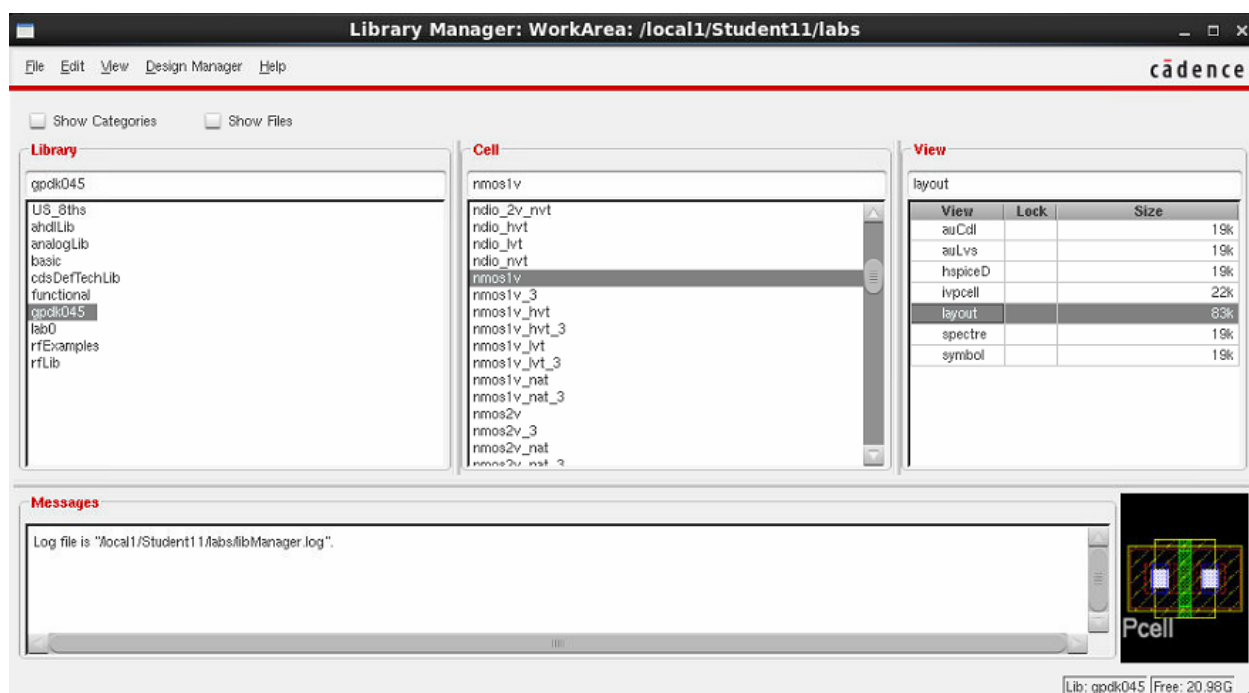


Рисунок 1.4 – Окно Library Manager

7. Нажать File/New/Library... в окне Library Manager

8. Создать библиотеку lab1 и привязать её к библиотеке gprk045 (рисунок 1.5, 1.6)

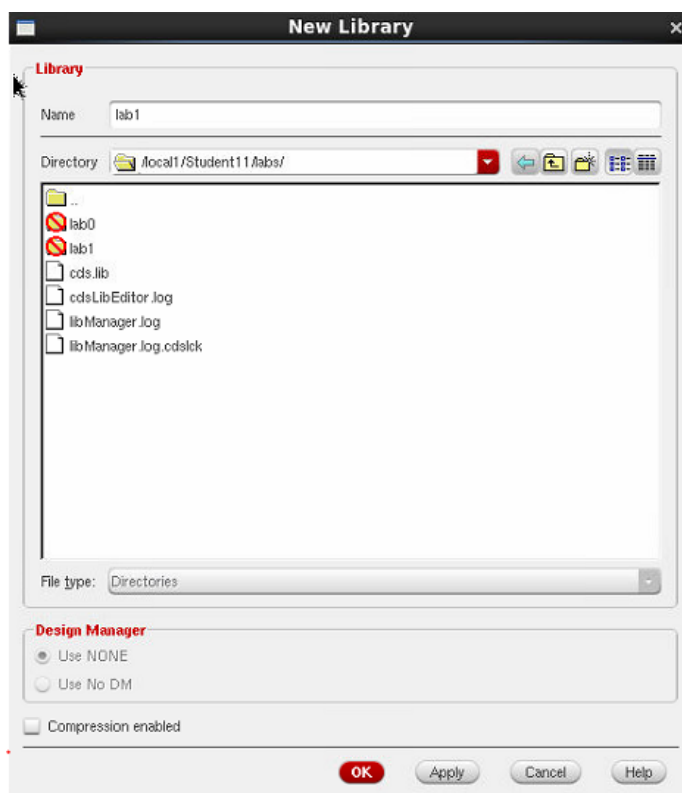


Рисунок 1.5 – Создание библиотеки



Рисунок 1.6 – Привязка библиотеки lab2 к gpdK045

9. Нажать File/New/CellView... в окне Library Manager. Заполнить поля согласно рисунку 1.7

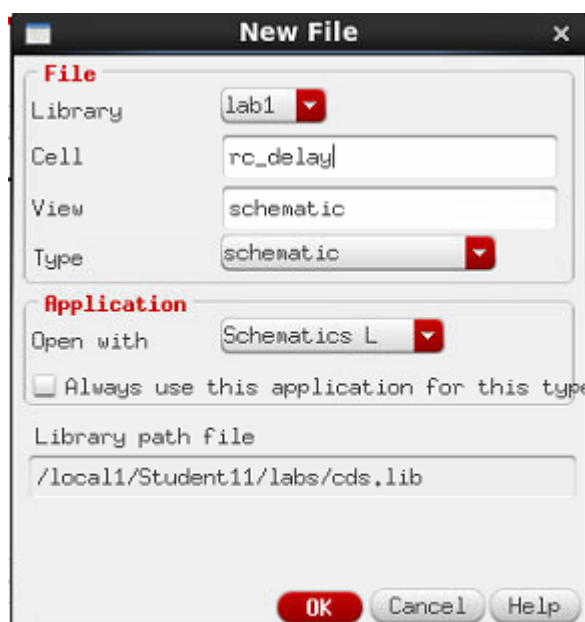


Рисунок 1.7 – Создание CellView

10. Изучить окно схмотехнического редактора (рисунок 1.8)

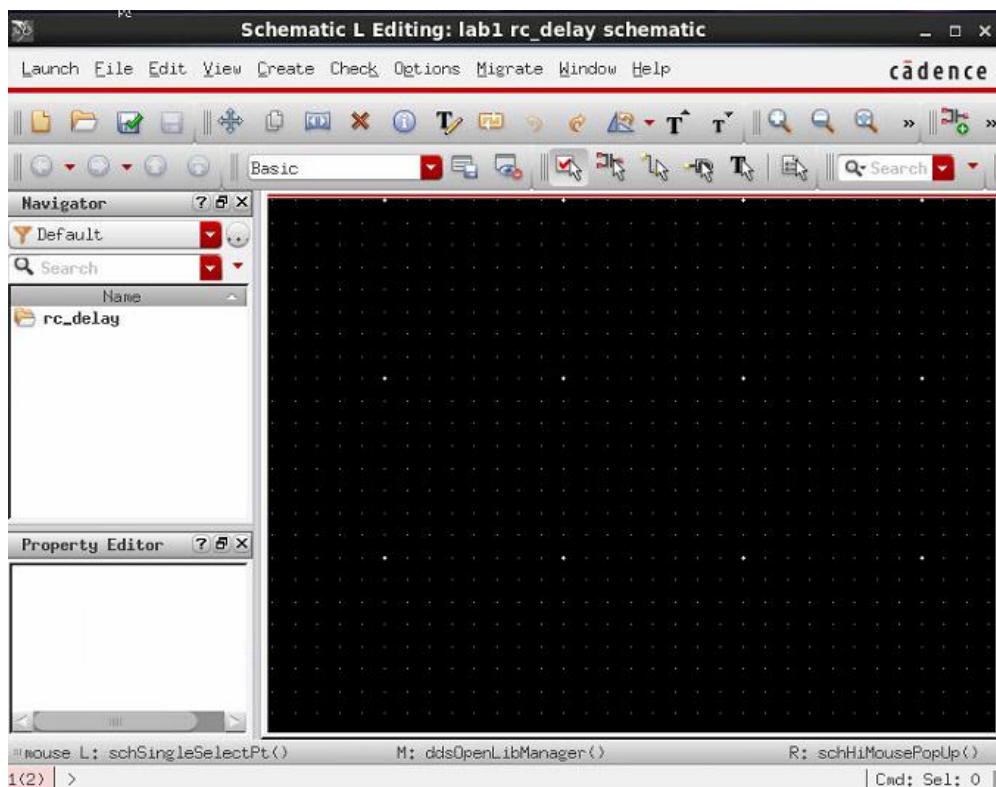


Рисунок 1.8 – Окно схематехнического редактора

Для создания схемы используется меню create окна Schematic:

- разместить компонент - Create/Instance (рисунок 1.9).

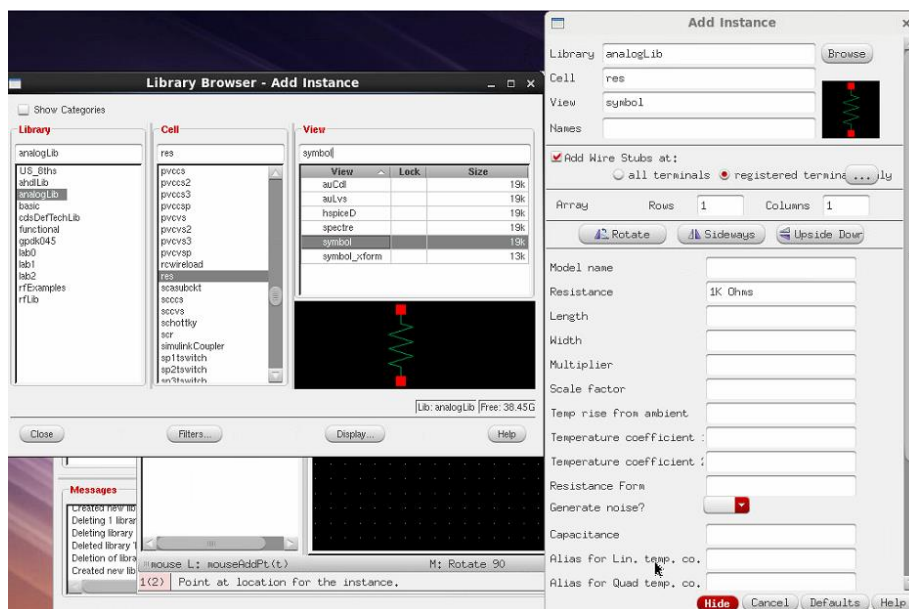


Рисунок 1.9 – Размещение резистора

- соединять компоненты - Create/Wire
- разместить вывод - Create/Pin

11. Создать схему RC-цепи, используя компоненты из библиотеки AnalogLib



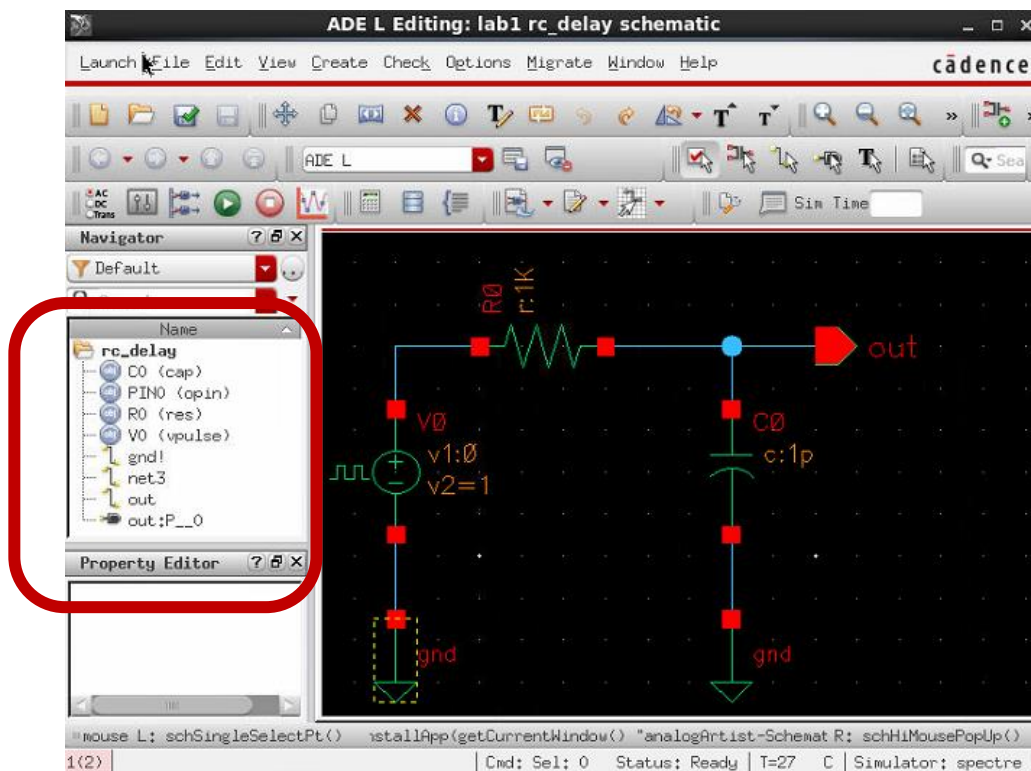


Рисунок 1.10 – Созданная схема

12. Для задания свойств компонентов необходимо вызвать контекстное меню компонента и нажать Свойства.

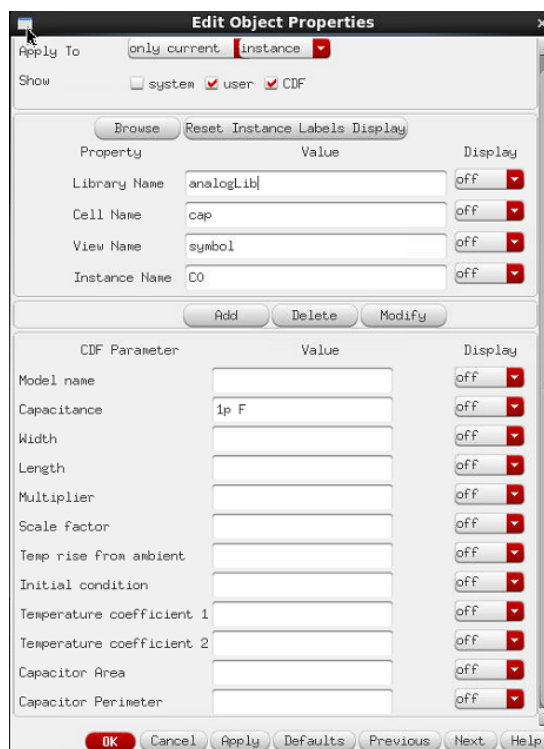


Рисунок 1.11 – Свойства конденсатора

**Edit Object Properties**

Apply To: ☐ only current ☒ instance

Show: ☐ system ☒ user ☒ CDF

Property	Value	Display
Library Name	analogLib	off
Cell Name	res	off
View Name	symbol	off
Instance Name	R0	off

CDF Parameter	Value	Display
Model name		off
Resistance	1K Ohms	off
Length		off
Width		off
Multiplier		off
Scale factor		off
Temp rise from ambient		off
Temperature coefficient 1		off
Temperature coefficient 2		off
Resistance Form		off
Generate noise?	<input checked="" type="checkbox"/>	off
Capacitance		off

Рисунок 1.12 – Свойства резистора

**Edit Object Properties**

Change: ☒ All ☐ User Property

☐ Ignore ☒ TRUE

CDF Parameter	Value	Display
Frequency name for 1/period		off
Noise file name		off
Number of noise/freq pairs	0	off
DC voltage		off
AC magnitude	1 V	off
AC phase		off
XF magnitude		off
PAC magnitude		off
PAC phase		off
Voltage 1	0 V	off
Voltage 2	1 V	off
Period	1u s	off
Delay time		off
Rise time	1f s	off
Fall time	1f	off
Pulse width	500.0n s	off
Temperature coefficient 1		off
Temperature coefficient 2		off
Nominal temperature		off
Type of rising & falling edge	<input checked="" type="checkbox"/>	off

Рисунок 1.13 – Свойства источника

13. Задать сопротивление резистора и ёмкость конденсатора в соответствии с вариантом.

14.a Нажать Launch/ADEL в окне Schematic (рисунок 1.14)

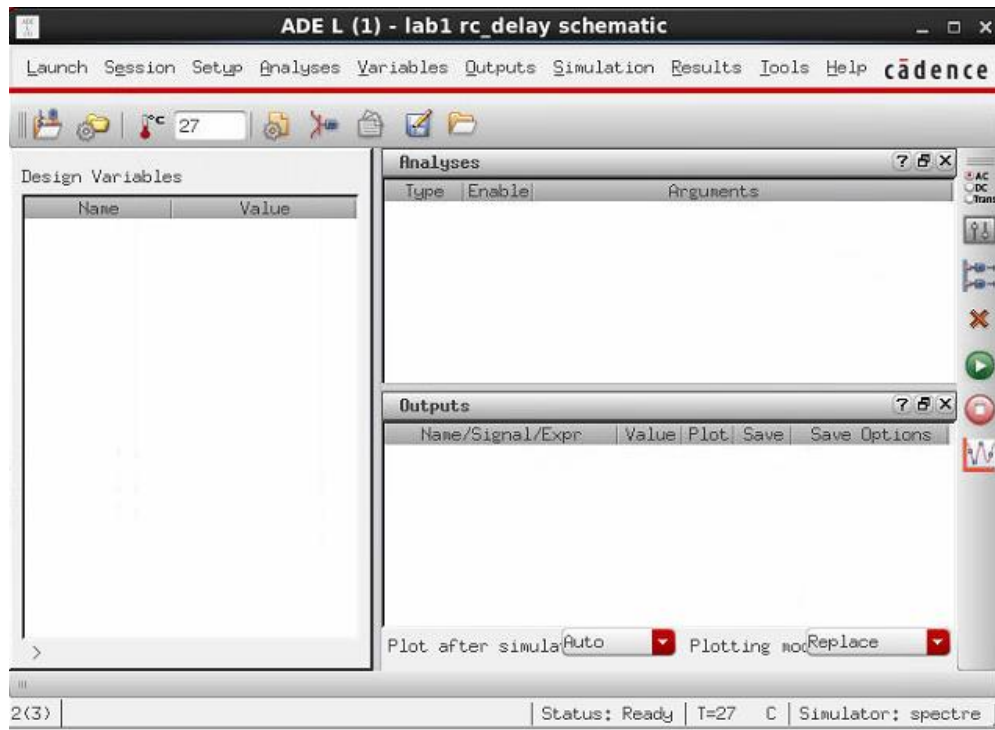


Рисунок 1.14a – Окно Schematic

14.6 Нажать Setup/Environment в окне Schematic и отметить пункты в соответствии с рисунок 1.14б

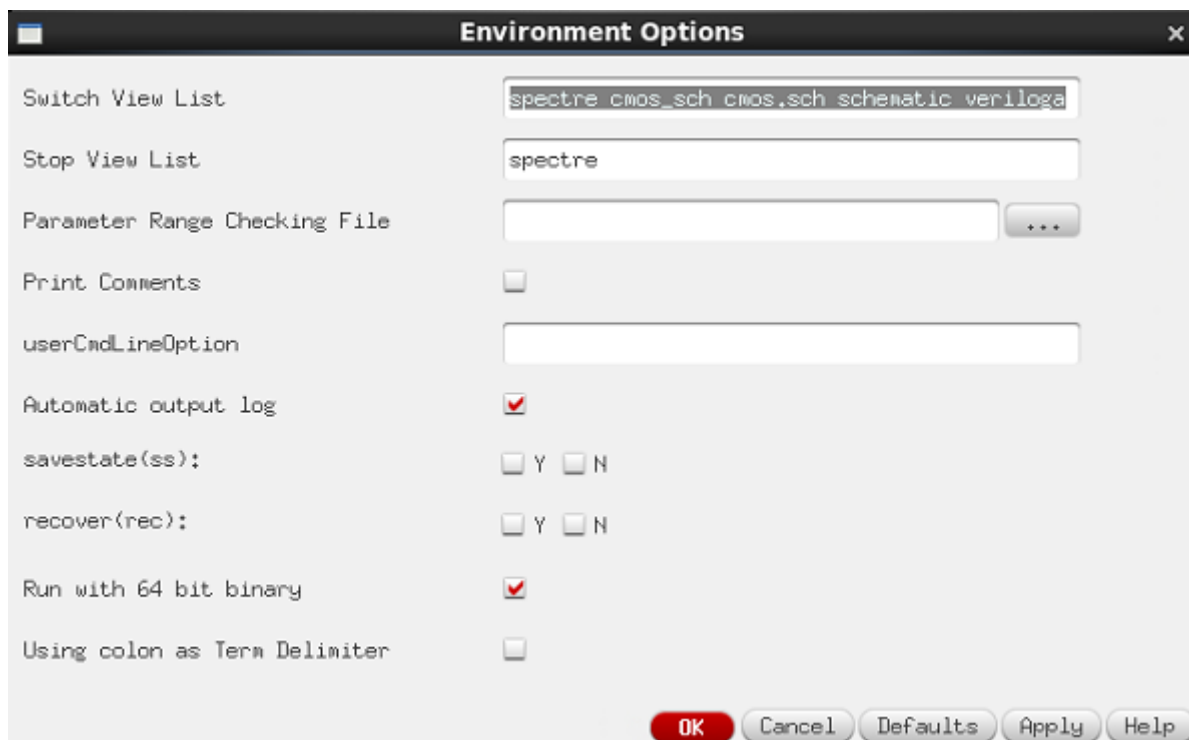


Рисунок 1.146 – Настройки окна Environment

15. Нажать Analyses/Choose... в окне ADEL (рисунок 1.15).



Рисунок 1.15 – Окно ADEL

16. Нажать Outputs/To be plotted/Select on schematic в окне ADEL. Выбрать в окне редактора цепь, подключённую к выводу Out.

17. В окне редактора нажать File/Check and Save.

18. В окне ADEL нажать Run.

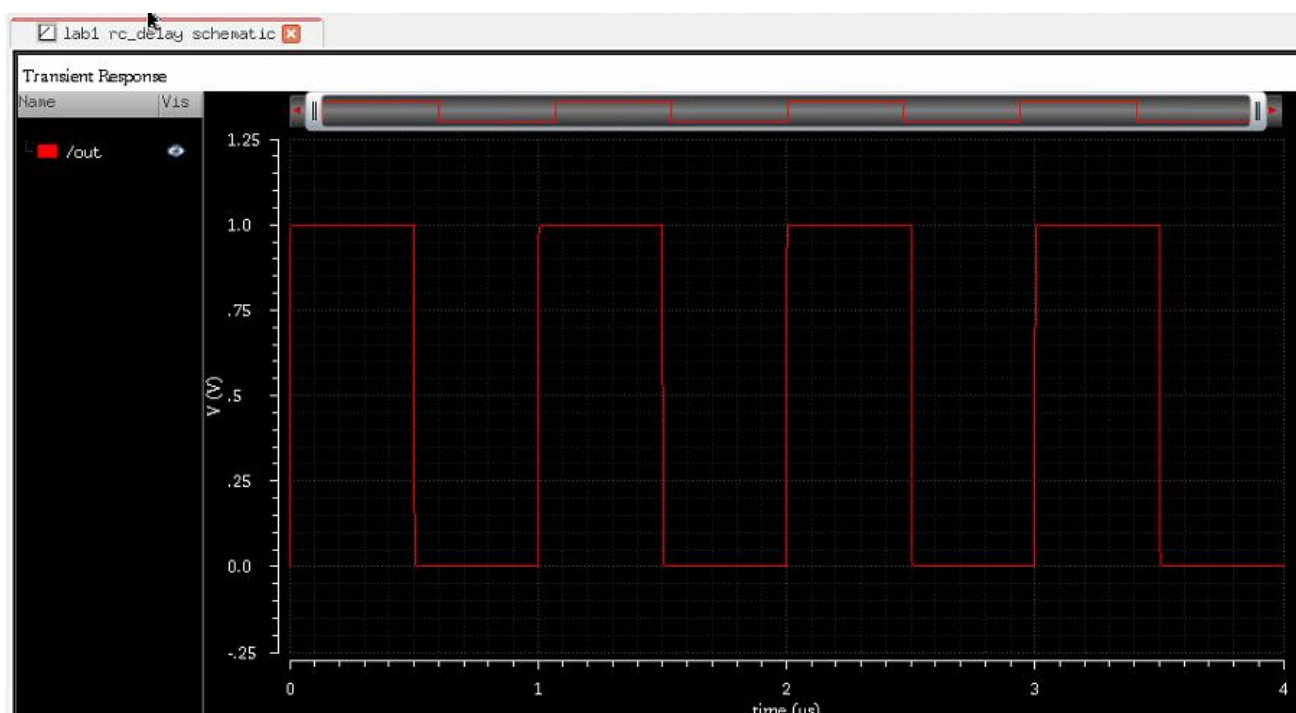


Рисунок 1.16 – Временная диаграмма

19. Оценить время перехода сигнала (рисунок 1.16) из 10% в 90% от амплитуды входного сигнала (1 V). Для этого можно использовать функцию маркер (клавиша “m” в окне графика, клавиша “d” для определения разности между выбранным маркером и некоторой точкой на графике). Также доступны вертикальные и горизонтальные маркеры (клавиши “v” и “h” соответственно).

20. Определить постоянную времени RC-цепи. Сопоставить с расчетной.

21. По аналогии с пунктом 15 добавить “ас” анализ. Установить настройки в соответствии с рисунком 1.17.

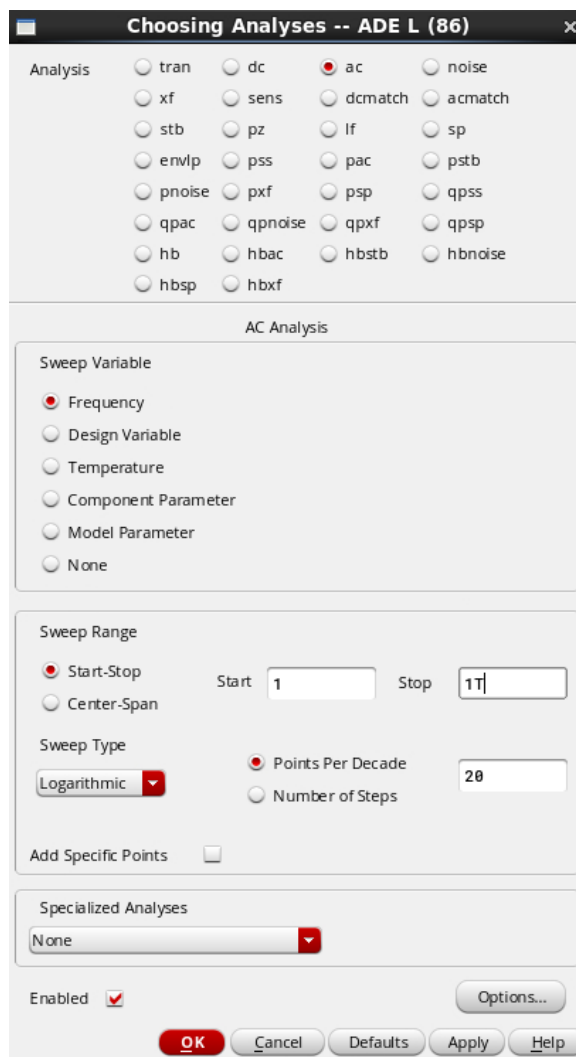


Рисунок 1.17 – Настройки малосигнального анализа

22. Запустить малосигнальный анализ.

23. Построить частотные характеристики RC-цепочки. Для этого в окне Schematic выбрать Direct Plot, AC Gain & Phase (рисунок 1.18). Нажать сначала на выходную ветвь RC-цепи, затем на ее вход. После этого появится окно с графиками.

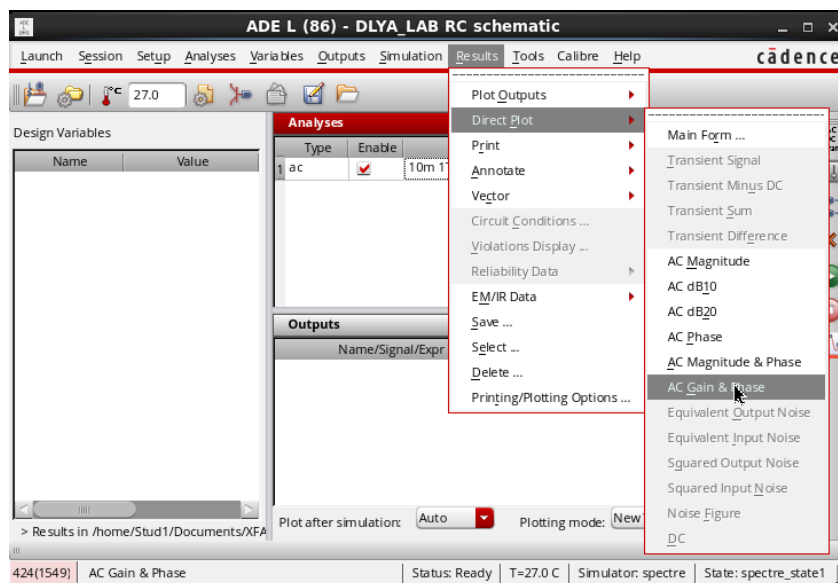


Рисунок 1.18 – Настройки малосигнального анализа

24. Определить по частотным характеристикам частоту среза. Отметить значение коэффициента усиления и фазы на частоте среза.

## ТРЕБОВАНИЕ К ОТЧЕТУ

Отчет должен содержать:

1. Название работы.
2. Вариант задания.
3. Демонстрация процесса выполнения работы

## ЗАДАНИЕ НА ЛАБОРАТОРНУЮ РАБОТУ №1

№	Задание
1	$R=1e3, C=1e-9$
2	$R=1e3, C=1e-10$
3	$R=1e3, C=1e-11$
4	$R=1e3, C=1e-12$
5	$R=1e2, C=1e-9$
6	$R=10, C=1e-12$
7	$R=1, C=1e-12$
8	$R=0.1, C=1e-12$



## Лабораторная работа №2

### Получение навыков работы со стандартизированной моделью МОП-транзистора

**Цель работы:** получение навыков работы со стандартизированной моделью МОП-транзистора.

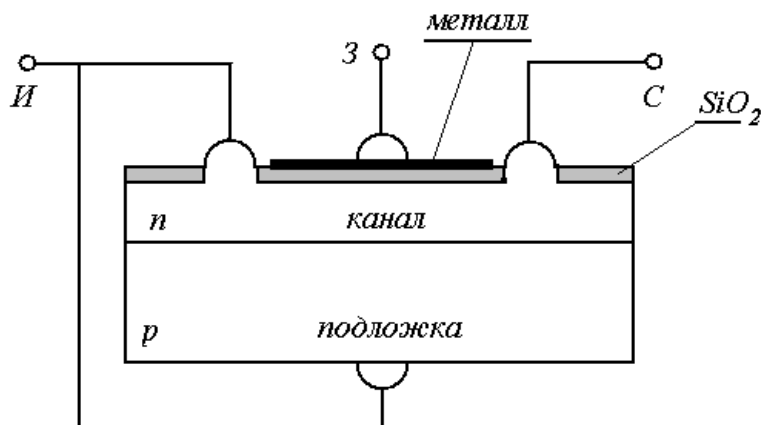


Рисунок 2.1 – Структура МОП-транзистора

Важной составляющей PDK является модель МОП-транзистора. Для этого используется стандарт BSIM(Berkeley Short-channel IGFET Model).

### ПОРЯДОК ВЫПОЛНЕНИЯ ЛАБОРАТОРНОЙ РАБОТЫ

1. Создать библиотеку Lab2 и привязать её к библиотеке gdpk045
2. Создать в библиотеке Lab2 ячейку mos\_tb со следующей схемой, используя компонент nmos2v из библиотеки gdpk045

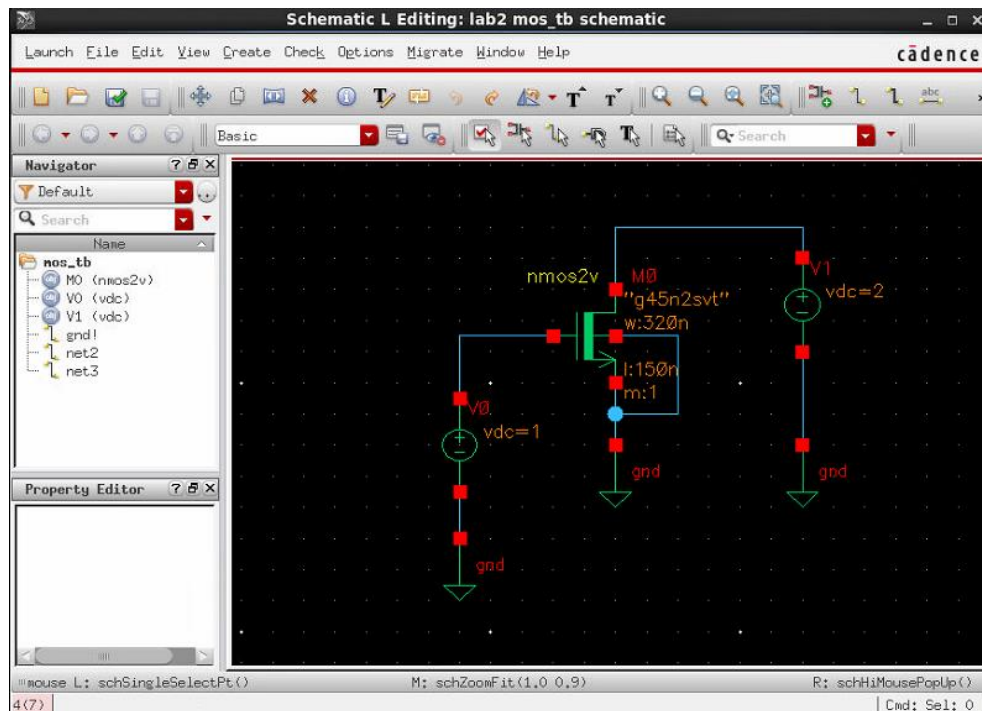


Рисунок 2.2 – Схема для изучения транзистора

3. Задать ширину затвора транзистора(W) в соответствии с вариантом
4. Нажать Launch/ADEL в окне Schematic
5. Нажать Analyses/Choose... в окне ADEL. Заполнить согласно рисунку 2.3

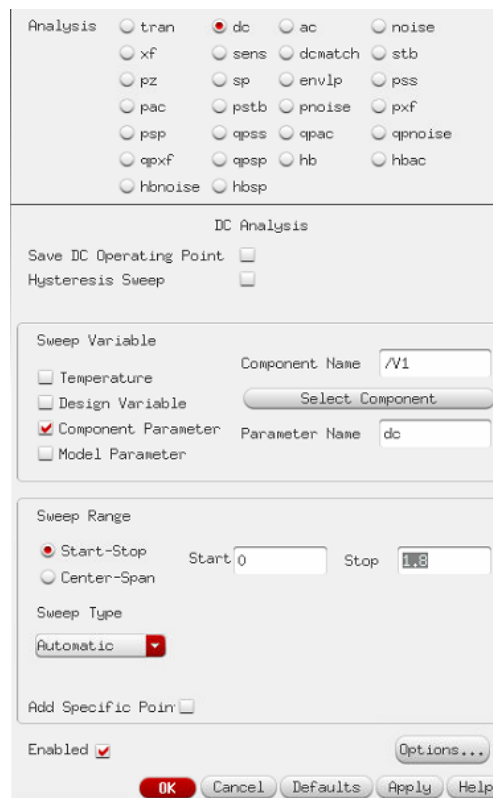


Рисунок 2.3 – Настройка параметров

6. Нажать Outputs/To be plotted/Select on schematic в окне ADEL. Выбрать в окне редактора вывод стока транзистора (рисунок 2.4).

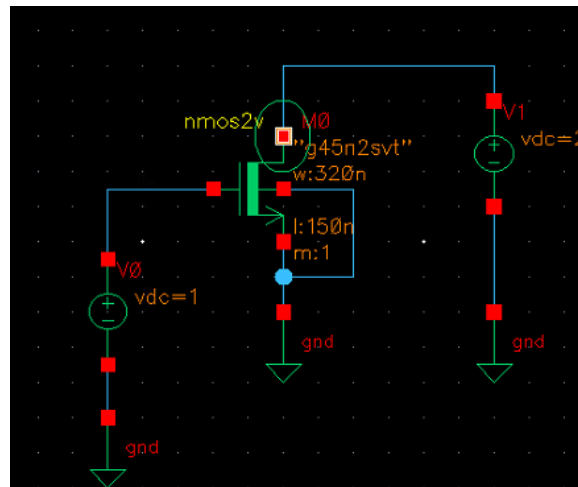


Рисунок 2.4 – Выбор стока транзистора

7. В окне редактора нажать File/Check and Save.

8. В окне ADEL нажать Run.

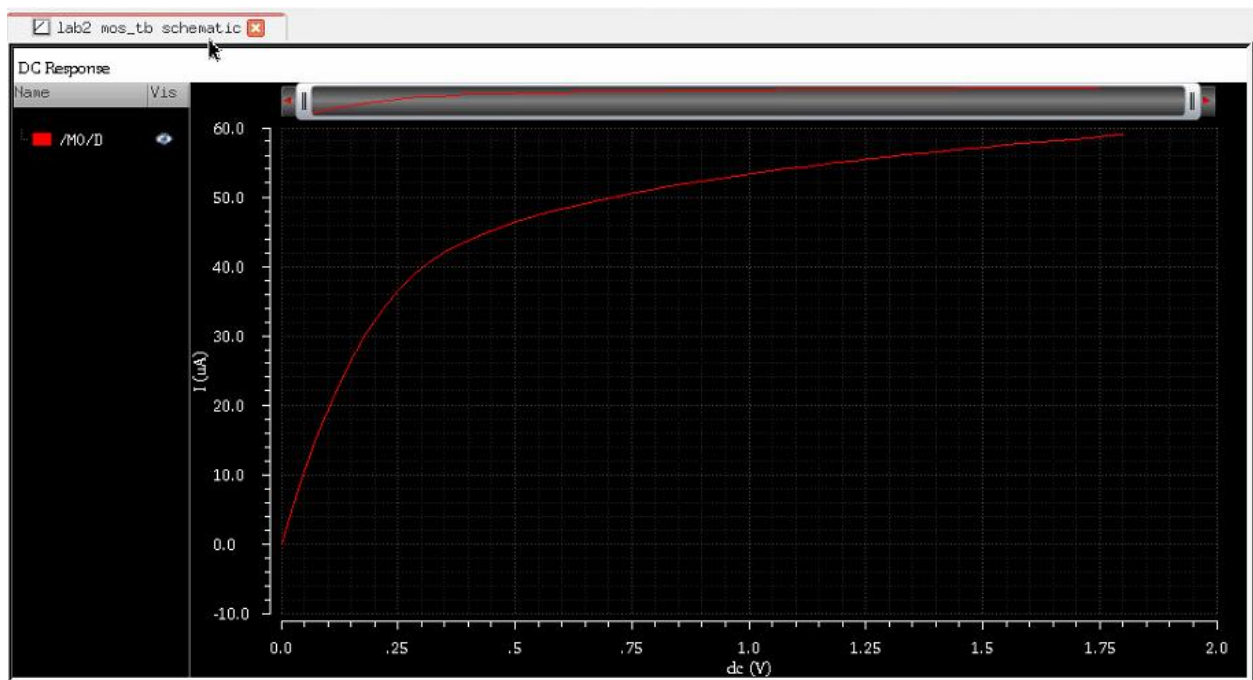


Рисунок 2.5 – Вольт-амперная характеристика транзистора

9. Изучить вольт-амперную характеристику транзистора.

10. Запустить параметрический анализ, предварительно задав переменную для напряжения на затворе (рисунок 2.6).

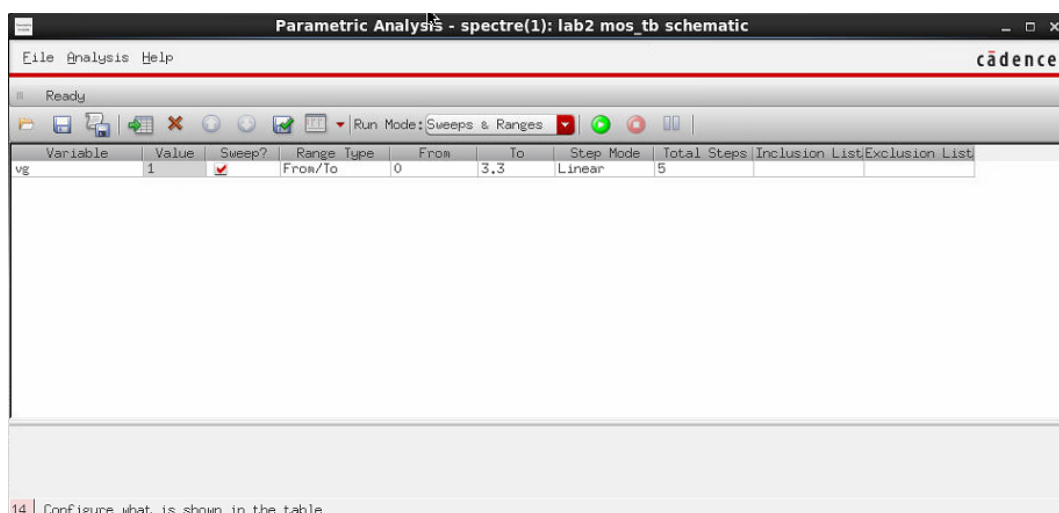
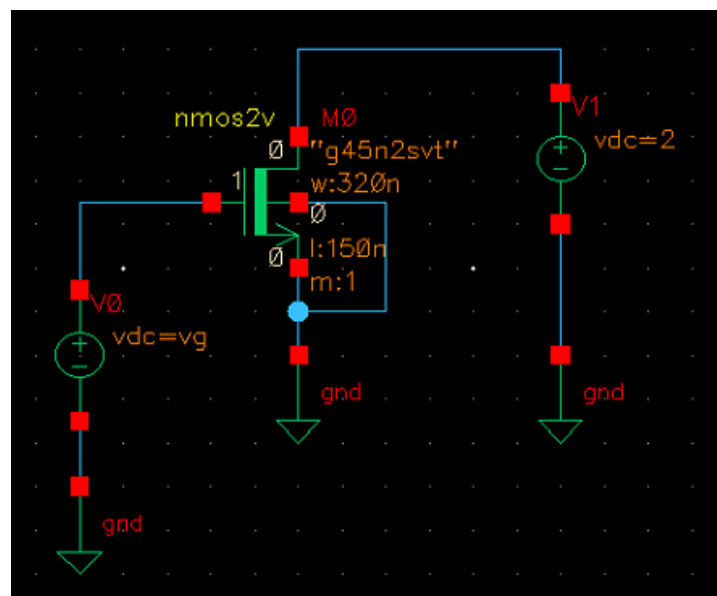


Рисунок 2.6 – Установка переменной для напряжения на затворе

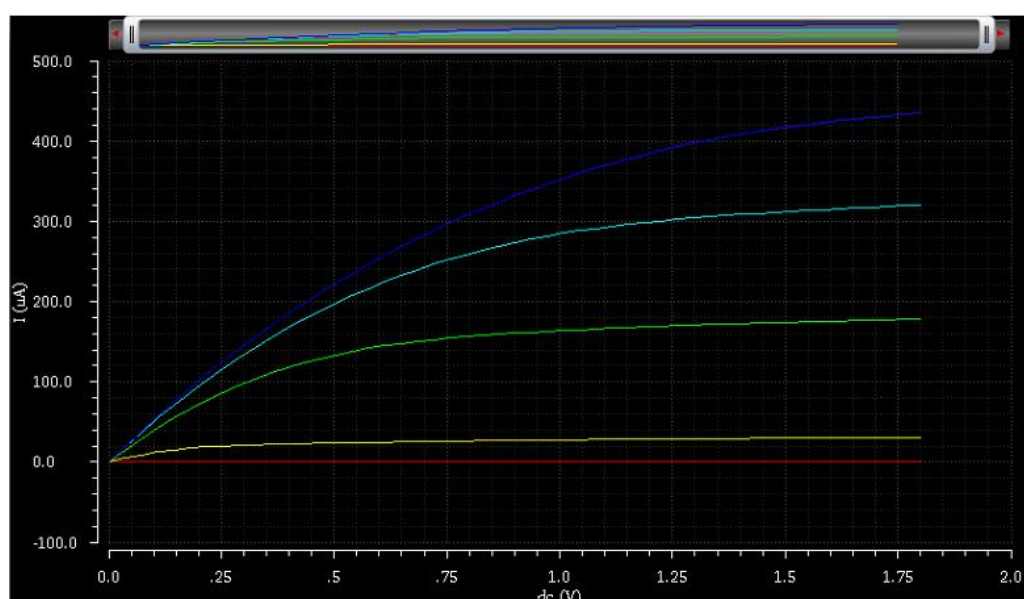


Рисунок 2.7 – Вольт-амперная характеристика для нескольких напряжений

## ТРЕБОВАНИЕ К ОТЧЕТУ

Отчет должен содержать:

1. Название работы.
2. Вариант задания.
3. Демонстрация процесса выполнения работы

## ЗАДАНИЕ НА ЛАБОРАТОРНУЮ РАБОТУ №2

№	Задание
1	$W=350e-9$
2	$W=400e-9$
3	$W=450e-9$
4	$W=500e-9$
5	$W=550e-9$
6	$W=600e-9$
7	$W=650e-9$
8	$W=700e-9$

## Лабораторная работа №3

## Моделирование и определение характеристик КМОП-инвертора

**Цель работы:** получение начальных навыков моделирования КМОП-инверторов в среде Cadence Virtuoso

Микросхемы на комплементарных МОП транзисторах (КМОП-микросхемы) строятся на основе МОП транзисторов с n- и p-каналами. Один и тот же входной потенциал открывает транзистор с n-каналом и закрывает транзистор с p-каналом. При формировании логической единицы открыт верхний транзистор, а нижний закрыт. В результате ток через КМОП схему не протекает. При формировании логического нуля открыт нижний транзистор, а верхний закрыт. И в этом случае ток от источника питания через микросхему не протекает. Простейший логический элемент — это инвертор. Принципиальная схема инвертора, выполненного на комплементарных МОП транзисторах, приведена на рисунке 3.1.

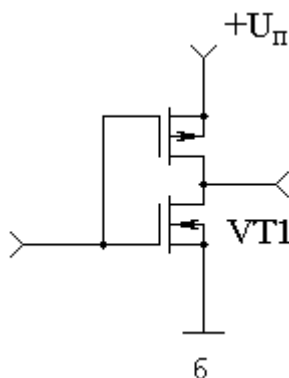


Рисунок 3.1— Принципиальная схема инвертора, выполненного на комплементарных МОП транзисторах (КМОП-инвертор)

Схему, изображенную на рисунке 1 часто называют базовым элементом КМОП-микросхем. На этой схеме для упрощения понимания принципов работы КМОП микросхемы не показаны защитные и паразитные диоды. Особенностью микросхем на комплементарных МОП транзисторах (КМОП-микросхем) является то, что в этих микросхемах в статическом режиме ток практически не потребляется. Потребление тока происходит только

в момент ее переключения из единичного состояния в нулевое и наоборот. Этот ток вызван двумя причинами — одновременным переходом верхнего и нижнего МОП транзисторов в активный режим работы и перезарядом паразитной ёмкости нагрузки.

В результате этой особенности КМОП-микросхем, они обладают преимуществом перед рассмотренными ранее видами цифровых микросхем — потребляют ток в зависимости от поданной на вход тактовой частоты. Примерный график зависимости потребления тока КМОП-микросхемы в зависимости от частоты ее переключения приведен на рисунке 3.2.

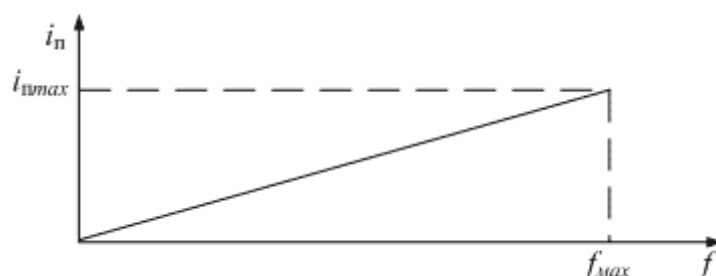


Рисунок 3.2 – Зависимость тока потребления КМОП микросхемы от частоты

## ПОРЯДОК ВЫПОЛНЕНИЯ ЛАБОРАТОРНОЙ РАБОТЫ

1. Создать библиотеку Lab3 и привязать её к библиотеке gdpk045
2. Создать в библиотеке Lab3 ячейку inv со схемой, представленной на рисунке 3.3, используя компоненты nmos2v и pmos2v из библиотеки gdpk045

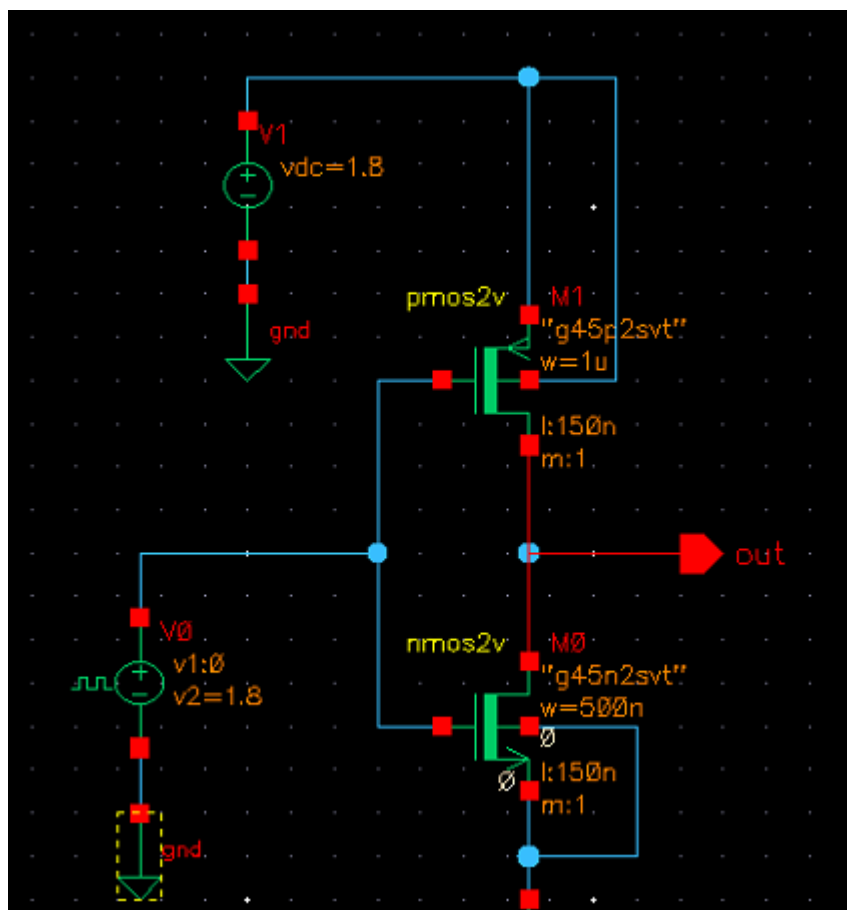


Рисунок 3.3 – Схема для моделирования

3. Задать ширину затвора транзистора(W) в соответствии с вариантом
4. Нажать Launch/ADEL в окне Schematic
5. Нажать Analyses/Choose... в окне ADEL. Заполнить согласно рисунку 3.4.





Рисунок 3.4 – Окно ADEL

6. Нажать Outputs/To be plotted/Select on schematic в окне ADEL. Выбрать в окне редактора цепь, подключённую к выводу Out.
7. В окне редактора нажать File/Check and Save.
8. В окне ADEL нажать Run.

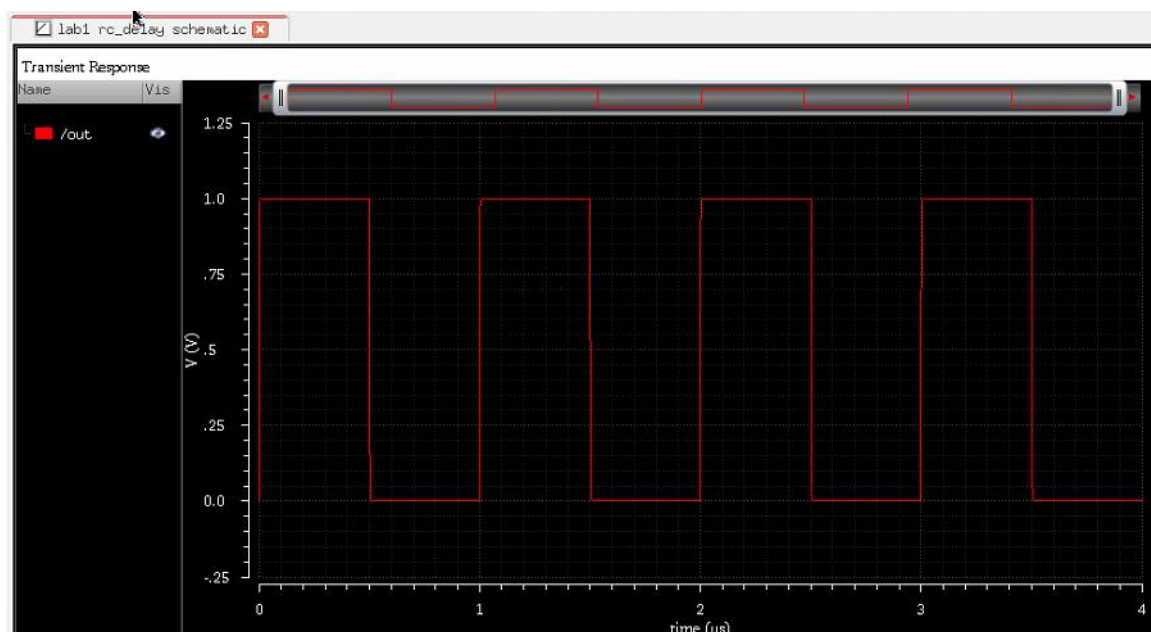


Рисунок 3.5 – Временная диаграмма

9. Оценить время перехода сигнала из 10% в 90% от амплитуды входного сигнала (1 V).

## ТРЕБОВАНИЕ К ОТЧЕТУ

Отчет должен содержать:

1. Название работы.
2. Вариант задания.
3. Демонстрация процесса выполнения работы

## ЗАДАНИЕ НА ЛАБОРАТОРНУЮ РАБОТУ №3

№	Задание
1	$W_p=1e-6$ , $W_n=0.5e-6$
2	$W_p=2e-6$ , $W_n=1e-6$

<b>3</b>	$W_p=4e-6, W_n=2e-6$
<b>4</b>	$W_p=6e-6, W_n=3e-6$
<b>5</b>	$W_p=8e-6, W_n=4e-6$
<b>6</b>	$W_p=10e-6, W_n=5e-6$
<b>7</b>	$W_p=0.7e-6, W_n=0.35e-6$
<b>8</b>	$W_p=0.8e-6, W_n=0.4e-6$

## Лабораторная работа №4

### Моделирование и определение характеристик токового зеркала

**Цель работы:** получение начальных навыков моделирования токового зеркала в среде Cadence Virtuoso

В аналоговых интегральных схемах в качестве источников тока используются схемы, получившие название «отражатель тока» или «токовое зеркало». Схема простейшего токового зеркала на биполярных транзисторах показана на рисунке 4.1.

Коллектор и база транзистора VT1 закорочены. Такое включение транзистора называют *диодным*. Поскольку при диодном включении

$U_{кз} = U_{бэ} > U_{кз\text{нас}}$ , VT1 работает в активном режиме. Напряжения база-эмиттер обоих транзисторов одинаковы. Если параметры транзисторов идентичны (это легко обеспечить в интегральных схемах), то  $I_{б1} = I_{б2} = I_{б}$ .

При этом управляющий ток  $I_0 = \beta I_{б} + 2I_{б}$ . Ток нагрузки

$$I_{н} = \beta I_{б} = \frac{\beta}{\beta + 2} I_0 \approx I_0.$$

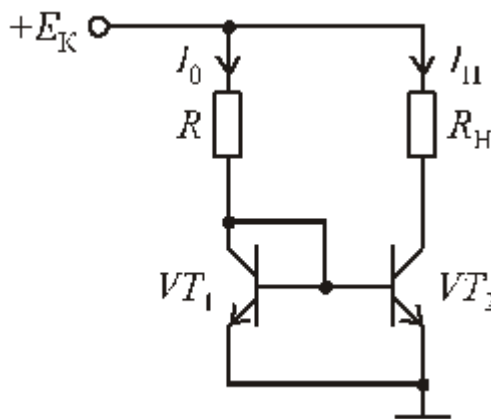


Рисунок 4.1 – Схема токового зеркала

Таким образом, транзистор VT2 передает в нагрузку ток, равный управляющему.

Максимальное сопротивление нагрузки, при котором транзистор VT2

находится в активном режиме и обеспечивает заданное значение тока,

$$R_{\text{нmax}} = \frac{E_{\text{к}} - U_{\text{кзнас}}}{I_{\text{н}}} = \frac{E_{\text{к}} - 0.2}{I_{\text{н}}}.$$

С помощью токового зеркала можно получить нагрузочный ток, кратный управляющему:  $I_{\text{н}} = m I_0$ . Для этого необходимо, чтобы площади эмит-

терных переходов  $VT1$  и  $VT2$  отличались в  $m$  раз:  $\frac{S_2}{S_1} = m I_0$ .

## ПОРЯДОК ВЫПОЛНЕНИЯ ЛАБОРАТОРНОЙ РАБОТЫ

1. Создать библиотеку Lab4 и привязать её к библиотеке gdpk045
2. Создать в библиотеке Lab4 ячейку mir со следующей схемой, используя компоненты nmos2v из библиотеки gpdk045

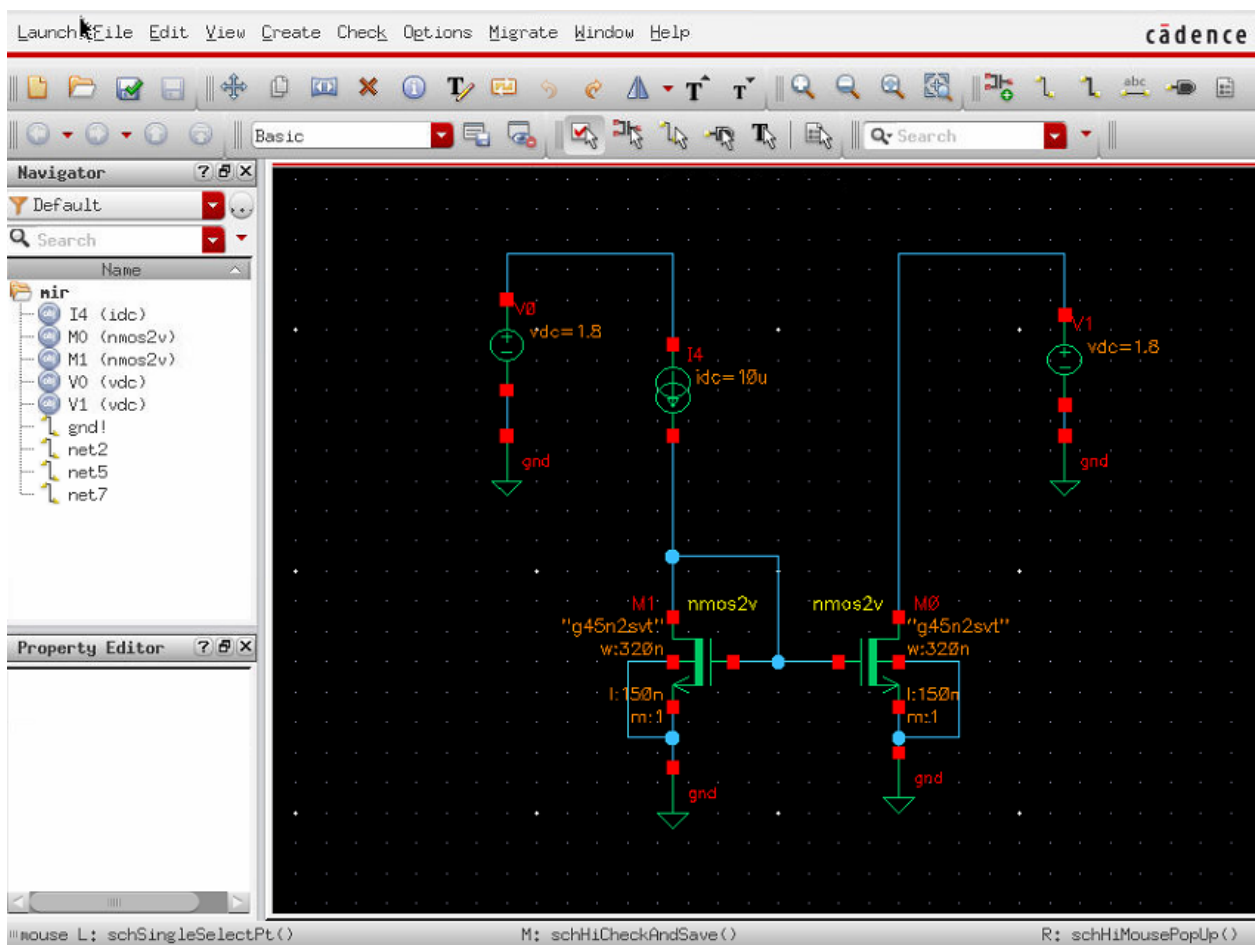


Рисунок 4.2 – Схема для моделирования

5. Нажать Analyses/Choose... в окне ADEL. Заполнить согласно рисунку 4.3

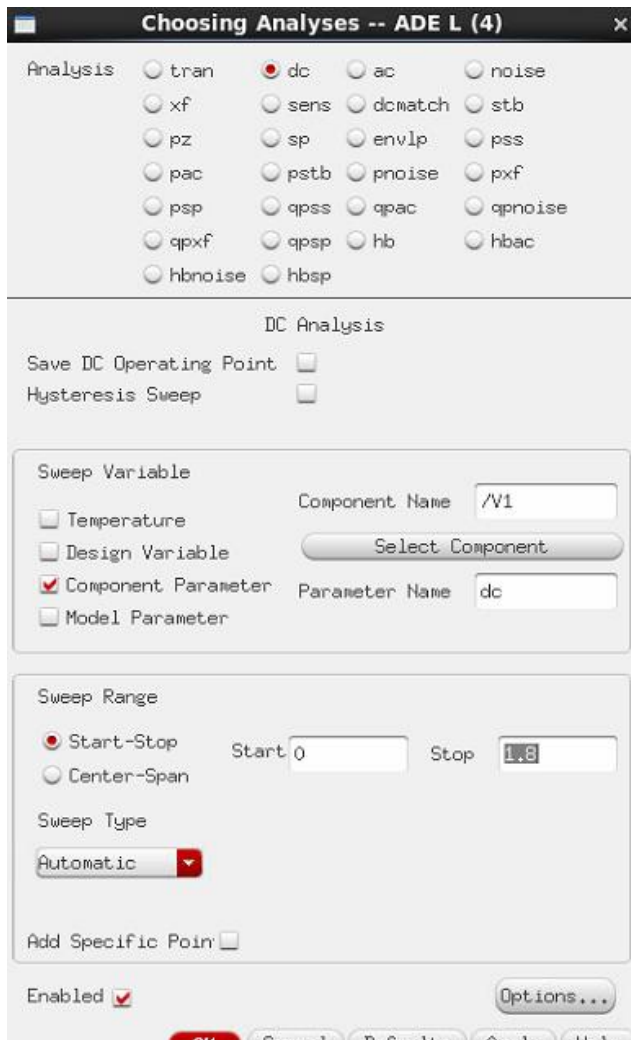


Рисунок 4.3 – Окно ADEL

6. Нажать Outputs/To be plotted/Select on schematic в окне ADEL. Выбрать в окне редактора вывод стока транзистора.
7. В окне редактора нажать File/Check and Save.
8. В окне ADEL нажать Run.

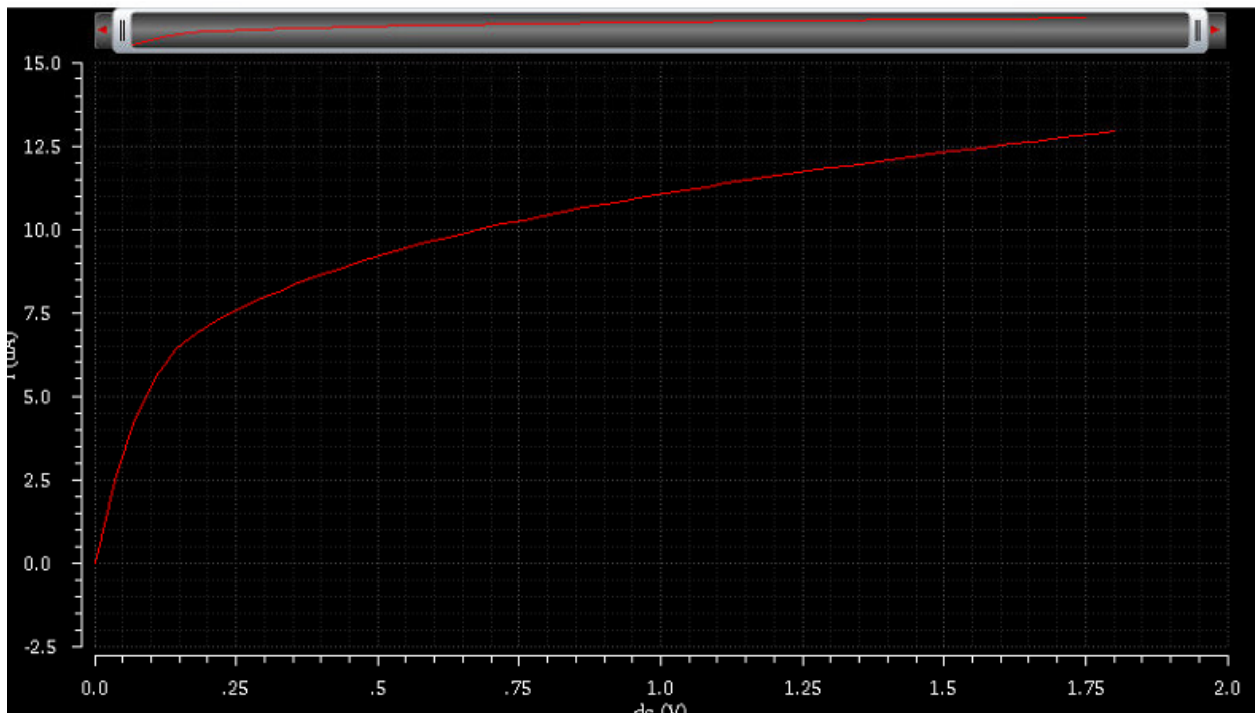


Рисунок 4.4 – Вольт-амперная характеристика

9. Нажать Tools/Calculator

10. Заполнить, как на рисунке 4.5

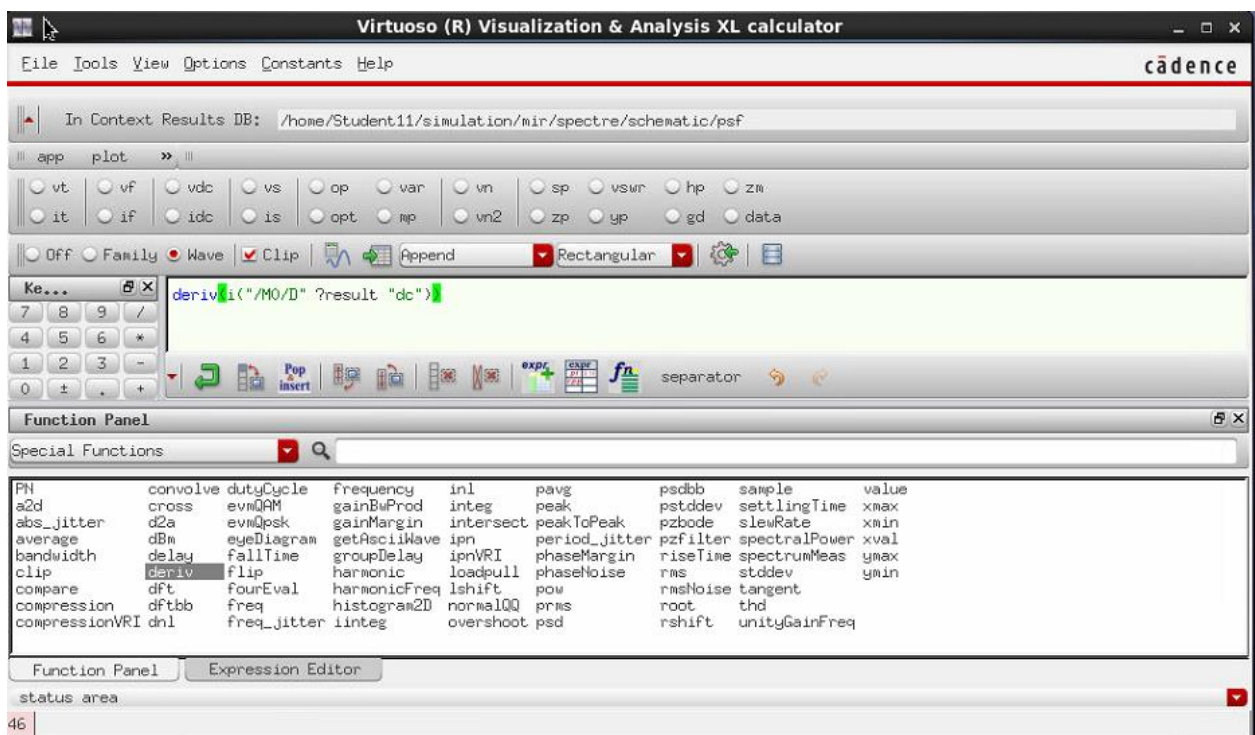


Рисунок 4.5 – Установка параметров

11. Построить график и оценить выходную проводимость при напряжении 1 В

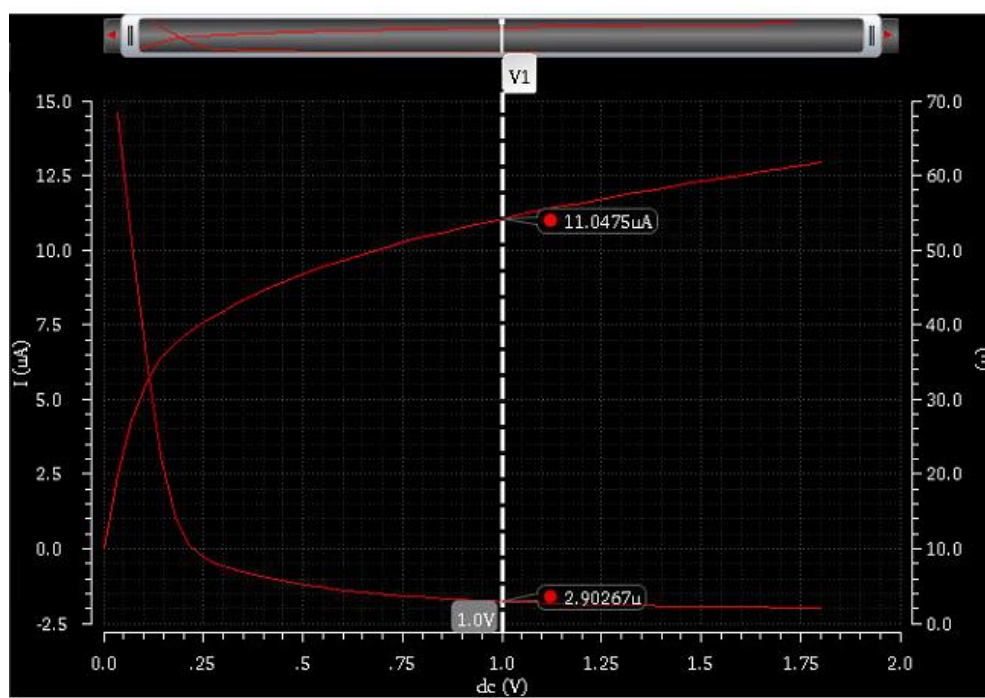


Рисунок 4.6 – Оценка выходной проводимости

## ТРЕБОВАНИЕ К ОТЧЕТУ

Отчет должен содержать:

1. Название работы.
2. Вариант задания.
3. Демонстрация процесса выполнения работы

## ЗАДАНИЕ НА ЛАБОРАТОРНУЮ РАБОТУ №4

№	Задание
1	$W=350e-9$
2	$W=400e-9$
3	$W=450e-9$
4	$W=500e-9$
5	$W=550e-9$
6	$W=600e-9$
7	$W=650e-9$
8	$W=700e-9$

## Лабораторная работа №5

### Моделирование и определение характеристик усилителя на МОП транзисторах

**Цель работы:** получение начальных навыков моделирования усилителя на МОП транзисторах в среде Cadence Virtuoso.

### ПОРЯДОК ВЫПОЛНЕНИЯ ЛАБОРАТОРНОЙ РАБОТЫ

1. Создать библиотеку Lab5 и привязать её к библиотеке gdpk045
2. Создать в библиотеке Lab5 ячейку amp со схемой, представленной на рисунке 5.1, используя компоненты nmos2v из библиотеки gdpk045

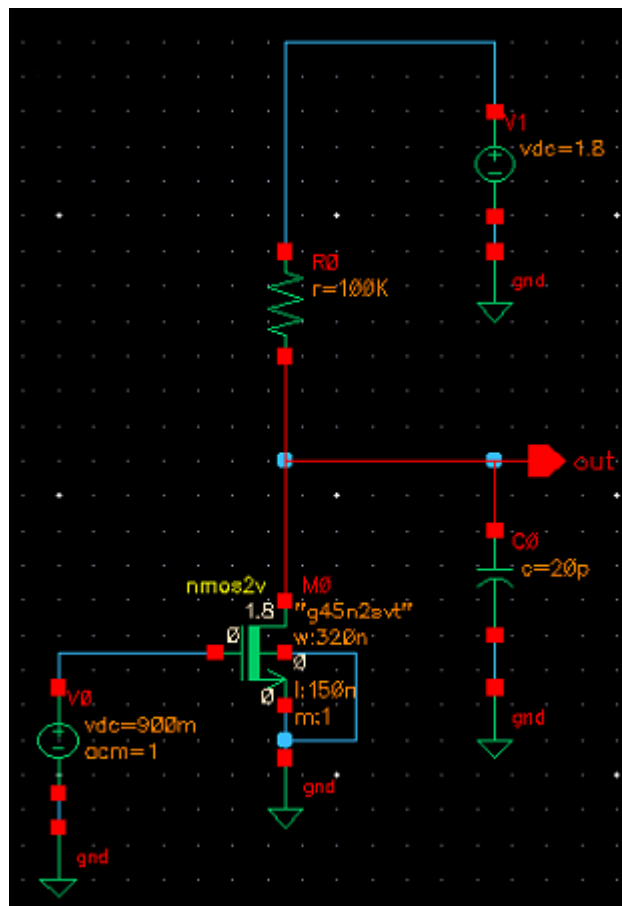


Рисунок 5.1 – Схема для моделирования

3. Задать ширину затвора транзистора(W) в соответствии с вариантом
4. Нажать Launch/ADEL в окне Schematic
5. Нажать Analyses/Choose... в окне ADEL (рисунок 5.2).



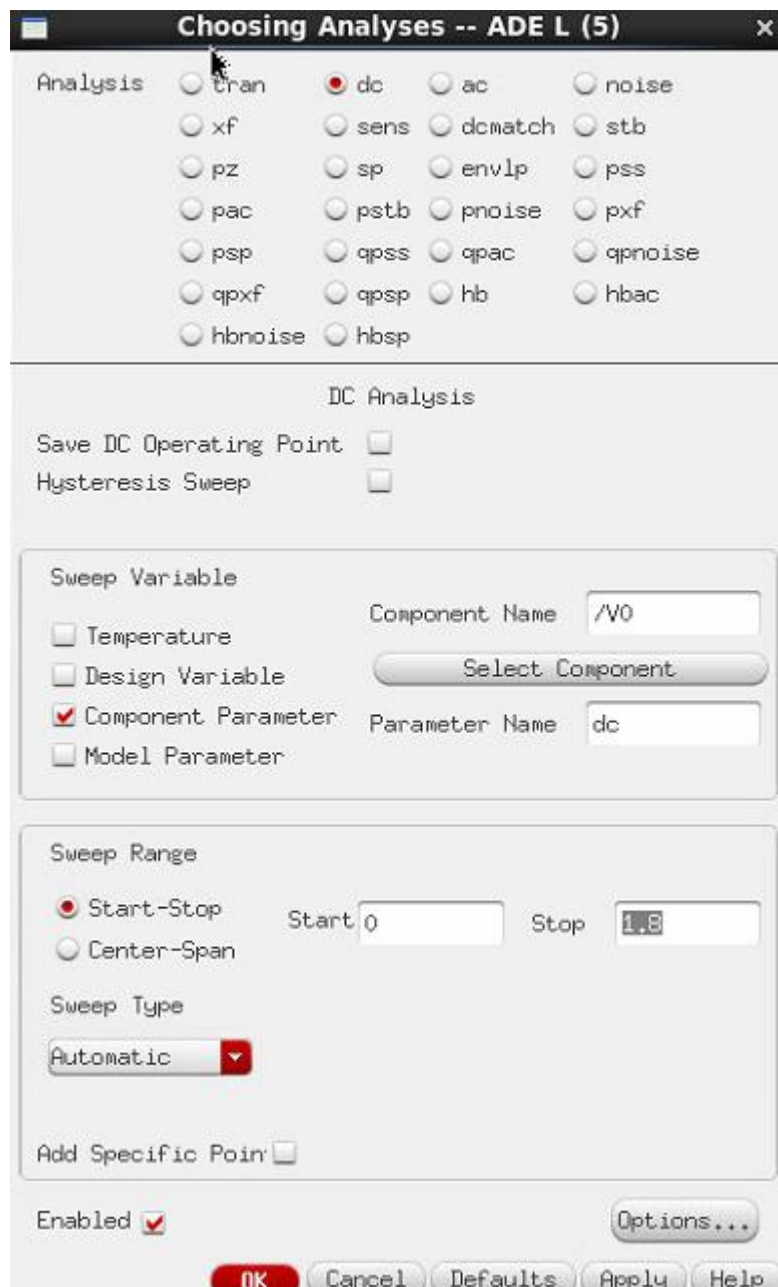


Рисунок 5.2 – Окно ADEL

6. Нажать Outputs/To be plotted/Select on schematic в окне ADEL. Выбрать в окне редактора цепь, подключённую к выводу Out.
7. В окне редактора нажать File/Check and Save.
8. В окне ADEL нажать Run.

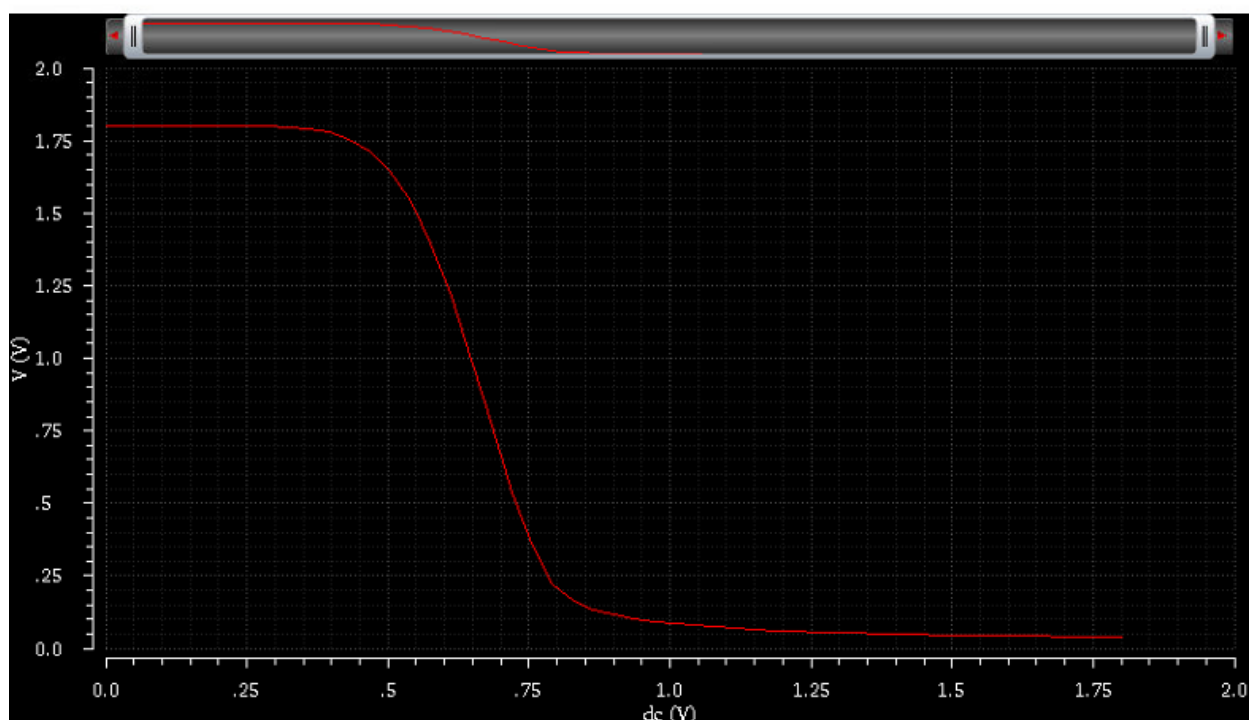


Рисунок 5.3 – Выходное напряжение МОП-транзистора

9. Нажать Tools/Calculator

10. Заполнить согласно рисунку 5.4

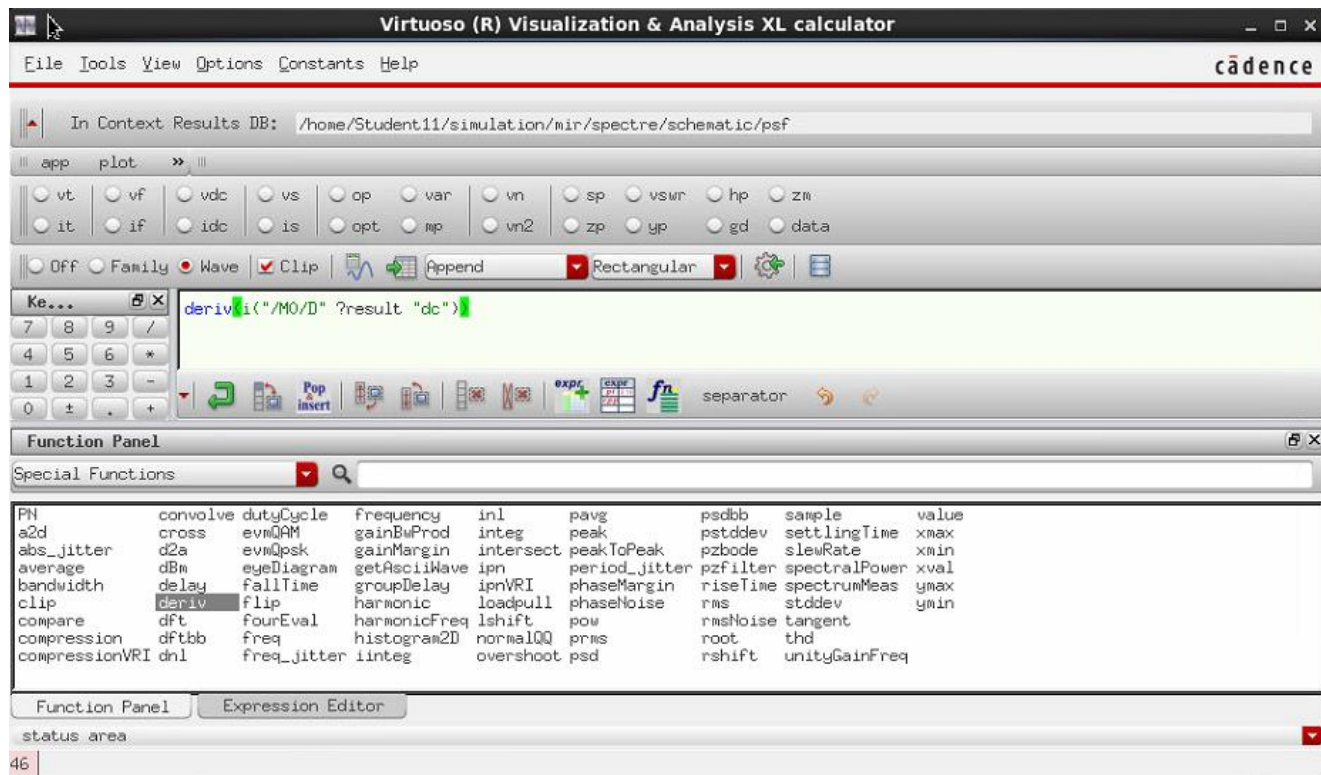


Рисунок 5.4 – Определение характеристик МОП-транзистора

11. Построить график (рисунок 5.5) и определить точку при максимальном коэффициенте напряжения

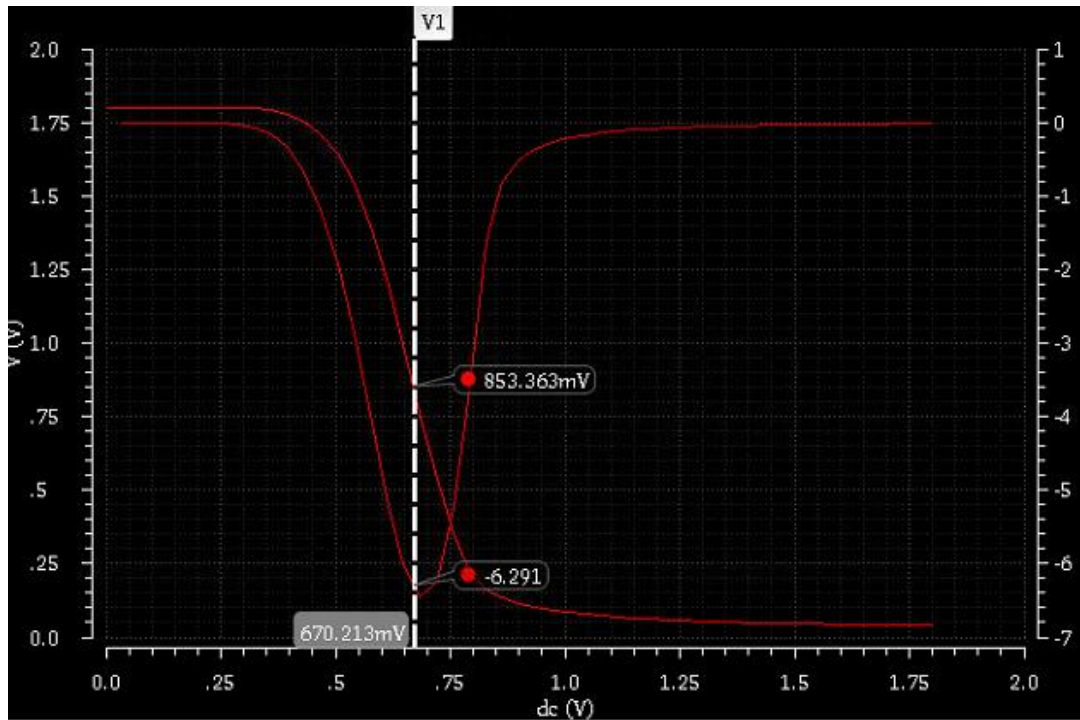


Рисунок 5.5 – Определение максимального коэффициента напряжения

12. Задать напряжение для источника, подключенного к затвору (рисунок 5.6)

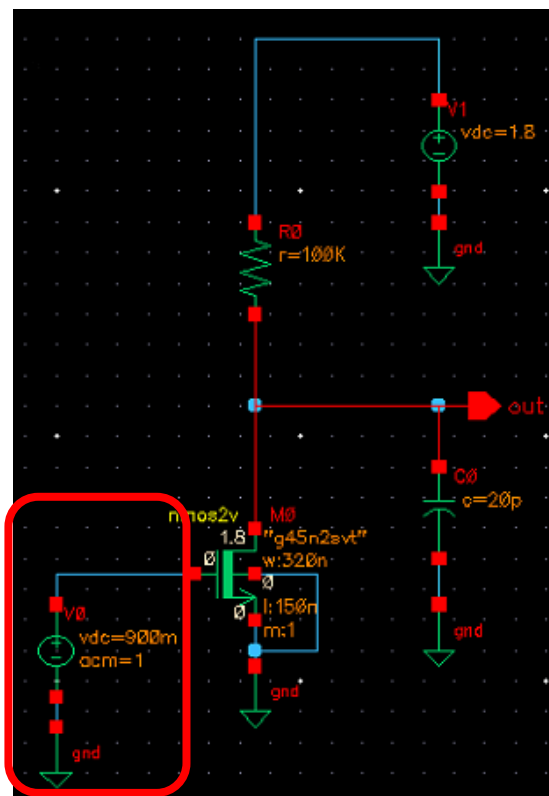


Рисунок 5.6 – Изменение напряжения для источника

13. Нажать Analyses/Choose... в окне ADEL. Заполнить, как на рисунке 5.7.



Рисунок 5.7 – Задание параметров в окне ADEL

14. В окне редактора нажать File/Check and Save.

15. В окне ADEL нажать Run.

16. На полученном графике вызвать контекстное меню графика и нажать Depended Modifier/dB20

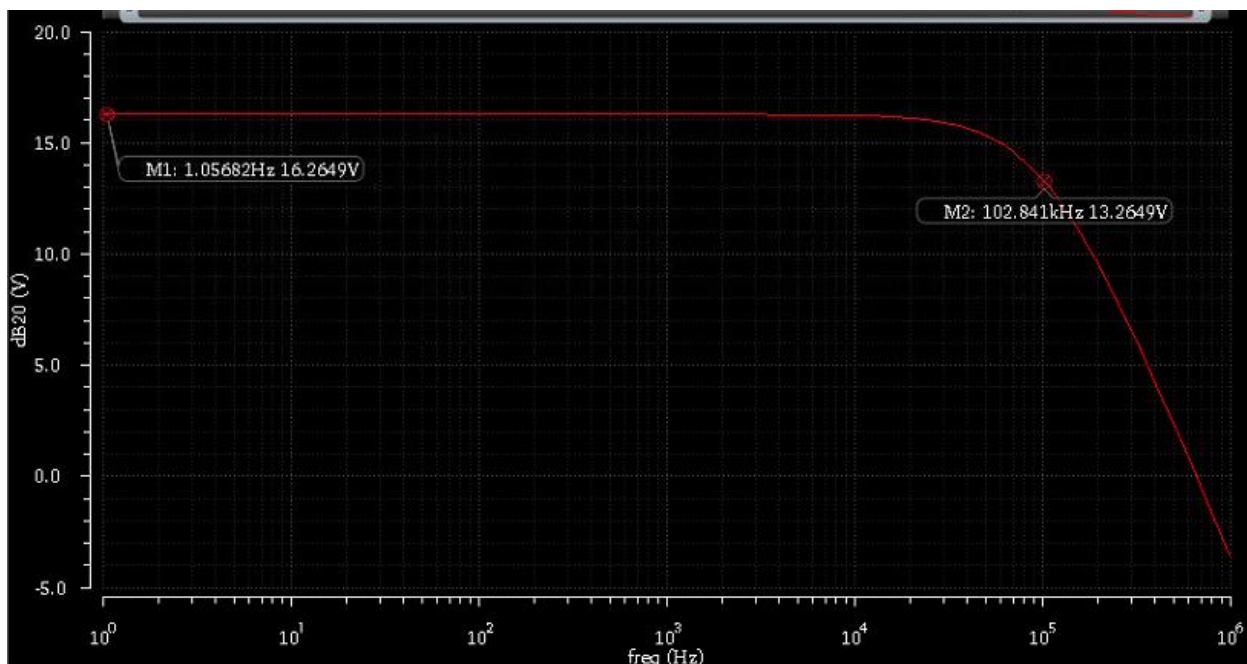


Рисунок 5.8 – Оценка низкочастотного коэффициента усиления

17. Оценить низкочастотные коэффициент усиления и частоту среза

### ТРЕБОВАНИЕ К ОТЧЕТУ

Отчет должен содержать:

1. Название работы.
2. Вариант задания.
3. Демонстрация процесса выполнения работы

### ЗАДАНИЕ НА ЛАБОРАТОРНУЮ РАБОТУ №5

№	Задание
1	$W=350e-9$
2	$W=400e-9$
3	$W=450e-9$
4	$W=500e-9$
5	$W=550e-9$
6	$W=600e-9$
7	$W=650e-9$
8	$W=700e-9$

Учебно-методическое пособие

Беляев Яков Валерьевич

**Технология проектирования систем на кристалле  
(аналоговые блоки)**

Издание публикуется в авторской редакции

СПбГЭТУ «ЛЭТИ»  
197376, Санкт-Петербург, ул. Проф. Попова, 5