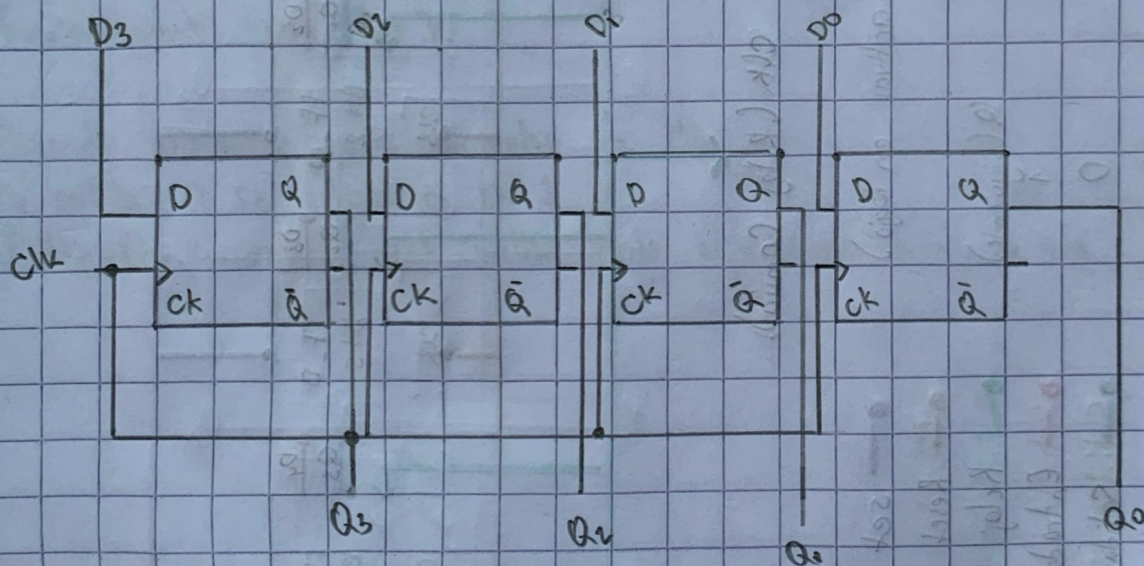


# Arquitectura de Computadora, Ejercicio progresivo de registro PIP0.

1. Para este registro, si los valores de las entradas son  $D_3=1$ ,  $D_2=0$ ,  $D_1=1$ ,  $D_0=1$ , ¿bajo qué condiciones serán estos valores almacenados dentro del registro?

- a) cuando el reloj tenga un 0
- b) Cuando el reloj pase de 0 a 1.
- c) cuando el reloj tenga un 1.
- d) cuando el reloj pase de 1 a 0.



R/z b) Cuando el reloj pase de 0 a 1.

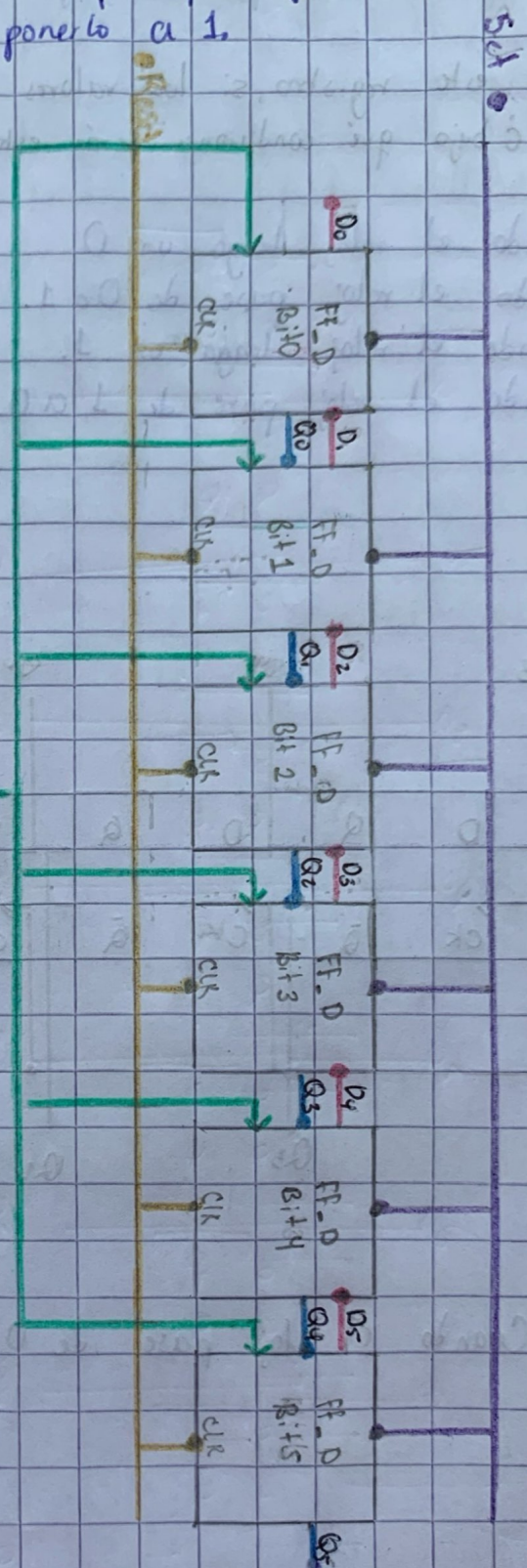


2. Simula un registro de 6 bits con flip flops tipo D. Añade una entrada para ponerlo a 0, otra para ponerlo a 1.

Tabla de verdad (Entradas activas en Bajo)

Set	Reset	clk	D	Q (siguiente)
0	1	x	x	1
1	0	x	x	0
1	1	↑	Valor	Valor de D

clk (Reloj Común)

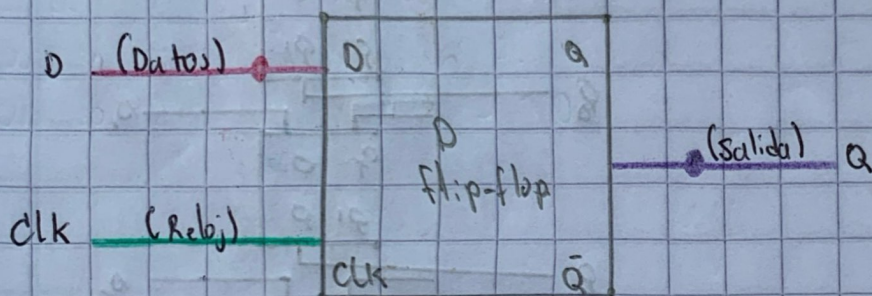


set  
Reset  
Reloj (clk)  
Entrada de datos (D0 - Q5)  
Salida (Q0 - Q5).





3. Dibuja un flip-flop tipo D y señala su entrada (D), reloj (CLK) y salida (Q), menciona qué pasa con la salida Q cuando el reloj hace un pulso si  $D = 1$ .



Funcionamiento con  $D = 1$ .

Cuando  $D = 1$  y ocurre un pulso de CLK  
la salida Q se establece en 1

El flip-flop mantiene este valor hasta el próximo pulso de reloj



4. Diseña un registro PPO de 8 bits con flip-flops tipo D. Indica cuántos flip-flops se necesitan y cuántas líneas de entrada/salida tendrá el circuito.

- Se necesitan 8 Flip-Flops tipo D (1 por cada bit)
- Se requieren 8 líneas de entrada ( $D_7, D_6, D_5, D_4, D_3, D_2, D_1, D_0$ )
- Se obtienen 8 líneas de salida ( $Q_7, Q_6, Q_5, Q_4, Q_3, Q_2, Q_1, Q_0$ )

Para diseñar un registro PPO de 8 bits con flip-flops tipo D.

