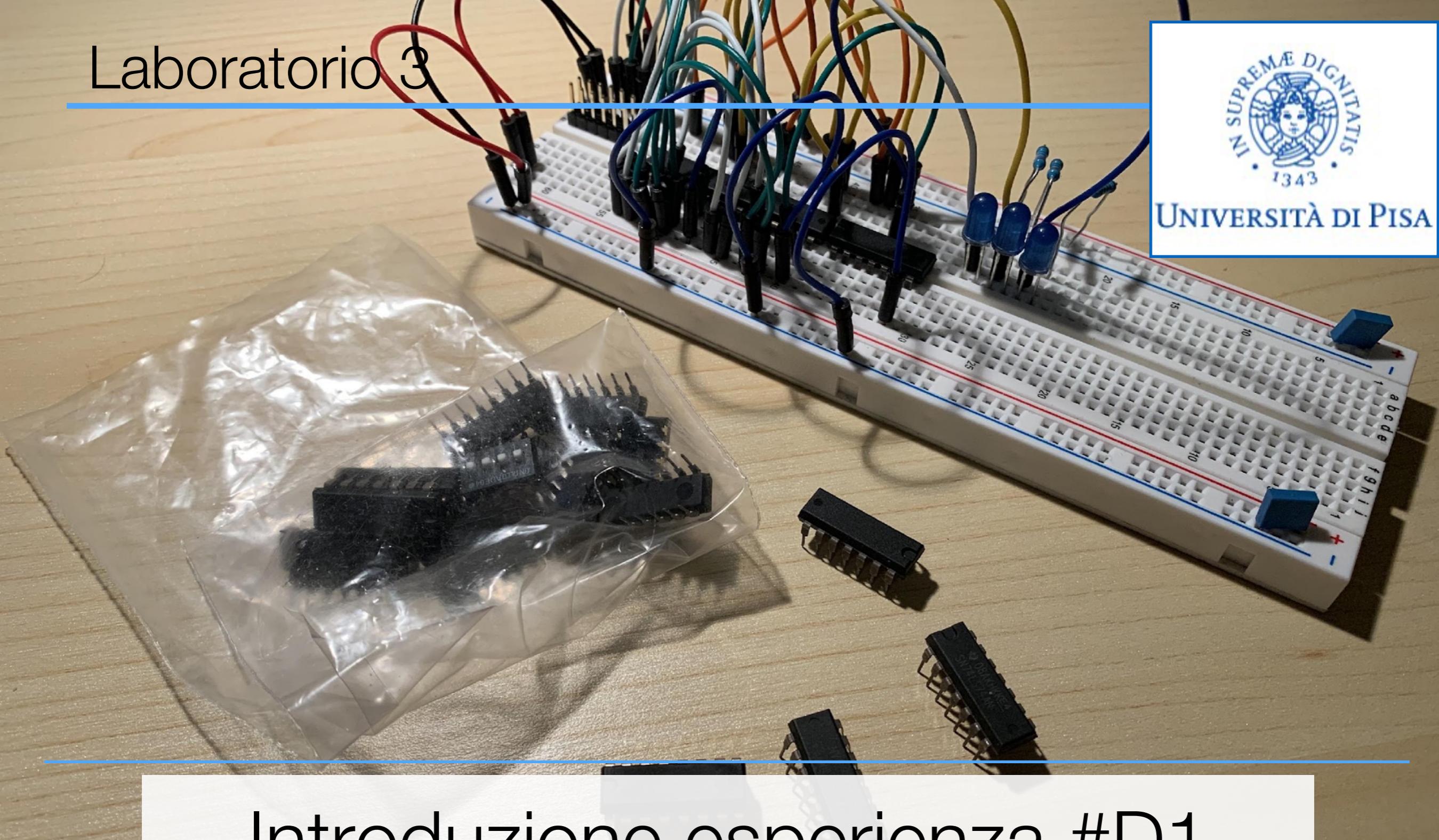


# Laboratorio 3



UNIVERSITÀ DI PISA



Introduzione esperienza #D1

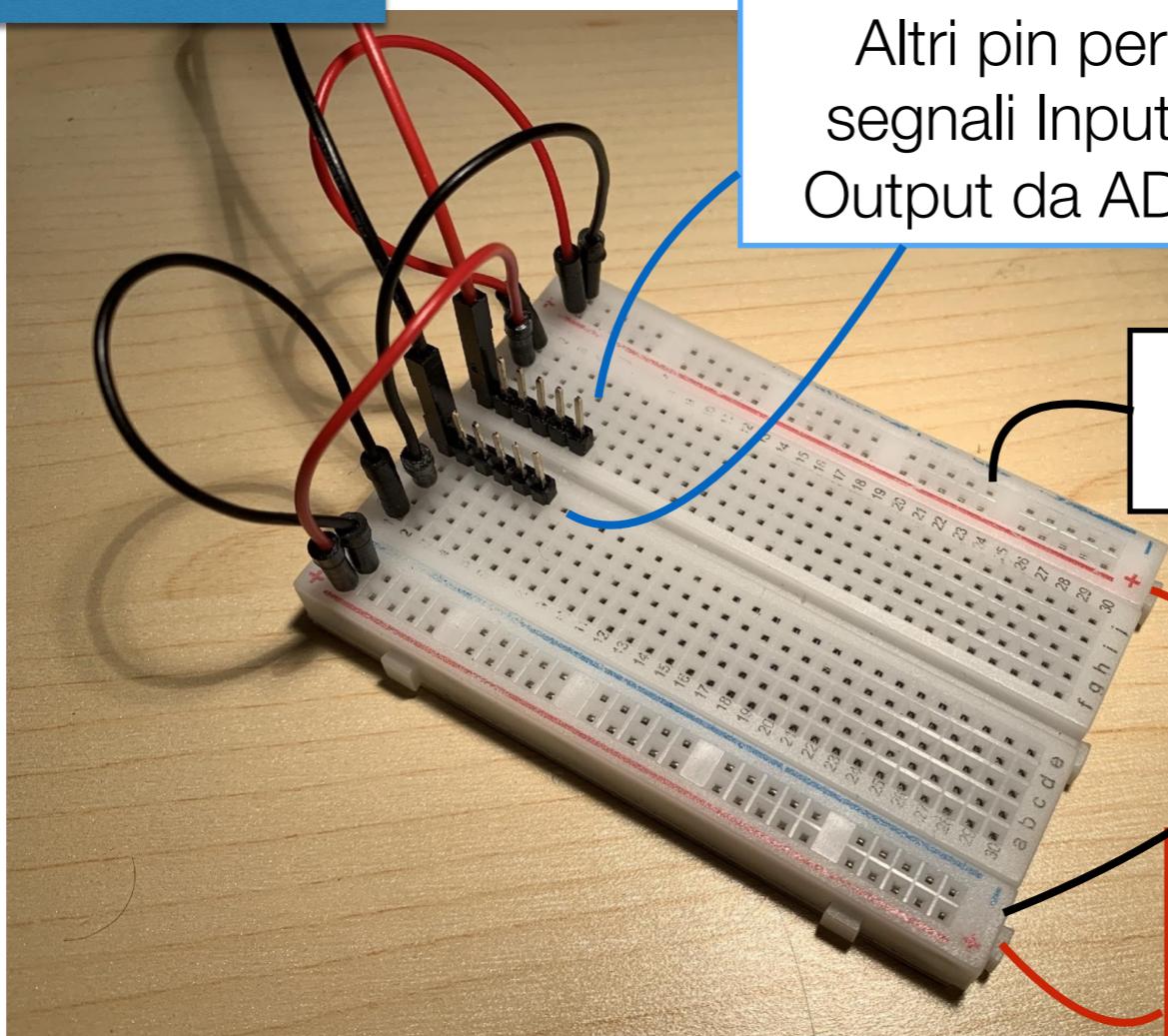
# L'elettronica TTL

In questa parte del corso utilizzeremo chip logici **TTL** serie **74LS**  
Tutti i chip richiedono una singola alimentazione positiva

**recommended operating conditions (see Note 3)**

SN7404				UNIT
MIN	NOM	MAX		
4.75	5	5.25	V	

Alimentatore  
AD2



L'alimentazione da utilizzare è **5V**

**non connettete mai l'alimentazione negativa**  
(filo bianco)

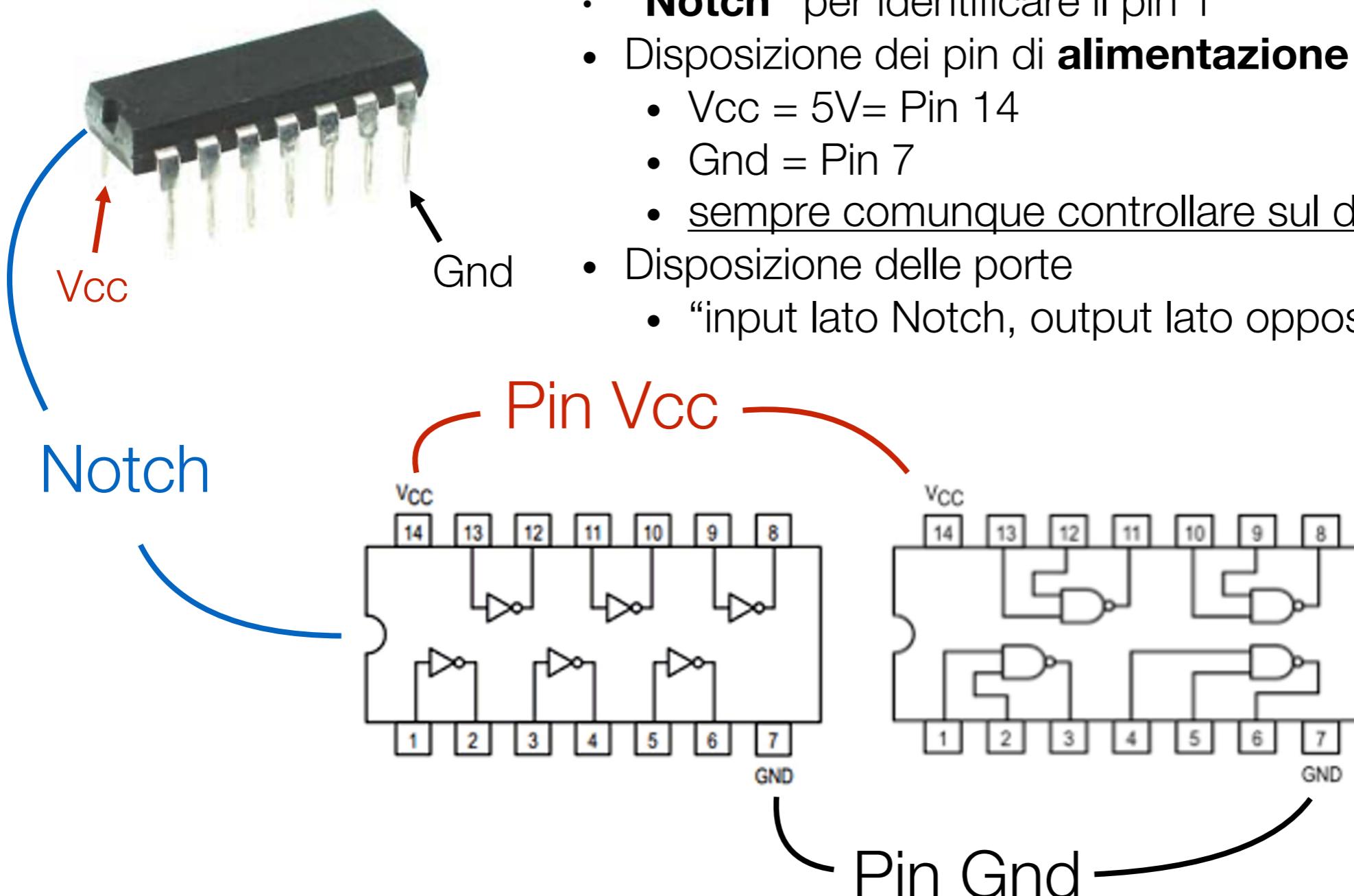
Segnale logico alto "H":  
**~ +5V**

Segnale logico basso "L":  
**~ 0V (GND)**

# I chip serie 74LS

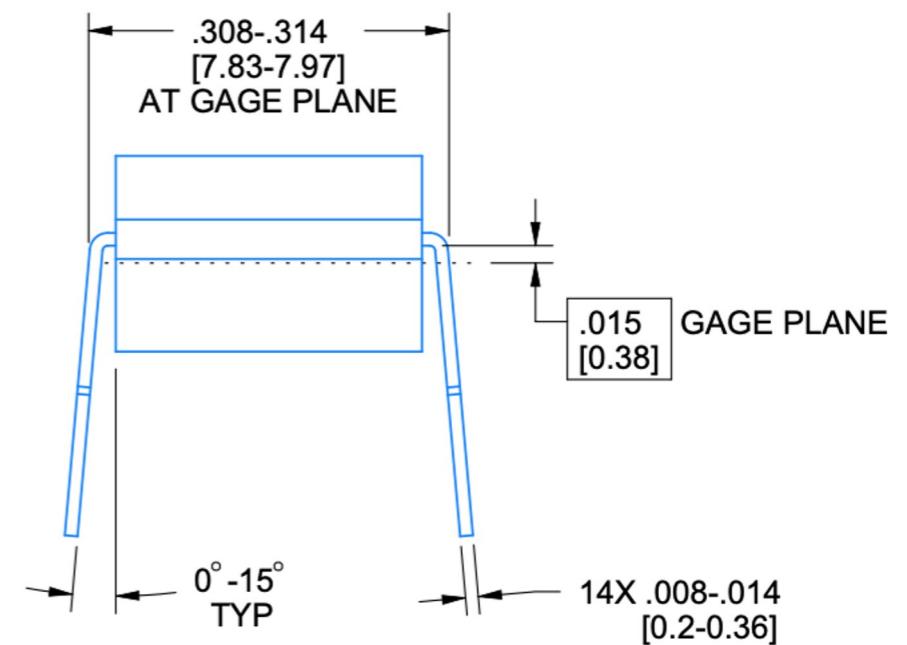
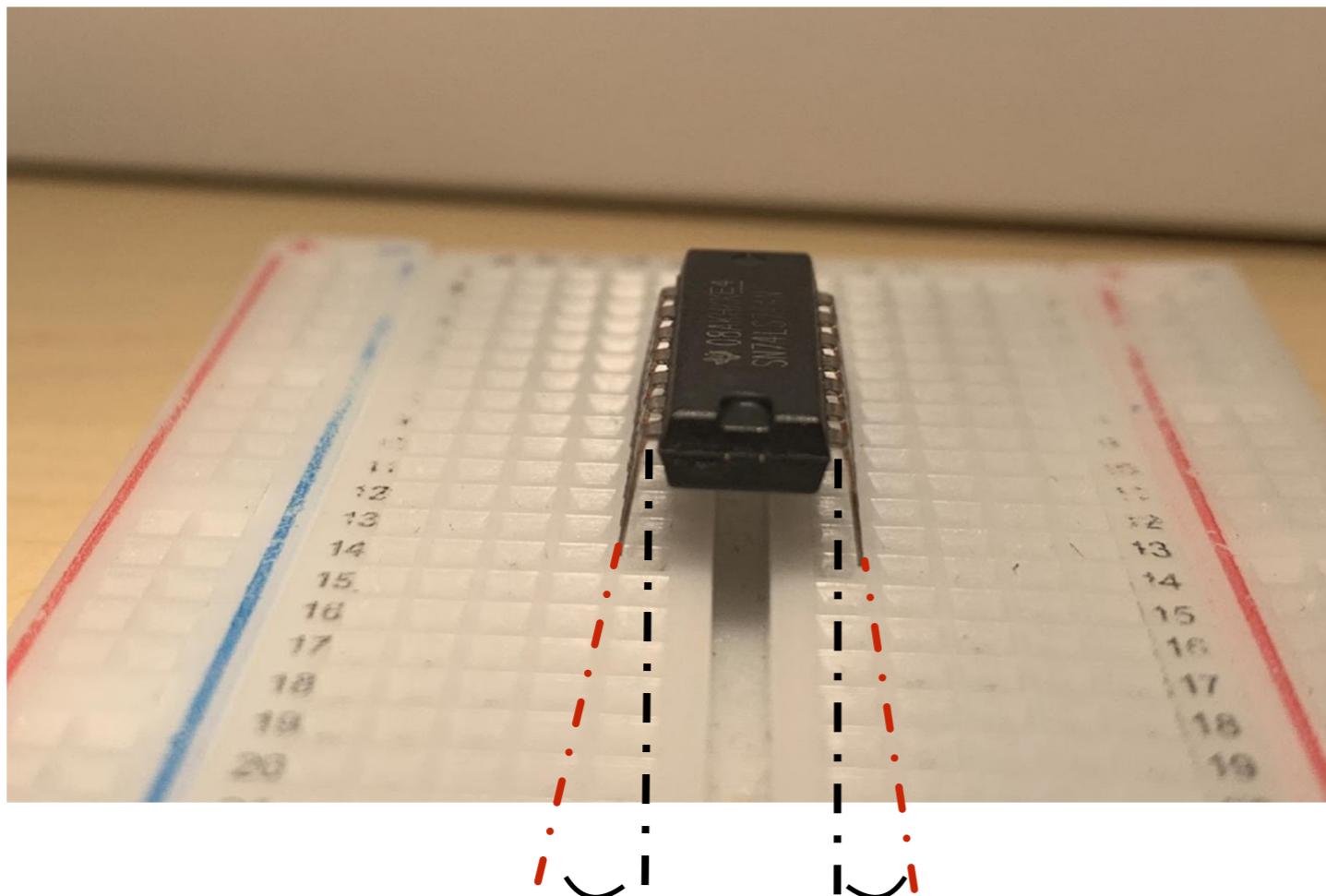
I circuiti integrati logici della famiglia 74LS presentano delle similarità:

- Tipicamente Dual In-line Package da 14 pin (7 per lato)
- “**Notch**” per identificare il pin 1
- Disposizione dei pin di **alimentazione** e **massa** “standard”
  - $V_{CC} = 5V = \text{Pin 14}$
  - Gnd = Pin 7
  - sempre comunque controllare sul datasheet!!
- Disposizione delle porte
  - “input lato Notch, output lato opposto”



# Il montaggio sulla breadboard

La specifica del packaging DIP prevede un angolo



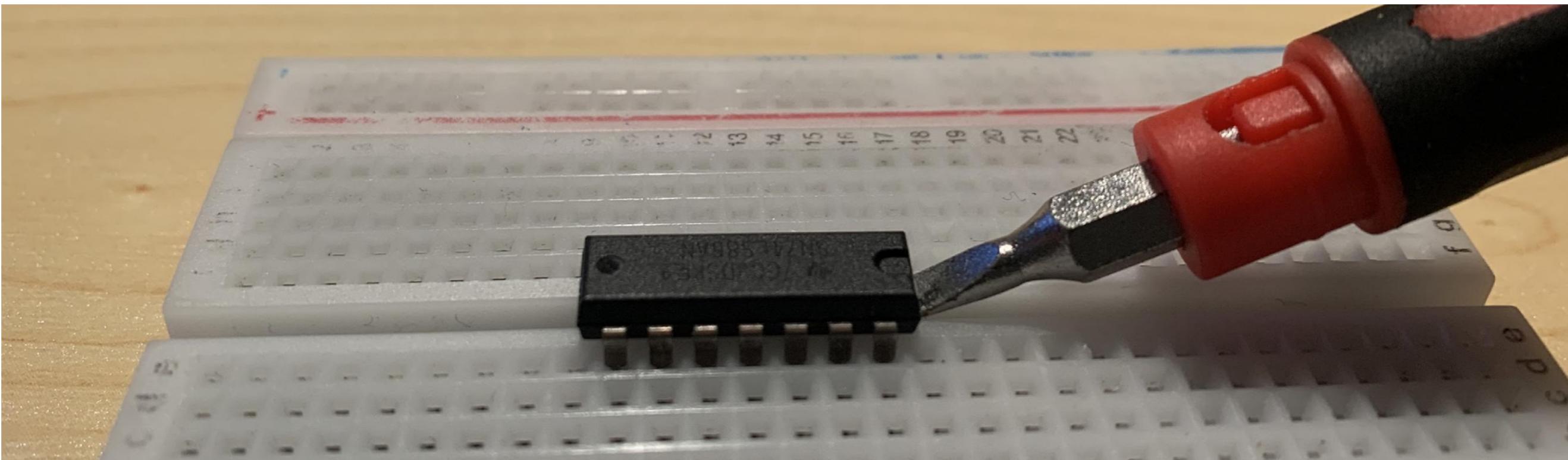
I chip “nuovi” non entrano  
nella breadboard

## Non forzate l'inserimento

Potete piegare in maniera controllata i pin utilizzando una superficie piana solida

# Lo smontaggio dalla breadboard

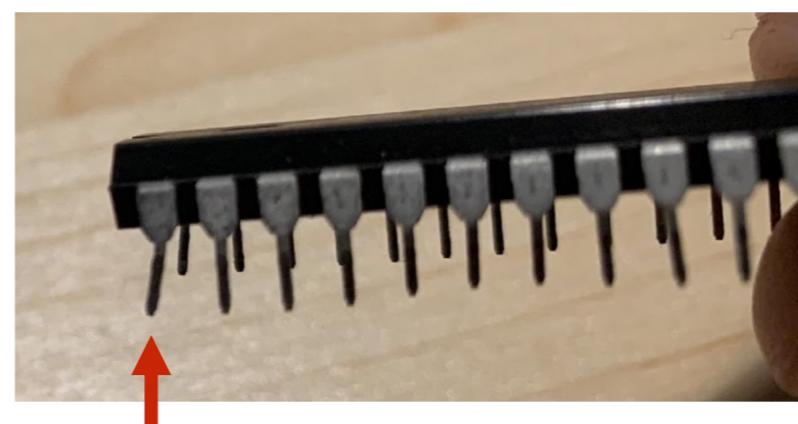
I chip digitali hanno molti pin:  
vanno estratti quanto più possibile **seguendo la verticale della breadboard**



Aiutatevi con uno/due cacciavite o un paio di pizzette **da entrambi i lati**

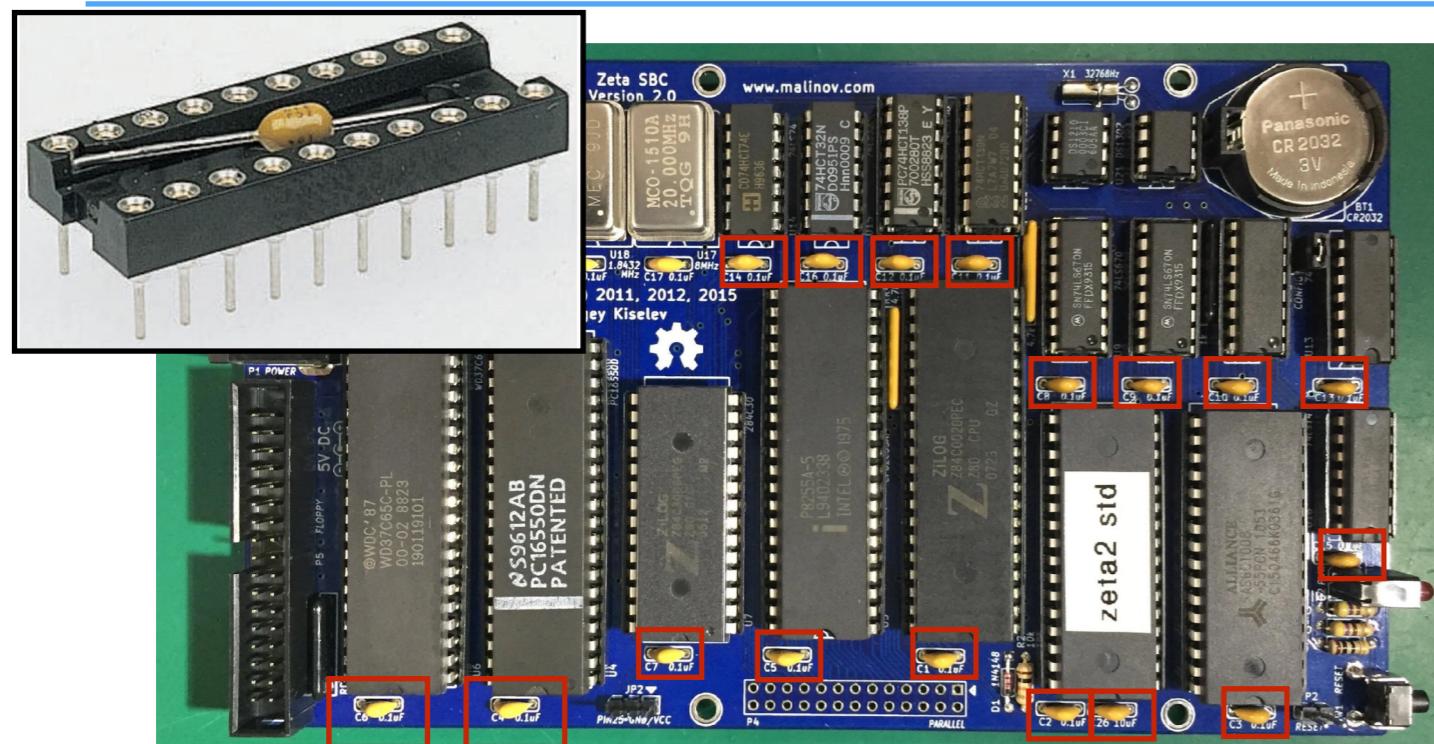
**Fate attenzione ai pin opposti  
a dove applicate la forza:**

se il chip “salta” è abbastanza  
comune piegare un pin



Nel caso aiutatevi con  
una pinzetta per  
piegarlo in posizione

# Le capacità di disaccoppiamento

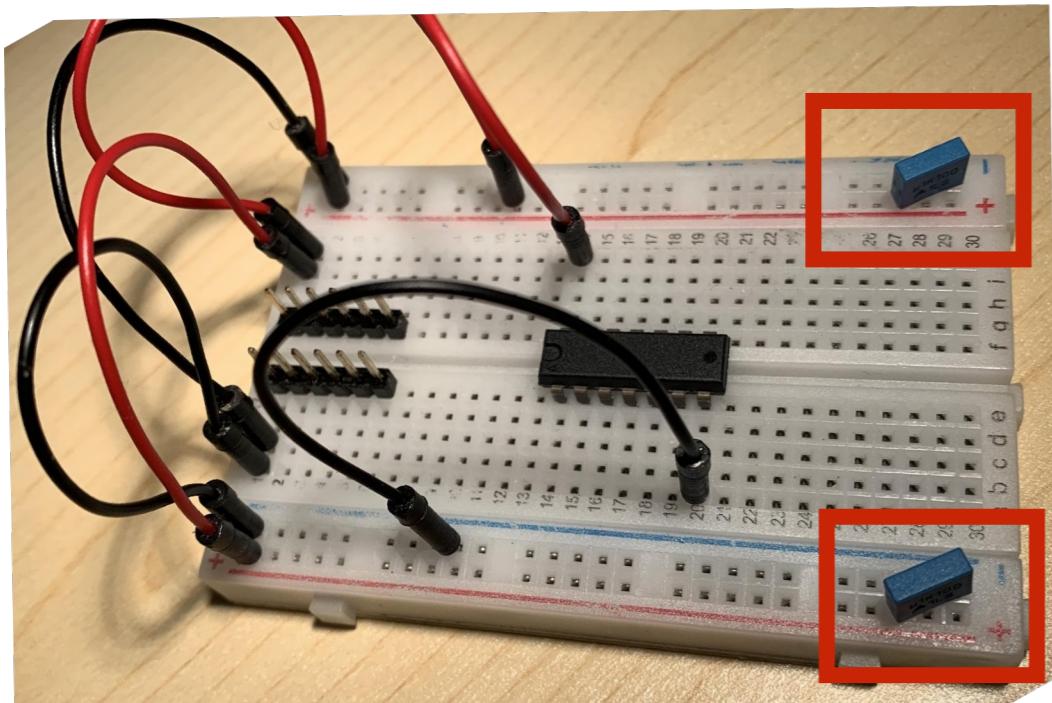


Nei circuiti stampati si inserisce una capacità da ~100nF tra alimentazione e massa di ogni chip

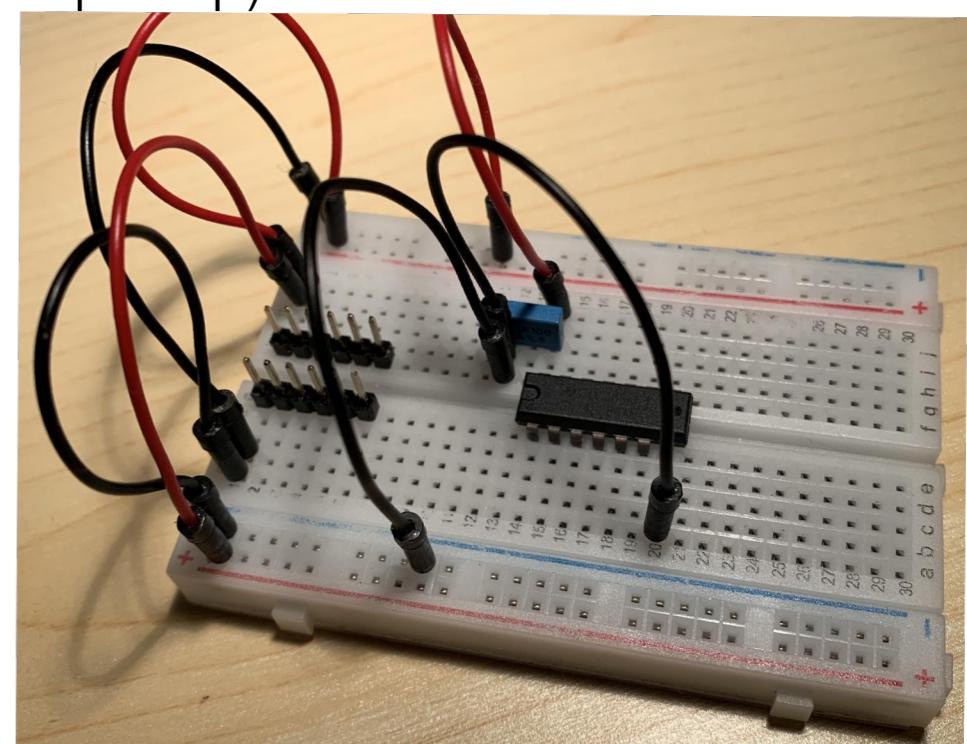
## Scopo:

stabilizzare l'alimentazione ed evitare piccole cadute dovute ad un picco di consumo

### In caso di necessità:



.. se solo i condensatori sulle alimentazioni non funzionano(1cap/chip):



# Esperienza D1

---

Esperienza è divisa in tre parti:

- Caratteristiche statiche e dinamiche delle porte TTL
- Circuiti con soli chip NAND
- Circuiti più complessi

## Percorso “crescente” in complessità

caratteristiche di 1 porta  
logica

da funzioni logiche semplici a  
circuiti complessi

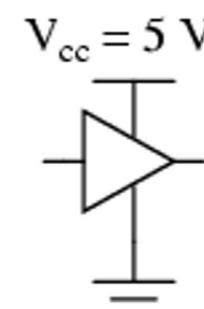
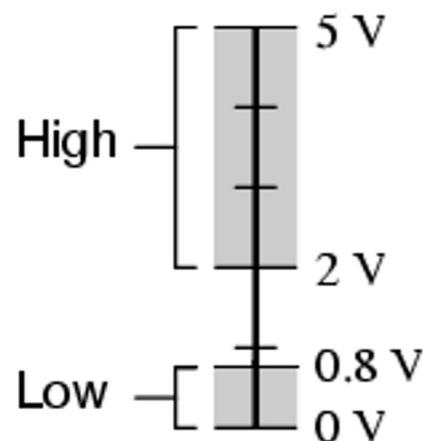
da 1 porta a funzioni  
logiche semplici

# Esperienza D1

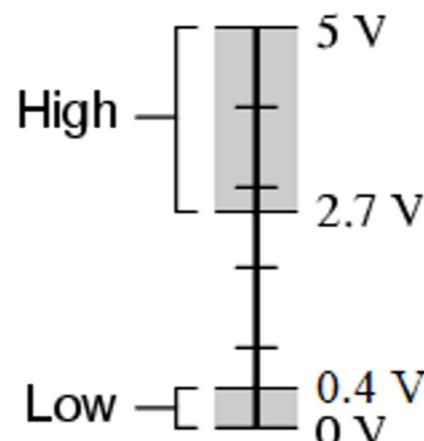
Esperienza è divisa in tre parti:

- Caratteristiche statiche e dinamiche delle porte TTL
- Circuiti con soli chip NAND
- Circuiti più complessi

*Acceptable TTL gate  
input signal levels*



*Acceptable TTL gate  
output signal levels*



Misura delle tensioni di ingresso e uscita per una porta NOT

Misura delle correnti di ingresso (segno e ordine di grandezza)

Stima del tempo di propagazione



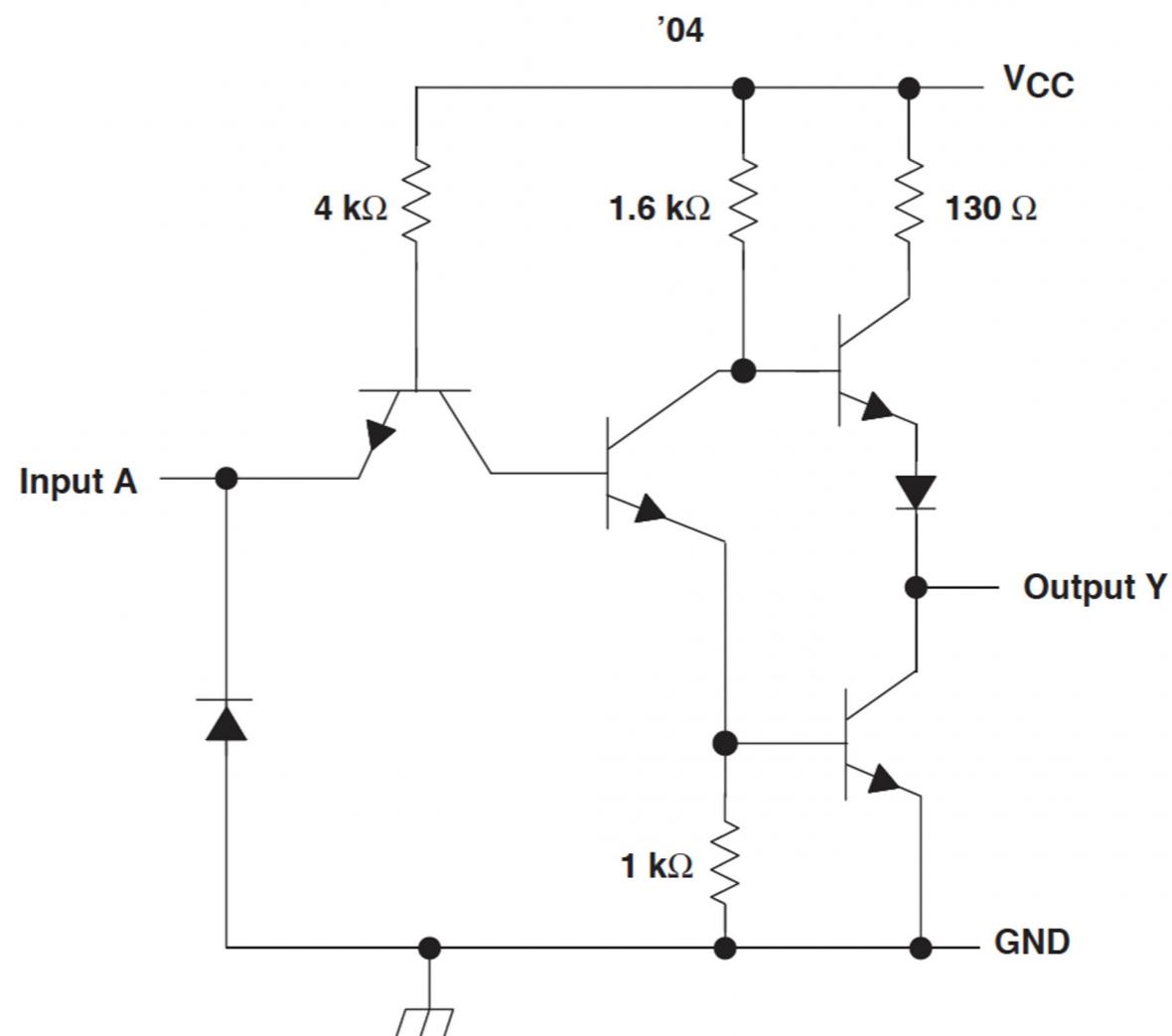
Quando utilizzate WaveGen fate attenzione alla tensione che inviate:

**Tutte le tensioni inviate devono essere positive!**

Tensioni negative possono distruggere la porta logica

# NOT: 7404

A lezione abbiamo esaustivamente discusso la struttura interna del NOT implementato con transistor BJT, questo corrisponde al NOT dell'integrato 7404.

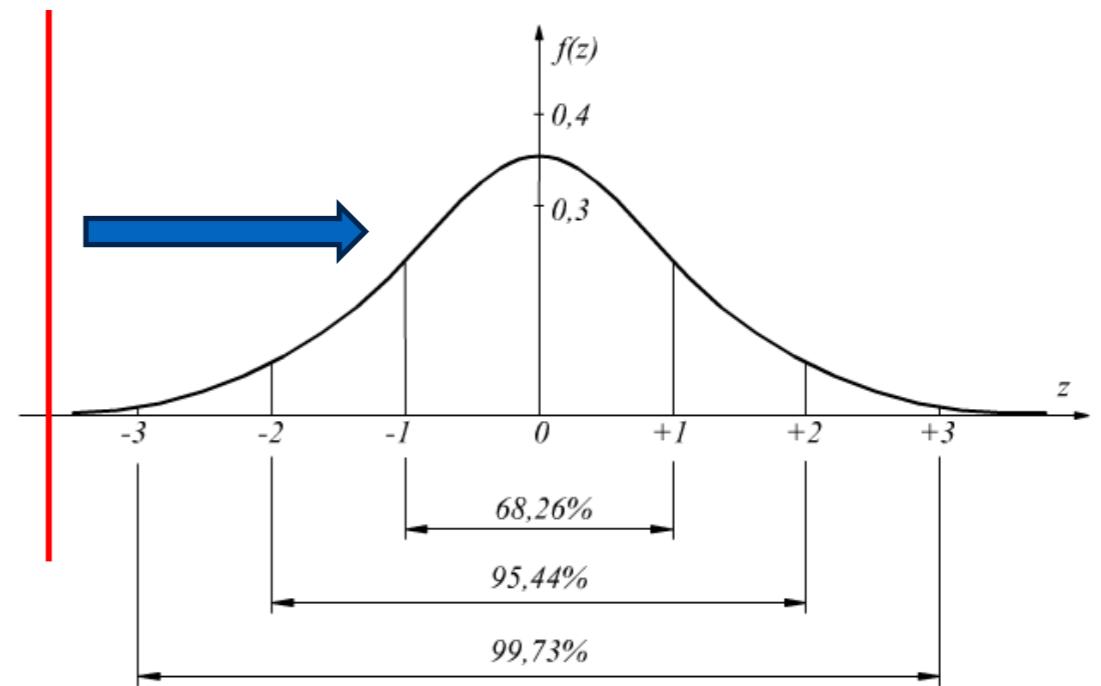


# Consistenza delle misure con il Data-sheet

Una porta logica ha delle caratteristiche consistenti con il Data-sheet se i parametri misurati sono migliori o eventualmente uguali a quelli attesi dal DS.

Il valore dei parametri che trovate nel DS rappresentano performance che il produttore «assicura» su un numero molto alto di porte. In generale ci sarà una distribuzione di tipo Gaussiano del parametro in questione quindi tipicamente i valori che si misurano sulle sotto test hanno valori migliori di quanto atteso dal DS.

Quindi se per il fan-out di una porta misuro 15 e mi aspettarei 10 la porta è consistenti con il DS, viceversa se misura 8 non lo è... (ho misura nelle condizione suggerite dal DS ?)



# Esperienza D1

---

Esperienza è divisa in tre parti:

- Caratteristiche statiche e dinamiche delle porte TTL
- Circuiti con soli chip NAND
- Circuiti più complessi

## **NAND come porta “universale”**

completezza funzionale:

si può realizzare una qualsiasi espressione logica utilizzando esclusivamente porte NAND (NOR)

Circuiti logici da realizzare con porte NAND:

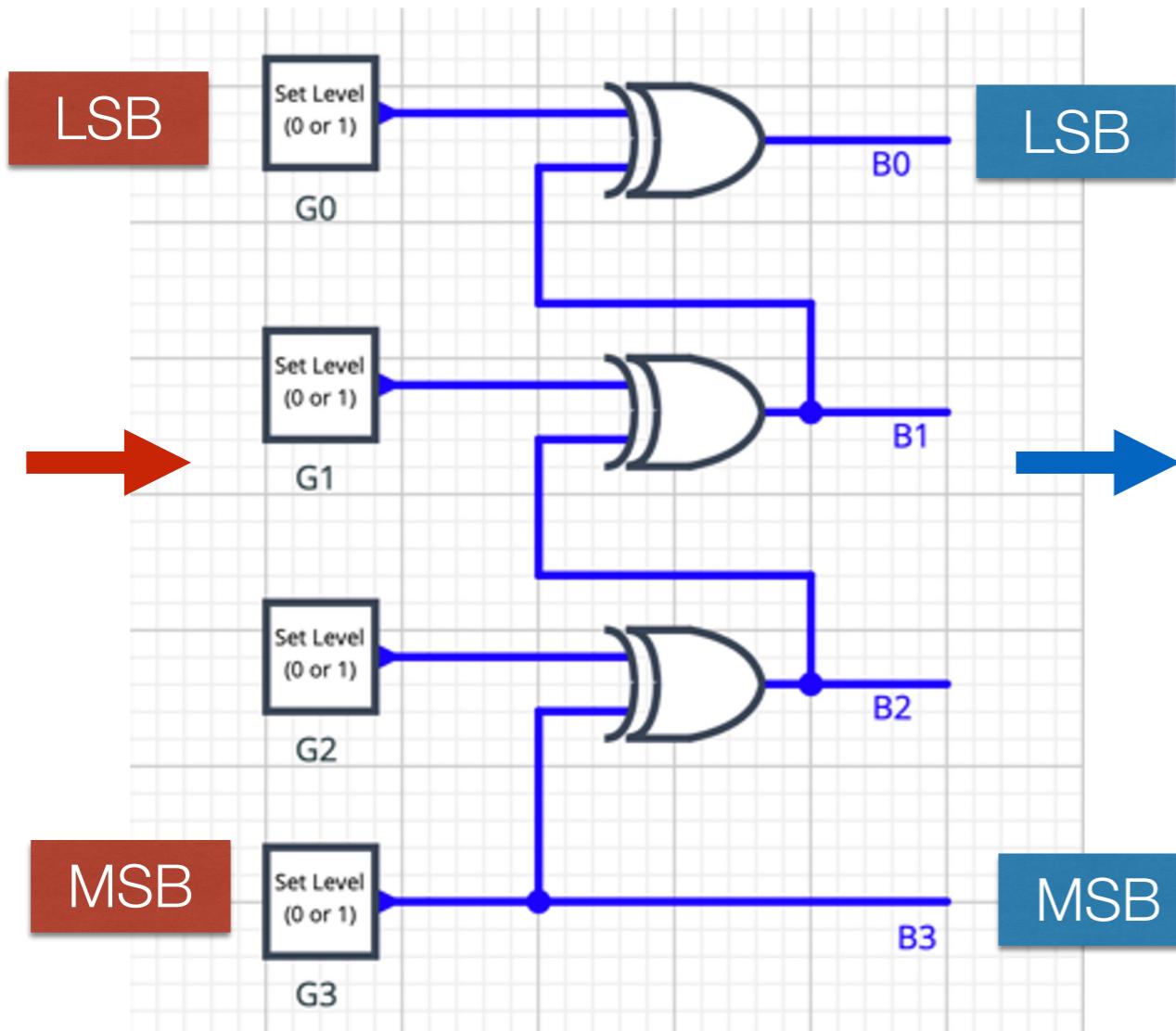
- Porta OR
- Porta XOR
- Selettore a due vie
- Sommatore a due vie (half-adder) - facoltativo

# Esperienza D1

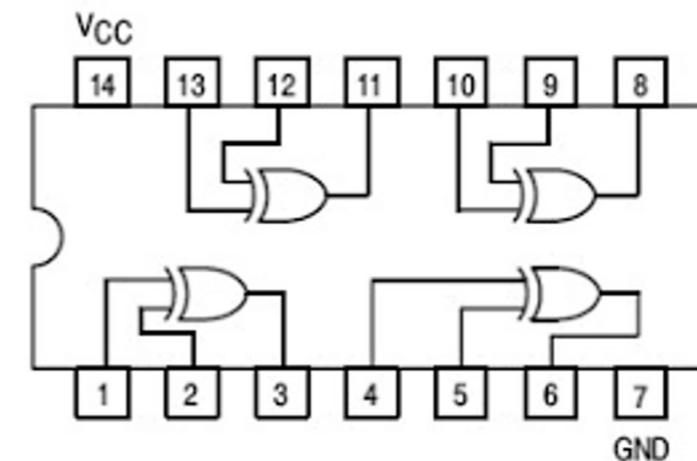
Esperienza è divisa in tre parti:

- Caratteristiche statiche e dinamiche delle porte TTL
- Circuiti con soli chip NAND
- Circuiti più complessi

## Circuito convertitore Gray-Binario



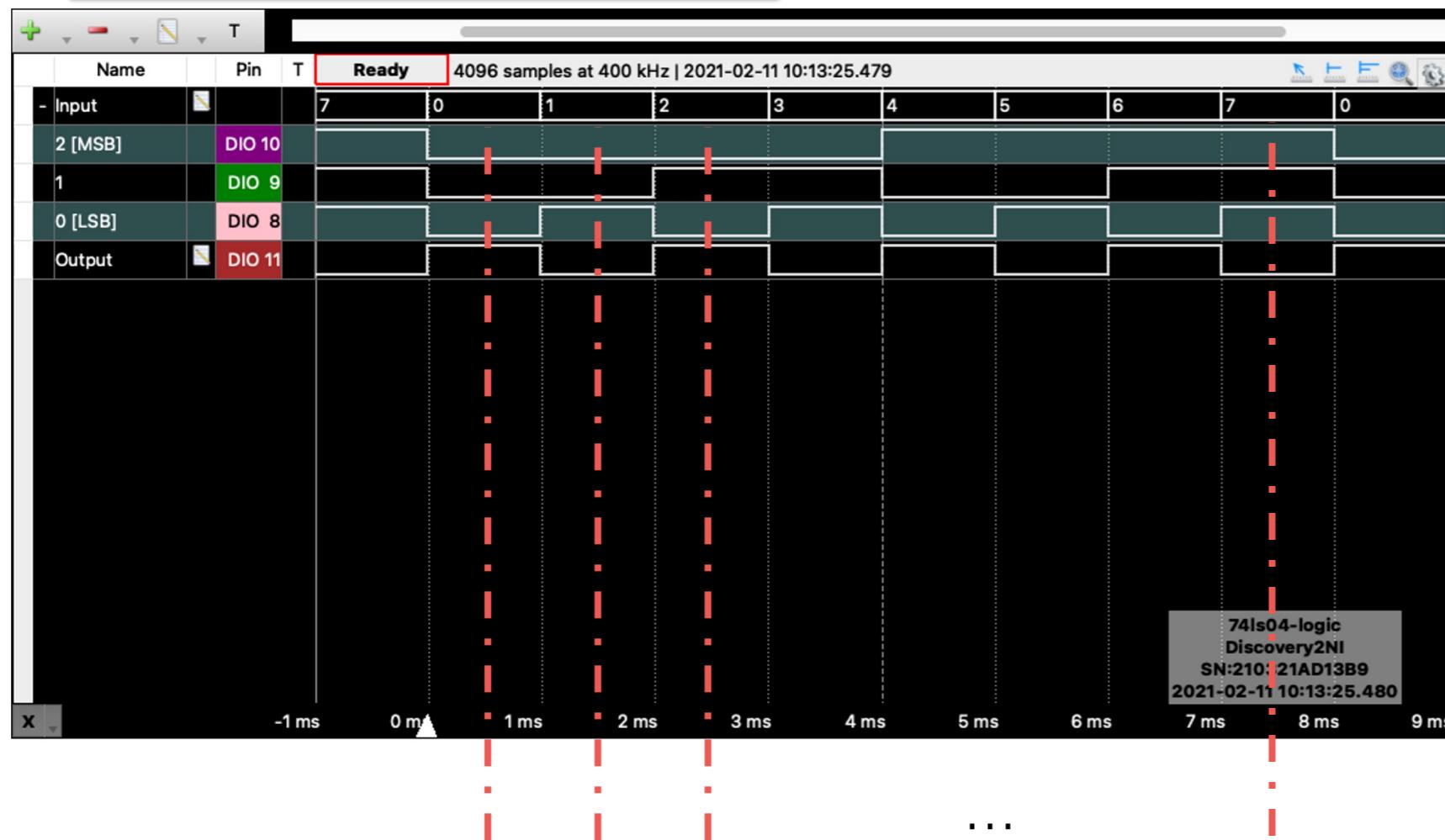
Realizzato con porte XOR:  
integrato 74LS86



Ricordate che “Patterns” può generare un contatore in formato Gray

# Utilizzo di AD2 per testare i circuiti

Strumento “Logic”  
con opportuno trigger



Contatore ad N=3 bit con  
“Pattern” in modo da coprire  
tutto lo spazio degli **input**



**Output** del circuito  
sotto test

Ogni colonna rappresenta una riga della tabella di verità

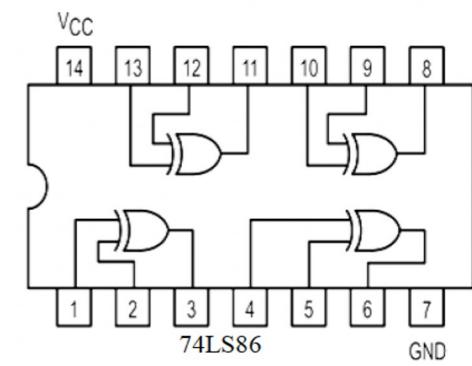
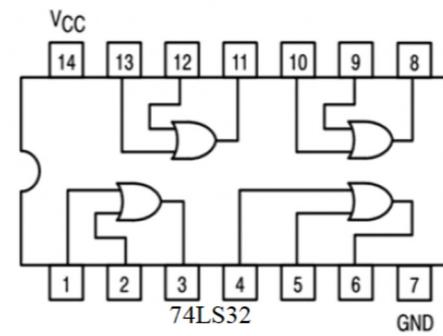
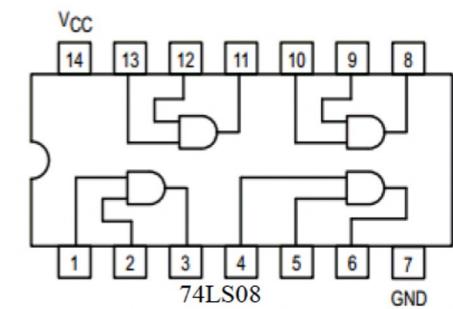
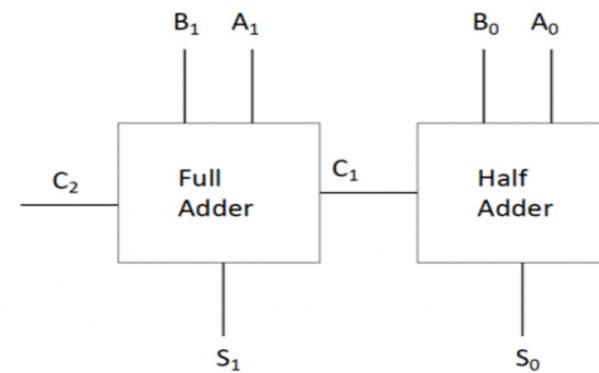
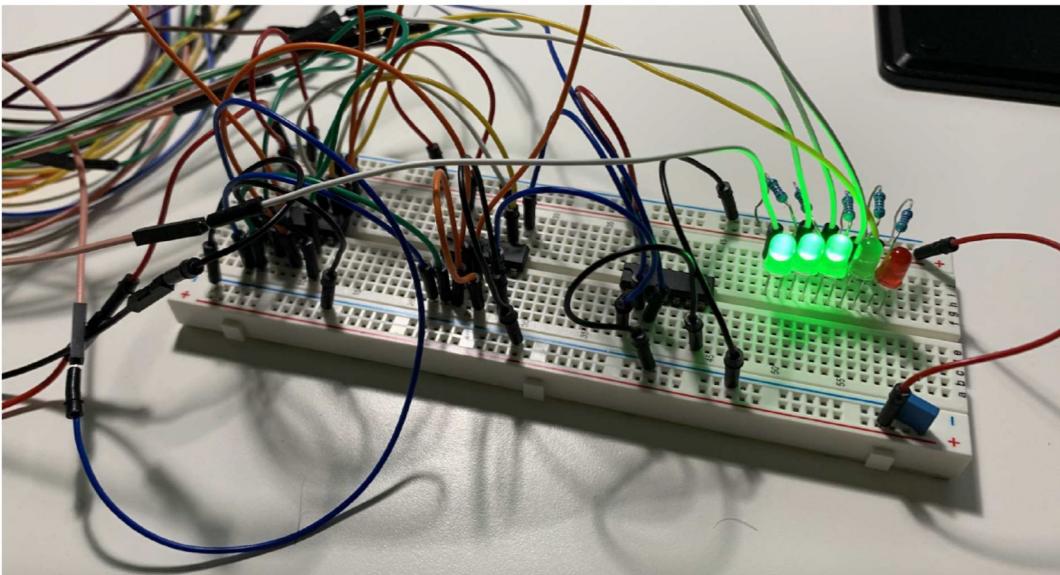
$$“000” \rightarrow “1”$$

$$“001” \rightarrow “0”$$

...

# Sommatore

Facoltativo: sommatore di due numeri a 2 bit con indicatore di LED a barra



Rappresentazione LED a barra

0 → 000

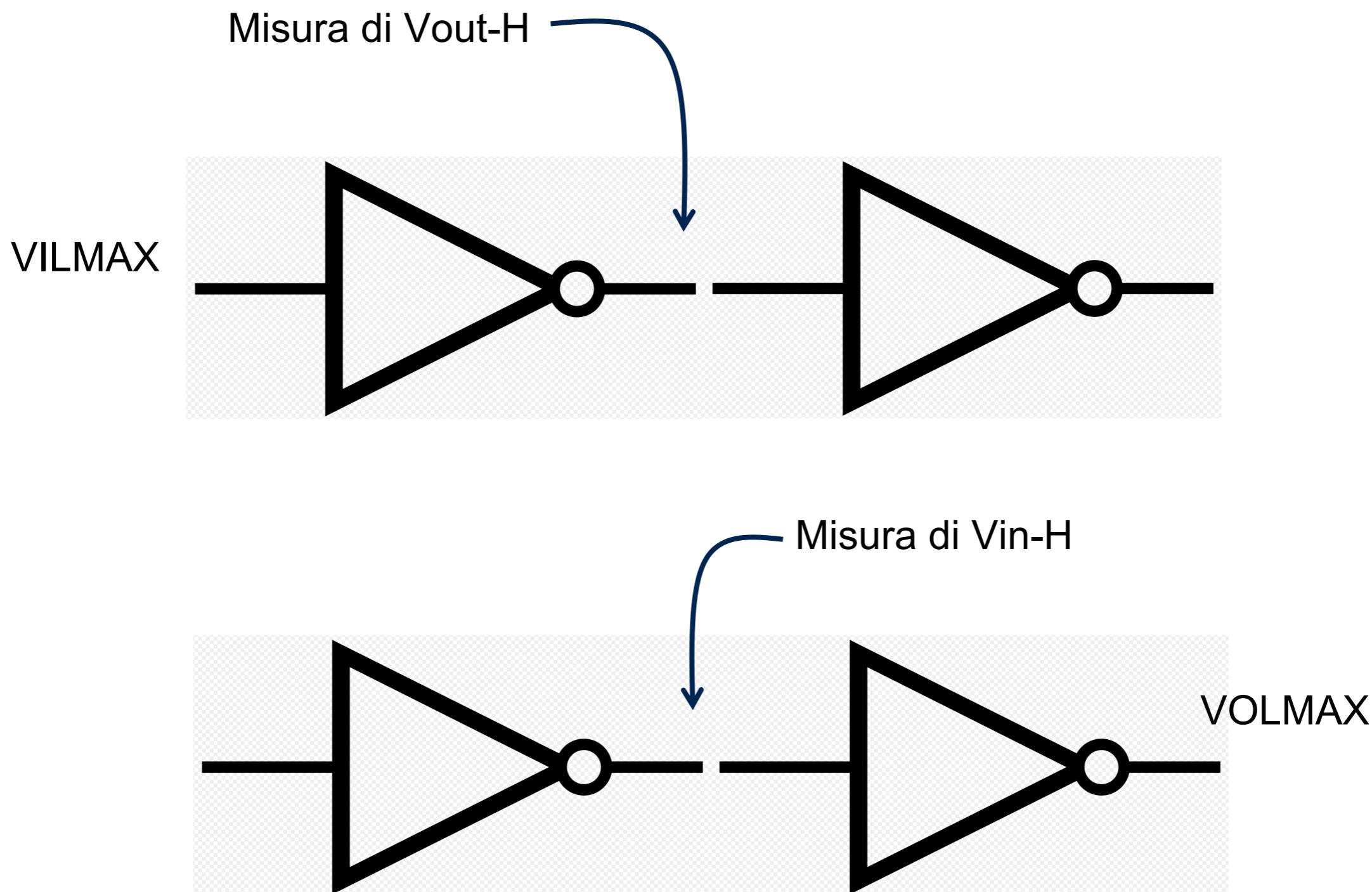
1 → 001

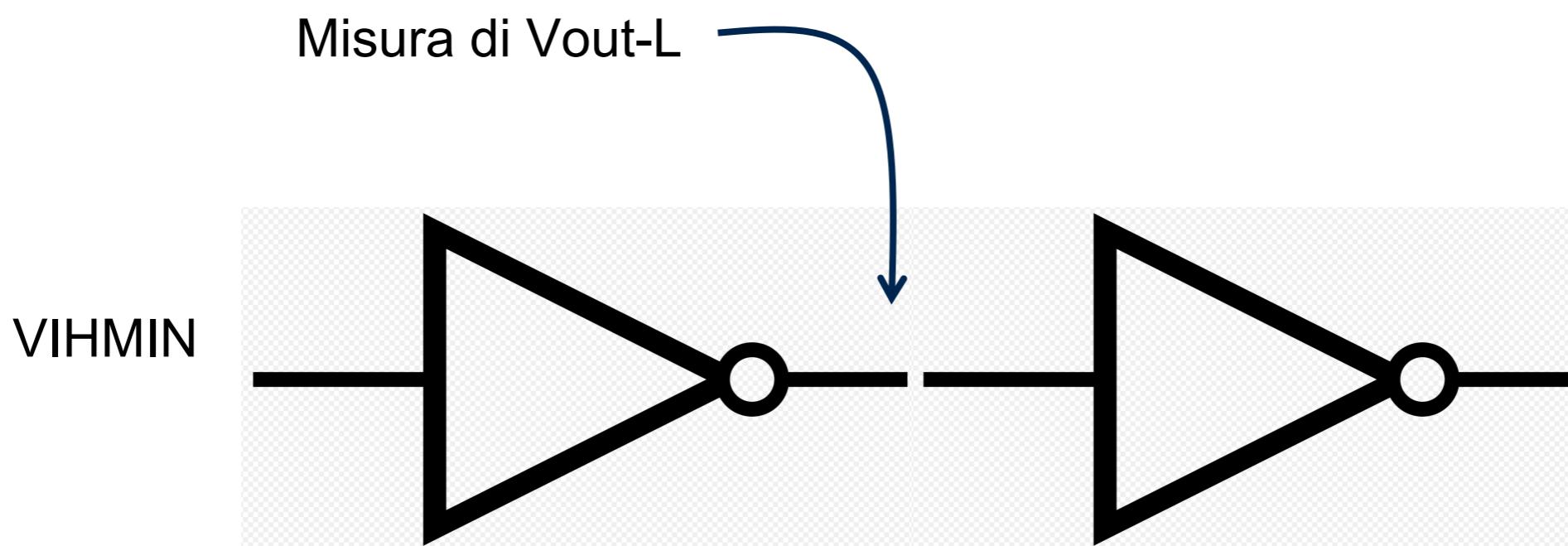
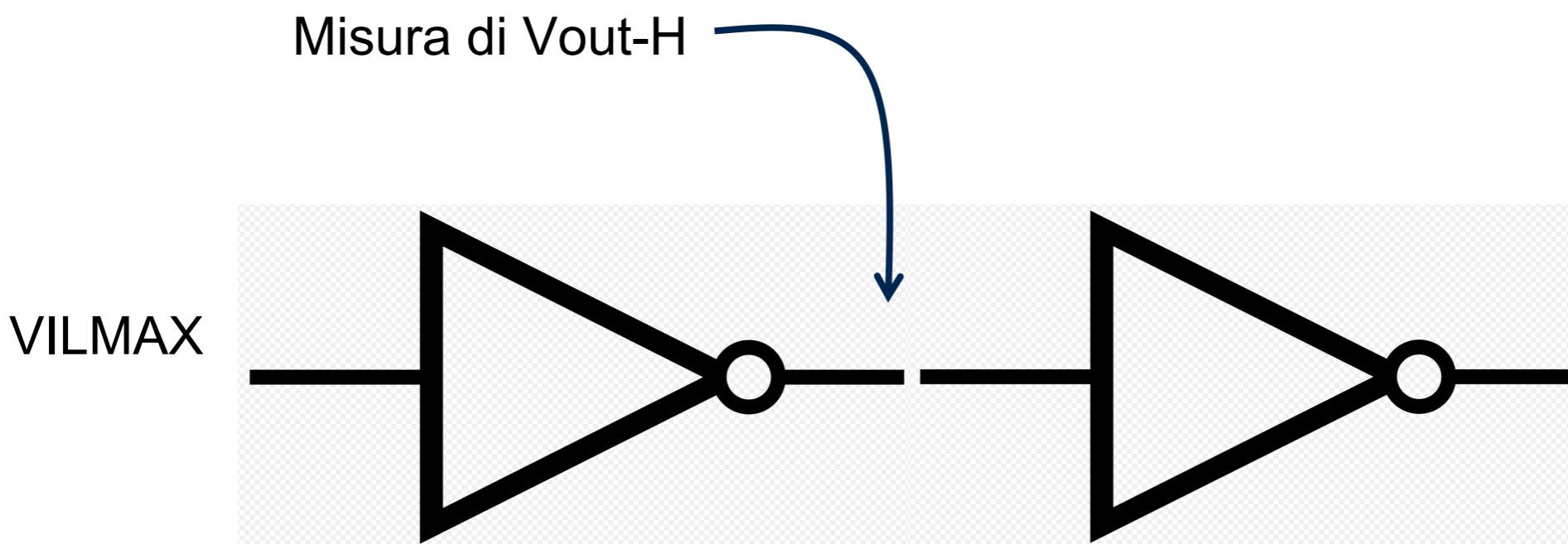
2 → 011

3 → 111

Dove 0 e 1 a destra della → rappresentano lo stato dei LED

Buon Lavoro





VIHMIN

VILMAX

---

Per l'anno prossimo sarebbe utile aggiungere una slide che spiga come si misura la corrente con il multimetro.