UNIVERSITÀ DEGLI STUDI DELL'INSUBRIA

ARCHITETTURE DEGLI ELABORATORI

7-9-2023

Cognome e nome: Matricola

Esercizio 1. Sia F una funzione che riceve in ingresso un numero intero n rappresentato in complemento a 2 su 4 bit. F assume valore 0 quando n vale -5, -3, -2, 3 o 7 e può assumere indifferentemente il valore 1 o 0 quando n vale -7, -1, 1 o 6. F restituisce 1 per gli altri valori di n. Realizzare il circuito che implementa F usando le mappe di Karnaugh e sintetizzando in forma SoP. Riportare i passaggi e disegnare il circuito derivato.

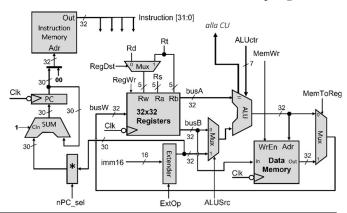
Esercizio 2. Si consideri la funzione booleana $F(A, B, C, D) = \overline{(A+B)} + C(D + \overline{(AB)} + A + D\overline{C} + B)$. Ridurre F in forma minima riportando i passaggi, e disegnare il circuito che la implementa.

Esercizio 3. Progettare un blocco funzionale confrontatore caratterizzato dagli ingressi A e B, su 2 bit, e dalle uscite A>B, A=B, e A<B. Il circuito deve interpretare i valori presenti sugli ingressi come interi con segno in cp2.

Esercizio 4. Progettare il circuito di controllo di una gettoniera per lavatrici. La gettoniera accetta monete da 1€ e 2€, ed al raggiungimento di 3€ di credito abilita il lavaggio. Il circuito è dotato degli ingressi M₁ ed M₂, che notificano rispettivamente l'eventuale inserimento di una moneta da 1€ e 2€, e dell'uscita O, che notifica alla lavatrice l'abilitazione al lavaggio. È sufficiente denotare come blocchi le reti combinatorie che compongono il

circuito specificando le funzioni logiche implementate da tali reti. Per la realizzazione circuitale devono essere impiegati dei FlipFlop-D, e possono essere usati blocchi funzionali di libreria.

Esercizio 5. Facendo riferimento al datapath a singolo ciclo del MIPS in figura, indicare il valore dei segnali inoltrati dall'unità di controllo durante l'esecuzione dell'istruzione *subi rt, rs, imm16*, che sottrae la costante riferita dal campo *imm16* al contenuto del registro *rs*, scrivendo il risultato nel registro *rt*.



Segnale	Valore	Motivo (breve spiegazione)
RegDst		
RegWr		
ALUctr		
	(operazione)	
MemWr		
MemToReg		
ALUSrc		
ExtOp		
	(sign / zero)	
nPC_sel		

Esercizio 6. Si consideri un sistema di memoria caratterizzato da una memoria di lavoro di 2 KB indirizzata a livello di Byte, e una cache set associativa a 2 vie. La cache gestisce 8 blocchi composti da 4 parole di 16 bit, e adotta la politica di sostituzione LRU. Considerando la sequenza di richieste alla memoria riportata in tabella, e supponendo che la cache sia inizialmente vuota, si chiede di completare la tabella che illustra il comportamento della cache nel rispetto delle indicazioni seguenti:

- Nella colonna "esito" riportare H (hit) se il blocco richiesto si trova nella cache, M (miss) se invece il blocco deve essere caricato dalla memoria.
- Nelle colonne "dati" deve essere riportato l'indice del blocco della memoria (in decimale), presente nel corrispondente blocco della cache.
- Nella colonna "azione" indicare il blocco a cui si accede in caso di hit, o in cui si caricano i dati della memoria in caso di miss e l'indice del blocco caricato

Indicare la struttura degli indirizzi riferendo quali bit denotano i tag, quali gli indici di linea, e quali il byte offset nei blocchi. Riportare i procedimenti di calcolo seguiti.

		В	Blocco 0			Blocco 1			Blocco 2			Blocco 3			Blocco 4			Blocco 5			locco	6	Blocco 7			
	Esito	Valido	Etichetta	Dati	Valido	Etichetta	Dati	Azione																		
1) Richiesta <i>addr</i> 00111110001																										
2) Richiesta <i>addr</i> 00101000101																										
3) Richiesta <i>addr</i> 00101001001																										
4) Richiesta <i>addr</i> 00100110101																										