



Cognome e nome

Matricola

A	B	C	D	U
0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

### Esercizio 1 (6 punti)

Si desidera implementare un circuito combinatorio che realizza la funzione specificata dalla tavola delle verità qui a fianco, che riceve in ingresso i segnali A, B, C e D e genera il segnale U.

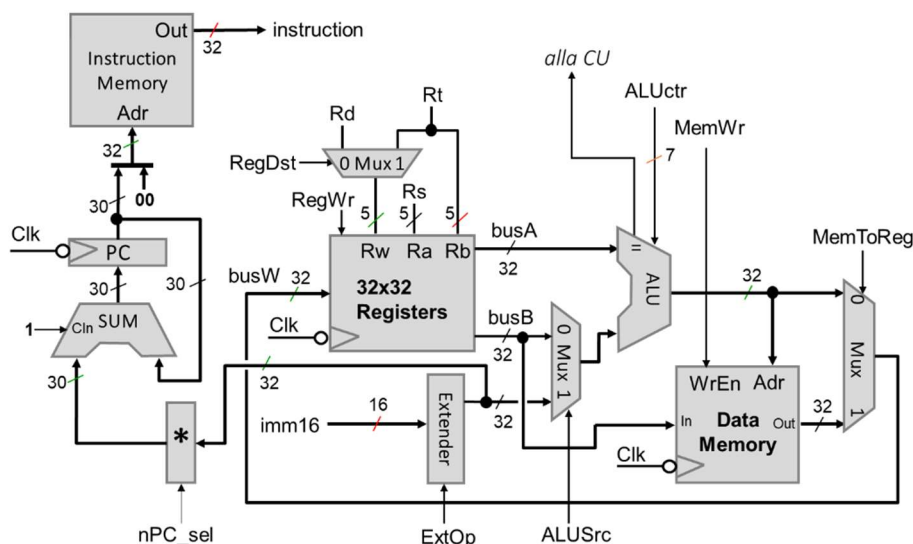
Realizzare il circuito usando le mappe di Karnaugh, sintetizzando l'espressione in forma SoP ed impiegando solo porte logiche a 1 o 2 ingressi. Riportare i passaggi e disegnare il circuito derivato.

Calcolare il tempo di commutazione del circuito supponendo che le porte NOT abbiano una latenza di 1ns, le porte AND a 2 ingressi di 2ns, e le porte OR a 2 ingressi di 3ns.

### Esercizio 2 (6 punti)

Derivare la codifica floating point IEEE 754 in singola precisione del numero 117,375. Si ricorda che l'esponente va rappresentato su 8bit e la mantissa su 23bit.

**Esercizio 3 (6 punti).** Realizzare un circuito che riceve in input: i) tutti gli ingressi e le uscite di un sommatore a 8 bit, e ii) un segnale F, che indica se i 2 addendi ed il risultato della somma, rappresentati su 8 bit, sono numeri naturali con codifica binaria pura ( $F=0$ ) o interi in complemento a 2 ( $F=1$ ), e restituisce un segnale O che indica se nel calcolo della somma si è verificato un overflow. Si possono usare blocchi funzionali di libreria.



### Esercizio 4 (6 punti)

Facendo riferimento al datapath a singolo ciclo del MIPS riportato in figura, descrivere (max 10 righe) i segnali inoltrati dalla control unit alle componenti del datapath durante l'esecuzione dell'istruzione SUBU. La specifica di SUBU in RTL è:

$R[rd] \leftarrow R[rs] - R[rt];$   
 $PC \leftarrow PC + 4;$

### Esercizio 5 (8 punti)

Si consideri un sistema di memoria caratterizzato da una memoria di lavoro di 64KB indirizzata a livello di Byte, e una cache ad indirizzamento diretto di dimensione 512Byte (senza tag). Il sistema gestisce blocchi di 128Byte.

Considerando la sequenza di richieste alla memoria riportata qui sotto, si chiede di completare la tabella che illustra il comportamento della cache nel rispetto delle indicazioni seguenti:

- Nella colonna “esito” riportare H (hit) se il blocco richiesto si trova nella cache, M (miss) se invece il blocco deve essere caricato dalla memoria.
- Nelle colonne “dati” deve essere riportato l’indice del blocco della memoria presente nel corrispondente blocco della cache.
- Nella colonna “azione” deve essere indicato la riga a cui si accede (in caso di successo, H) o la riga in cui vengono caricati i dati della memoria (in caso di fallimento, M) e l’indice del blocco caricato nella memoria di lavoro.

NB: quando il contenuto di un blocco non cambia da un passo all'altro non è necessario trascriverlo.

[illegible]