

# 3.3 算术部件与运算器

需解决的关键问题：

如何以加法器为基础，实现各种类型的算术逻辑运算处理。

解决思路：

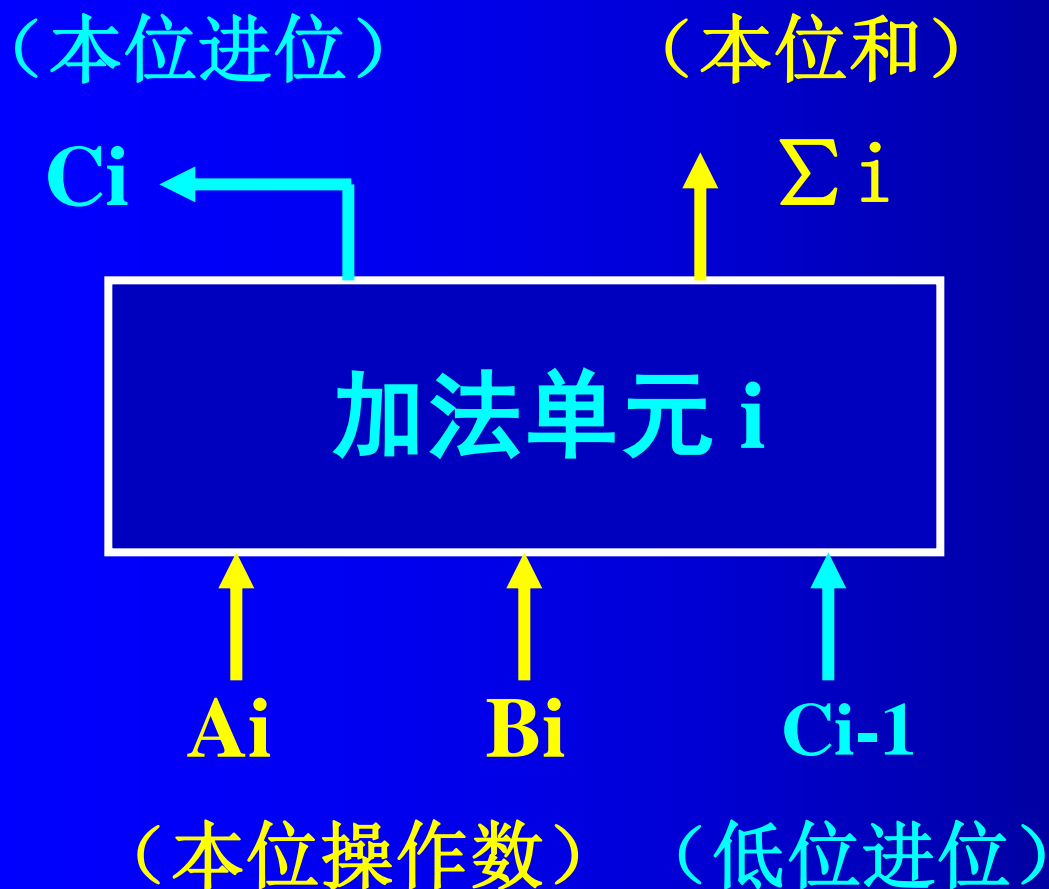
复杂运算 → 四则运算 → 加法运算

解决方法：

在加法器的基础上，增加移位传送功能，并且输入运算控制条件。

### 3.3.1 加法单元

#### 1、输入和输出



$$\Sigma i = (A_i + B_i + C_{i-1}) \bmod 2$$

$$C_i = (A_i + B_i + C_{i-1}) \text{int } 2$$

1个输入为1时:

$\Sigma i$ 为1,  $C_i$ 为0;

2个输入为1时:

$\Sigma i$ 为0,  $C_i$ 为1;

3个输入为1时:

$\Sigma i$ 为1,  $C_i$ 为1。

整理真值表

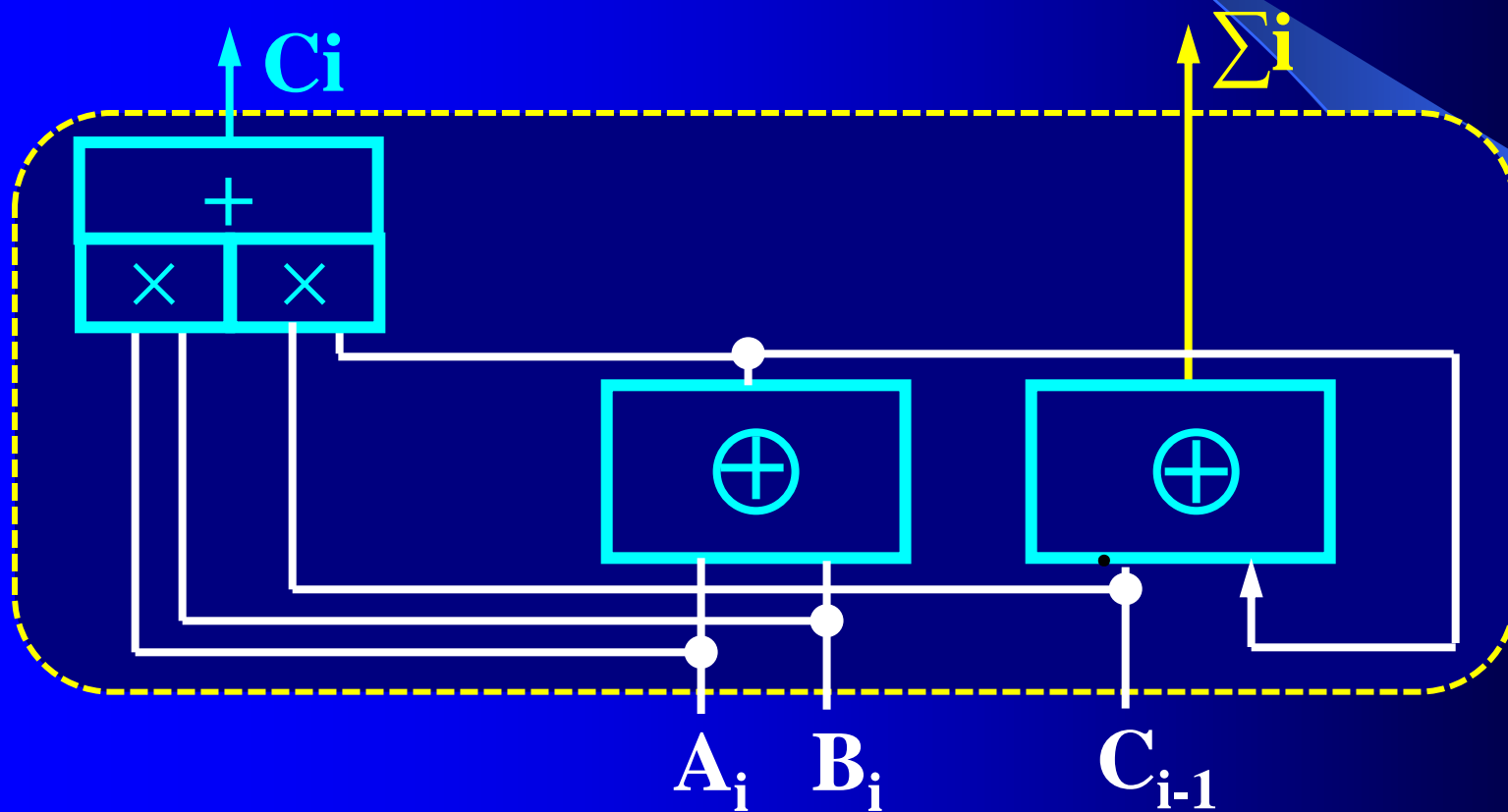
Ai	Bi	Ci-1	$\Sigma i$	Ci
0	0	0	0	0
0	0	1	1	0
0	1	1	0	1
1	1	1	1	1

$$\begin{aligned}
 \Sigma i &= A_i \bar{B}_i \bar{C}_{i-1} + \bar{A}_i B_i \bar{C}_{i-1} + \bar{A}_i \bar{B}_i C_{i-1} + A_i B_i C_{i-1} \\
 &= (A_i \bar{B}_i + \bar{A}_i B_i) \bar{C}_{i-1} + (A_i \bar{B}_i + \bar{A}_i B_i) C_{i-1} \\
 &= (A_i \oplus B_i) \bar{C}_{i-1} + (A_i \oplus B_i) C_{i-1} \\
 &= (A_i \oplus B_i) \oplus C_{i-1}
 \end{aligned}$$

$$\begin{aligned}
 C_i &= \bar{A}_i B_i C_{i-1} + A_i \bar{B}_i C_{i-1} + A_i B_i \bar{C}_{i-1} + A_i B_i C_{i-1} \\
 &= (A_i \bar{B}_i + \bar{A}_i B_i) C_{i-1} + A_i B_i \\
 &= (A_i \oplus B_i) C_{i-1} + A_i B_i
 \end{aligned}$$

## 2、全加器

$$\begin{cases} \Sigma i = (A_i \oplus B_i) \oplus C_{i-1} \\ C_i = A_i B_i + (A_i \oplus B_i) C_{i-1} \end{cases}$$



## 3.3.2 加法器与进位链逻辑

进位的基本逻辑：

$$C_i = A_i B_i + (A_i \oplus B_i) C_{i-1}$$

令  $A_i B_i = G_i$

$$A_i \oplus B_i = P_i$$

所以  $C_i = \underbrace{G_i}_{\downarrow} + \underbrace{P_i C_{i-1}}_{\downarrow}$

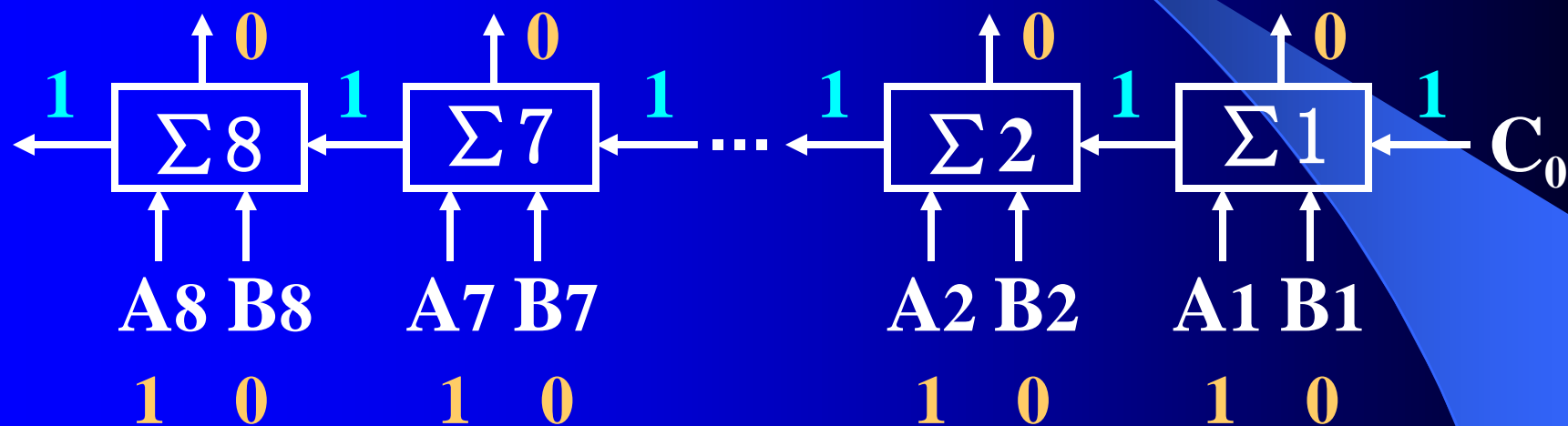
本地进位、绝对进位

条件进位、传递进位

# 1、串行加法器

(1) 特点：低位向高位依次传递进位信号。

[例] 先看一个8位数串行相加的例子



(2) 影响运算速度的主要因素  
进位信号的传递

### (3) 进位逻辑

特点：进位信号逐位形成。

设n位加法器

#### 1) 逻辑式

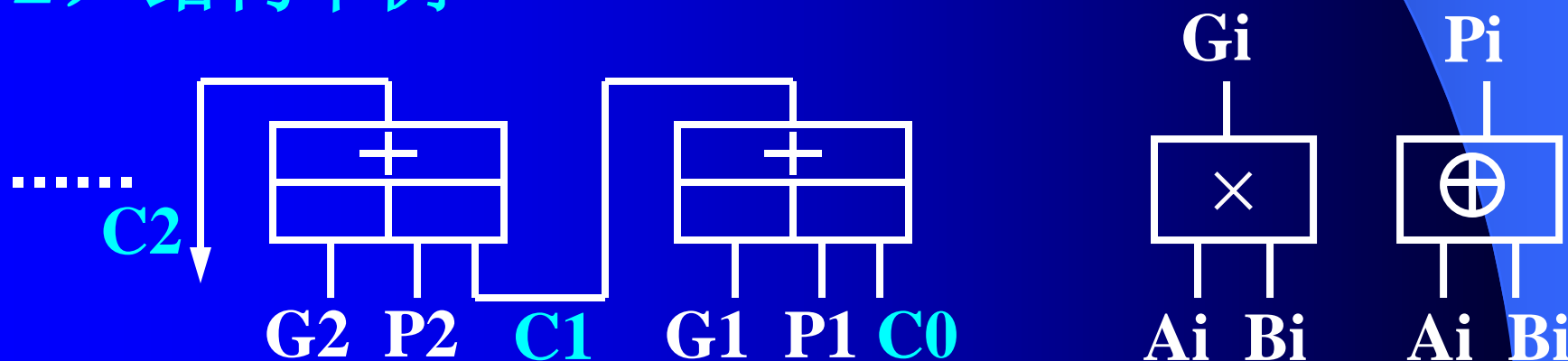
$$C_1 = G_1 + P_1 \underline{C_0}$$

$$C_2 = G_2 + P_2 \underline{C_1}$$

⋮

$$C_n = G_n + P_n \underline{C_{n-1}}$$

#### 2) 结构举例



## 2、并行加法器

**[特点]**各位进位信号同时形成

**n位加法器，进位逻辑如下：**

### 1) 逻辑关系

$$C_1 = G_1 + P_1 C_0$$

$$C_2 = G_2 + P_2 \underline{C_1} \text{ (代换 } C_1 \text{)}$$

$$\vdots = G_2 + P_2 G_1 + P_2 P_1 C_0$$

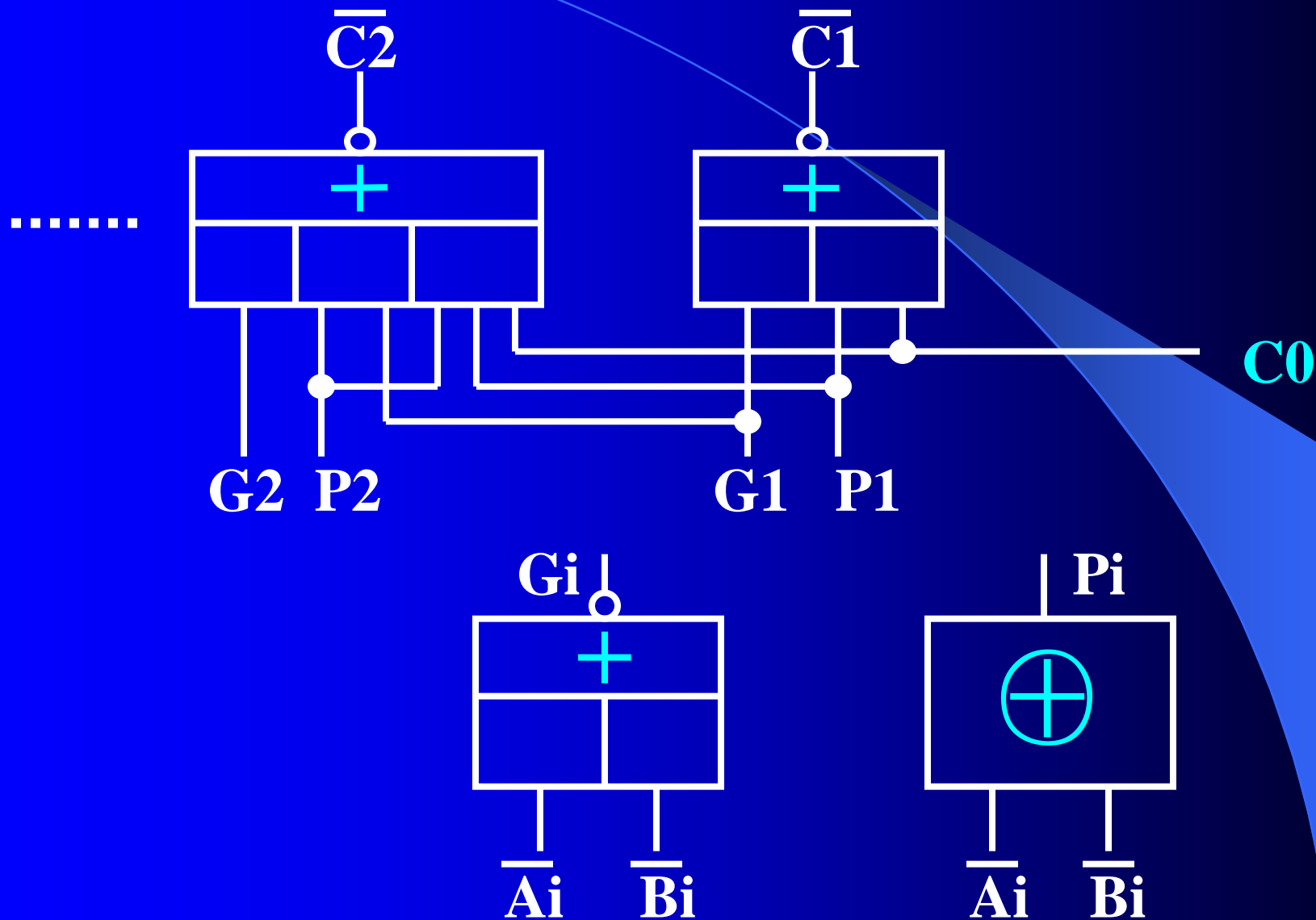
$$C_n = G_n + P_n \underline{C_{n-1}} \text{ (代换 } C_{n-1} \text{)}$$

$$= G_n + \underbrace{P_n G_{n-1} + \dots + P_n P_{n-1} \dots P_2 P_1 C_0}_{n+1 \text{ 项}}$$

**n + 1 项**

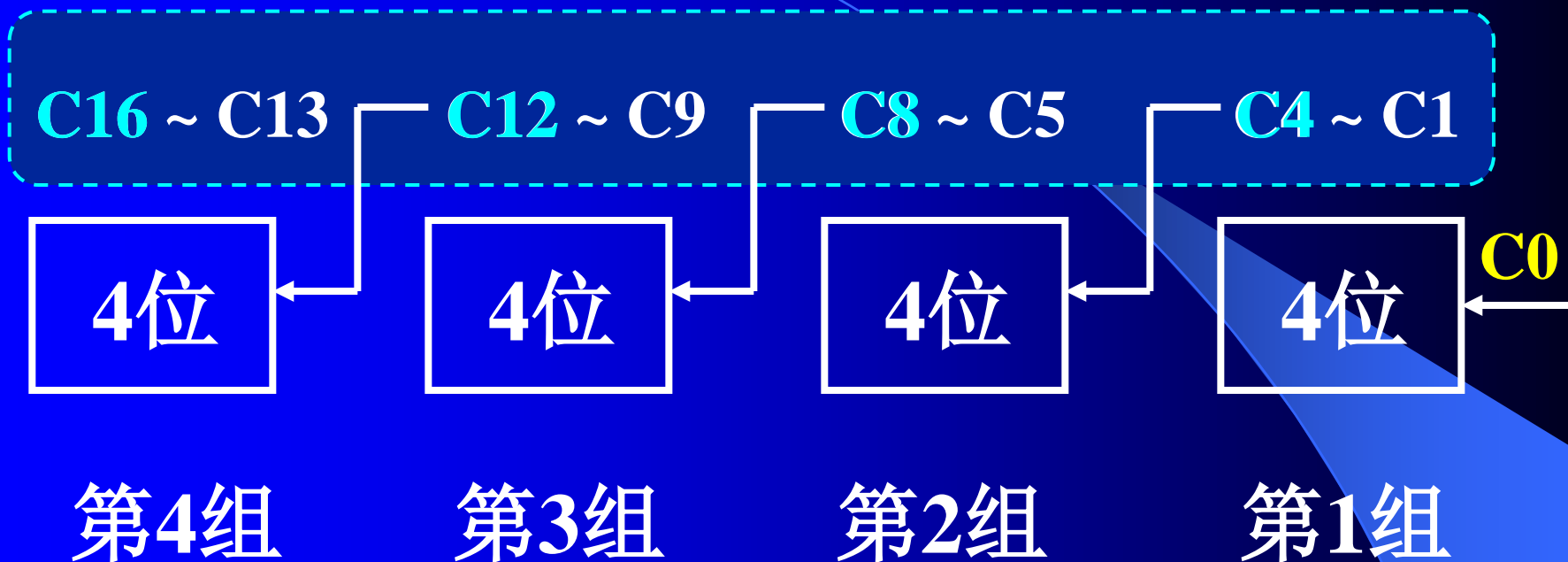


# 结构举例



### 3、分组：组内并行、组间并行

设16位加法器，4位一组，分为4组：

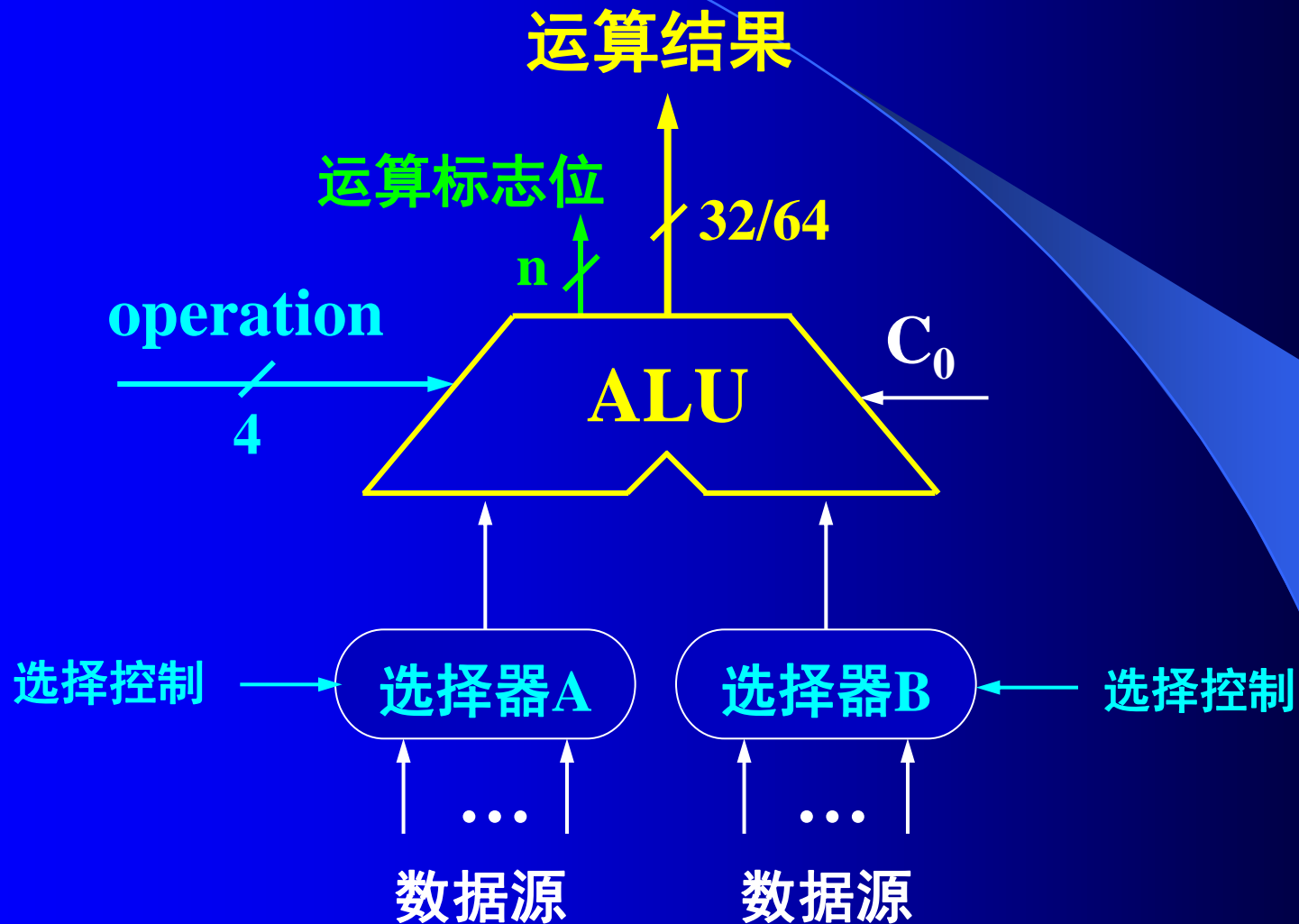


分级（2级）同时进位：

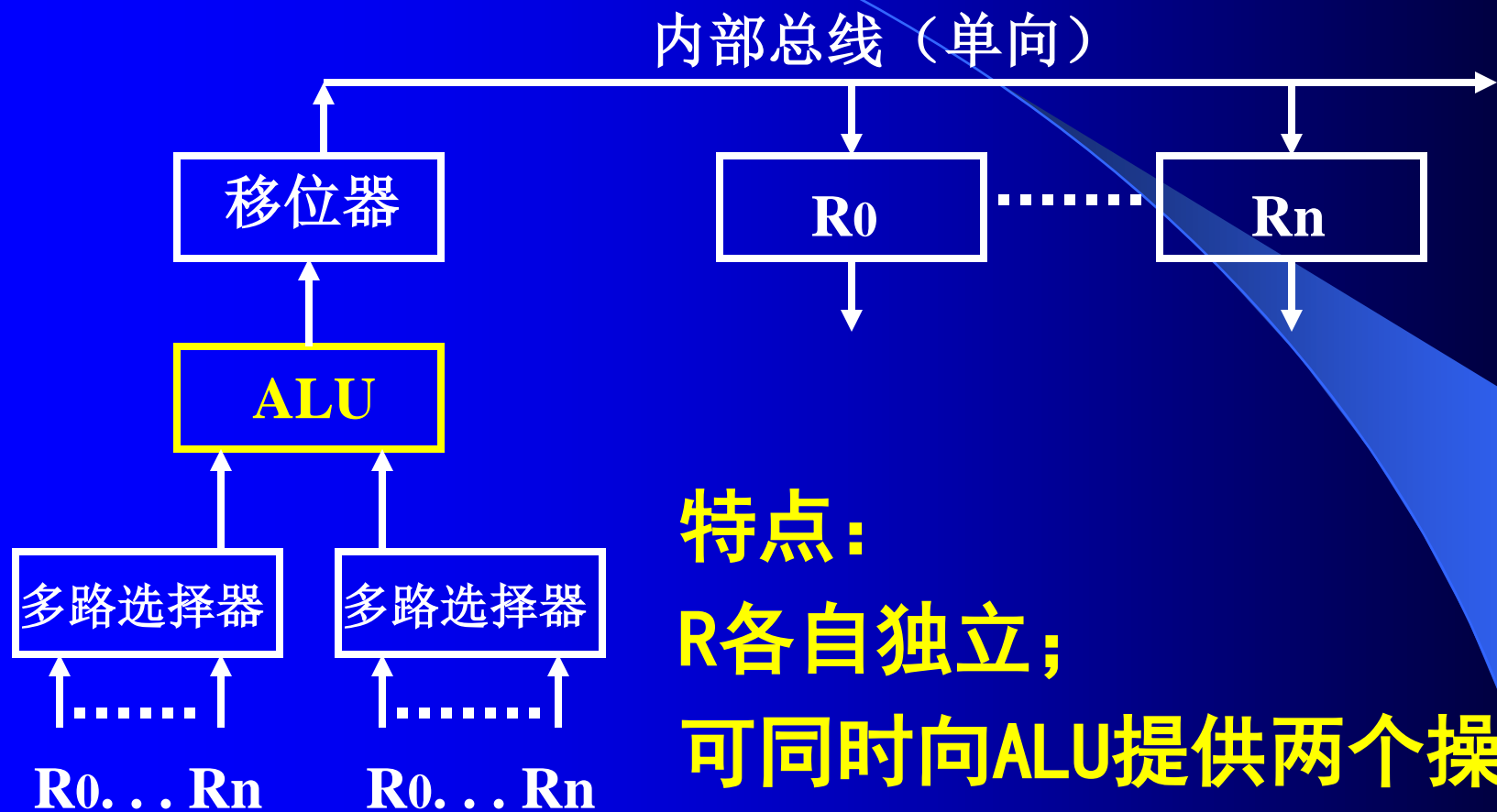
组内并行、组间也并行。

速度/结构： 介于全串行和全并行之间。

### 3.3.4 运算器组织



# 1、带多路选择器的运算器

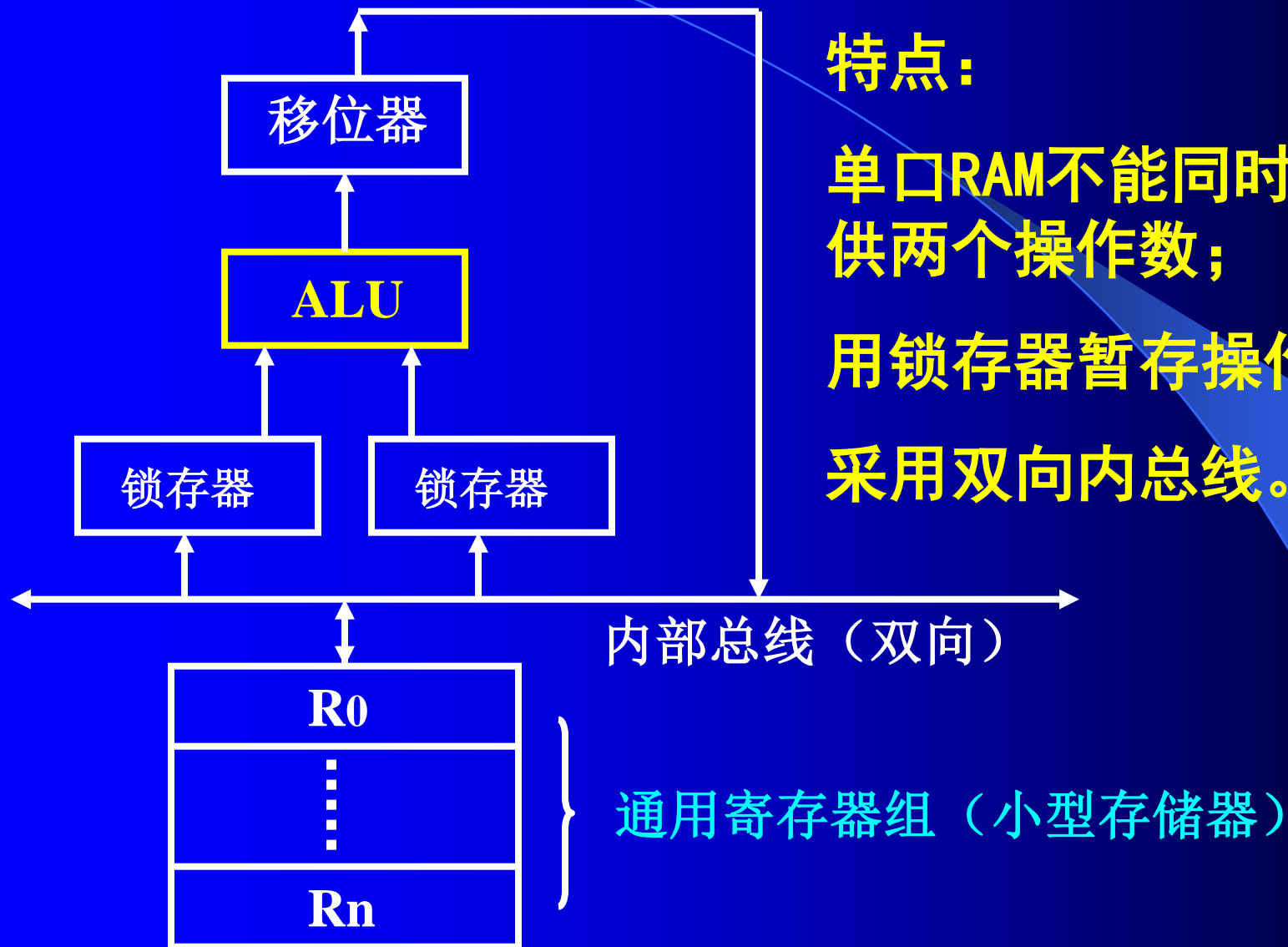


**特点：**

**R各自独立；**

**可同时向ALU提供两个操作数；**  
**采用单向内总线。**

## 2、带输入锁存器的运算器



**特点：**

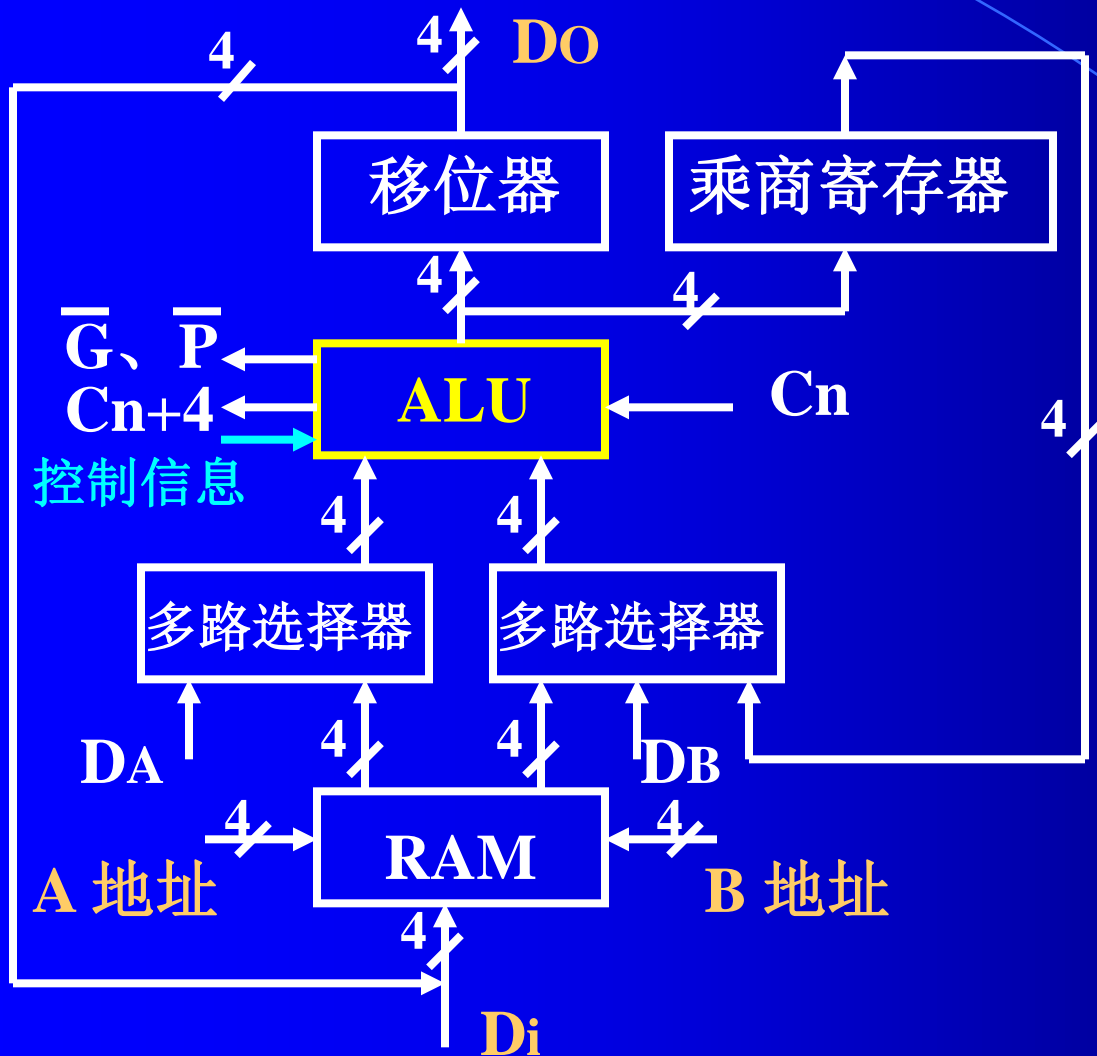
**单口RAM不能同时向ALU提供两个操作数；**

**用锁存器暂存操作数；**

**采用双向内总线。**

### 3、位片式运算器

#### [例] 4位片运算器粗框



特点:

用双口RAM（两地址端、两数据端）作通用寄存器组，可同时提供数据；

用多路选择器作输入逻辑，不需暂存操作数；

ALU增加乘、除功能，用乘商寄存器存放乘数、乘积或商。