# 第五章 总线与I/O子系统

# 本章主要讨论:

接口的基本概念 总线的基本概念 中断方式及其接口组成 DMA方式及其接口组成 IOP与PPU

# 5.1 概 述

#### 5.1.1 总线简介

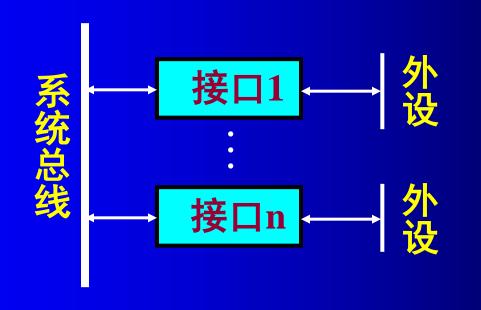
总线(bus):一种用来连接各功能部件并承当部件之间信息传送任务的信息公共通路。

#### 分时共享

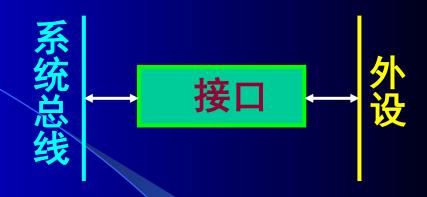
- ✓ 数据总线
- ✓ 地址总线
- ✓ 控制总线

# 5.1.2 接口的功能与类型

1/0接口: 主机和外设的衔接部分, 位于总线和外部设备之间。



# ※I/O接口的基本功能



#### (1)设备寻址

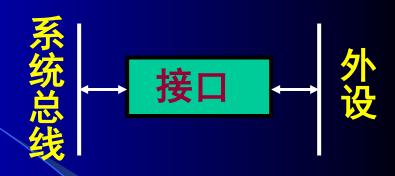
接收CPU送来的地址码,选择接口中的寄存器供CPU访问。

#### (2)数据缓冲

实现主机与外设的速度匹配,缓冲深度与传送的数据量有关。

## (3)预处理功能

串-并格式转换(串口) 数据通路寬度转换(并口) 高-低电平转换



#### (4)控制逻辑功能

接收主机CPU的控制命令、保存状态信息,协助主机实现对I/O传送操作的控制。

# ※对接口中寄存器编址

(1)单独编址

为接口中的每个寄存器(I/O端口)分配独立的端口 地址(可与主存地址重叠)

需设置标志区分访问的对象,如

M/IO { =1 访问存储器 =0 访问I/O端口

用专用的I/O指令(显式I/O指令)实现I/O操作

## (2)与主存统一编址

把接口中的寄存器(I/O端口)当成特殊的主存单元,并与其它主存单元统一编址。

I/O端口地址将占据主存的部分地址空间。 编址的基本原则:

低端地址→主存单元 高端地址→I/O端口

可用普通访存指令(隐式I/O指令)实现I/O操作

# ※I/O接口的分类

1. 按数据传送格式划分

(1)并行接口

接口两侧均并行传输数据。

适用于设备本身并行工作,距主机较近的场合。

(2)串行接口

接口与外设一侧串行传送。

适用于设备本身串行工作,或距主机较远,或需减少 传送线的情况。



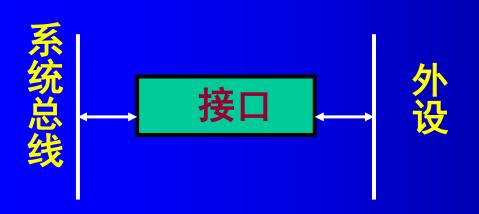
#### 2. 按时序控制方式划分

#### (1) 同步接口

接口与系统总线的信息传送采用同步方式控制

#### (2) 异步接口

接口与系统总线的信息传送采用异步方式控制



#### 3.按I/O操作的控制方式:

- (1)PIO接口(Programed I/Q,程控方式)
- (2) 中断接口(可采用查询方式)
- (3) DMA接口(可插入中断做DMA善后处理)
- (4) IOP/PPU接口(专用处理器/机方式)

## 5.1.3 输入输出控制模式

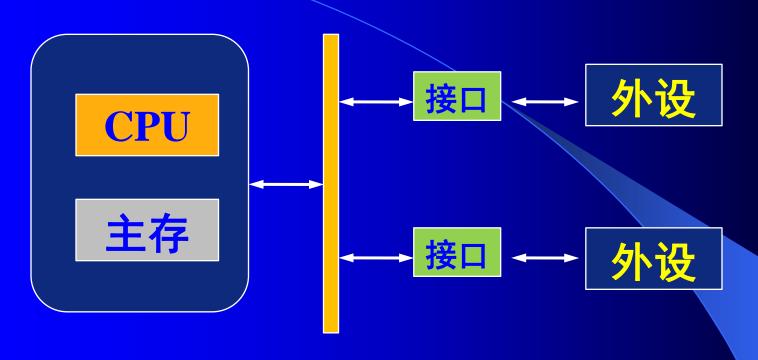




图5-1 计算机系统的两级控制模式

## 对主机而言, 仅考虑第1级控制

- ✓ 直接程序传送
- ✓ 中断方式
- ✓ DMA方式
- ✓ IOP/PPU方式