

4.7 其它高性能存储器介绍

常用来改进存储系统性能的措施：

- ✓ 更高速主存或加长存储器字长
- ✓ 多端口存储器
- ✓ 采用多级Cache
- ✓ 采用交叉存并行存储器

...

4.7.1 双端口存储器

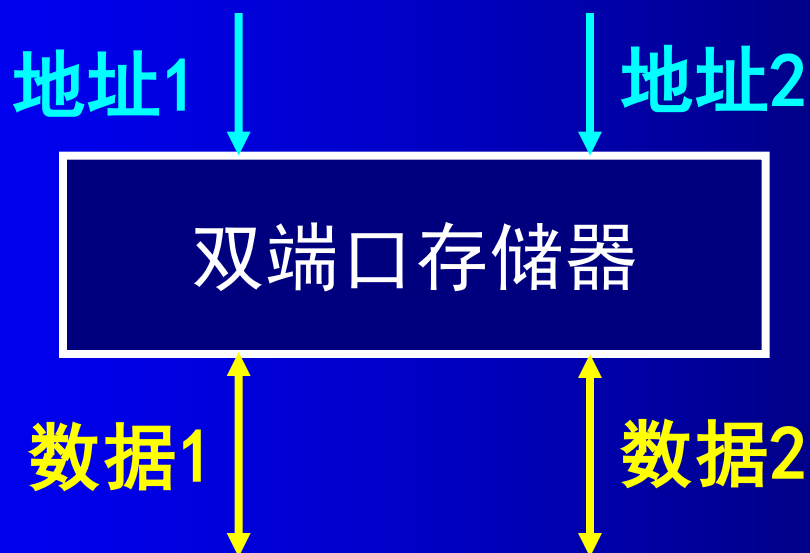
[主存速度与CPU处理速度存在差距]

低速主存无法为CPU提供快速服务。如需同时需要用访问2个主存单元时，更限制了CPU高速处理信息能力的发挥。

为了使CPU缩短等待时间，通常采取一些加速CPU和存储器之间数据传输的特殊措施，如**双端口存储器**等。

1、双端口存储器的逻辑结构

双端口存储器： 同一个存储器具有两组独立的读写控制线路，两个端口分别具有各自的地址线、数据线和控制线，可进行独立的存取操作。



2、无冲突读写控制

当两端口地址不同时，在两端口上进行读写，**不会发生冲突**，可同时进行读写。

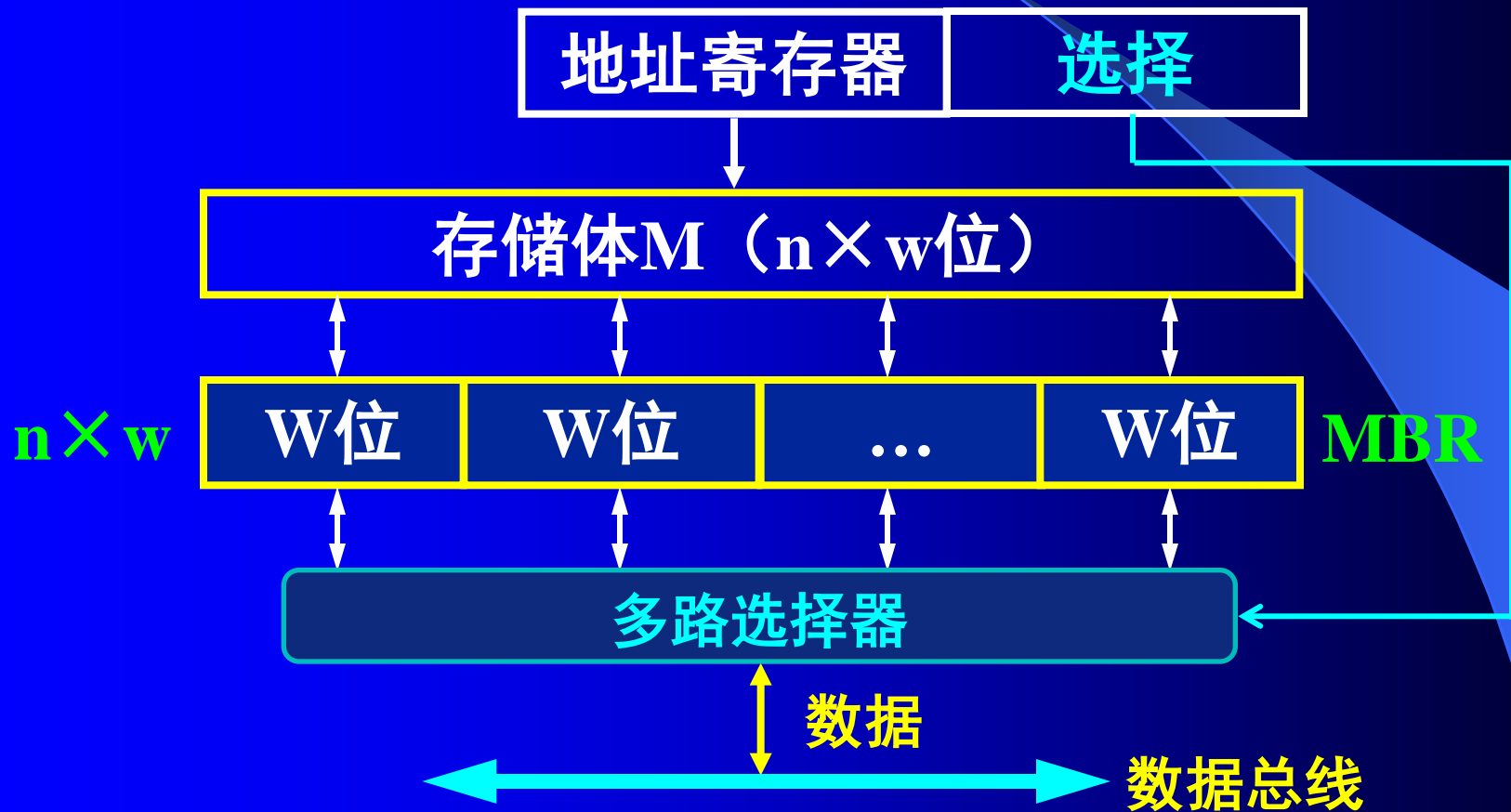
3. 有冲突读写控制

[问题]当两个端口同时存取同一存储单元时，会发生端口间的读写冲突。

[解决方法]设置**BUSY**标志，采用仲裁逻辑，由芯片上的判断逻辑决定由哪个端口优先进行读写操作，而暂时关闭另一个被延迟的端口。

4.7.2 并行存储系统

1. 单体多字并行存储器

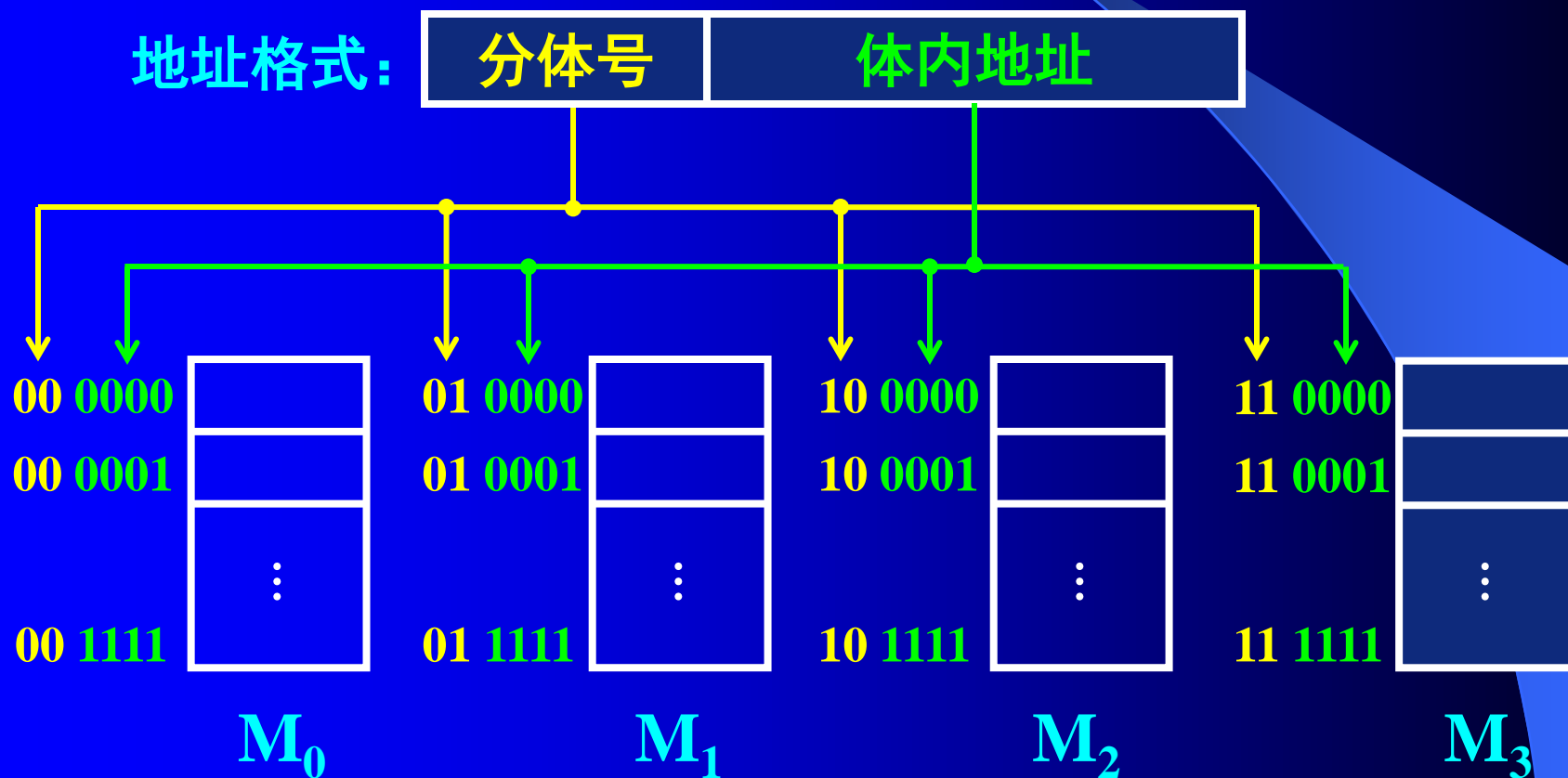


2. 多体交叉并行存储器

(1) 顺序编址方式

※有多个容量相同的独立存储模块；

※模块中的存储单元，依次分配连续的地址码；



顺序编址方式的特点：

- ① 顺序访问地址连续的存储单元时，只能单模块工作（模块串行），其它模块处于空闲状态；
- ② 某个模块发生故障时，一般也不会影响其它模块正常工作，存储器容错性好；
- ③ 通过增加存储分体的数量，来扩展存储器容量比较方便，存储器扩展性好；
- ④ 模块之间是按串行方式工作的，会存储器的带宽受到限制；

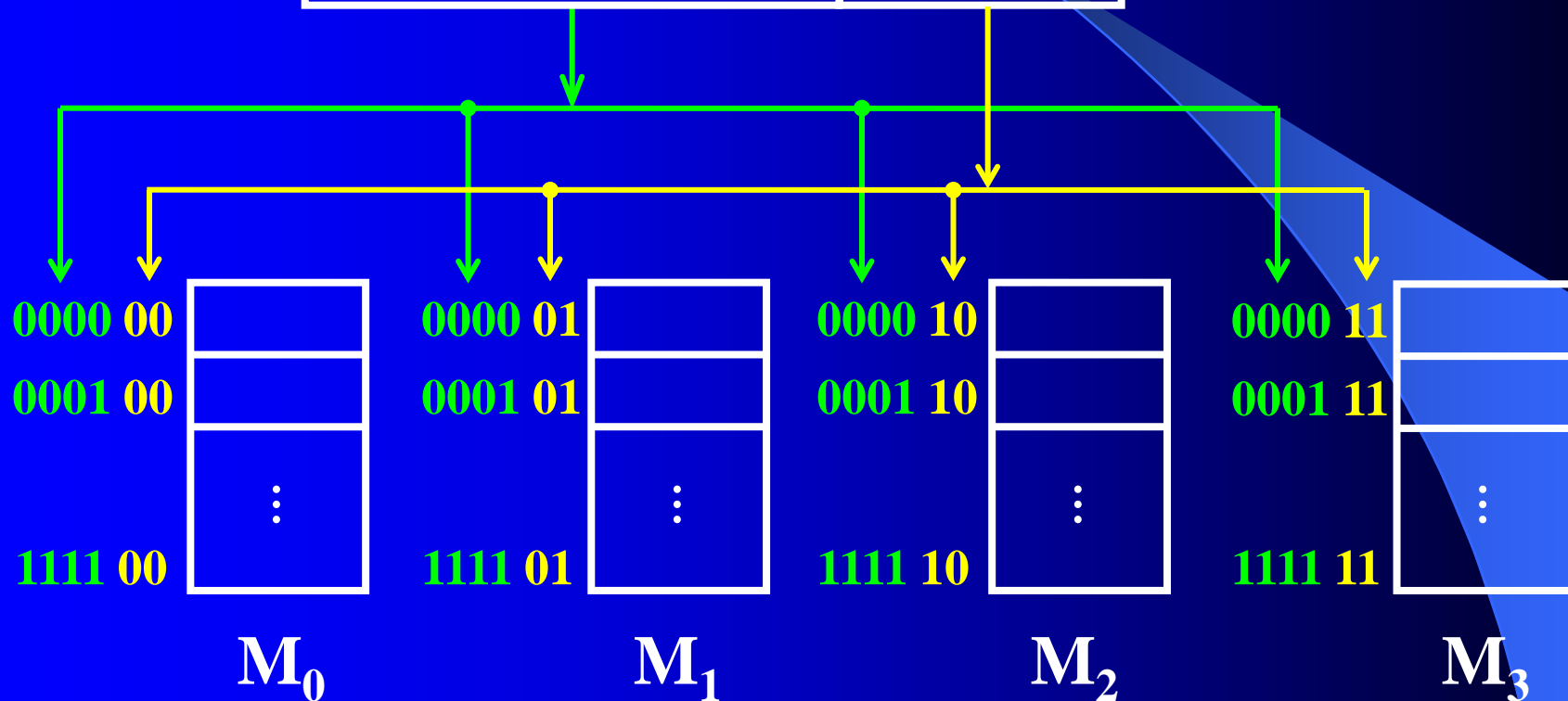
(2) 交叉编址方式

※有多个容量相同的独立存储模块；

※连续地址被依次分配到不同模块中的存储单元；

地址格式：

体内地址	分体号
------	-----



[特点] 存取周期不变时，流水式并行访存能**提高带宽**；

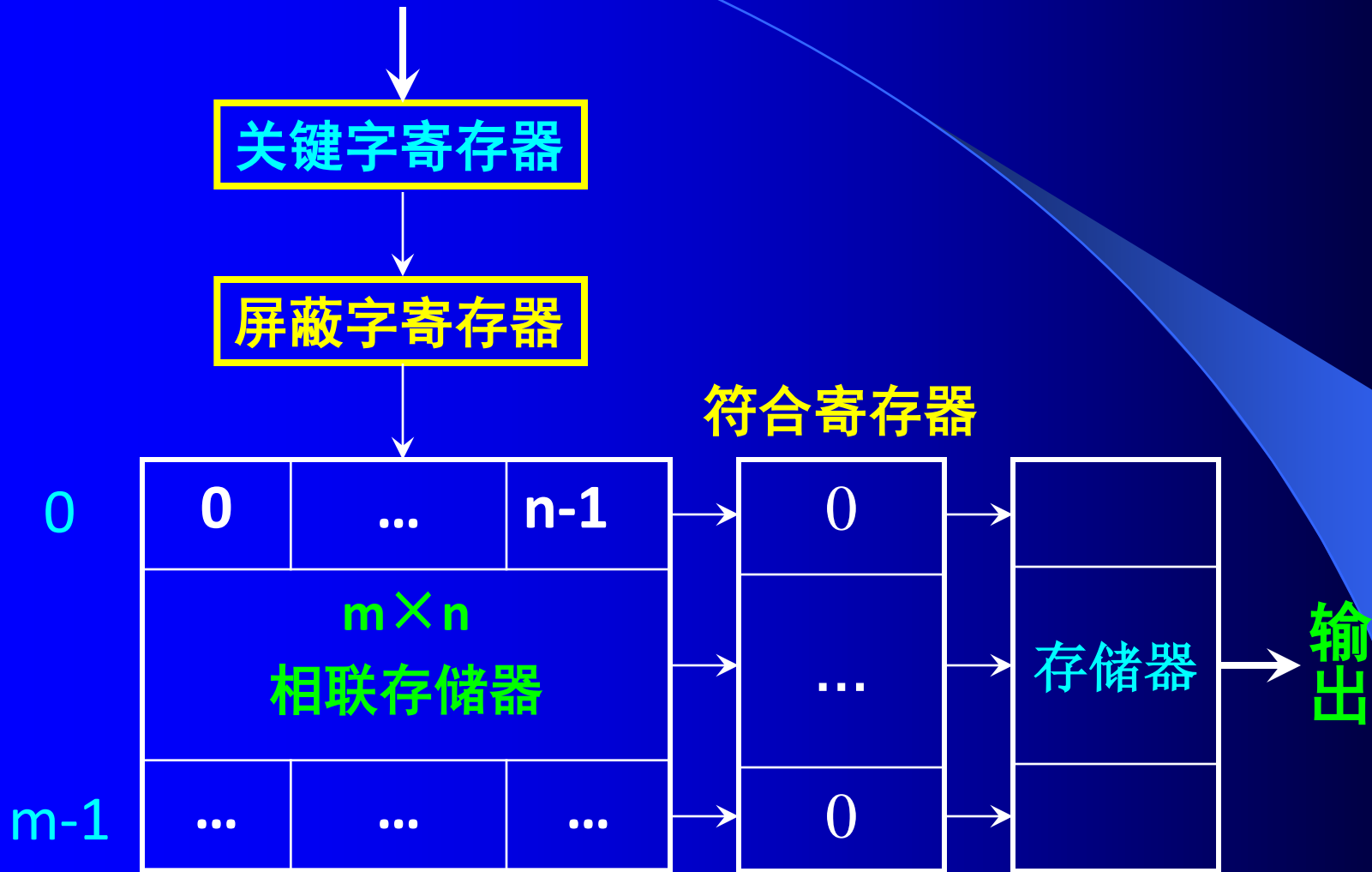
4.7.3 相联(联想)存储器

1. 基本原理

根据存储单元所存内容的一部分作为检索项(即关键字项)，去检索存储器，并对存储器中与该检索项符合的存储单元内容进行读出或写入。

- ✓根据存储的**内容**进行寻址。
- ✓寻址字段叫做**关键字**。
- ✓存储的内容：**关键字+数据**，其中关键字是地址，数据则是被读写的信息。

2. 联想存储器的组成



3. 联想存储器的应用

在计算机系统中，联想存储器 (**Associative Memory**) 主要用于存放需要快速查找的内容，如：虚拟存储器中存放**段表**、**页表**和**快表**等；在高速缓冲存储器中，相联存储器作为存放 cache 的行地址之用。

[例4-13]存储器按**字节**编址，虚地址空间大小为**16M**，主存地址空间大小为**1M**，页面大小为**4KB**。系统运行到某时刻，页表的部分内容和TLB的状态分别如**表4-6**所示，表中的页框号及标记字段为十六进制。

请回答下列问题：

(1) 虚拟地址共有几位，哪几位表示虚页号？物理地址共有几位，哪几位表示页框号（物理页号）？

(2) 虚地址**001C60H** 和**024BACH**所在的页面是否在主存中？若在主存中，则该虚拟地址对应的物理地址是什么？若不在，则请说明理由。