Schaltwerke

Donnerstag, 6. Juni 2019

Aufgabe 1: Flipflops

Geben Sie zu den bekannten Flipflop Typen (RS/D/T/JK) jeweils die Zustandsübergangsfunktion an. (Eingang | Zustand $_{alt}$ | Zustand $_{neu}$)

00	4
1/2	4

	٢	S	eall	eneu
	0	0	0	0
	0	0	1	1
	0	1	0	1
	0	1	7	1
	7	O	0	0
	7	0	7	0
Verbotene Eingangs-	5	1	0	4
belegung	1	7	7	4

Ds

×	ealt	eneu
O	0	0
0	7	0
1	0	1
1	7	1

7:

×	ealt	eneu
O	0	0
0	1	1
1	0	7
1	1	0

JK:

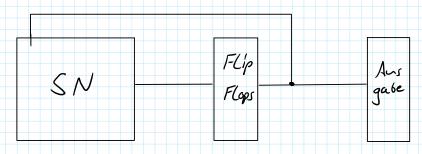
k	j	eall	eneu
0	0	0	0
0	0	1	1
0	1	0	1
0	1	7	1
7	0	0	0
7	0	7	0
1	1	0	1
1	7	1	0

Bei RS-FF verbotene Belegung hier erlaubt; Verhalten dieser Belegung identisch zu T-FF

Aufgabe 2: Schaltwerk

Erstellen Sie ein Schaltwerk, welches an einer 3-bit Ausgabe die Zahlen von 0 bis 7 dual in aufsteigender Reihenfolge ausgibt. Es sollen zuerst alle geraden, danach alle ungeraden Zahlen ausgegeben werden. Realisieren Sie die Aufgabe jeweils mit RS- sowie D-Flipflops.

Schallwerksentwurf:



Anzahl FFs bestimmen:

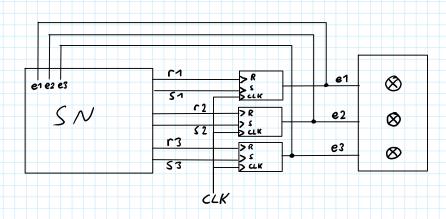
- Anzahl verschiedener Zustande: 8

⇒ passende Zweierpolenz suchen: 2° ≥ 8

⇒ n=3

=> 3 Flip Flops

mil RS-FF:



Zustandsübergangstabelle:

- 1) Eingungsspallen eintragen [0 bis 2º-1]
- 2) Ergebnisspallen eintragen ["was folgt auf was?"]
- 3) Flip Flop Spallen eintragen ["welche Eingungsbelegung am Flip Flop überführt e; > e; 1?"]

e 1	e2	e3	r1	S1	۲2	S2	r3 53	3 e1'	e2'	es'
0	0	0	*	0	0	1	* 0	0	1	0
0	0	1	*	0	0	1	ء م	* 0	1	1
0	1	0	0	1	1	0	* (0 1	٥	0
0	1	1	0	1	1	0	0	* 1	0	1
1	0	0	0	*	0	1	*	0 1	1	0
1	0	1	0	*	0	1	0 :	* 1	1	1
1	1	0	1	0	1	0	0	10	0	1
1	1	1	1	0	1	0	7	0 0	0	0
			1							

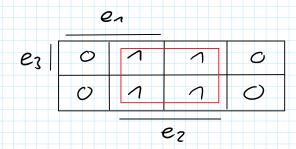
KV - Diagramme:

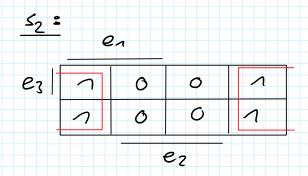
- Für jeden Flip Flop - Eingang ein eigenes KV - Diagramm

51:

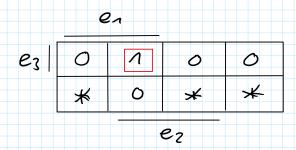
$$S_1 = \overline{e}_1 e_2$$



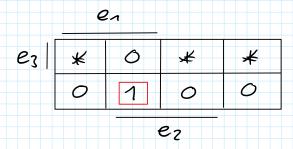




r3:

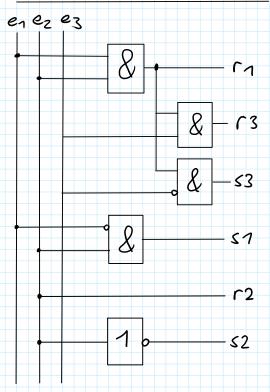




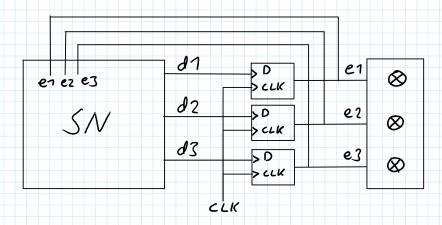


53 = e1 e2 e3

Schaldnetz zeichnen:



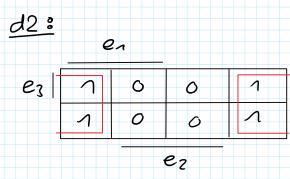
mit O-FFs:



Zustandsübergangstabelle:

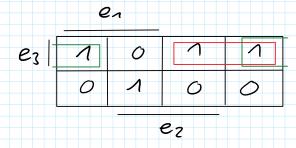
e1	ez	ез	d1	d2	d3	en'	e2'	e31
0	0	0	0	1	0	0	1	0
0	0	1	0	1	1	0	1	1
0	1	0	1	0	0	1	0	0
0	1	1	1	0	1	1	0	1
1	0	0	1	1	0	1	1	0
1	0	1	1	1	1	1	1	1
1	1	0	0	0	1	0	0	1
1	1	1	0	0	0	0	0	0

KV-Diagramme:

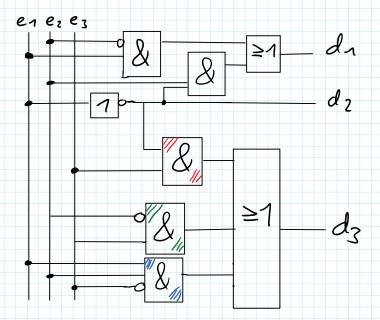


$$d_2 = \overline{e_2}$$





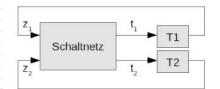
Schallnelz zeichnen:



Aufgabe 3: Schaltwerk

Betrachten Sie das gegebene Schaltwerk. Wie muss das neue Schaltnetz gestaltet sein, wenn die vorhandenen T-Flipflops durch a) D-Flipflops b) JK-Flipflops ersetzt werden?

Zeichen Sie die neuen Schaltwerke.



Z_1	\mathbf{Z}_2	t ₁	t ₂
0	0	0	1
0	1	1	1
1	0	0	1
1	1	1	0

a) Zustands übergangstabelle:

2, 22	En	£ ₂	71	721	
0 0	0	7	0	1	
0 1	1	1	1	0	
10	0	1	1	7	
1 1	1	0	0	1	

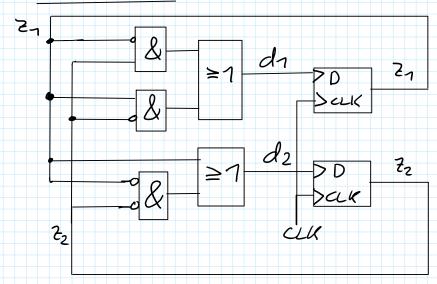
-> Ersetze die ti-Spallen durch di-Spallen

2, 22	da	dz	71	721
0 0	0	7	0	1
0 1	7	0	1	0
10	1	1	1	7
1 1	0	1	0	1

$$\Rightarrow d_1 = \overline{z_1} z_2 \vee \overline{z_1} \overline{z_2}$$

$$d_2 = \overline{z_1} \vee \overline{z_1} \overline{z_2}$$

Schallwerk:



6) Zuslandsübergangslabelle:

2, 22	En	ŧΖ	71 72
0 0	0	1	0 1
0 1	1	1	7 0
10	0	1	1 1
7 7	1	0	0 1

=> Erselze t; - Spallen durch j; - und k; - Spallen

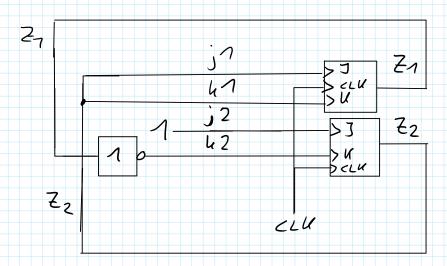
2,	22	j	41	Js	lez	71	721	
O	0	0	*	1	*	0	1	
0	1	1	*	 	1	7	0	
1	0	*	0	1 1	*	7	7	
1	1	*	7	 *	0	0	1	
		ı				l		

$$\Rightarrow j_1 = z_2 \qquad j_2 = 1$$

$$k_1 = z_2 \qquad k_2 = z_1$$

Erinnerung: 3K-FF		
j li	eall	eneu
00	0	0
00	1	1
01	0	6
01	1	0
70	0	1
10	1	
7 1	6	1
2 1	1	0
		1

Schallwerk zeichnen;



alternative Losung:

Verhalden des JK-FF bei $j=1, k=1 \iff T-FF$: t=1; bei $j=0, k=0 \iff T-FF$: t=0

=> Schallnetz muss nicht veranderd werden:

$$j_1 = k_1 = t_1$$

$$j_2 = k_2 = t_2$$

Anmerlungo Diese Losung ist im allgemeinen nicht die am weitesten vereinfachte Lasung?