

Universidade do Algarve

Trabalho final de Computação Reconfigurável

Alexandre André Neves Pita
74526

Curso de Engenharia de Sistemas e Tecnologias Informáticas
Instituto Superior de Engenharia

4 de maio de 2025

Conteúdo

1 Introdução

O Trabalho Final da unidade curricular de Computação Reconfigurável tem como principal objetivo o desenvolvimento de um projeto que integre diversos componentes de hardware reconfigurável, implementados em VHDL, os quais foram previamente concebidos ao longo dos trabalhos realizados durante o semestre. Este projeto pretende consolidar os conhecimentos adquiridos, promovendo a aplicação prática dos mesmos, e explorar a interligação e o controlo conjunto de vários módulos.

O procedimento deste trabalho consiste na filtragem de um sinal com ruído, com o objetivo de obter um sinal mais limpo.

Antes de ser transmitida, a informação proveniente do filtro é processada por um módulo de encriptação, que assegura a proteção dos dados durante a transmissão.

De seguida, a informação encriptada é enviada para um módulo UART, responsável pela transmissão em série para o "Controller2".

No "Controller2", essa mesma informação é recebida por outro módulo UART, que converte os dados de formato série para paralelo, permitindo o seu encaminhamento para o módulo de desencriptação.

Após o processo de desencriptação, procede-se à filtragem do sinal, sendo os dados resultantes armazenados num ficheiro ROM.

A imagem apresentada em seguida ilustra a arquitetura simplificada do sistema proposto para este trabalho.

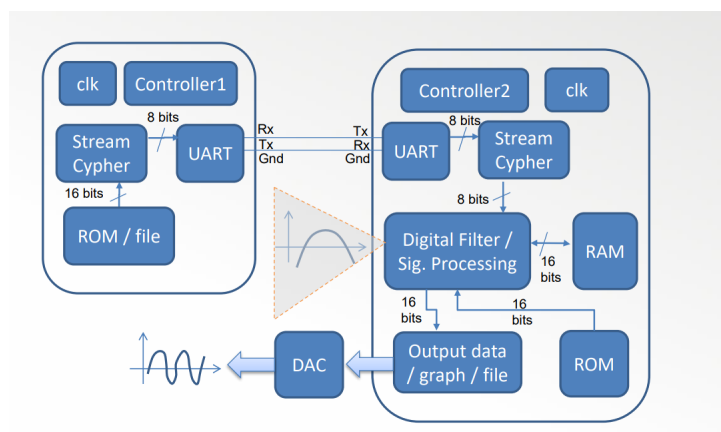


Figura 1: Arquitetura do sistema proposto.

Ao observar a imagem, é possível identificar dois controladores, designadamente o "Controller1" e o "Controller2".

No interior do "Controller1" encontram-se vários módulos, descritos na lista abaixo:

- **Módulo ROM / File:** Módulo que contém informação acessível por outros componentes. Neste projeto, foi utilizada uma ROM para armazenamento dos dados correspondentes ao filtro.
- **Módulo Cypher:** Responsável pela encriptação da mensagem proveniente da ROM.

- **Módulo UART:** Encarregado de transmitir, de forma sequencial, a informação encriptada para o "Controller2".

No "Controller2", também existem vários módulos, que são os seguintes:

- **Módulo UART:** Encarregado de receber, de forma sequencial, a informação encriptada pelo "Controller1".
- **Módulo Cypher:** Responsável pela descriptação da mensagem proveniente da ROM.
- **Módulo Digital Filter:** Módulo responsável pela filtragem do sinal, que é processado pelo módulo de descriptação.
- **Módulo ROM / File:** Módulo que contém informação acessível por outros componentes. Neste projeto, foi utilizada uma ROM para armazenamento dos dados correspondentes ao sinal com ruído.
- **Módulo RAM:** RAM componente de escrita e leitura de dados. Neste projeto o mesmo não foi utilizado pois este foi escrito automaticamente para o ficheiro ROM.
- **Módulo Output data:** Escrita num ficheiro de texto, com o objetivo de armazenar os dados filtrados.

2 Literature Review

Summarize relevant background and previous work.

3 Methodology

Explain how you conducted the study or research.

4 Results and Discussion

Present and interpret your findings.

5 Conclusion

Summarize contributions and suggest future work.

A Appendix A

Any supplementary material here.