

Rapport du Travail 10

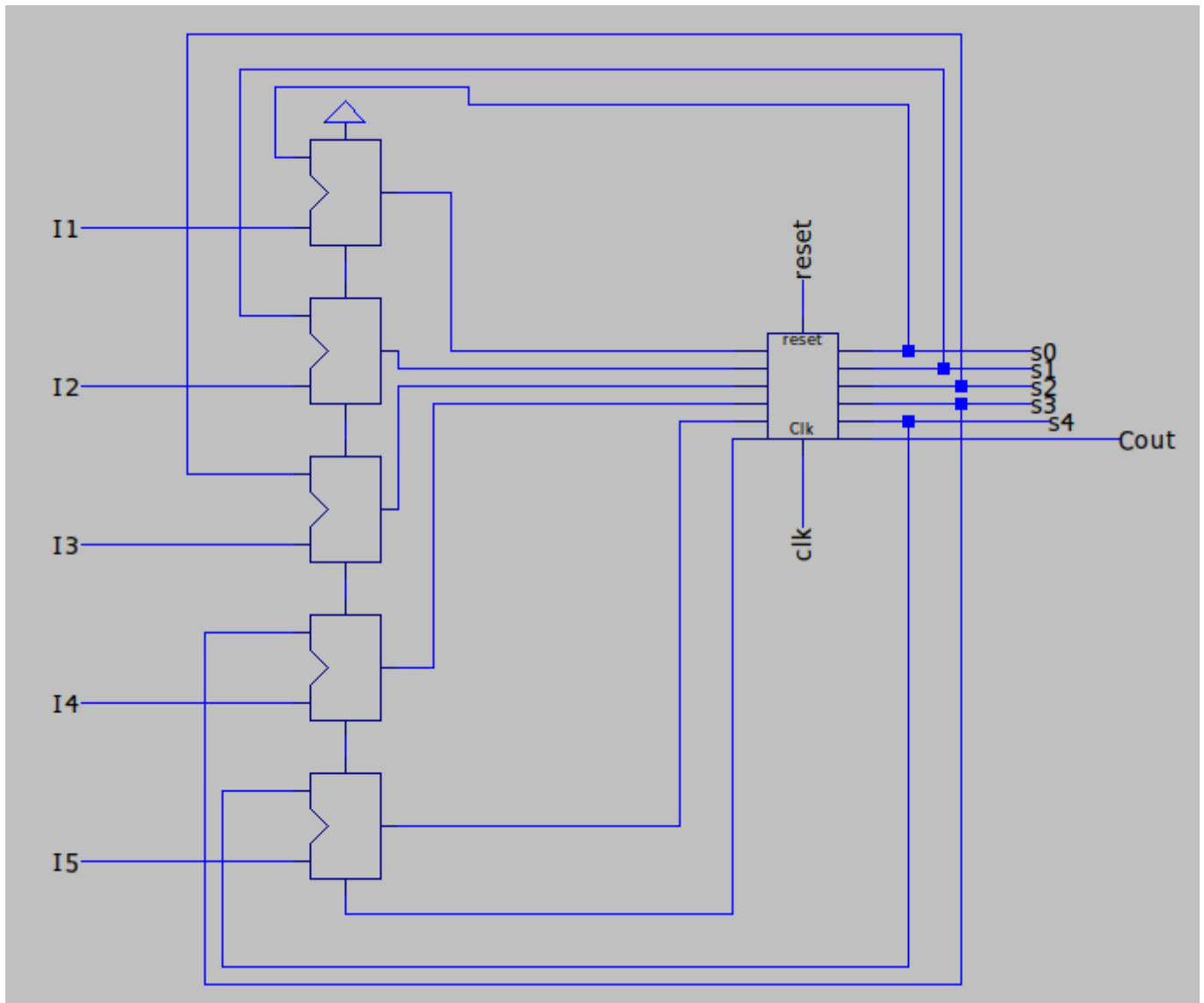
Alexandre Dewilde

April 22, 2021

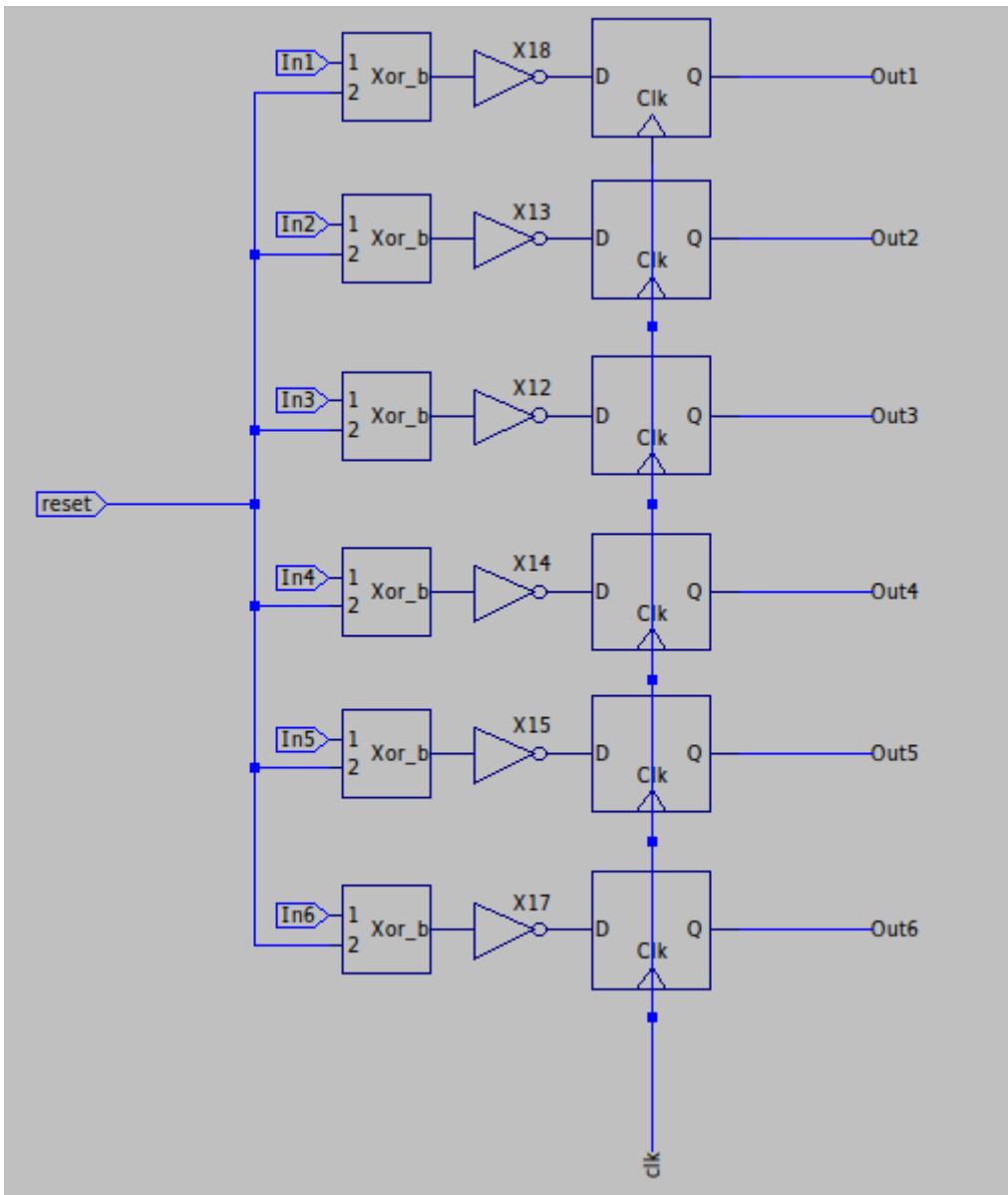
Note : le fichier de la simulation dans le zip s'appelle circuit

1 Schématique du compteur et des différents blocs logiques

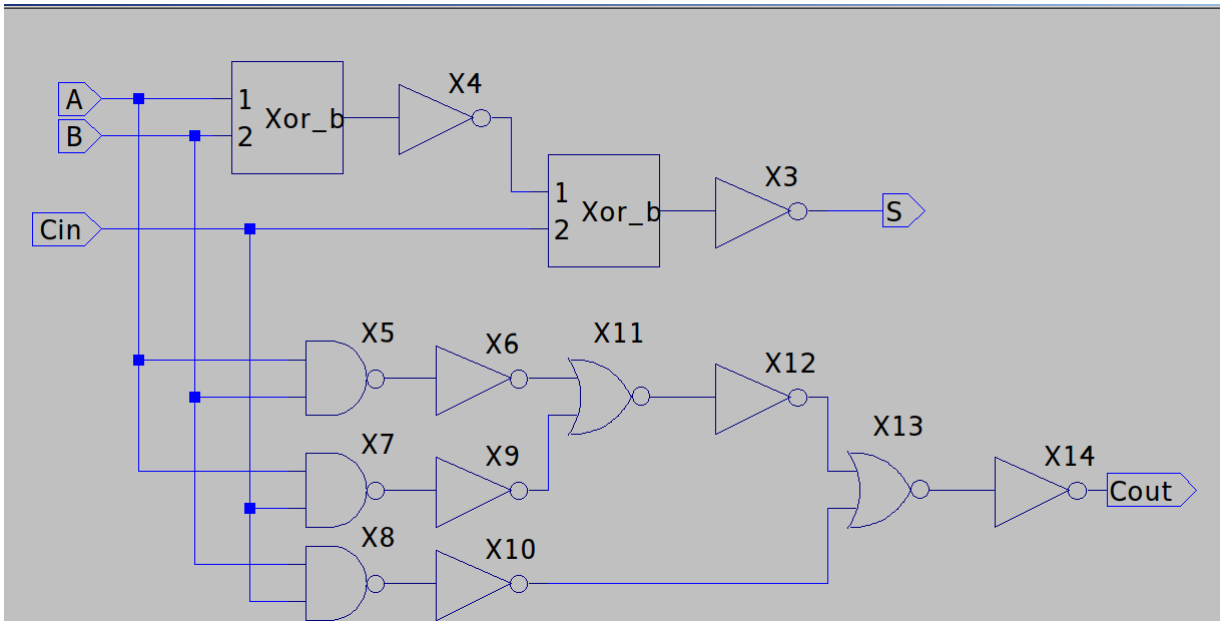
1.1 Compteur



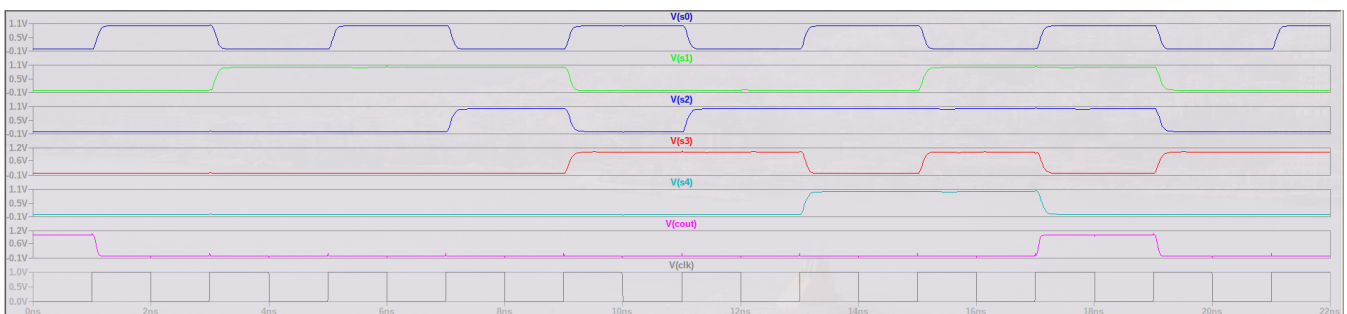
1.2 Resetable DFF à 6 entrées



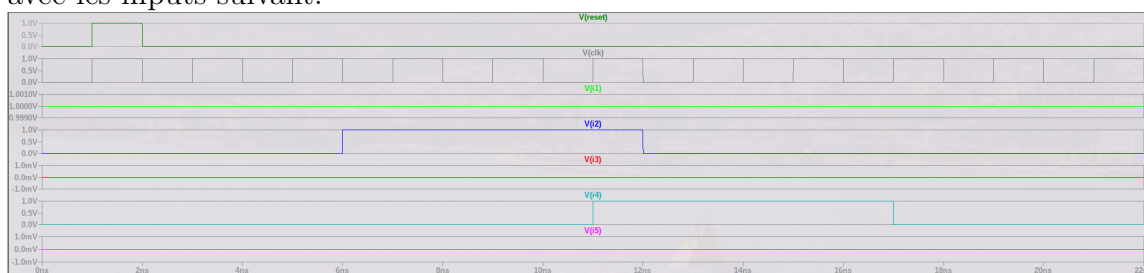
1.3 Additionneur



2 Résultat de la simulation avec compteur par 1 durant 3 cycles - compteur par 3 durant 3 cycles - compteur par 9 durant 3 cycles.

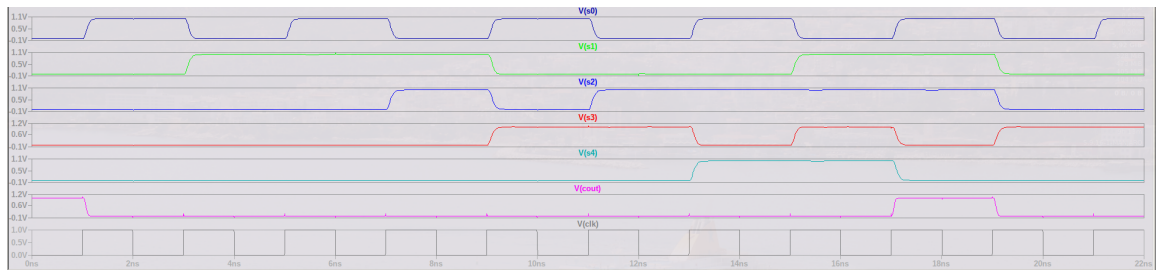


avec les inputs suivant:



3 Même simulation à la fréquence maximale en précisant bien la valeur de cette fréquence en MHz

La fréquence maximale est de 500mhz et cele produit cet output la:



4 Conclusion

En conclusion, le compteur marche parfaitement, tout s'est bien passé.