

Rapport du Travail 8

Alexandre Dewilde

April 4, 2021

Note : le fichier du circuit s'appelle circuit.asc

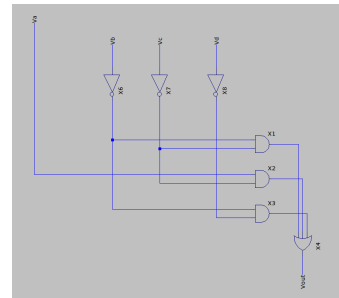
1 Fonction du devoir précédent, table de vérité et diagramme de Karnaugh

A	B	C	D	Y
0	0	0	0	1
0	0	0	1	1
0	0	1	0	X
0	0	1	1	0
0	1	0	0	X
0	1	0	1	0
0	1	1	0	0
0	1	1	1	X
1	0	0	0	X
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

$\frac{AB}{CD}$	00	01	11	10
00	1	X	1	X
01	1	0	1	1
11	0	X	0	0
10	X	0	0	1

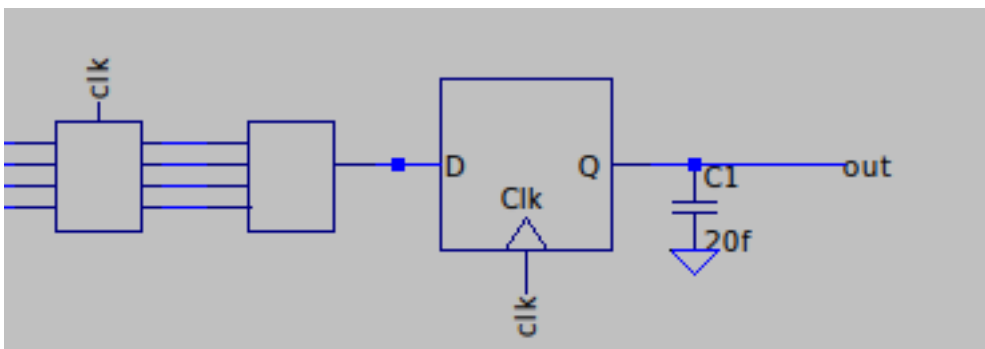
La fonction :

$$\overline{B} \overline{C} + A\overline{B} + \overline{B} \overline{D}$$

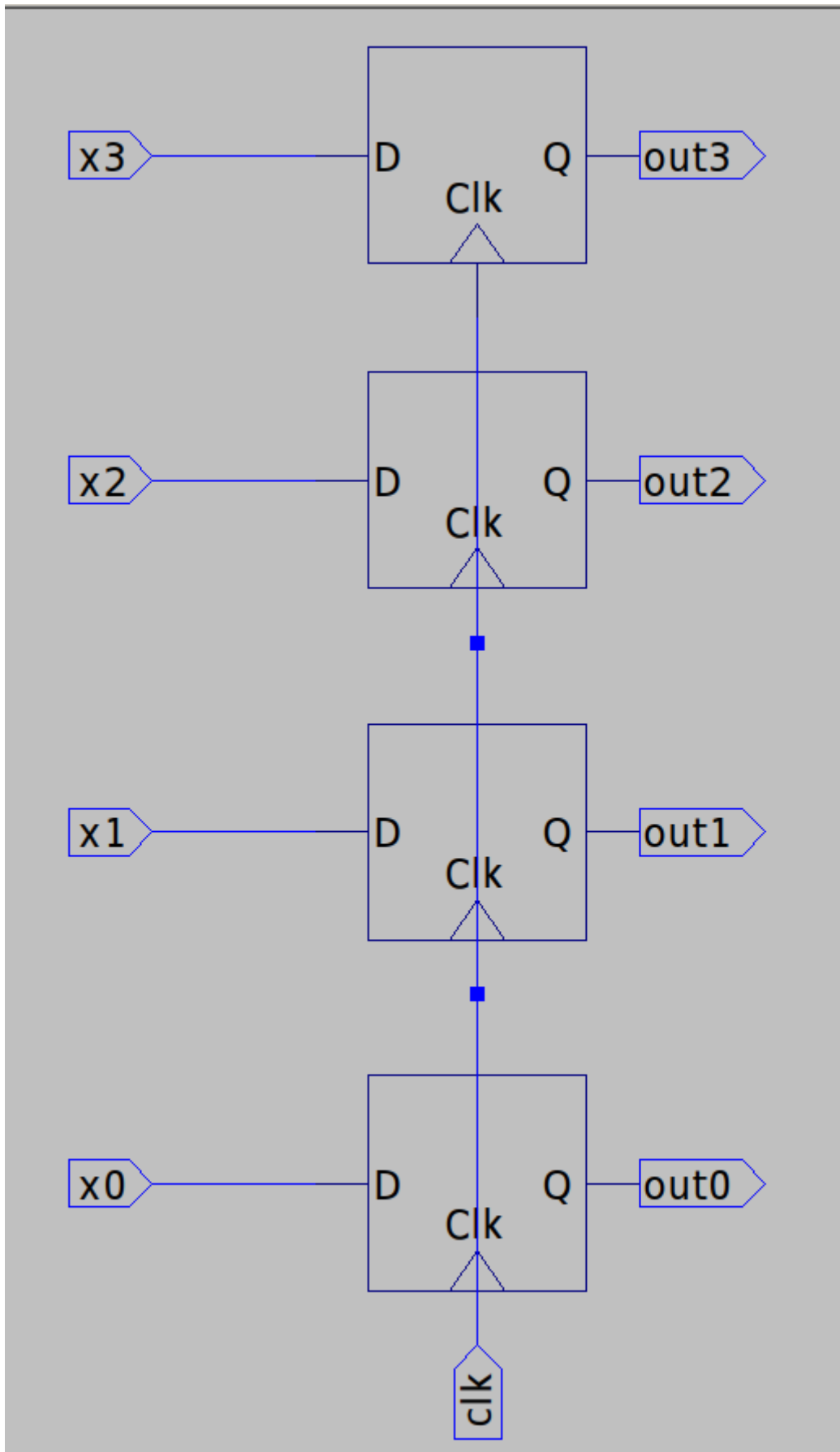


Avec un temps de propagation de 0.45 nanosecondes

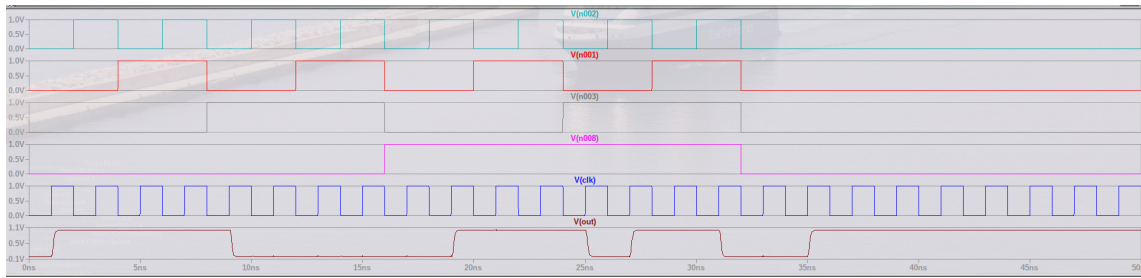
2 Schéma du circuit



Le dff à 4 entrées et 4 output :



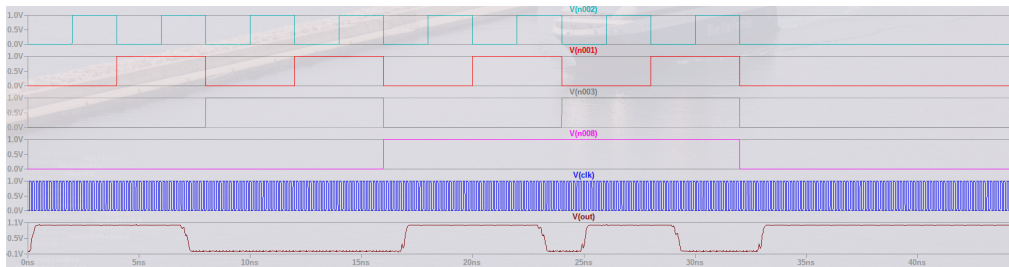
3 Simulation en parcourant la table de vérité, avec clk à 500MHz



4 A frequence maximale

Par expérimentation on arrive à monter à une période de 150 pico secondes, ce qui correspond a 6.666 Giga hertz, au dela cela donne des résultats mauvais.

Voici les résultats à fréquences maximale.



5 Conclusions

Conclusion, on peut monter la fréquence jusqu'a 6.6GHz, au dela de ce seuil, les résultats ne sont pas bon, lorsque l'on compare au temps de propagation, estimé au dernier devoir à 0.45 ns, on ne peut pas tirer de réel conclusion, car le temps de propagation est plus élevé que la période (150picosecondes), en toutes logique la période devrait etre supérieur au temps de propagation pour que le signal se propage dans le circuit.