

# Быстродействующие аналого-цифровые преобразователи фирмы National Semiconductor

Геннадий ШТРАПЕНИН,  
к. ф.-м. н.,  
gshtrapenin@electron.usurt.ru

В предыдущей статье [1] мы рассматривали интегральные аналого-цифровые преобразователи (АЦП) National Semiconductor общего применения с максимальными частотами преобразования до 1,5 МГц. Широкое внедрение различных устройств цифровой обработки высокочастотных и, в частности, видеосигналов, цифровой осциллографии, а также радиоприемных устройств с прямым аналого-цифровым преобразованием радиочастотных сигналов, потребовало от разработчиков электронных компонентов создания быстродействующих экономичных интегральных аналого-цифровых преобразователей (БАЦП). Компания National Semiconductor — один из ведущих мировых производителей интегральных микросхем (ИМС) БАЦП различных типов [2], номенклатура которых насчитывает несколько десятков наименований. В данной статье мы рассмотрим наиболее примечательные ИМС БАЦП National Semiconductor, сочетающие в себе весьма высокие, а подчас и уникальные характеристики со сравнительно небольшой стоимостью.

Основные электрические параметры современных АЦП, которые можно условно разделить на статические, характеризующие величины входных и выходных сигналов, разрешающую способность преобразователя, погрешности преобразования постоянного напряжения, температурную нестабильность, а также динамические, определяющие время и максимальную частоту преобразования, шумовые и другие параметры, были приведены в работе [1]. Отметим, что для БАЦП, в отличие от АЦП общего применения, важное значение имеют их динамические и шумовые характеристики:

- **отношение сигнал/шум (Signal to Noise Ratio — SNR)**, равное отношению среднеквадратического значения величины входного сигнала  $V_{in}$  к среднеквадратическому значению величины шума  $V_{noise}$  (за исключением гармонических искажений), выраженное в децибелах:  $SNR = 20 \log [V_{in}/V_{noise}]$ . Величина SNR позволяет определить долю шума в измеряемом сигнале по отношению к полезному сигналу. Шум, измеряемый при расчете SNR, не включает гармонические искажения, но включает шум квантования. Для АЦП с определенным разрешением именно шум квантования ограничивает возможности преобразователя теоретически лучшим значением отношения сигнал/шум, которое определяется как:  $SNR = 6,02N + 1,76$ , где  $N$  — разрядность

АЦП. В частности, для идеального 12-разрядного АЦП  $SNR = 74$  дБ. Спектр шума квантования АЦП стандартных архитектур имеет равномерное распределение по частоте. Поэтому величина этого шума не может быть уменьшена путем увеличения времени преобразования и последующего усреднения результатов. Шум квантования может быть снижен только путем проведения измерений с помощью АЦП большей разрядности;

- **суммарный коэффициент гармоник (Total Harmonic Distortion — THD)** — отношение среднеквадратического значения суммы высших гармоник к среднеквадратическому значению основной гармоники, выраженное в децибелах. THD определяется по формуле:  $THD = 10 \log [(V_2^2 + V_3^2 + \dots)/V_1^2]$ ;
- **отношение сигнал/(шум + искажения) (Signal to Noise and Distortion — SINAD)** более полно описывает шумовые характеристики АЦП. SINAD учитывает величину как шума, так и гармонических искажений по отношению к полезному сигналу и равно отношению среднеквадратического значения основной гармоники к среднеквадратическому значению суммы всех составляющих сигнала вплоть до  $1/2$  частоты дискретизации, кроме основной гармоники и постоянной составляющей. Измеряется в децибелах и определяется по формуле:  $SINAD = 10 \log [(V_1^2)/(V_2^2 + V_3^2 + \dots + V_{noise}^2)]$ .

Если известны SNR и THD, значение SINAD можно получить из следующего выражения:  $SINAD = 10 \log [1/(10^{-SNR/10} + 10^{THD/10})]$ ;

- **эффективное число разрядов (Effect Number of Bits — ENOB)** — другой метод расчета отношения сигнал/шум.  $ENOB = (SINAD - 1,76)/6,02$ , где SINAD — реальное значение отношения сигнал/(шум + искажения) в децибелах для конкретного АЦП. Большое влияние на этот параметр оказывает скорость нарастания входного сигнала и время выборки устройства выборки-хранения АЦП, которые делают ENOB сильно зависимым от частоты входного сигнала;
- **динамический диапазон, свободный от паразитных составляющих (Spurious Free Dynamic Range — SFDR)** — выраженная в децибелах разность между среднеквадратическими значениями основной составляющей входного сигнала и максимальной паразитной составляющей (максимальной гармоникой или шумовой компонентой). Величина SFDR ограничена снизу амплитудой максимальной гармоники паразитных выбросов на выходе АЦП в диапазоне его рабочих частот.

Большинство быстродействующих АЦП National Semiconductor маркируется четырьмя группами символов следующим образом:

ADC NN XX F,

Таблица. Основные параметры быстродействующих аналого-цифровых преобразователей National Semiconductor

Тип	Разрядность	Максимальная частота преобразования	Напряжение питания	Потребляемая мощность	Входное напряжение	Интегральная нелинейность	Дифференциальная нелинейность	Динамические и шумовые характеристики					Температурный диапазон	Примечание
	Бит	МГц	V	мВт		INL	DNL	ENOB	SINAD	SNR	SFDR	THD		
		мин	тип	макс	макс	EMF	EMF	Бит	дБ	дБ	дБ	дБ		
ADC1173	8	15	3,0	33	2,0	±0,5	±0,4	7,6	47,7	48,7	55,0	−54	I*	
ADC1175	8	20	5,0	60	2,0	±0,5	±0,35	7,3	46,0	47,0	58,0	−57	I*	
ADC1175-50	8	50	5,0	125	2,0	±0,8	±0,7	7,2	45,0	45,0	56,0	−54	I*	
ADC08060	8	60	3,0	78	1,6	±0,5	±0,4	7,6	47,0	47,0	63,0	−63	I	Режим Power Down
ADC08L060	8	60	3,0	39	1,6	+0,5; −0,2	±0,25	7,8	47,4	48,0	59,0	−57	I	То же
ADC08100	8	100	3,0	130	1,6	±0,5	±0,4	7,5	47,0	47,0	60,0	−60	I	То же
ADC08200	8	200	3,0	210	1,6	+1,0; −0,3	±0,4	7,3	46,0	46,0	60,0	−60	I	То же
ADCS9888	8 строен.	205	3,3	1290	0,5 – 1,0	+1,2; −1,0	+0,8; −0,6	—	—	43,5	—	—	I	Специализированный для видео
ADC08D500	8 двоен.	500	1,9	1400	0,9	±0,3	±0,15	7,5	47,0	48,0	55,0	−55	I	Интерфейс LVDS. Power Down
ADC081000	8	1000	1,9	1430	0,8	±0,3	±0,15	7,5	47,0	48,0	55,0	−55	I	То же
ADC08D1000	8 двоен.	1000	1,9	1600	0,8	±0,3	±0,15	7,5	47,0	48,0	55,0	−55	I	То же
ADC081500	8	1500	1,9	1000	0,7	±0,3	±0,15	7,4	46,3	47,1	55,0	−55	I	То же
ADC08D1500	8 двоен.	1500	1,9	1900	0,7	±0,3	±0,15	7,4	46,3	47,1	55,0	−55	I	То же
ADC10321	10	20	5,0	98	2,0	±1	±0,5	9,2	57,0	56,0	62,0	−56	I	
ADC10030	10	30	5,0	125	2,0	±0,45	±0,4	9,1	57,0	58,0	62,0	−61	I	
ADC10D020	10 двоен.	20	3,0	150	2,0	±0,7	±0,35	9,5	59,0	59,0	75,0	−73	I	
ADC10D040	10 двоен.	40	3,3	257	2,0	±0,6	±0,35	9,5	59,0	60,0	72,0	−69	I	
ADC10040	10	40	3,0	56	1,0; 1,5; 2,0	±0,3	±0,3	9,6	59,5	59,6	80,0	−78	I	Переключаемое входное напряжение
ADC10065	10	65	3,0	69	1,0; 1,5; 2,0	±0,3	±0,3	9,6	59,4	59,6	80,0	−74	I	То же
ADC10080	10	80	3,0	80	1,0; 1,5; 2,0	±0,5	±0,25	9,5	59,0	59,5	78,8	−72	I	То же
ADC12010	12	10	5,0	160	4,0	±0,5	±0,3	11,3	70,0	70,0	92,0	−88	I	
ADC12020	12	20	5,0	185	4,0	±0,55	±0,4	11,3	70,0	70,0	85,0	−82	I	
ADC12040	12	40	5,0	340	4,0	±0,7	±0,4	11,2	69,5	70,0	86,0	−82	I	
ADC12D040	12 двоен.	40	5,0	600	4,0	±0,7	±0,4	10,9	68,0	68,0	80,0	−78	I	
ADC12DL040	12 двоен.	40	3,3	210	2,0	±0,8	±0,3	11,1	68,5	69,0	85,0	−83	I	
ADC12L066	12	66	3,3	357	2,0	±1,2	±0,4	10,7	66,0	66,0	80,0	−77	I	
ADC12DL065	12 двоен.	66	3,3	360	2,0	±0,75	±0,4	11,1	68,5	69,0	85,0	−83	I	
ADC12L080	12	80	3,3	425	2,0	±1,2	±0,4	10,7	66,0	66,0	80,0	−77	I	
ADC14L040	14	40; 20	3,3	235; 150	2,0	±1,5; ±1,4	±0,5	12,0	73,5; 74,0	74,0	90,0; 93,0	−86; −90	I	Стабилизация коэф. заполнения т. и.

где ADC — аналого-цифровой преобразователь, NN — разрядность (08, 10, 12, 14), XX — одна или две буквы, обозначающие некоторые отличительные особенности данного АЦП (D — сдвоенный, T — строенный, Q — счетверенный, L — с низковольтным питанием (3,3 В и менее), S — с последовательным интерфейсом), F — максимальная частота преобразования в МГц. Пример обозначения 8-разрядного сдвоенного АЦП с максимальной частотой преобразования 1000 МГц — **ADC08D1000**.

Следует отметить, что данная система строго не соблюдается. К примеру, выпускается 10-разрядный АЦП с максимальной частотой преобразования 20 МГц **ADC10321**, а ряд ИМС, представляющие собой аналоги микросхем других фирм, частично или полностью сохраняют оригинальную нумерацию, например, 8-разрядный АЦП с максимальной частотой преобразования 20 МГц **ADC1175**, соответствующий AD775, или предназначенный для применения в устройствах обработки видеосигналов специализированный строенный 8-разрядный АЦП **ADCS9888**, используемый для замены AD9888 фирмы Analog Devices Inc.

Перейдем к рассмотрению наиболее интересных доступных БАЦП National Semiconductor, их основные параметры приведены в таблице.

Семейство АЦП **ADC1173/1175/1175-50** выполнено в архитектуре двухкаскадного последовательно-параллельного преобразования

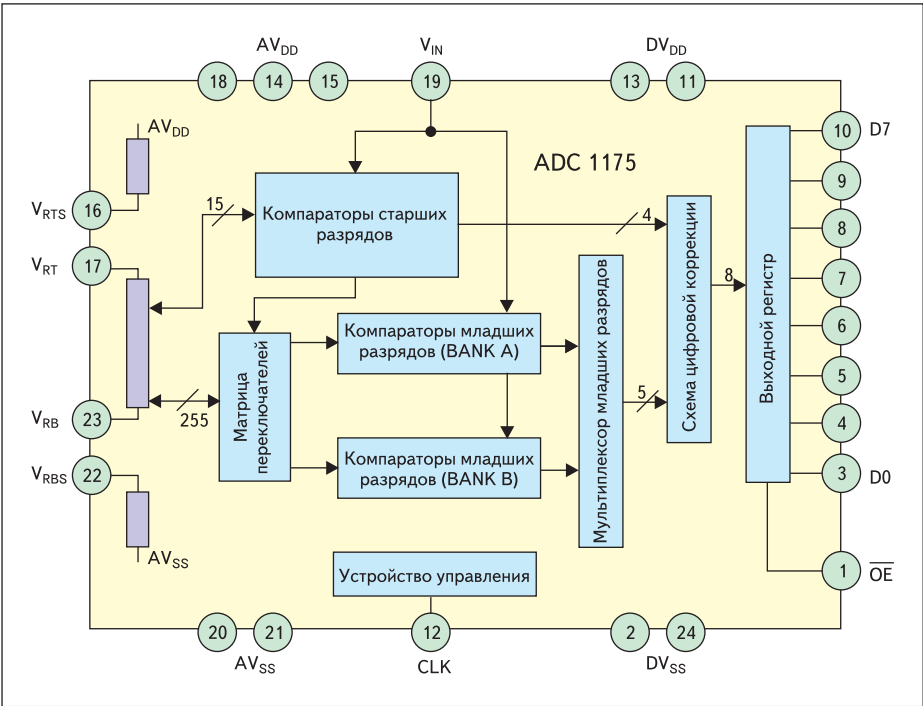


Рис. 1. Структурная схема АЦП ADC1175

и предназначено для оцифровки видеосигналов в различных устройствах, чему способствуют, в частности, очень малые искажения типа «дифференциальное усиление» (Differential Gain) 1,5% и «дифференциальная фаза» (Differential Phase) 0,5 градусов, заметно влияющие на качество цветного изображения в системах NTSC и PAL [3]. Для ускорения процесса преобразования используются два набора компараторов младших разрядов, работающих поочередно, что позволяет провести преобразование за 2,5 (вместо 3 в типовой

яющие на качество цветного изображения в системах NTSC и PAL [3]. Для ускорения процесса преобразования используются два набора компараторов младших разрядов, работающих поочередно, что позволяет провести преобразование за 2,5 (вместо 3 в типовой

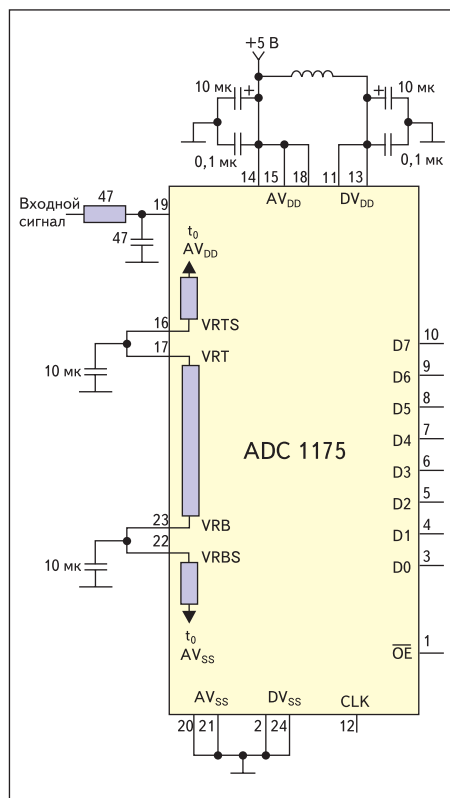


Рис. 2. Типовая схема включения АЦП ADC1175

вой схеме) периода тактового сигнала. Структурная схема АЦП ADC1175, приведенная на рис.1, включает резистивный делитель опорных напряжений, набор компараторов старших разрядов, устройство переключения опорного напряжения, два набора компараторов младших разрядов с выходным мультиплексором, схему цифровой коррекции и 8-разрядный выходной регистр с тремя состояниями.

Входное напряжение фиксируется встроенным устройством выборки-хранения (УВХ) и подается на входы компараторов старших разрядов, на выходах которых формируется выходной код четырех старших битов и управляющий сигнал для устройства переключения опорного напряжения компараторов младших разрядов, последнее в данном случае реализует функцию цифро-аналогового преобразователя (ЦАП) и вычитающего устройства последовательно-параллельного преобразователя [1]. Выходной код четырех младших битов формируется в одном из наборов компараторов младших разрядов и через мультиплексор поступает на схему цифровой коррекции, куда также подаются цифровые сигналы четырех старших разрядов, и далее на выходной регистр с защитой выходов от короткого замыкания.

Типовая схема включения АЦП ADC1175, изображенная на рис.2, содержит минимум элементов. Для уменьшения погрешности и сдвига уровня опорного напряжения возможно использование внешних генераторов тока, подключаемых к выводам 17 и 23.

Микросхемы ADC1173/1175/1175-50 различаются, в основном, значением максимальной частоты преобразования — 15, 20 и 50 МГц соответственно. Выпускаются в 24-выводных корпусах SOIC и TSSOP.

Последующее усовершенствование АЦП ADC1175 привело к созданию более быстрых преобразователей ADC08060 и ADC08L60 с максимальной частотой преобразования 60 МГц и ADC08100 и ADC08200 с максимальными частотами преобразования 100 и 200 МГц. Эти преобразователи отличаются низкой потребляемой мощностью, составляющей примерно 1,3 мВт/МГц, и наличием ждущего режима с пониженным энергопотреблением (Power Down), в котором потребляемая мощность не превышает 1 мВт. Выпускаются в 24-выводных корпусах TSSOP.

Значительный интерес для разработчиков устройств отображения информации представляет специализированная ИМС ADCS9888 для оцифровки видеосигналов любого формата с разрешением до 1600×1200 точек, включающая входной мультиплексор 6 : 3 цветных сигналов различных форматов: RGB и YUV/YPrPb, схемы регулировки размаха сигнала и привязки уровня черного в каждом канале, три быстродействующих АЦП с частотой преобразования до 205 МГц, устройство формирования сигналов синхронизации и схему управления на основе интерфейса I<sup>2</sup>C. Особенностью ADCS9888 является встроенная в ИМС схема обработки композитного и «зеленого» сигналов синхронизации, используемых, в частности, в DVD-плеерах, а также возможность работы с черестрочной и прогрессивной разверткой. Основная область применения ADCS9888 — жидкокристаллические и плазменные дис-

плеи, видеопроекторы, а также телевизоры высокой четкости HDTV.

ADCS9888 выпускается в трех модификациях с максимальными частотами преобразования 140, 170 и 205 МГц в 128-выводном корпусе PQFP. Может быть использована для замены AD9888 фирмы Analog Device Inc.

Последним достижением National Semiconductor в области создания быстродействующих АЦП является семейство сверхскоростных преобразователей с максимальными частотами преобразования от 500 МГц до 1,5 ГГц. Это одиночные АЦП ADC081000 и ADC081500 с максимальными скоростями преобразования 1 и 1,5 ГГц соответственно и вдвоенные АЦП ADC08D500, ADC08D1000 и ADC08D1500 с максимальными скоростями преобразования 500 МГц, 1 и 1,5 ГГц. Все они выполнены с использованием 0,18-мкм КМОП-технологии в одинаковых 128-выводных корпусах LQFP с теплопроводной пластиной и единым расположением выводов, что позволяет разработчику менять частоту дискретизации устройства без изменения печатной платы. Уникальная архитектура свертки и интерполяции, развитые схемы устройств выборки-хранения и самокалибровки, а также полностью дифференциальная схема компараторов позволили достичь равномерной динамической характеристики преобразования при эффективном числе бит ENOB=7,5 на частоте входного сигнала 500 МГц при частоте дискретизации 1 ГГц. При этом коэффициент битовой ошибки не превышает 10<sup>-18</sup>. Особенностью данного семейства АЦП является токовый выходной интерфейс LVDS, совместимый с IEEE 1596.3-1996 (за исключением уменьшенной до 0,8 В амплитуды симметричного выходного напряжения), и встроенный вы-

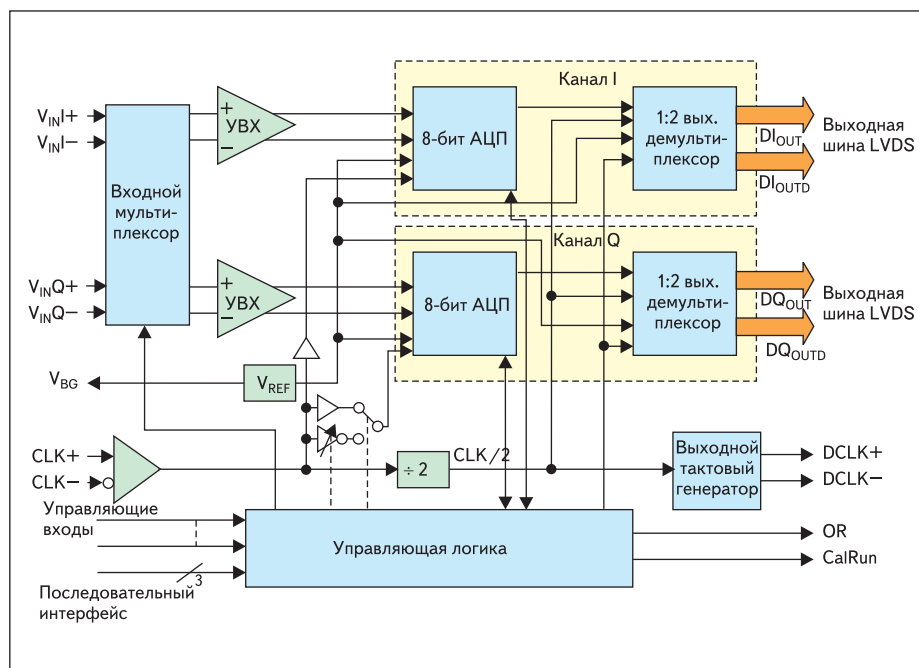


Рис. 3. Структурная схема сверхскоростного вдвоенного АЦП ADC08D1000

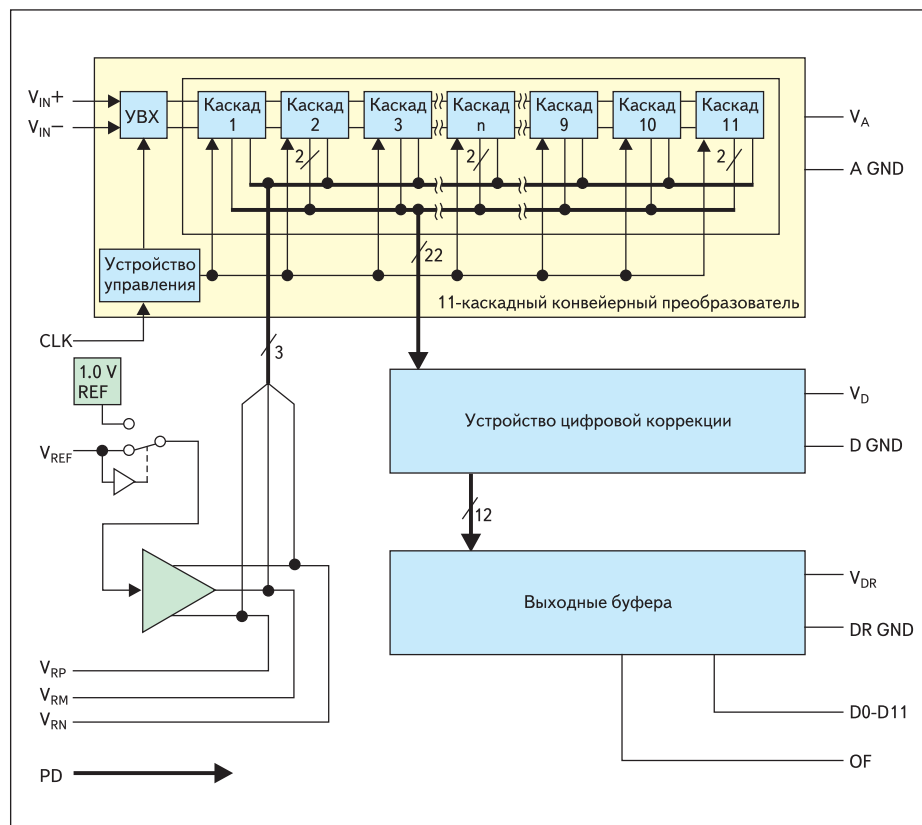


Рис. 4. Структурная схема АЦП ADC12L080

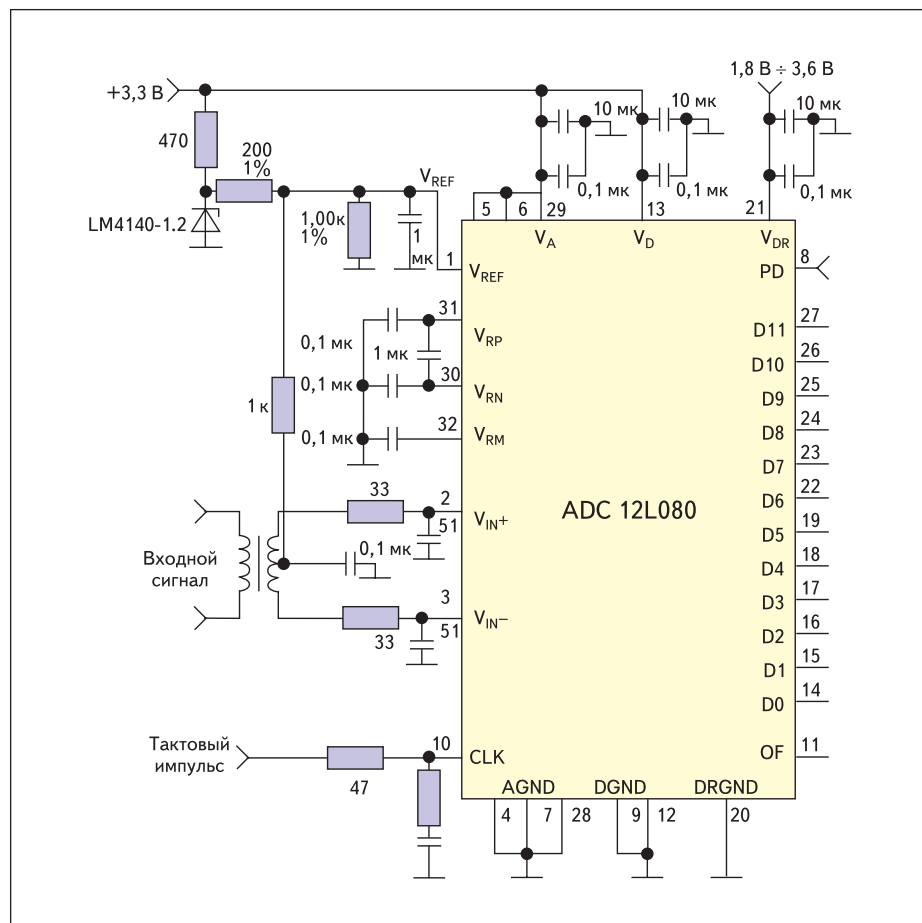


Рис. 5. Схема включения АЦП ADC12L080

ходной демультиплексор на два направления, облегчающий построение разветвленных схем.

Сдвоенные АЦП семейства (структурная схема одного из них ADC08D1000 представлена на рис. 3) способны оцифровывать два входных сигнала с соответствующей частотой дискретизации. При этом, используя новую, полностью программируемую функцию двусторонней оцифровки, возможно достижение удвоенной максимальной частоты дискретизации (3 ГГц для ADC08D1500) для одного канала путем поочередного взятия отсчетов двумя преобразователями. Управление настройками АЦП, в частности, подстройкой частоты дискретизации с шагом по периоду 0,1 пс и регулировкой усиления и смещения отдельно для каждого канала I и Q производится по трехпроводной последовательной шине.

Область применения сверхскоростных АЦП — цифровые осциллографы, различные высокочастотные контрольно-измерительные приборы, устройства связи и, в частности, приемники спутникового вещания, цифровые телевизоры и переносные и мобильные устройства с непосредственным преобразованием входного высокочастотного сигнала в цифровую форму, работающие в различных вариантах формата цифрового вещания DVB, что сулит широкие возможности по значительному улучшению параметров и снижению стоимости и габаритов многоканальных приемников.

Перейдем далее к рассмотрению быстродействующих АЦП высокого разрешения. 10-разрядные АЦП **ADC10321** и **ADC10030**, а также сдвоенные **ADC10D020** и **ADC10D040** выполнены по структурной схеме, аналогичной 8-разрядным ADC1175, и предназначены для использования в различной аппаратуре. Они отличаются высокой экономичностью и наличием режимов Power Down, в котором энергопотребление уменьшается до 1 мВт, и быстрого восстановления Fast Recovery Standby — FRS с энергопотреблением 30 мВт и временем готовности 800 нс, что позволяет успешно применять данные АЦП в устройствах с автономным питанием. Выходные данные могут быть получены в формате побитного смещения или в комплиментарном коде (с дополнением до 2-х). Одиночные АЦП выпускаются в 32-выводном корпусе LQFP, сдвоенные — в 48-выводном корпусе TQFP.

Более быстродействующие 10-разрядные АЦП **ADC10040/65/80** с максимальными скоростями преобразования 40 МГц, 65 МГц и 80 МГц соответственно используют дифференциальную конвейерную архитектуру с встроенной схемой выборки-хранения и коррекции ошибок. Особенность данных преобразователей — в возможности выбора диапазона входных напряжений: 1, 1,5 и 2 В, для чего в ИМС имеется специальный управляющий вход. Для уменьшения погрешнос-

тей и шумов рекомендуется использовать дифференциальные входы, возможно также обычное включение с «заземленным» входом. Высокую точность преобразования обеспечивает встроенный источник опорного напряжения 1,2 В на ширине запрещенной зоны. Выпускаются в 28-выводных корпусах TSSOP.

Семейство 12-разрядных быстродействующих АЦП включает одиночные **ADC12010/20/40** и сдвоенный **ADC12D040** с напряжением питания 5 В и более современные с напряжением питания 3,3 В одиночные **ADC12L066/80** и сдвоенные **ADC12DL040/65**. Структурная схема АЦП ADC12L080 (остальные устройства аналогично), приведенная на рис. 4, включает устройство выборки-хранения, 11-каскадный конвейерный преобразователь, схему цифровой коррекции, выходные буферные регистры и встроенный источник опорного напряжения с возможностью переключения на внешний.

В состав микросхемы входит преобразователь однополярного опорного напряжения  $V_{REF}$  в симметричное двухполярное, необходимое для обеспечения работы АЦП при изменении входного напряжения на дифференциальном входе в диапазоне от  $-V_{REF}$  до  $+V_{REF}$ . Особенность данных преобразова-

телей — в наличии дежурного режима Power Down, в котором энергопотребление снижается до 50 мВт, и отдельного входа питания VDR выходных буферных регистров, что позволяет согласовывать цифровой выход АЦП с низковольтной логикой. Схема одного из вариантов включения АЦП ADC12L080 с трансформаторным входом (что, вообще говоря, не является обязательным, но позволяет уменьшить погрешности и шумы) приведена на рис. 5. Для преобразования «заземленного» входа в дифференциальный целесообразно также использование специальной схемы на быстродействующих операционных усилителях [3]. Параметры RC-цепочки, подключенной к входу тактового импульса CLK, устанавливаются в зависимости от импеданса линии тактового сигнала. Принципиальные схемы соответствующих устройств имеются на сайте компании.

В заключение представим одну из последних разработок National Semiconductor — 14-разрядный АЦП с максимальной скоростью преобразования 40 МГц, **ADC14L040** (в таблице отдельно указаны его параметры для частот преобразования 20 и 40 МГц). В дополнение к описанным выше возможностям 12-разрядных преобразователей, в ADC14L040

имеется отключаемая схема стабилизации коэффициента заполнения формируемого микросхемой внутреннего тактового импульса при изменении коэффициента заполнения внешнего в пределах от 0,2 до 0,8, что дает возможность жестко синхронизировать тактовый импульс и цифровой выходной сигнал.

Одиночные 12- и 14-разрядные АЦП выпускаются в 32-выводных корпусах LQFP, сдвоенные — в 64-выводных TQFP.

Для сокращения времени проектирования устройств с АЦП компания National Semiconductor предлагает для ряда моделей специальные демонстрационные платы.

Подробную техническую информацию можно найти на сайте компании National Semiconductor ([h \[http:// www .national.com\]\(http://www.national.com\)](http://www.national.com)). ■

## Литература

1. Штрапенин Г. Л. Аналого-цифровые преобразователи общего применения фирмы National Semiconductor. Компоненты и технологии. 2005. № 5. С. 106–109.
2. National Analog Products Databook. 2004 Edition.
3. Штрапенин Г. Л. Быстродействующие операционные усилители фирмы National Semiconductor. Chip News. 2003. № 10. С. 24–31.