



UNIVERSIDAD NACIONAL DE CÓRDOBA

FACULTAD DE CIENCIAS EXACTAS, FÍSICAS Y NATURALES

Electrónica Analógica 1

TRABAJO PRÁCTICO DE LABORATORIO N° 3:

“Amplificador de audio de potencia”

Grupo N°3

Alumnos:

Alfíci, Facundo Ezequiel

Gallone, Claudio Francesco

Gomez, Dolores Pilar

Profesor:

Joel Saliba

Diciembre 2024

Índice

1. Consigna.....	3
2. Desarrollo.....	4
2.1. Etapas del laboratorio 2 y polarización adecuada del circuito típico remarcado.....	4
2.2. Cálculos de polarización.....	5
2.2.1. Función del multiplicador de tensión.....	6
2.3. Diagrama circuital.....	8
2.4. Ganancia del circuito.....	9
2.4.1. Simulación.....	9
2.4.2. Físico.....	11
2.5. THD.....	12
2.5.1. Simulación.....	12
2.5.2. Físico.....	15
2.6. Análisis en frecuencia.....	15
2.6.1. Cálculo del corte en baja frecuencia.....	16
2.6.2. Corte en alta frecuencia y Simulación.....	17
2.6.3. Análisis en frecuencia del circuito físico.....	19
2.7. Análisis de potencia.....	20
2.8. Análisis de Rendimiento.....	21
2.8.1. Rendimiento total del circuito.....	22
2.8.2. Rendimiento amplificador Clase B.....	22
2.9. Comparaciones.....	23
3. Gráficos Topológicos.....	24
4. Conclusiones.....	25
5. Bibliografía y Datasheets.....	26

1. Consigna

Implementar un amplificador de potencia completo de audiofrecuencias como se muestra en el circuito marcado en la imagen a continuación (Figura 1), acoplado a la etapa de preamplificación realizada en el TP N° 2. Aplicar los conocimientos adquiridos sobre amplificadores de potencia en una aplicación real.

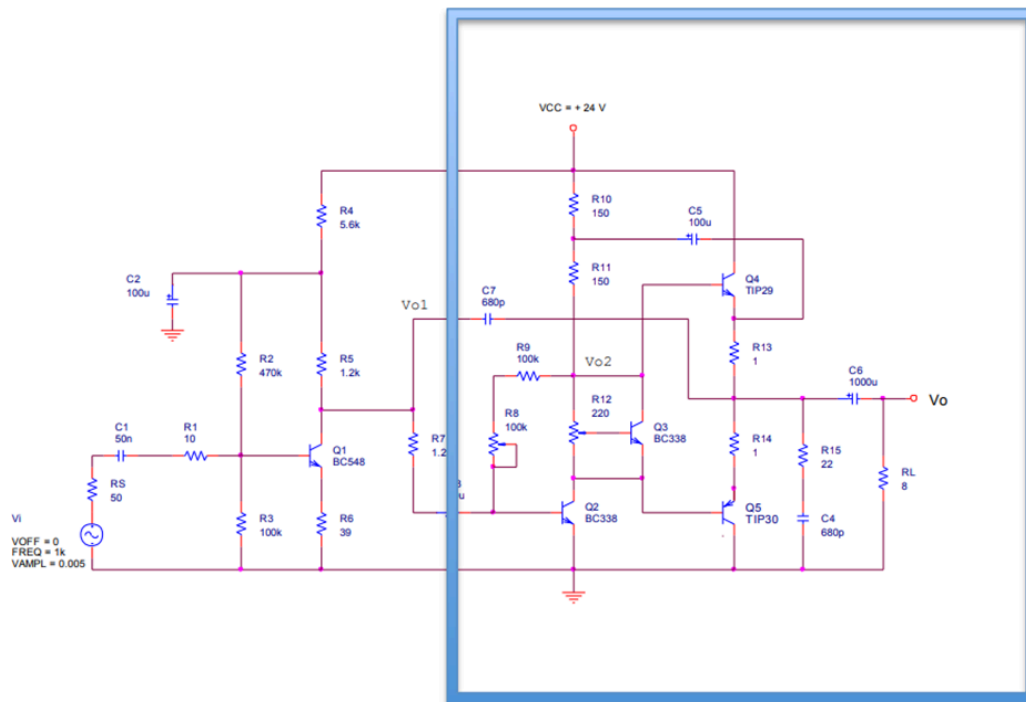


Figura 1: Circuito Modelo

Los conceptos que tienen que investigar (con ayuda del docente) son:

- Identificar las etapas del laboratorio N2 y ubicar con la polarización adecuada el circuito típico remarcado o el propuesto por el estudiante para que funcione adecuadamente.
- Identifica los parámetros importantes para pre polarizar correctamente los transistores Q4-Q5 (o los que estén operando en clase B en su circuito)
- Estimación de la THD.
- Gráfica del cruce por cero y su distorsión en la salida.
- Potencia de los transistores Q4-Q5 o los que operen en clase B en su circuito propuesto.
- Rendimiento de la etapa amplificadora de corriente en clase B. Rendimiento Total.

2. Desarrollo

2.1. Etapas del laboratorio 2 y polarización adecuada del circuito típico remarcado

En rasgos generales el circuito total será el siguiente puesto en diagrama de bloques. (Figura 2)

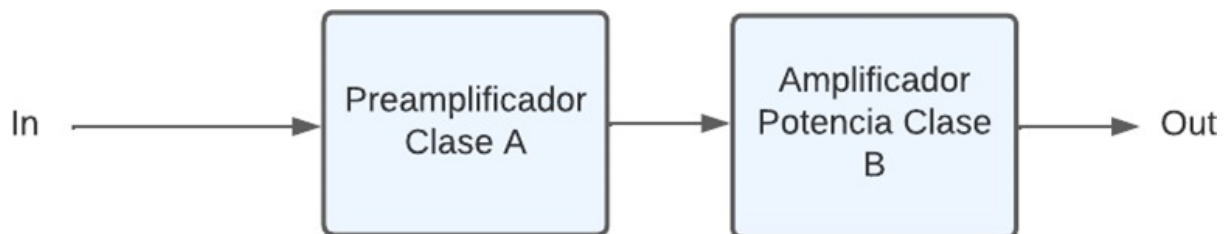


Figura 2: Diagrama en bloques

Del laboratorio 2, es decir, de la etapa preamplificadora de clase A, se reconocen las siguientes etapas, y en conjunto a esta nueva etapa de potencia, quedará lo siguiente. (Figura 3)

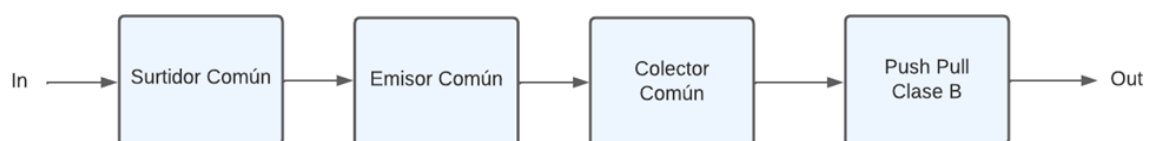


Figura 3: Etapas del circuito

En esta última etapa, se destaca la eficiencia de potencia, ya que los transistores están colocados en simetría complementaria, lo cual permite que cada transistor amplifique un ciclo en particular, mejorando considerablemente el rendimiento.

Esto conlleva un defecto, lo cual es la distorsión por cruce por cero o crossover, la misma puede ser disminuida considerablemente si los transistores están al borde de la conducción y en pequeñas variaciones coloquen cada uno en la región necesaria. Para ello es de vital importancia la polarización correcta de los mismos.

Para este trabajo se utilizarán los transistores complementarios TIP31C y TIP32C, esto nos asegura que poseerán un comportamiento similar.

Del circuito propuesto, se cambiará la fuente de alimentación por una de 12V, esto nos facilitará bastante la implementación debido a que la etapa preamplificadora del TP2 fue calculada con esta fuente.

Cabe destacar que, al cambiar esta fuente de alimentación, cambiaremos la máxima excursión permitida por el circuito, por lo cual, efectuaremos una corrección en una de las resistencias del circuito propuesto.

2.2. Cálculos de polarización

Se aprecia en el circuito la siguiente polarización AB. (Figura 4)

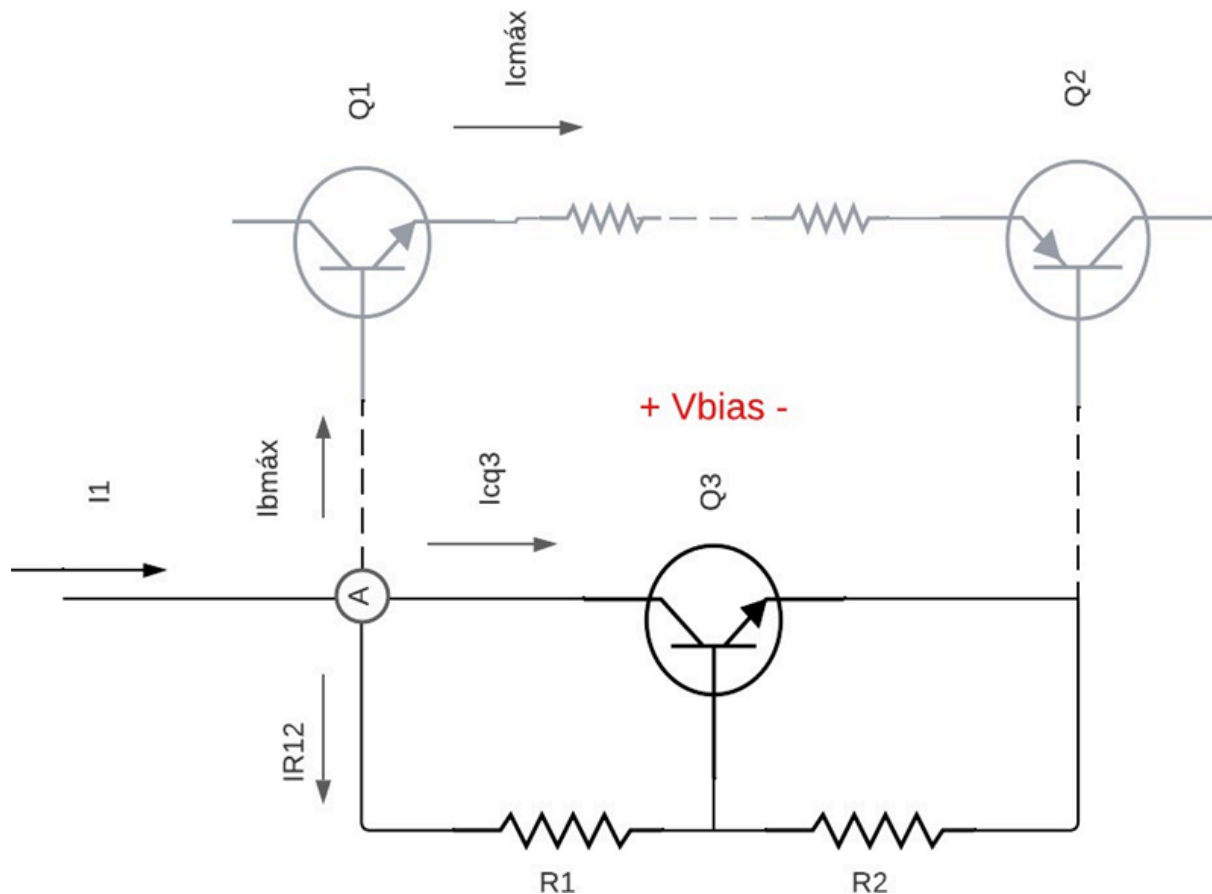


Figura 4: Multiplicador de tensión

El **multiplicador de tensión**, configurado con el transistor **Q3** y las resistencias **R1** y **R2**, proporciona un efecto muy importante: **reduce la región de cruce por cero** en un amplificador clase AB.

En los amplificadores clase B, los transistores **Q1** y **Q2** se activan solo en sus respectivas mitades del ciclo de señal:

- Q1 conduce para señales positivas.
- Q2 conduce para señales negativas.

Sin embargo, alrededor del **cero de la señal**, existe una pequeña región donde **ninguno de los dos transistores conduce**, debido al umbral de voltaje base-emisor V_{BE} ($\sim 0.7V$).

Esto genera una **distorsión de cruce por cero**, donde la señal no se amplifica correctamente al pasar por esta zona.

2.2.1. Función del multiplicador de tensión

- El multiplicador de tensión **polariza** las bases de **Q1** y **Q2** con un pequeño voltaje V_{bias} .
- Este voltaje es ligeramente mayor que V_{BE} , de modo que **ambos transistores** siempre conducen una **corriente de reposo pequeña** (I_{CQ3}).
- Al evitar que la corriente en los transistores se apague completamente, **se elimina o minimiza la distorsión** en la región de cruce por cero.

El transistor Q3, forma parte de un multiplicador de V_{be} , donde se puede identificar lo siguiente:

$$V_{R2} = V_{BEQ3} \simeq I_{R12} \cdot R2$$

Despreciando I_{BQ3} (h_{fe} elevado). Entonces:

$$V_{R1} = I_{R12} \cdot R1 \simeq R1 \cdot \frac{V_{BEQ3}}{R2}$$

$$V_{bias} = V_{R1} + V_{R2} = R1 \cdot \frac{V_{BEQ3}}{R2} + V_{BEQ3} = V_{BEQ3} \cdot \left(1 + \frac{R1}{R2}\right)$$

De ahí el denominado nombre de multiplicador de V_{be} ; La tensión de bias forma parte fundamental en reducir la distorsión por cruce por cero o crossover, esto ya que pre-polarizan los transistores Q4 y Q5 de manera de que ante cualquier variación de tensión, estos transistores ya se encuentren polarizados.

En el circuito propuesto se visualiza un potenciómetro cumpliendo la función de $R1$ y $R2$, a fines de cálculo se tomarán como si fuese que el potenciómetro esté al 50% de su recorrido. En esta condición:

$$V_{bias} = V_{BEQ3} \cdot 2 \simeq 1.4V$$

De la hoja de datos del BC338, nos encontramos con:

$$hfe_{typ} = \sqrt{100 \cdot 630} = 250$$

Además, para que este multiplicador de vbe funcione correctamente, debemos suministrar una corriente constante, en el circuito propuesto el transistor encargado de proporcionar esta corriente constante será Q2, en el nodo A señalado en la gráfica anterior:

$$I_{bias} = I_{R12} + I_{CQ3} + I_{Bmax}$$

Por lo tanto esta corriente constante, debe ser tal que cumpla con este criterio, si la corriente es mayor se desperdiciará potencia, si es menor no cumplirá con este criterio, por lo que debe ser tomado con ciertos criterios.

El circuito encargado de proporcionar esta corriente es el siguiente (Figura 5), tomando la corriente máxima que puede proporcionar este circuito:

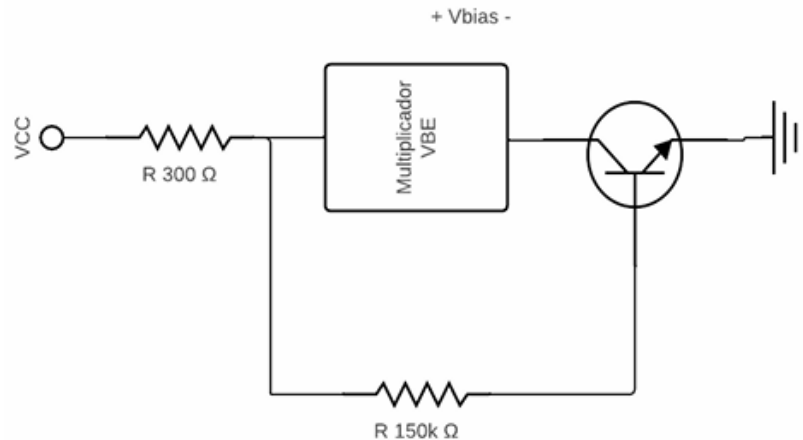


Figura 5: Polarización AB

$$V_{CC} - (1 + \frac{1}{hfe}) \cdot 300\Omega \cdot I_{CQ} - V_{bias} - V_{CEQ} = 0$$

$$V_{CC} - (1 + \frac{1}{hfe}) \cdot 300\Omega \cdot I_{CQ} - \frac{150k\Omega}{hfe} \cdot I_{CQ} - 0,7 = 0$$

$$I_{CQ} = 12,6mA = I_{bias}$$

$$V_{CEQ} = 6,3 V$$

La corriente que cruza por Q3, será:

$$I_{CQ3} = \frac{V_{bias}}{220\Omega} = 6,36 mA$$

La tensión en el punto A, será la siguiente:

$$V_A = 12 - I_{CQ} \cdot \left(1 + \frac{1}{h_{fe}}\right) \cdot 300 \Omega = 7,9 V$$

Entonces la tensión en el emisor de Q1:

$$V_{EQ1} = V_A - V_{beq1} = 7,34V$$

y la tensión del emisor en Q2:

$$V_{EQ2} = V_{CEQ} - V_{BEQ1} = 7,09 V$$

Si tomamos la diferencia y lo dividimos por RE:

$$I_{CQ12} = \frac{V_{EQ2} - V_{EQ1}}{2 \cdot R_E} \simeq 150 mA$$

2.3. Diagrama circuital

Para esta parte del informe se expondrá el circuito en su totalidad, juntando las etapas comunes al Laboratorio N°2 y la etapa del amplificador clase AB. (Figura 6)

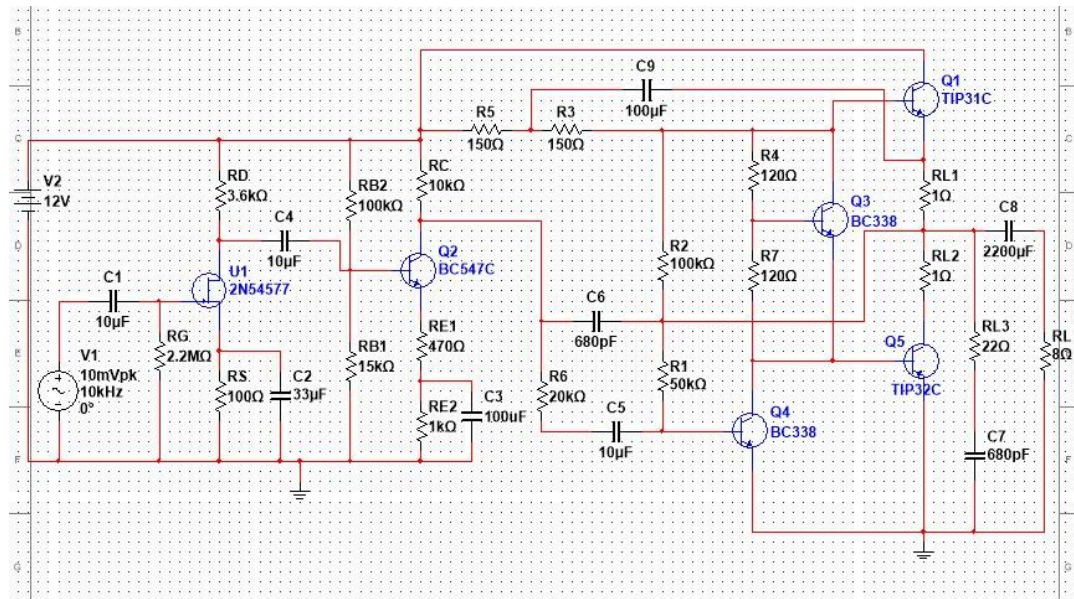


Figura 6: Circuito completo

2.4. Ganancia del circuito

2.4.1. Simulación

Respecto a la simulación, se obtuvieron valores de ganancia de tensión de 83,4 V/V. Siendo una entrada de 10mVp a una frecuencia de 10kHz, se obtuvo una señal de salida de 834mVp, como se muestra en la siguiente figura. (Figura 7)

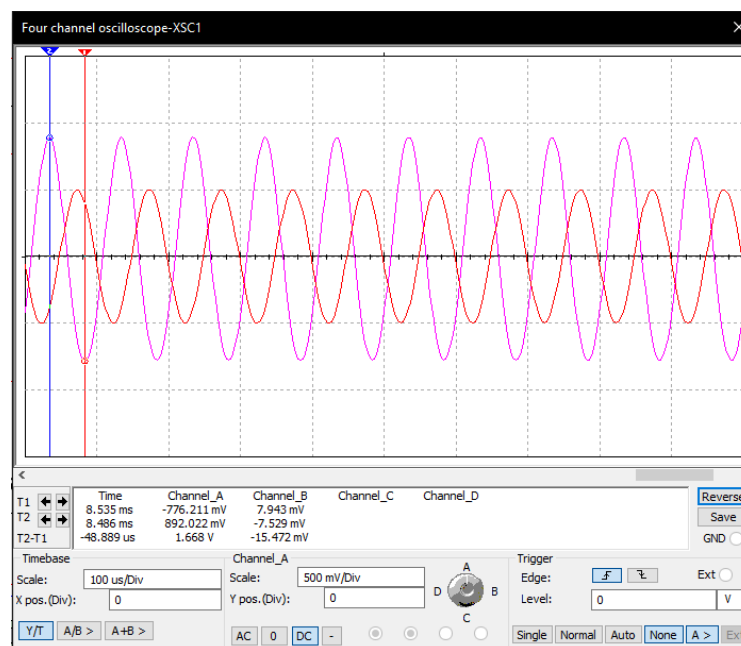


Figura 7: Ganancia total

Por otro lado, respecto a la ganancia de corriente, se obtuvieron valores muy significativos respecto a los que entrega la fuente de señal en CA, como se muestran en las siguientes figuras. (Figuras 8 y 9)

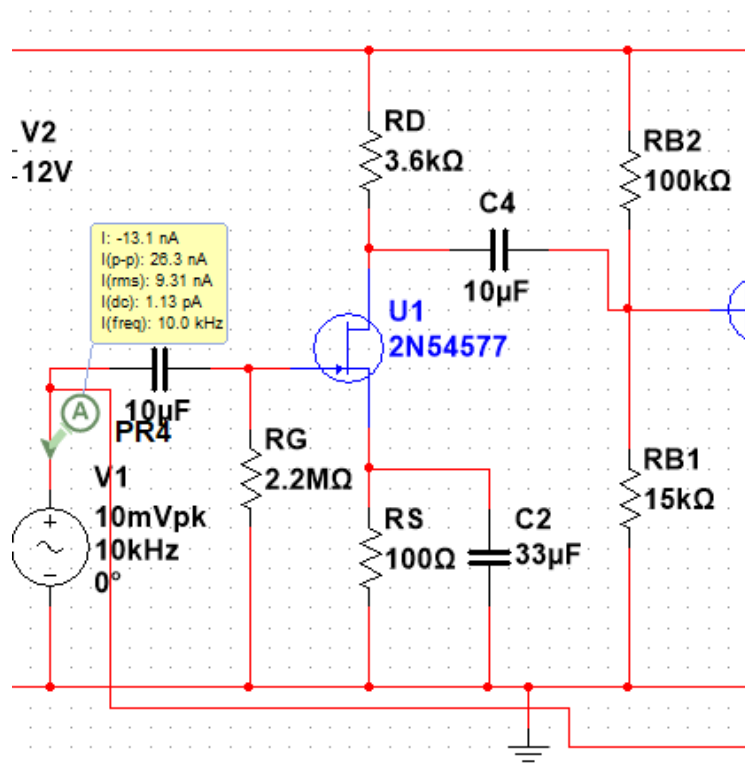


Figura 8: Corriente suministrada por la fuente de CA

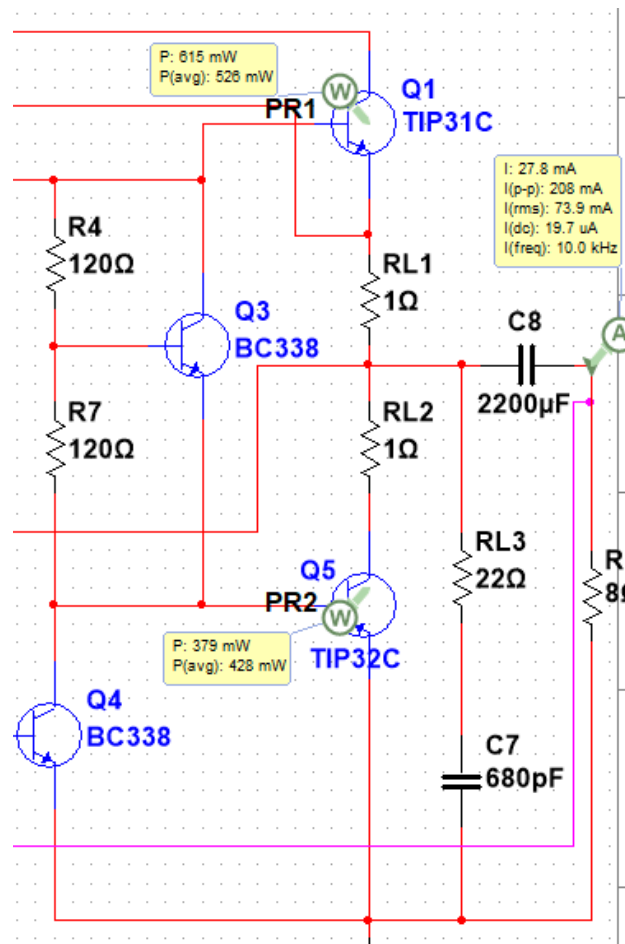


Figura 9: Corriente en la salida

2.4.2. Físico

Ahora, hablando del circuito construido en físico, se tienen valores muy diferentes de ganancia, lo cual en realidad terminó siendo a favor para el circuito. (Figura 10)



Figura 10: Ganancia del circuito físico

Como se puede observar, la tensión pico de la salida es de 1,92V, mientras que la tensión pico de entrada es de 8mV. Por ello, se consiguió una ganancia de 240 V/V.

2.5. THD

El concepto de THD ya fue evaluado en el laboratorio anterior y, por lo tanto, se evitará la explicación de lo que representa para el circuito. Pero como medida de repaso se expondrá la expresión respectiva para su obtención.

$$THD = \frac{\sqrt{V_2^2 + V_3^2 + \dots + V_n^2}}{V_f}$$

2.5.1. Simulación

Para los valores obtenidos en simulación se analizó el circuito en su totalidad con una frecuencia de entrada de 10kHz y se obtuvieron los siguientes resultados para la FFT. (Figura 11)

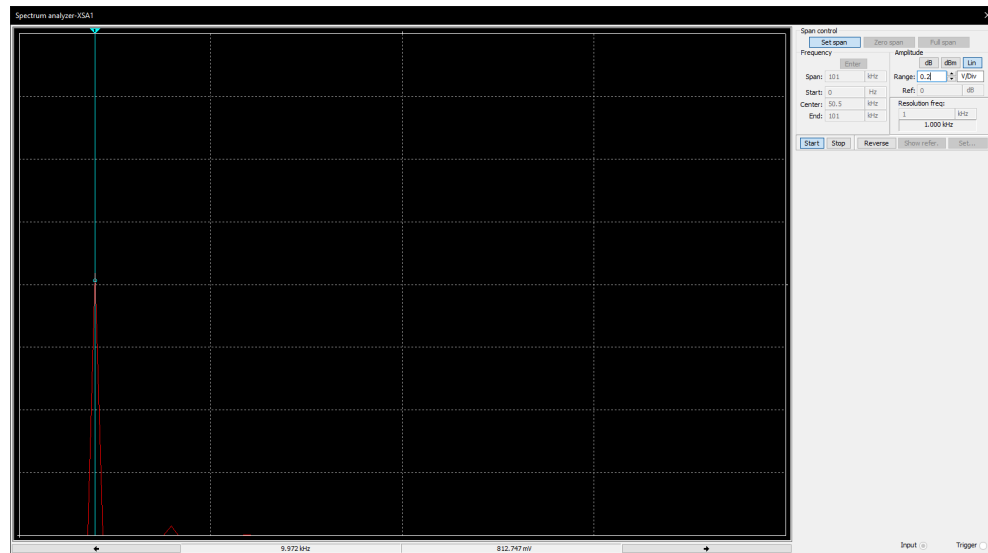


Figura 11: Espectro en frecuencia total simulado

En la Figura se observa el espectro en frecuencia en su totalidad, ahora se verán los armónicos más importantes para el cálculo.(Figuras 12 y 13)



Figura 12: Primer armónico

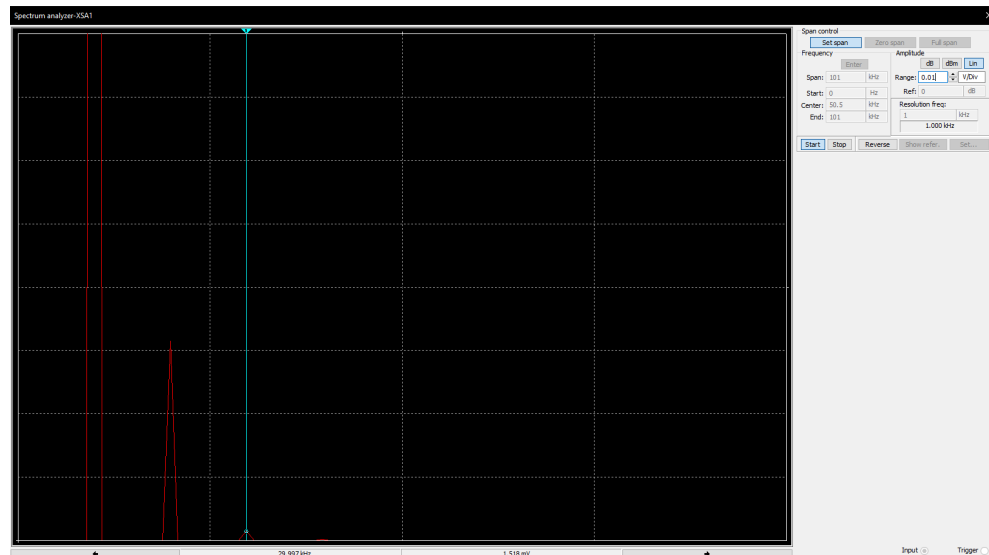


Figura 13: Segundo armónico

Teniendo estos resultados, se puede realizar el cálculo para la distorsión del circuito total.

Fundamental	1er Armónico	2do Armónico
10kHz	20kHz	30kHz
812mV	30mV	1,5mV

$$THD = \frac{\sqrt{V_2^2 + V_3^2 + \dots + V_n^2}}{V_f} = \frac{\sqrt{0.03^2 + 0.0015^2}}{810mV} = 3,7\%$$

Este valor coincide perfectamente con el valor observado cuando se utiliza el analizador de distorsión que provee el Multisim, siendo este lo presentado en la Figura 14

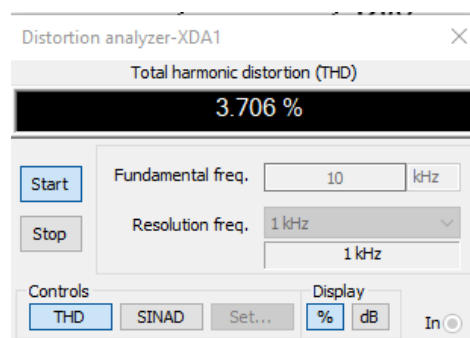


Figura 14: Distorsión simulada

2.5.2. Físico

De la misma manera, se analizó el espectro en frecuencia del circuito utilizando una entrada de 2kHz de manera física y se obtuvieron los siguientes resultados. (Figura 15)

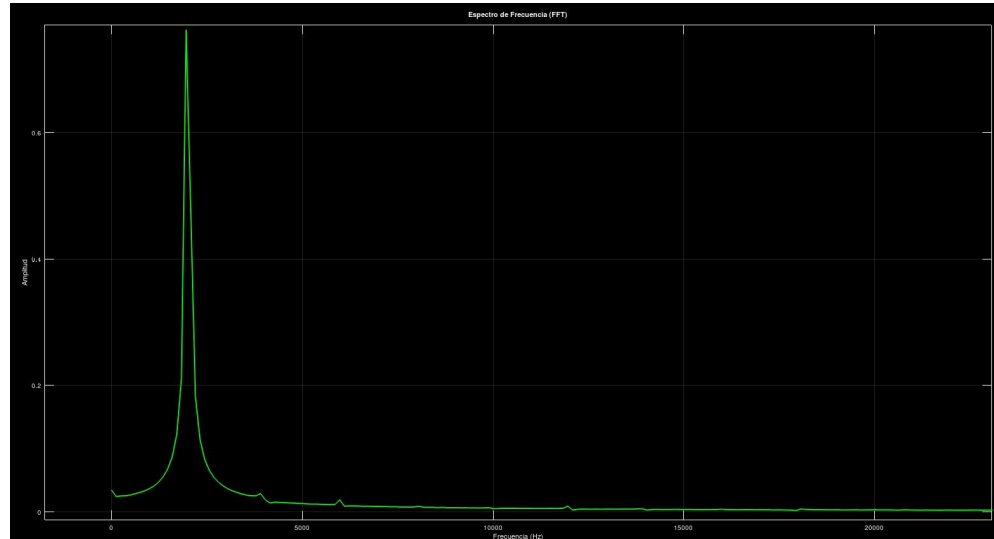


Figura 15: FFT en físico

Dado este gráfico, se calculó la distorsión para el circuito físico con los siguientes valores

Fundamental	1er Armon.	2do Armon.
2kHz	6kHz	12kHz
760mV	17mV	5mV

$$THD = \frac{\sqrt{V_2^2 + V_3^2 + \dots + V_n^2}}{V_f} = \frac{\sqrt{0,017^2 + 0,005^2}}{760mV} = 2,3\%$$

2.6. Análisis en frecuencia

Comenzando con el análisis en frecuencia, lo que se desea ver es el ancho de banda que posee nuestro circuito amplificador de potencia, por ello se realizaron cálculos para hallar la frecuencia de corte en baja y se realizaron comparaciones respecto de la simulación y del resultado físico.

2.6.1. Cálculo del corte en baja frecuencia

Para comenzar, se planteó el siguiente circuito equivalente en baja frecuencia.

(Figura 16)

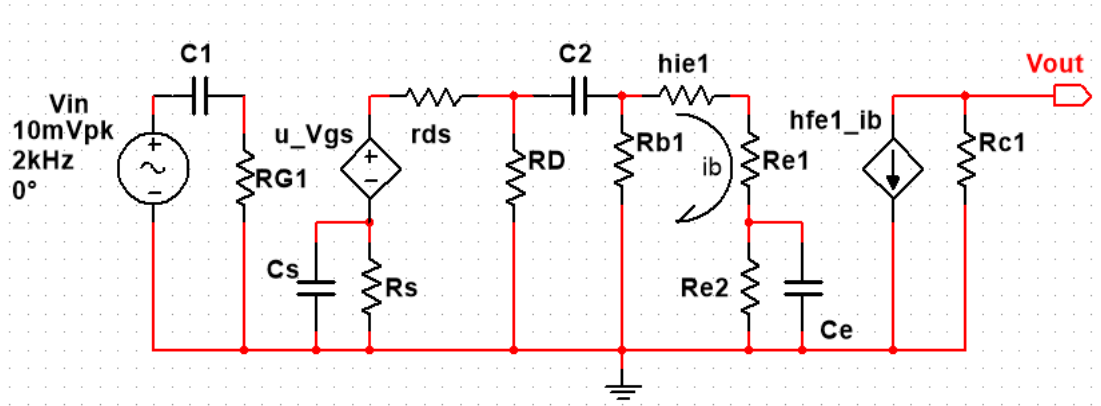


Figura 16: Pequeña señal en BF etapas 1 y 2

A partir de este circuito se calcularon los valores de impedancia equivalentes para cada capacitor

$$Z_{thCs} \text{ (Considero } C_e \text{ en corto)} = R_s // \left(\frac{r_{ds} + (R_{b1} // R_d // (R_{e1} + h_{ie1}))}{u+1} \right) = 78 \, \Omega$$

$$Z_{thCe} = R_{e2} // \left(R_{e1} + \frac{h_{ie1}}{u+1} + \frac{(R_{b1} // R_d // (R_s + r_{ds}))}{u+1} \right) = 322,11 \, \Omega$$

$$Z_{thC1} = R_g = 2,2 \, M\Omega$$

$$Z_{thC2} \text{ (Considero } C_s \text{ y } C_e \text{ en corto)} = ((R_{e1} + h_{ie1}) // R_{b1}) + (R_{ds} // R_d) = 3848 \, \Omega$$

Con esto, se pasó a encontrar la frecuencia de corte en baja, tomando en cuenta que los valores de los capacitores ya fueron fijados en:

- $C_s = 33 \, \mu F$
- $C_e = 100 \, \mu F$
- $C_1 = 10 \, \mu F$
- $C_2 = 10 \, \mu F$

Se tiene que la frecuencia de corte se define con el capacitor del surtidor del JFET, por ser el de menor impedancia asociada entre sus bornes (100 ohms). Por lo tanto, se calculan los polos y ceros de cada capacitor.

$$\omega_{ZCS} = \frac{1}{33 \mu F * 100 \Omega} = 303 \, rps$$

$$\omega_{pcs} = \frac{1}{33\mu F * 78\Omega} = 387 \text{ rps} = 61,53 \text{ Hz}$$

$$\omega_{zce} = \frac{1}{100\mu F * 1k\Omega} = 10 \text{ rps}$$

$$\omega_{pce} = \frac{1}{100\mu F * 322\Omega} = 31 \text{ rps}$$

$$\omega_{pc1} = \frac{1}{10\mu F * 2,2M\Omega} = 0,045 \text{ rps}$$

$$\omega_{pc2} = \frac{1}{10\mu F * 3848\Omega} = 26 \text{ rps}$$

Quedando como resultado la ecuación de la ganancia. En donde la frecuencia de corte en baja queda definida en 60 Hz y la ganancia en banda media de las etapas 1 y 2 es la misma que en Laboratorio 2, es decir, 87,86 V/V.

$$Av(s) = \frac{87,86 \text{ V/V} * s^2 * (s+303) * (s+10)}{(s+387) * (s+31) * (s+26) * (s+0,045)}$$

2.6.2. Corte en alta frecuencia y Simulación

Para este inciso, se analiza la frecuencia de corte en alta y la simulación de la respuesta en frecuencia del circuito total. No se calculó el corte de frecuencia en alta debido a la complejidad del circuito respecto de las impedancias asociadas a los capacitores internos de los transistores. Pero sí se obtuvo el resultado por medio de simulación, la cuál es confiable debido a que los modelos SPICE de los componentes presentan capacitores internos de valores similares a los presentados en el datasheet.

Se esbozó un diagrama del circuito en pequeña señal para representar el comportamiento del circuito en alta frecuencia. (Figura 17)

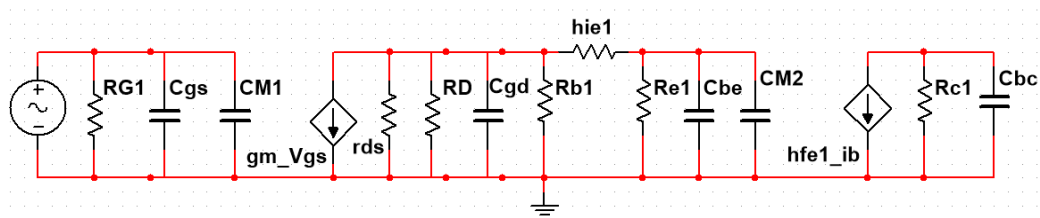


Figura 17: Pequeña señal en AF etapas 1 y 2

Respecto a la simulación, se obtuvo una frecuencia de corte en alta de 15,1kHz, que es donde, respecto a la ganancia en banda media de 40dB, se verifica una atenuación de 3dB, como se ve en la siguiente figura.(Figura 18)

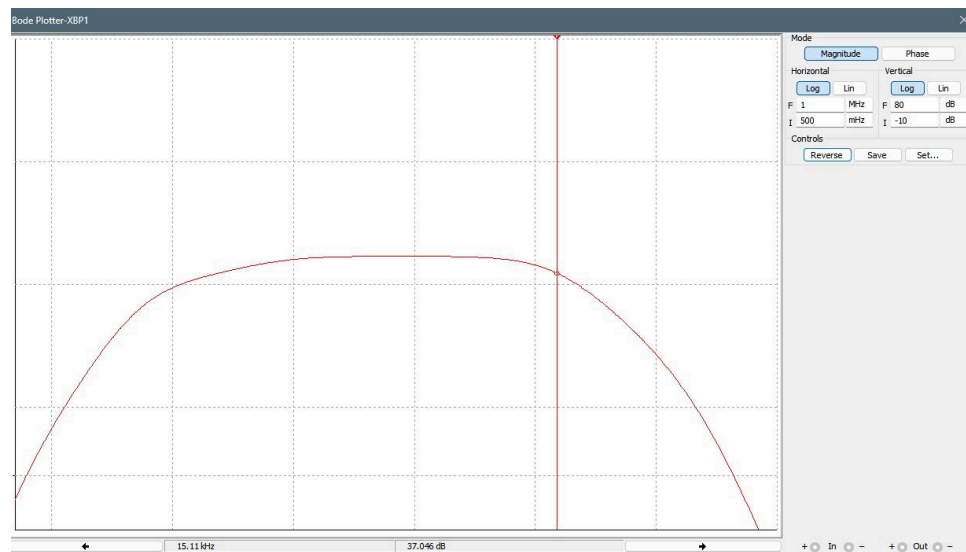


Figura 18: Frecuencia de corte en alta

Para los otros valores de frecuencia importantes, como lo son el punto de ganancia de banda media y la frecuencia de corte en baja se pueden ver en las siguientes figuras. Donde se obtuvieron valores de 40dB a 780Hz, que sería la ganancia en banda media, y la frecuencia de corte en baja en 23,8Hz (3dB menos).(Figura 19 y 20)

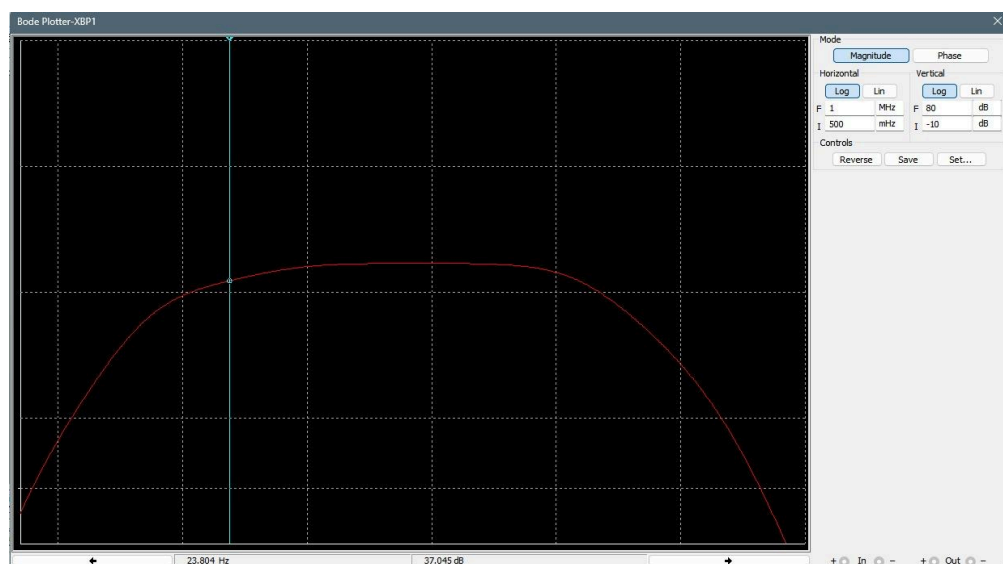


Figura 19: Frecuencia de corte en baja

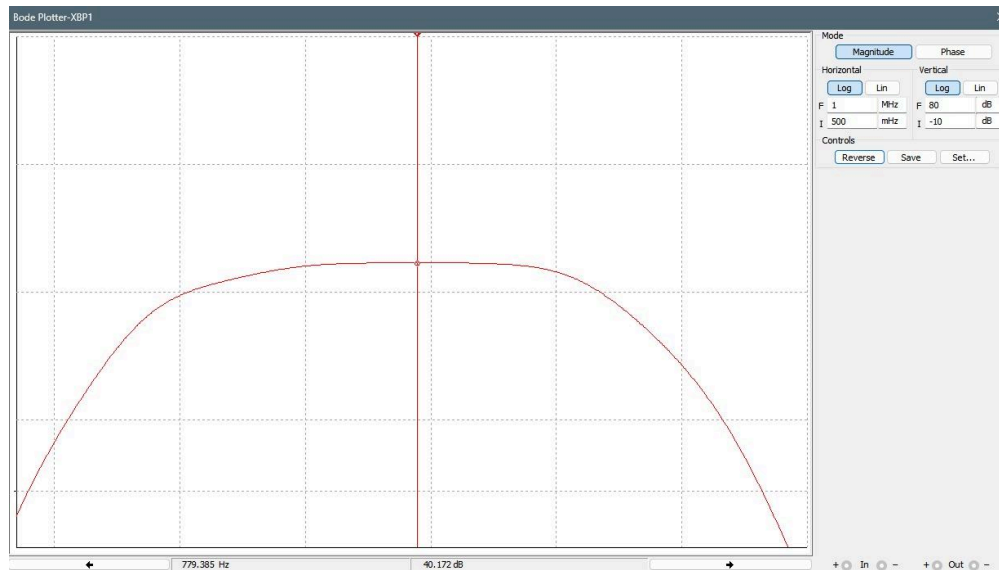


Figura 20: Frecuencia en banda media

2.6.3. Análisis en frecuencia del circuito físico

A la hora de construir y testear el circuito físico, se encontraron diferencias significativas respecto a las frecuencias de corte, siendo la más importante analizar la frecuencia de corte en alta por unas cuestiones que se explicarán más adelante.

En el momento de medir, se obtuvieron frecuencias de corte en baja en 20Hz, en alta en 50kHz y frecuencia de banda media en 1kHz. Estos parámetros se midieron utilizando el generador de señales, variando la frecuencia de salida del mismo hasta que la tensión caiga tal valor que representa esos 3dB respecto de la señal en la banda media. Pero dado que la frecuencia de corte en AF se encuentra en los 50kHz, se debe optar por una solución para la mejora de este parámetro. Ésta solución viene dada por un capacitor de Bypass, el cuál se conectará en el circuito del JFET entre los pines de Gate y Drenador del transistor 2N5457 (Similar a Cgd en alta frecuencia). La funcionalidad de este capacitor es de agregar un polo en alta frecuencia, siendo éste un polo móvil debido a que lo podemos variar con el cambio del valor de capacitancia. Se eligió colocar el capacitor en esta etapa debido a que es la misma etapa que controla el polo en baja frecuencia. La idea es generar un polo en los 25kHz con tal de que el circuito funcione en rangos más cercanos al rango del oído humano, es decir, entre 20Hz~20kHz.

Por ello, se define la frecuencia de corte en alta en 25kHz y se pasa a realizar el cálculo del susodicho capacitor, realizando primero un diagrama del circuito equivalente para visualizar la conexión del capacitor de forma más sencilla.(Figura 21)

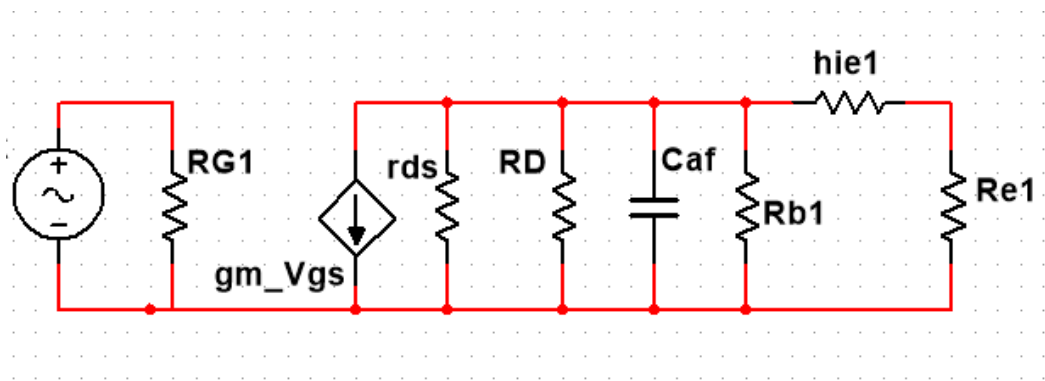


Figura 21: Pequeña señal polo agregado en AF

Ahora, se expondrán los cálculos realizados para la obtención del valor del capacitor.

$$\omega_H = 25\text{kHz} * 2 * \pi = 157,079 \text{ Krps}$$

$$Caf = \frac{1}{\omega_H * Z_{th}}$$

$$Z_{th} (\text{Visto desde drenador}) = (r_{ds} // R_D) // \left(\frac{R_{b1} // (h_{ie1} + R_{e1})}{u+1} \right) = 50\Omega$$

$$Caf = \frac{1}{\omega_H * Z_{th}} = \frac{1}{157,079 \text{ Krps} * 50\Omega} = 127,1 \text{ nF}$$

Como valor comercial, se tomaría un capacitor de 120nF como el más óptimo

2.7. Análisis de potencia

Como consigna, se pide saber la potencia de los transistores que funcionan en clase B para el circuito. Éste parámetro se obtuvo utilizando las herramientas del simulador. Algo a recalcar es que, dada la alta corriente que tienen que soportar, la potencia es bastante alta pero a su vez es dividida entre los dos transistores TIP, que también son buenos disipando mucha potencia. Como se dividen la potencia entre sí, se puede ver que cuando el transistor que maneja el semiciclo positivo se encuentra funcionando, es el que más potencia va a disipar y en contraparte el que controla el semiciclo negativo va a disipar una potencia mucho menor. Aún así, nos fijaremos en la potencia promedio disipada por ambos transistores, la cual se muestra en la siguiente figura. (Figura 22)

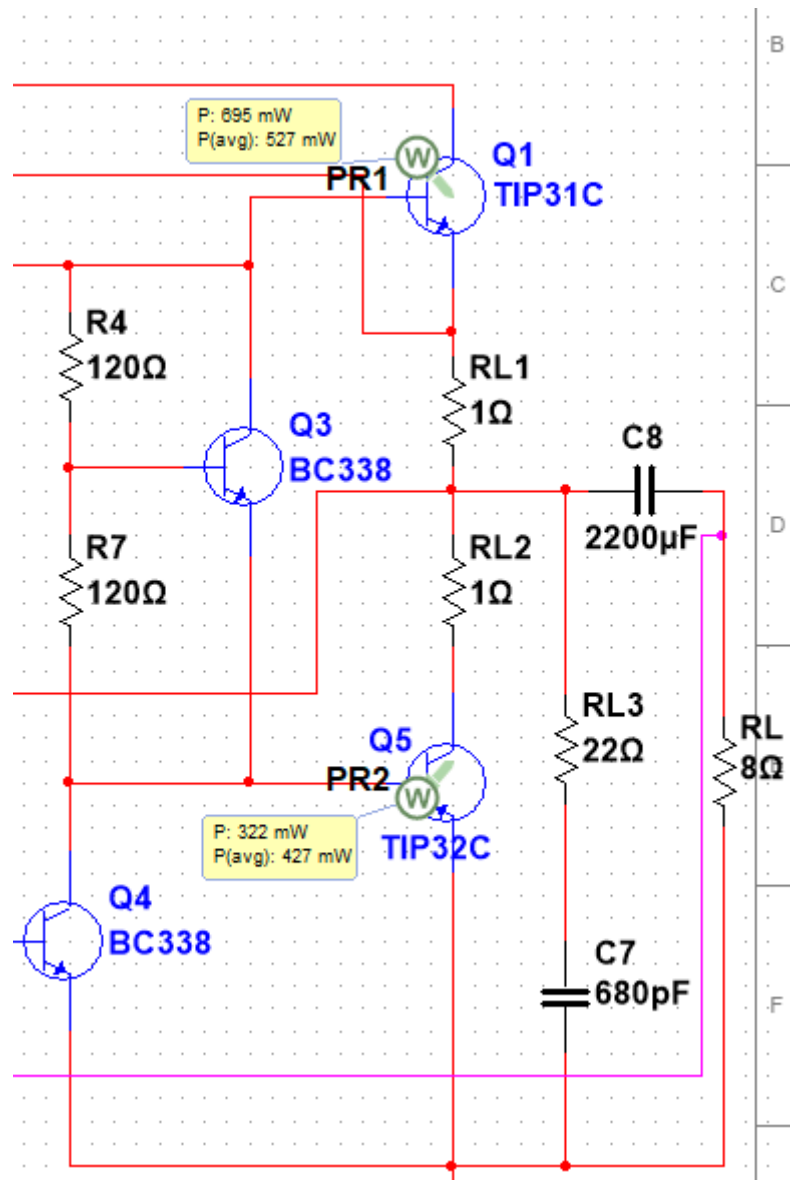


Figura 22: Potencia disipada por los transistores de clase B

Se puede ver lo ya planteado, el transistor de semiciclo positivo disipa 527mW y el de semiciclo negativo disipa 427mW. También se puede ver que potencia instantánea nos dice que en el instante de la captura el circuito se encontraba amplificando un semiciclo positivo.

2.8. Análisis de Rendimiento

Dado la consigna, se realizaron mediciones con tal de inspeccionar el rendimiento obtenido en el circuito total y en el amplificador de clase B.

2.8.1. Rendimiento total del circuito

Primeramente, se hará el rendimiento total del circuito. La forma de calcular este rendimiento es conociendo la potencia disipada por la carga y la potencia total suministrada por la fuente. Ésto se logra aumentando lo máximo posible la señal de entrada hasta el recorte en la señal de salida. Tomando como referencia la figura 10, expuesta en la etapa de análisis de ganancia, se puede saber que esta tensión es de 3.4 Vpp, y con este valor se calculará la potencia disipada en la carga.

$$\widehat{V}_L = \frac{V_{ppL}}{2} = 1,92V$$

$$P_L = \frac{V_L^2}{2 \cdot R_L} = \frac{1,92^2}{2 \cdot 8} = 0,23W$$

Para una corriente total entregada por la fuente de 40mA, se tiene que la potencia entregada por la fuente es

$$P_{cc} = V_{cc} \cdot I_f = 12V \cdot 0,04mA = 0,48W$$

Por último, el rendimiento es total del amplificador de potencia es de

$$\eta = \frac{P_L}{P_{cc}} = \frac{0,23W}{0,48W} = 0,479 = 47,9\%$$

2.8.2. Rendimiento amplificador Clase B

Pasando al cálculo del amplificador de clase B, se tiene que la potencia disipada de la carga se calcula como

$$P_L = I_{Lef}^2 \cdot R_L = \frac{I_{Lmax}^2}{2} \cdot R_L$$

Donde ILmax es la corriente de saturación que se obtiene conociendo la tensión de saturación dado por el datasheet, que es de 0,7V.

$$i_{csat} = \frac{V_{ce} - V_{cesat}}{R_L} = \frac{6 - 0,7}{8} = 662,5mA$$

$$P_L = \frac{I_{Lmax}^2}{2} \cdot R_L = \frac{I_{csat}^2}{2} \cdot R_L = 1,75W$$

Para la potencia suministrada por la fuente se tiene que

$$P_{cc} = \frac{V_{cc} \cdot I_{csat}}{\pi} = \frac{12 \cdot 0,6625}{\pi} = 2,53W$$

Finalmente, el rendimiento de la etapa amplificadora de clase B es

$$\eta = \frac{P_L}{P_{cc}} = \frac{1,75W}{2,53W} = 0,691 = 69,1\%$$

2.9. Comparaciones

Como parámetros a comparar, se pueden tener en cuenta cosas como la ganancia, la THD y el ancho de banda. Por ello, en este inciso se compararon los resultados obtenidos en cada una de estas variables, siendo los puntos de comparación los circuitos simulado y construido. Con esto también se confeccionará un cálculo del error relativo porcentual entre el resultado simulado y el obtenido, que viene dado por la siguiente ecuación.

$$Error\% = \frac{Simulación - Físico}{Simulación} * 100$$

	Simulación	Físico	Error relativo %
Ganancia	83,4 V/V	240 V/V	187,77%
THD	3,7%	2,3%	37,84%
Ancho de banda	23Hz ~ 15kHz	20Hz ~ 50kHz	13% ~ 233,3%

Viendo las comparaciones y los errores, se concluye que el parámetro mejor acercado es el ancho de banda en baja frecuencia, seguido por la THD, que termina siendo más importante que el mismo ancho de banda por la facilidad que se tiene para modificar este último. Por otra parte, la ganancia aumentó en gran medida con el circuito construido, lo cual termina siendo beneficioso para nuestros resultados.

3. Gráficos Topológicos

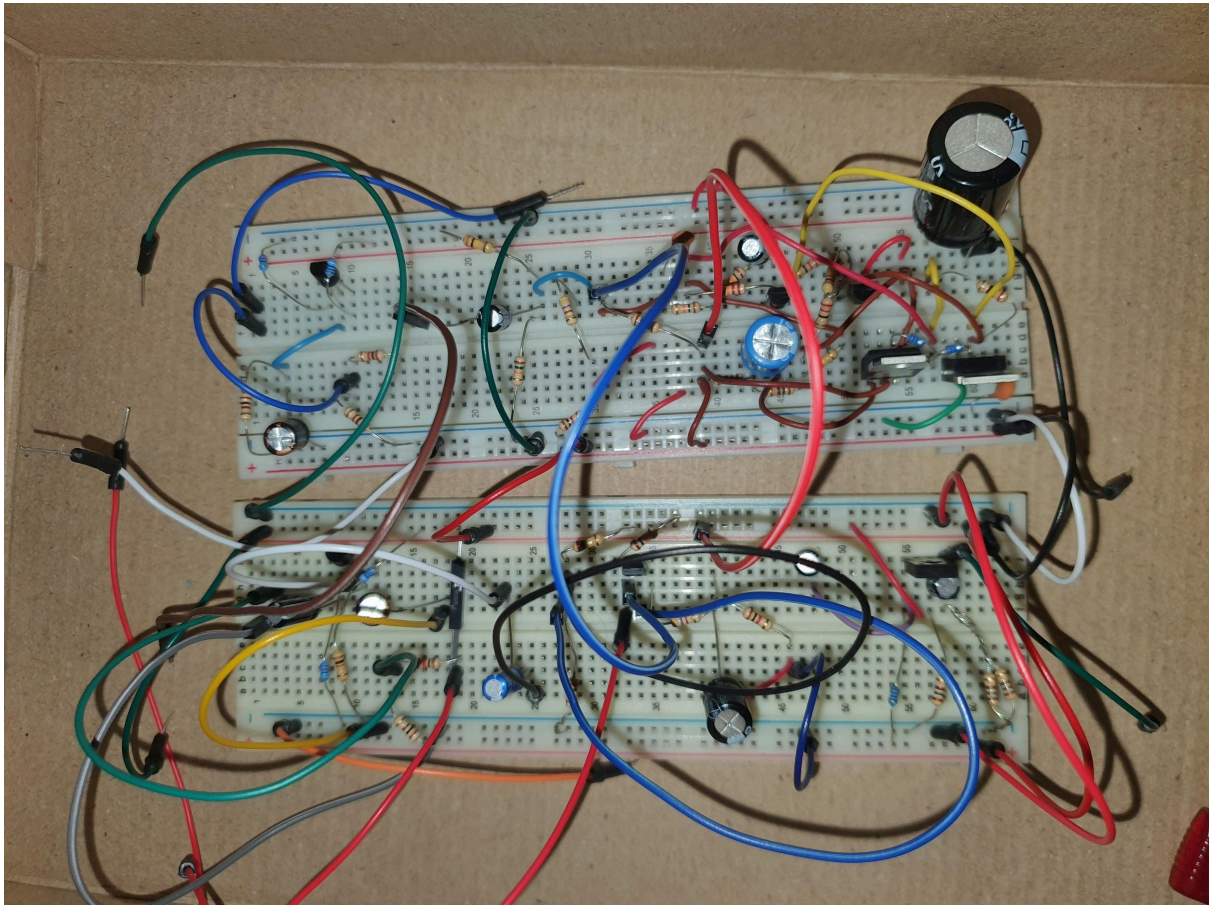


Figura 23: Circuito en físico

4. **Conclusiones**

Se pudo ver en este proyecto que al ser un amplificador de audio se debe utilizar frecuencia audible para el Humano (20hz a 20khz), esta última ya viene dada por el transistor que usemos y podemos cambiarla colocando capacitores entre entradas, la primera está dada por nuestra elección de capacitores.

Por otra parte los cruces por cero se pudieron reducir volviendo más efectivo al circuito, aunque teniendo en cuenta el *trade-off* se sacrifica potencia por eficiencia, algo que es usual en la electrónica.

Es bueno recalcar la buena capacidad de rendimiento que se obtuvo en el circuito total, dado que las primeras etapas disminuyen este valor, el circuito pudo obtener un rendimiento aceptable dentro de lo que cabe.

5. Bibliografía y Datasheets

- Amplificador de potencia: CLASE B - Electrónica FP - 22 de mayo de 2018 -
https://www.youtube.com/watch?v=vyVcuuA5bCc&ab_channel=Electr%C3%B3nicaFP
- Cómo trabaja el Amplificador de potencia clase B y AB - ACADENAS - 4 de noviembre de 2021 -
https://www.youtube.com/watch?v=iG-Kr2umHbY&ab_channel=ACADENAS
- BC547C -
<https://www.alldatasheet.com/datasheet-pdf/view/11558/ONSEMI/BC547C.html>
- 2N5457 -
<https://www.alldatasheet.com/datasheet-pdf/view/50039/FAIRCHILD/2N5457.html>
- BC338 -
<https://www.alldatasheet.com/datasheet-pdf/view/156211/ONSEMI/BC338.html>
- TIP32C -
<https://www.alldatasheet.com/datasheet-pdf/view/171812/STMICROELECTRONICS/TIP32C.html>
- TIP31C -
<https://www.alldatasheet.com/datasheet-pdf/view/171811/STMICROELECTRONICS/TIP31C.html>