

**Київський національний університет імені Тараса Шевченка
факультет радіофізики, електроніки та комп'ютерних систем**

Лабораторна робота №2

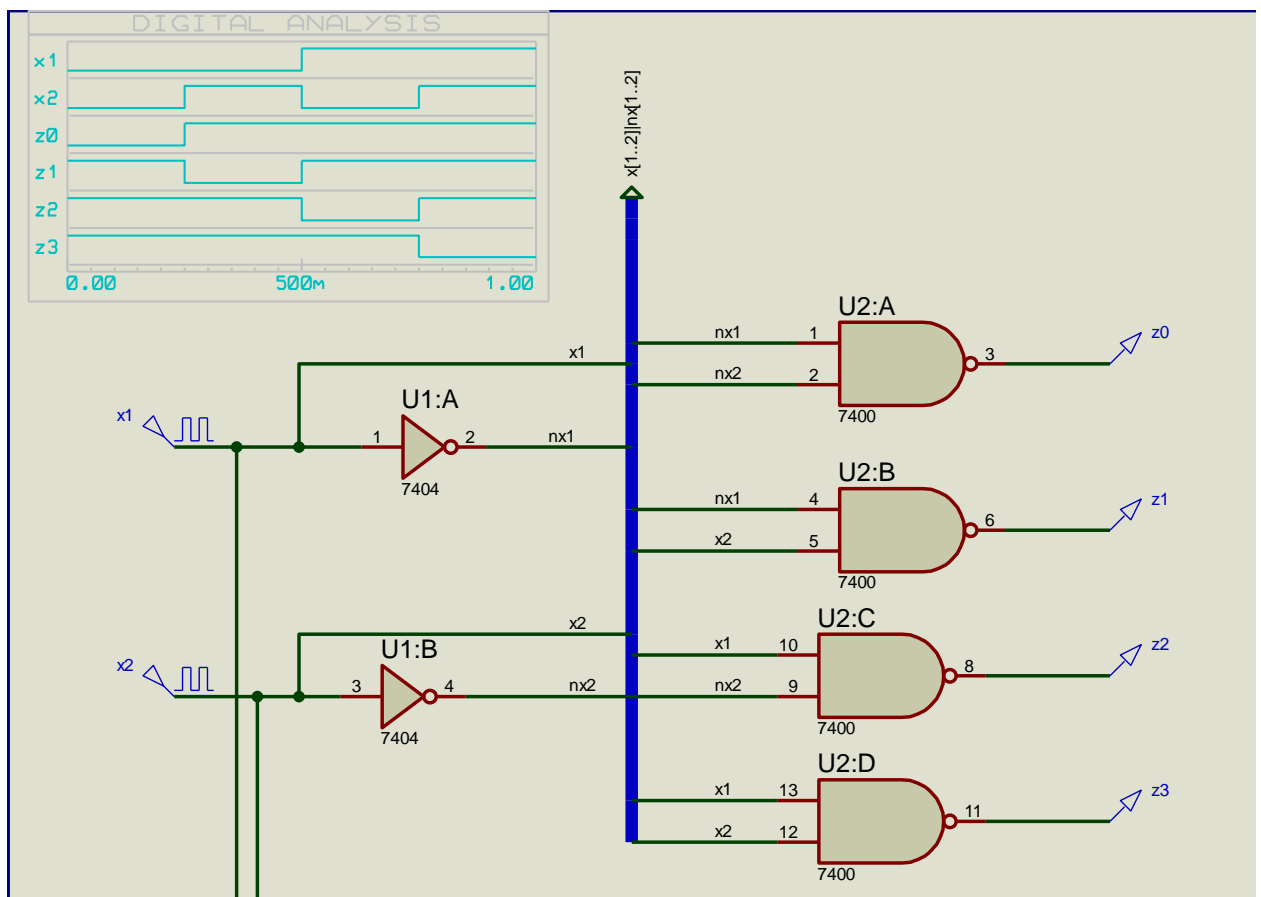
Тема: Дешифратори та демультіплексори

Роботу виконав
студент 3 курсу
мережевий адміністратор
Цибульський Роман

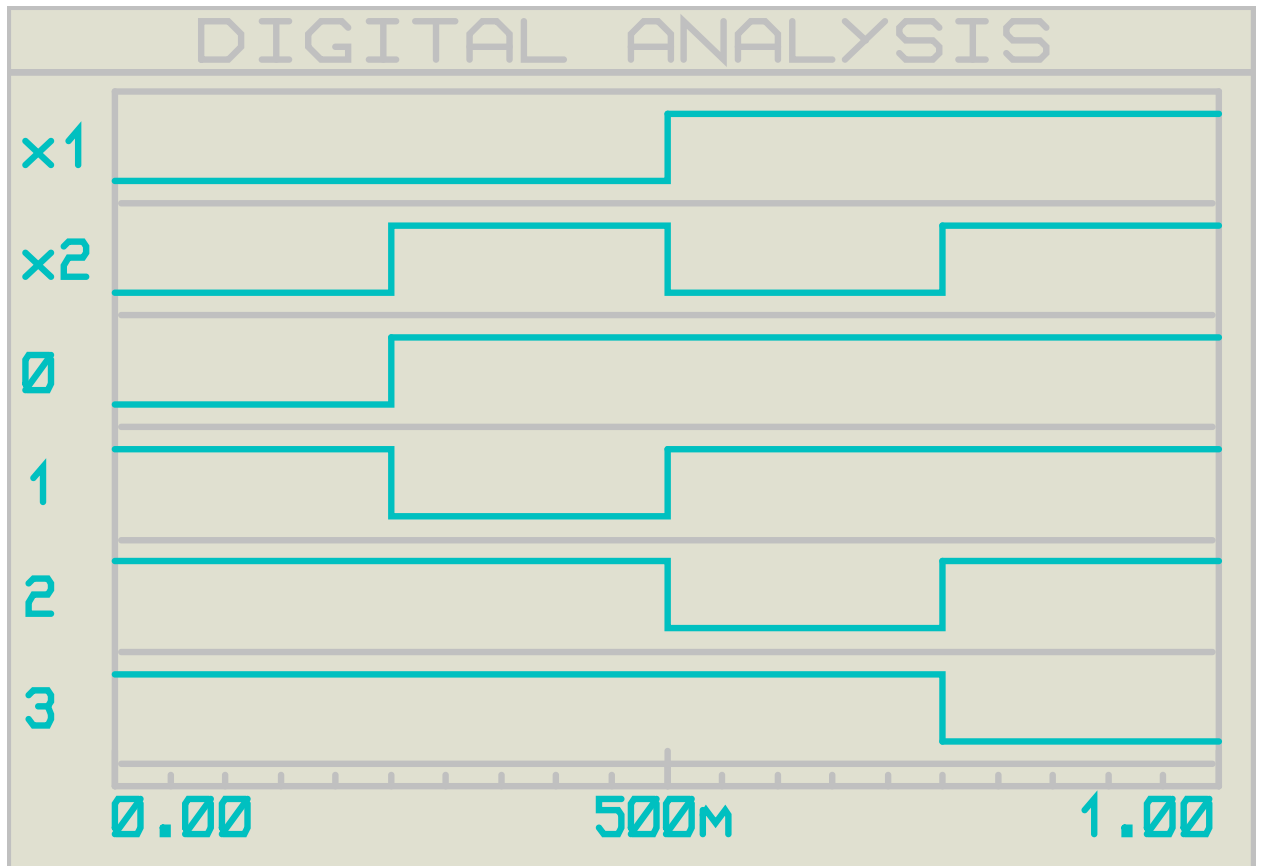
Київ 2023

Мета: Ознайомитись з принципом роботи та навчитися проектувати комбінаційні схеми: дешифратора, шифратора, демультиплексора, тощо.

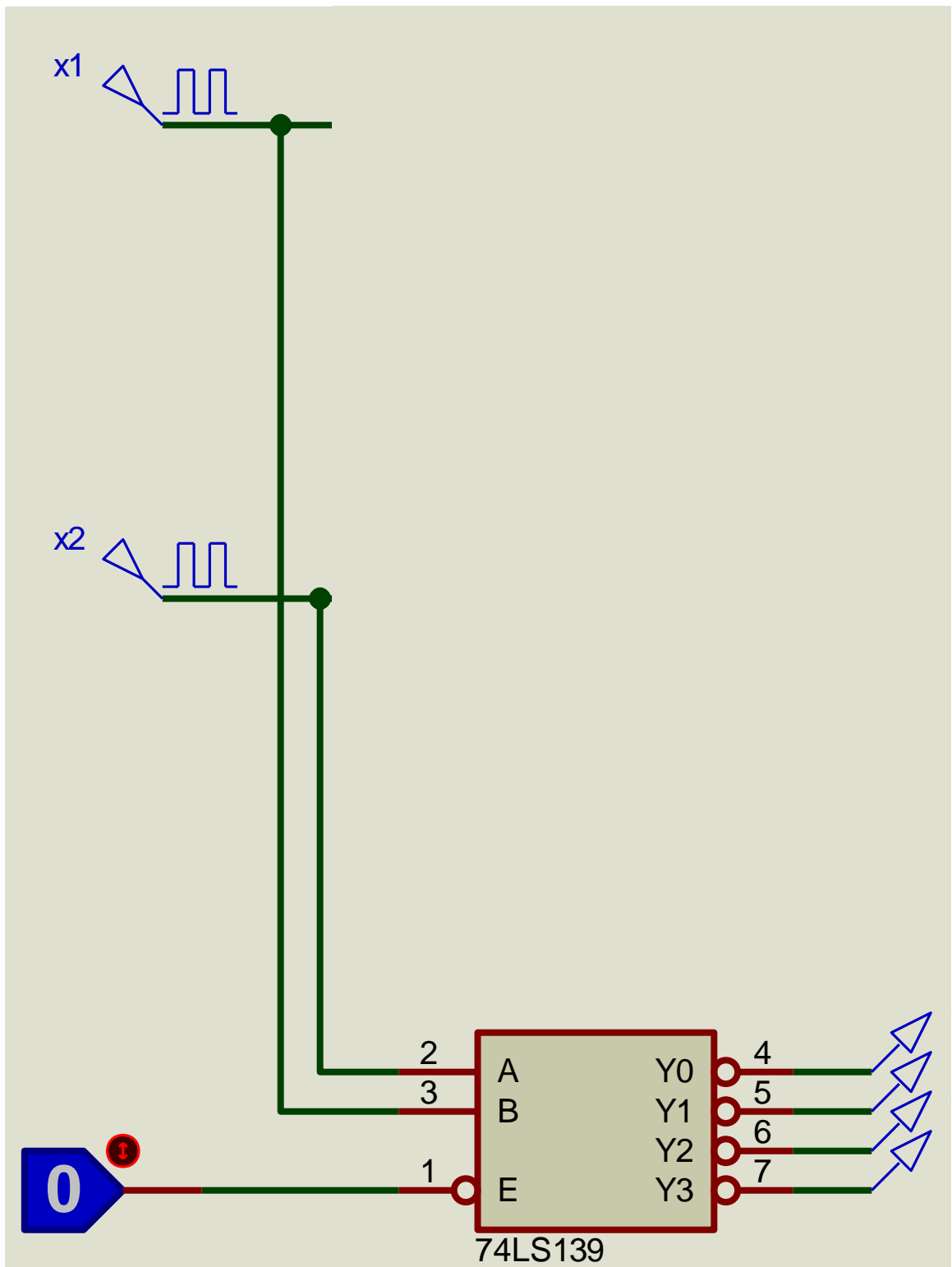
1. Введіть у Proteus схему рис. 2.1. Вважайте, що тривалість тактового імпульсу 100 мкс, його період 200 мкс. Затримка першого фронту повинна бути рівною тривалості імпульсу, тобто складати 100 мкс для тактових імпульсів. Тривалість, період та затримка імпульсу першого джерела повинна бути рівною відповідним параметрам для тактових імпульсів, для другого джерела усі ці параметри повинні бути вдвічі більшими (для третього - ще вдвічі більшими і т. д.). Таким чином можна перебрати усі можливі комбінації вхідних сигналів.

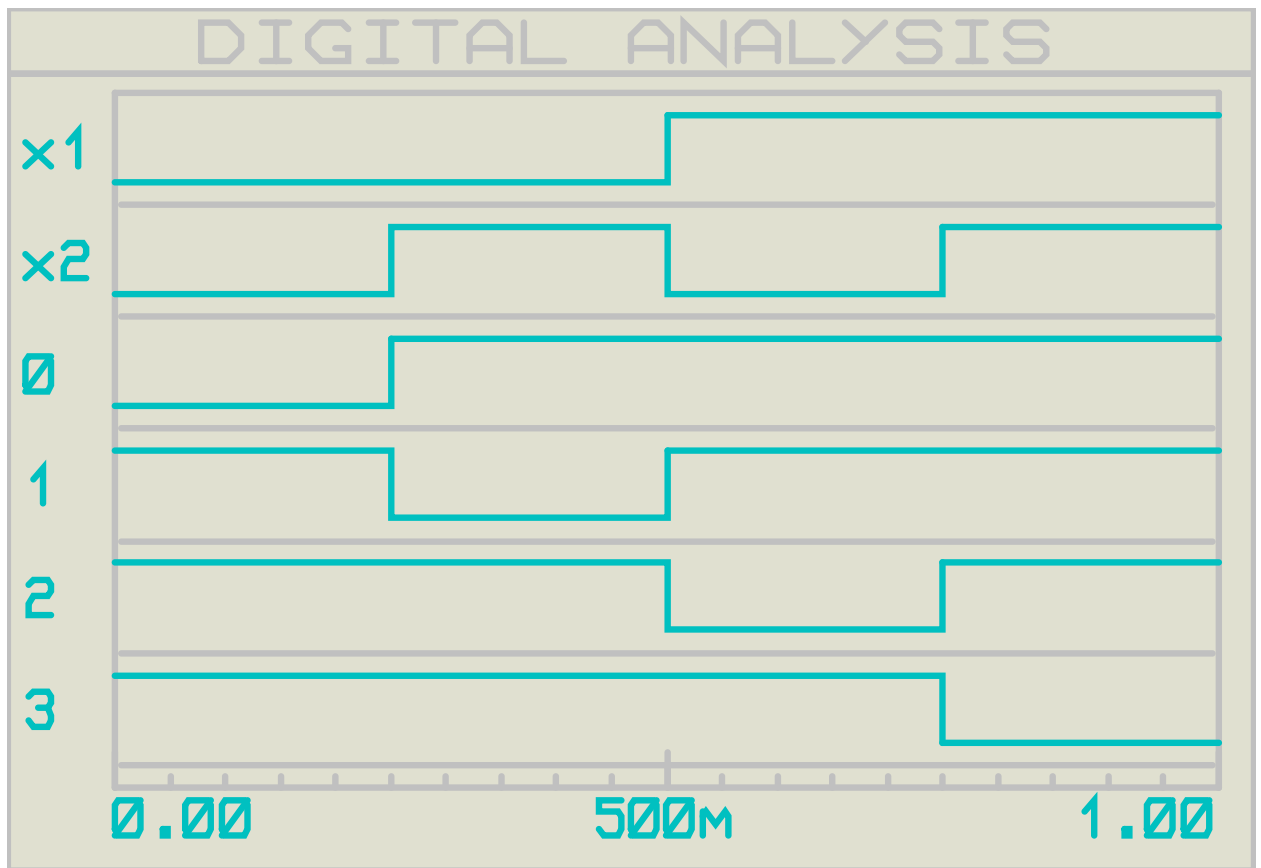


2. Виведіть графік залежності вхідних та вихідних цифрових сигналів дешифратора від часу та поясніть ці залежності.

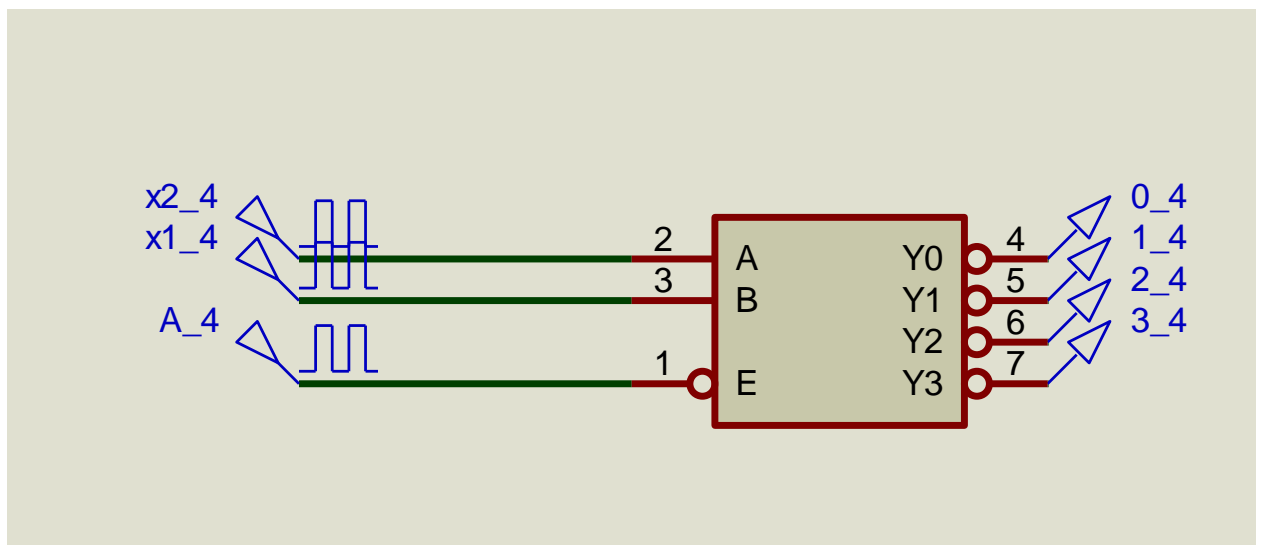


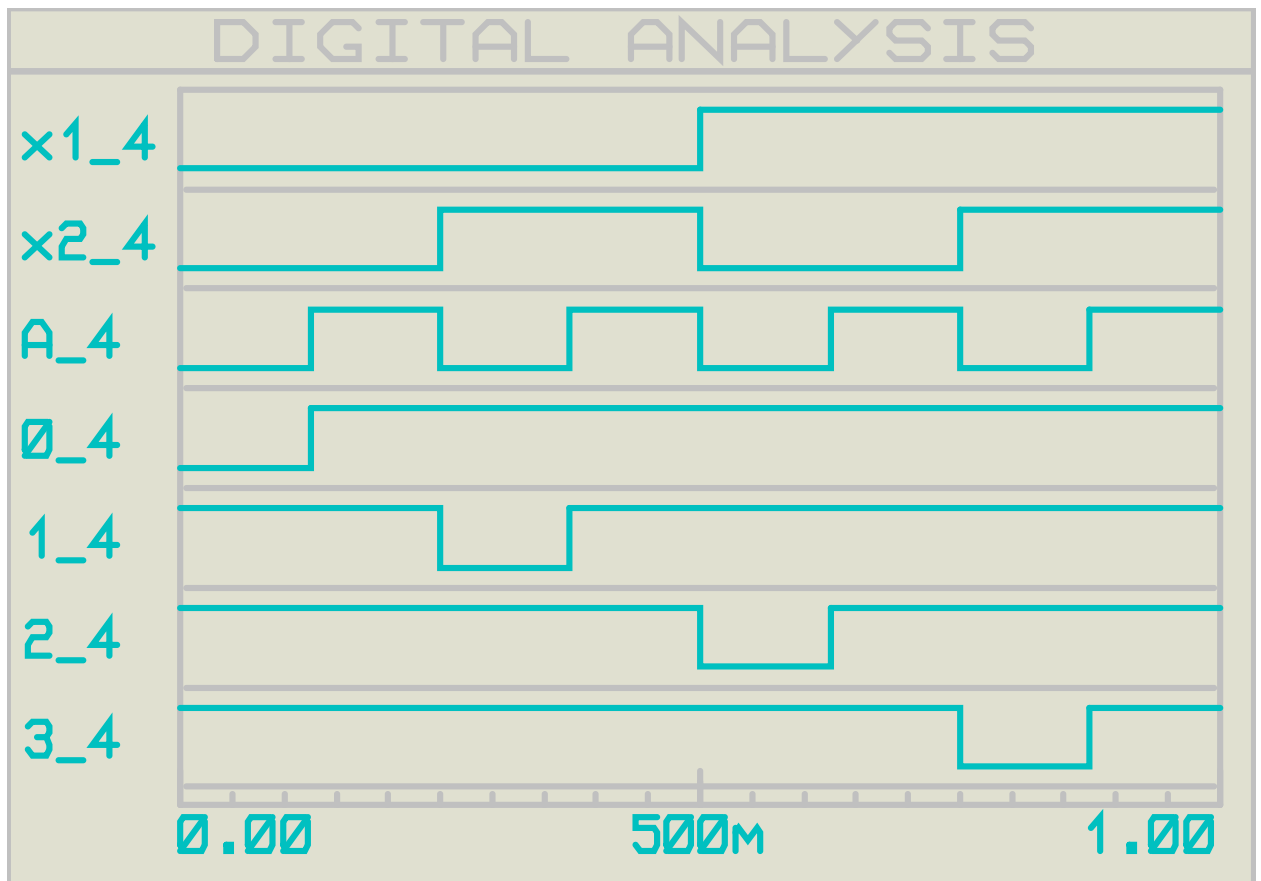
3. Введіть у Proteus схему рис. 2.2., у якій застосовано інтегральний дешифратор\демультиплексор 74LS139. За аналогічних вхідних сигналів проведіть моделювання для цієї схеми у режимі дешифратора. Виведіть відповідні графіки для вхідних та вихідних сигналів та поясніть ці залежності.



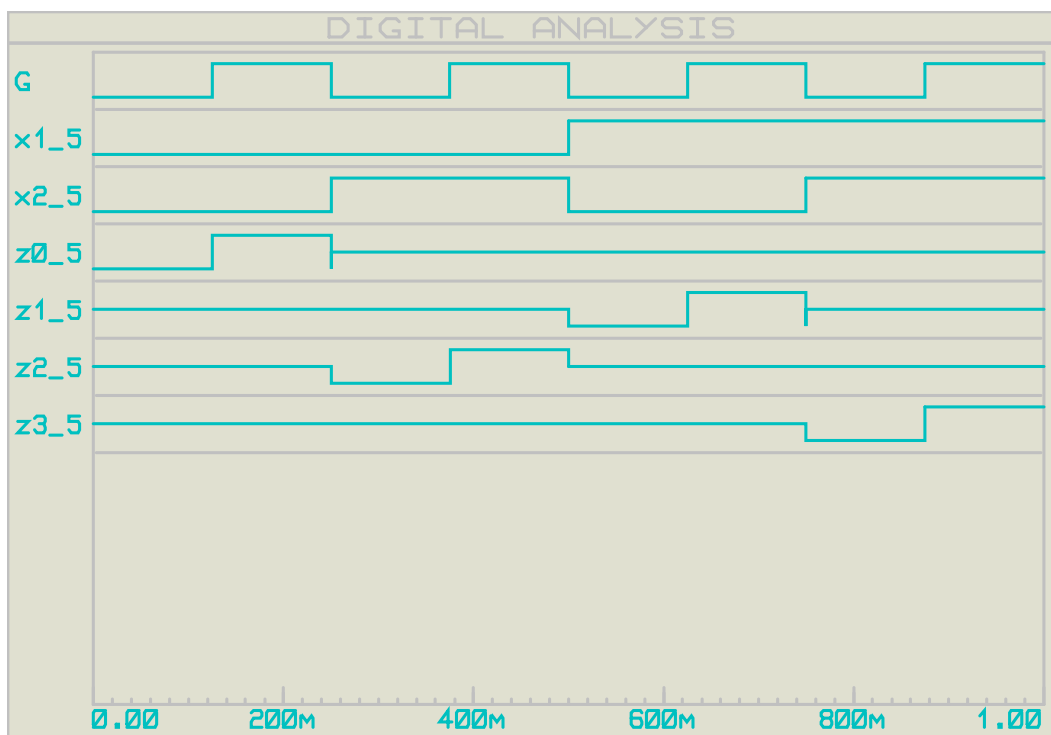


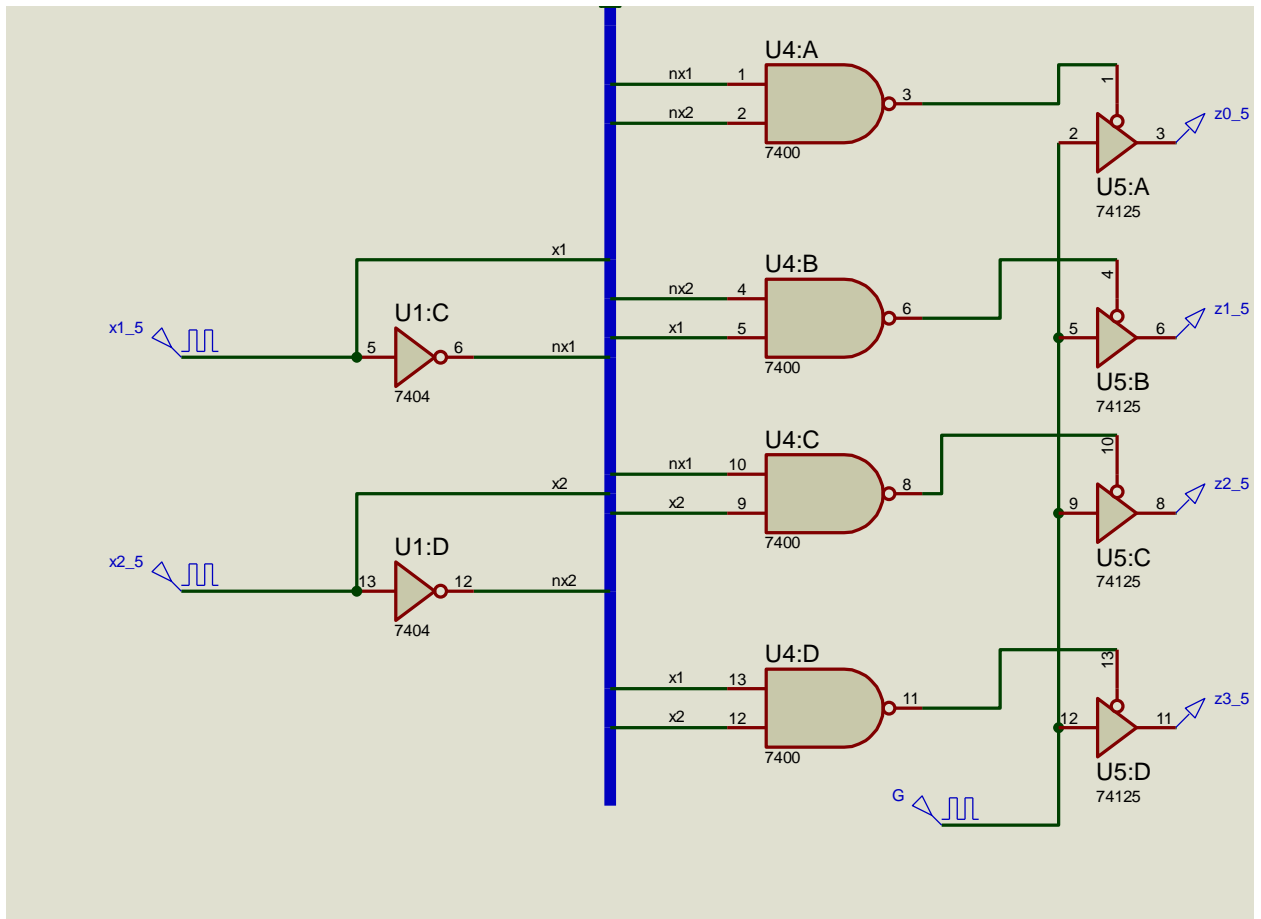
4. Додайте до схеми рис. 2.2 джерело цифрового сигналу на вхід демультиплексування і проведіть моделювання схеми 74LS139 у режимі демультиплексора. Виведіть відповідні графіки для входніх та вихідних сигналів та поясніть ці залежності.





5. Введіть у Proteus схему демультиплексора з трьома станами (рис. 2.3) і проведіть її моделювання зі вхідними сигналами, аналогічними до п.3. Виведіть графіки для вхідних та вихідних сигналів та поясніть ці залежності.





6. Згідно свого варіанту розробити схему мультиплексора або шифратора (кодера)

Номер варіанту 5814 = 1 0110 1011 0110, 10 1011 0110 за умовою

h1	h2	h3	Схема	Кількість інформаційних входів
0	1	1	шифратор	7

h4	h5	h6	Логічні елементи
0	1	1	3І, 2АБО, НЕ

входные							Выходы		
Y_6	Y_5	Y_4	Y_3	Y_2	Y_1	Y_0	A_2	A_1	A_0
0	0	0	0	0	0	1	0	0	0
0	0	0	0	0	1	0	0	0	1
0	0	0	0	1	0	0	0	1	0
0	0	0	1	0	0	0	0	1	1
0	0	1	0	0	0	0	1	0	0
0	1	0	0	0	0	0	1	0	1
1	0	0	0	0	0	0	1	1	0
0	0	0	0	0	0	0	1	1	1

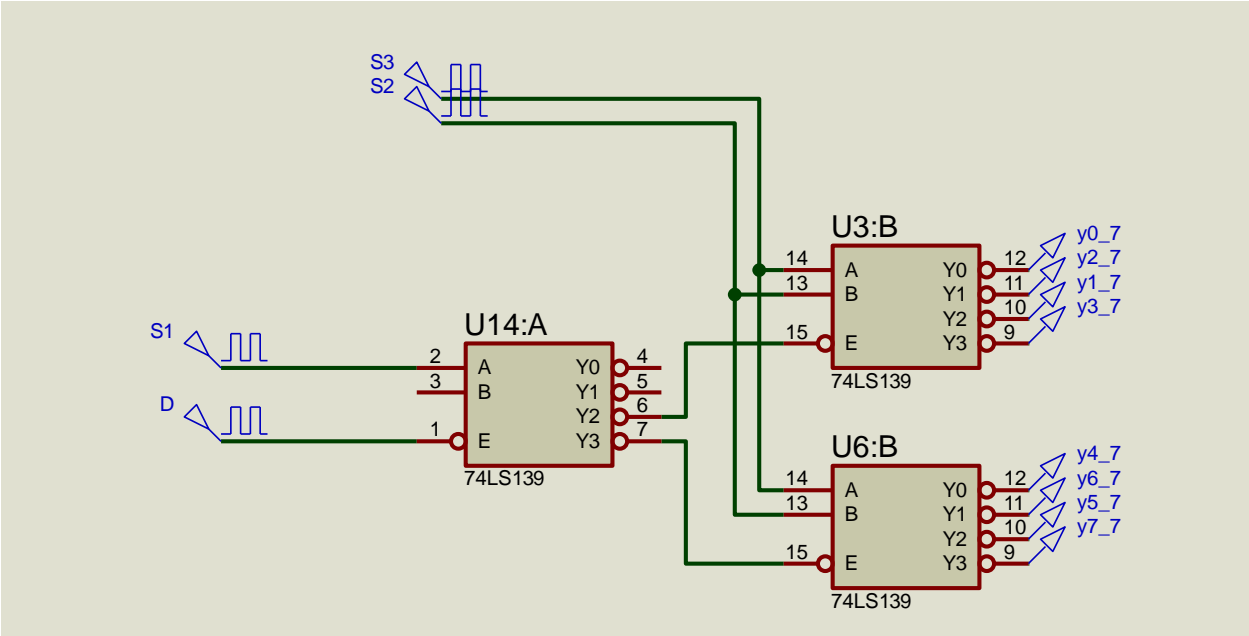
$A_2 = Y_6 + Y_5 + Y_4$

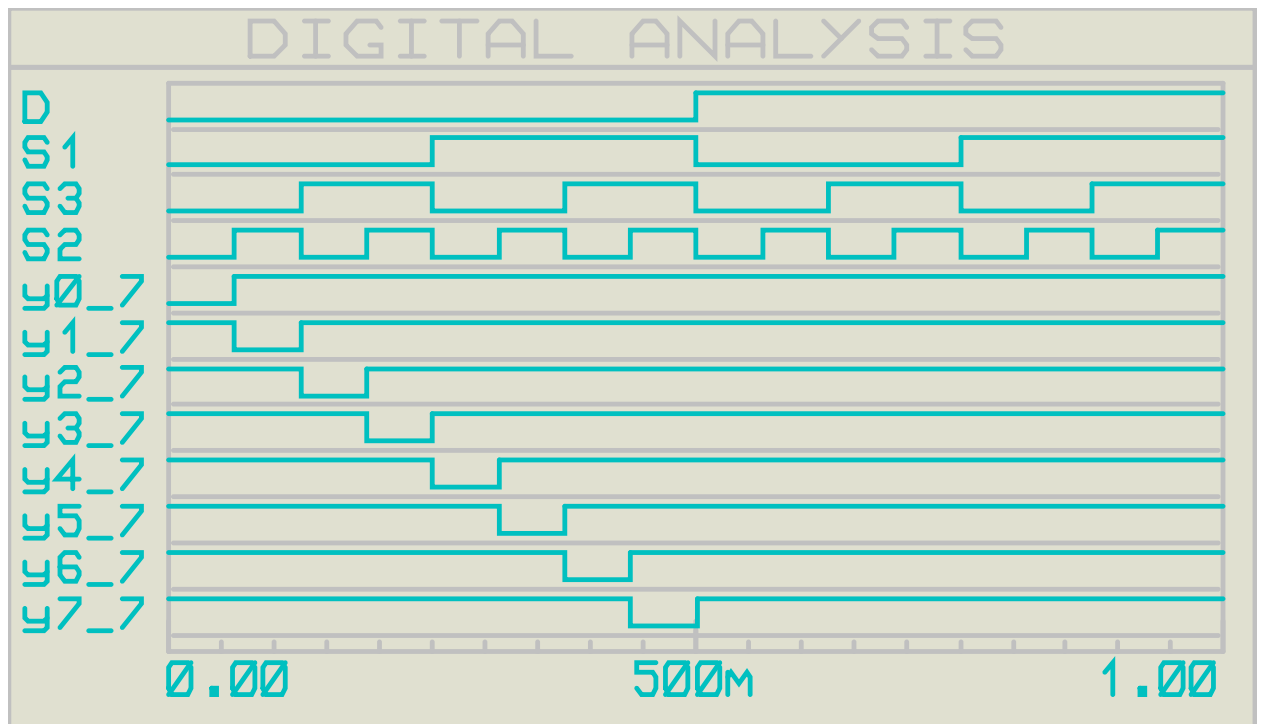
$A_1 = Y_6 + Y_3 + Y_2$

$A_0 = Y_5 + Y_3 + Y_1$

Промоделируйте работу Вашего демультиплексора.

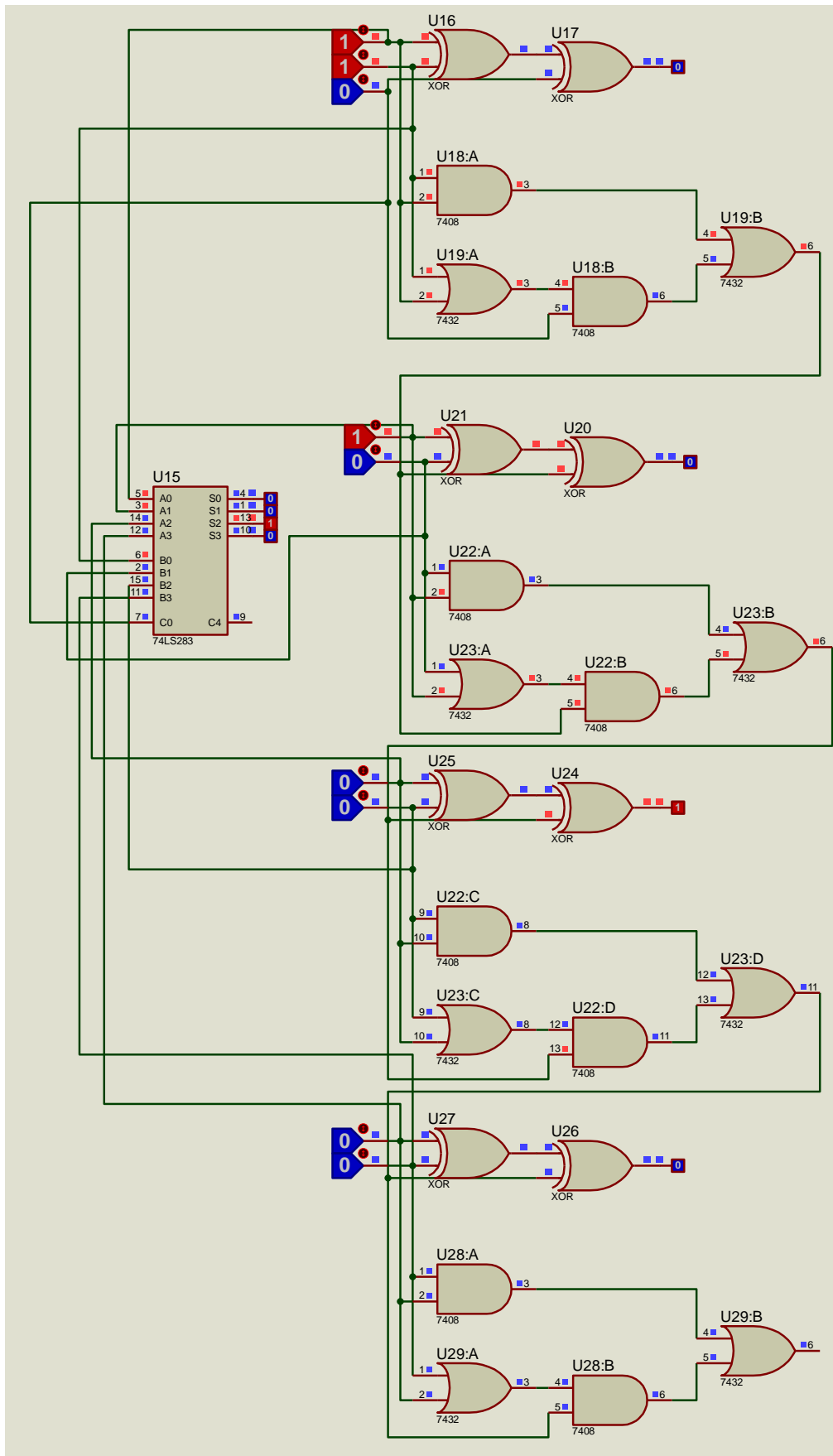
A0	A1	A2	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0	0							
0	0	1		0						
0	1	0			0					
0	1	1				0				
1	0	0					0			
1	0	1						0		
1	1	0							0	
1	1	1								0





8. Згідно свого варіанту розгляньте мікросхему та промоделюйте її роботу. Розробіть аналогічну схему на простих елементах 74 серії.

H7	H8	H9	Мікросхема
0	1	0	74ls283



Контрольні питання:

1. Дайте визначення дешифратора.
Комбінаційна логічна схема, яка перетворює двійковий позиційний код в активний сигнал тільки на одному з виходів
2. Дайте визначення шифратора.
3. Комбінаційна логічна схема, яка перетворює двійковий позиційний код в активний сигнал тільки на одному з виходів
4. Як дешифратори і демультиплексор позначаються на схемах? DC
5. Чим відрізняється робота шифратора від пріоритетного шифратора?

При роботі шифратора якщо на вході подається більше одної 1 вихід 0, а при у пріоритетного шифратора враховуючи старший вхід.

6. Як за допомогою пріоритетного шифратора реалізувати схему шифратора?

Треба перед кожним входом поставити and на загальну кількість входів пріоритетного шифратора

6. Дайте визначення мультиплексора.

Мультиплексором називається комбінаційний вузол, здатний комутувати (передавати) інформацію з декількох входів на один вихід.

7. Як за допомогою демультиплексора реалізувати схему шифратора?

8. Яка максимальна кількість інформаційних входів у мультиплексора з трьома адресними входами?

8

Висновок: В даній лабораторній роботі було вивчено роботу різних типів демультиплексорів, дешифраторів, шифраторів. Було побудовано схеми:

-дешифратор на 2 кодових входи та 4 інверсні виходи на логічних елементах серії 74

-Інтегральна мікросхема 74LS139 - дешифратор\демультиплексор на 2 входи та 4 інверсні виходи у режимі дешифратора

-Інтегральна мікросхема 74LS139 - дешифратор\демультиплексор на 2 входи та 4 інверсні виходи у режимі демультиплексора

-Демультиплексор на 2 адресні входи, 1 вхід та 4 виходи даних з трьома станами

- мультиплексор на 4 інформаційних входів на базі елементів 2I-HE,4АБО

-Шифратор на 7 інформаційних входи

-Інтегральна мікросхема 74ls283 на простих елементах 74 серії.

Було виведено відповідні графіки для вхідних та вихідних сигналів для кожного з приладів та показано залежності вихідних від вхідних сигналів.