

Esercizio Esame ASDI

Matteo Conti

20 Dicembre 2021

1 Traccia

Progettare, implementare in VHDL e simulare la seguente architettura. Un'unità B riceve da una unità A mediante un protocollo di handshaking N coppie di stringhe di 8 bit da sommare o comparare a seconda di una modalità di funzionamento impostata in sede di configurazione (per tutte le coppie una tantum). L'unità B può operare sia bufferizzando le stringhe che svolgendo il protocollo di acquisizione al termine della somma/comparazione di ogni coppia. In ogni caso, il sistema B deve bufferizzare tutti i risultati (nel caso della comparazione sarà memorizzato il valore \$FF se le stringhe sono uguali, \$00 se sono diverse). La somma/comparazione può essere svolta con una delle architetture viste al corso. Integrare in A e B almeno un contatore.

2 Schemi architetturali

2.1 Nodo A

L'unità operativa del nodo trasmettitore A presenta 4 ingressi (in verde) e 2 uscite (in rosso). Il contatore indirizza la memoria ROM, precaricata con 4 coppie di stringhe da 8 bit.

Il dato viene prelevato dalla memoria e subito dopo viene inviata la richiesta di messaggio r. A si mette in attesa finché il segnale di ack, ovvero il segnale di fine operazione, non viene inviato dal nodo ricevitore B.

Un segnale di avvio start è utilizzato per avviare la trasmissione. Dopo 8 diverse trasmissioni, il sistema torna nello stato IDLE.

2.2 Nodo B

L'unità operativa di B comprende 2 buffer per immagazzinare le due stringhe della coppia da elaborare. Attraverso un multiplexer 2:1 viene deciso se elaborare la somma o la comparazione tra le due stringhe. I risultati vengono quindi memorizzati in una memoria, indirizzata da un contatore modulo 4. Il contatore modulo 8, in basso, invece serve a scandire la ricezione, dipendentemente dal

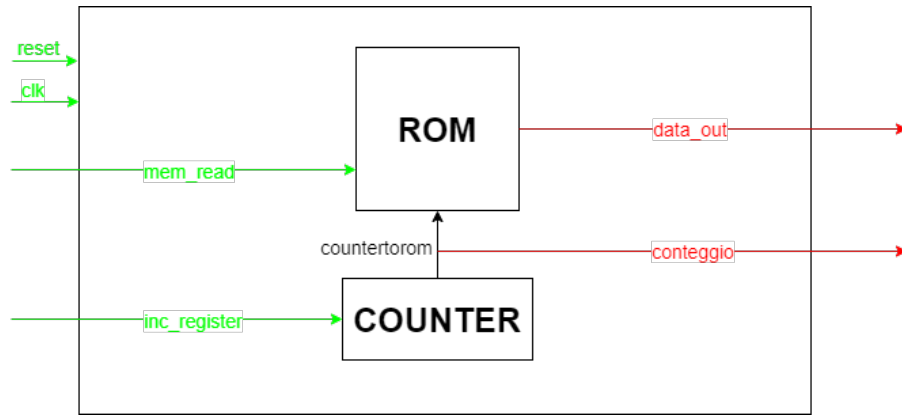


Figure 1: Unità operativa del nodo A

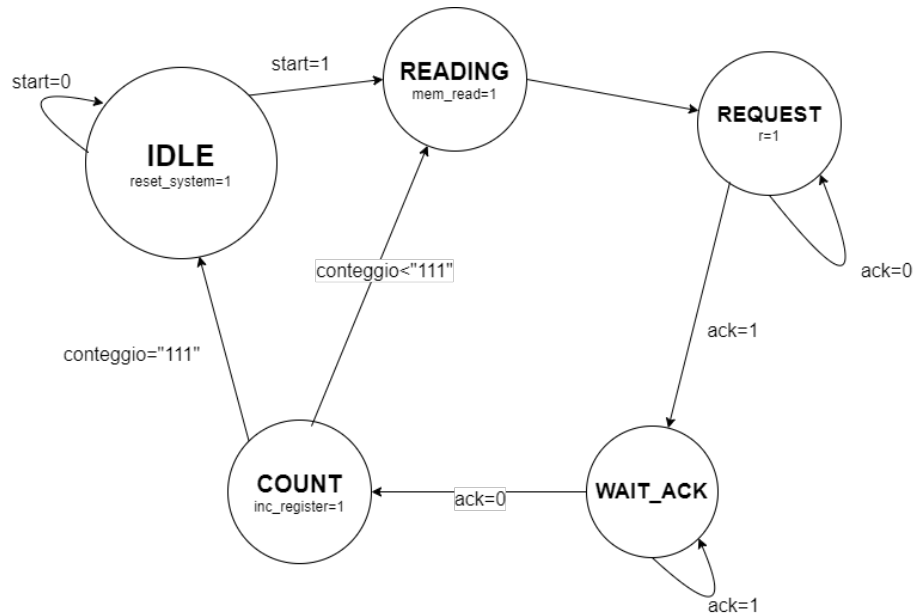


Figure 2: Automa a stati finiti del nodo A

fatto che si stia ricevendo la prima stringa oppure la seconda. Infatti, solo dopo la ricezione della seconda stringa è possibile continuare l'elaborazione.

Il sommatore è stato realizzato strutturalmente con un Ripple Carry Adder con la funzione aggiuntiva di sottrazione. Sebbene questa macchina aritmetica non sia molto veloce e la carry chain vari linearmente con il numero di bit degli operandi, essa è molto semplice e ha una struttura regolare e ben integrabile.

La comparazione avviene con la sottrazione tra i due numeri e la successiva

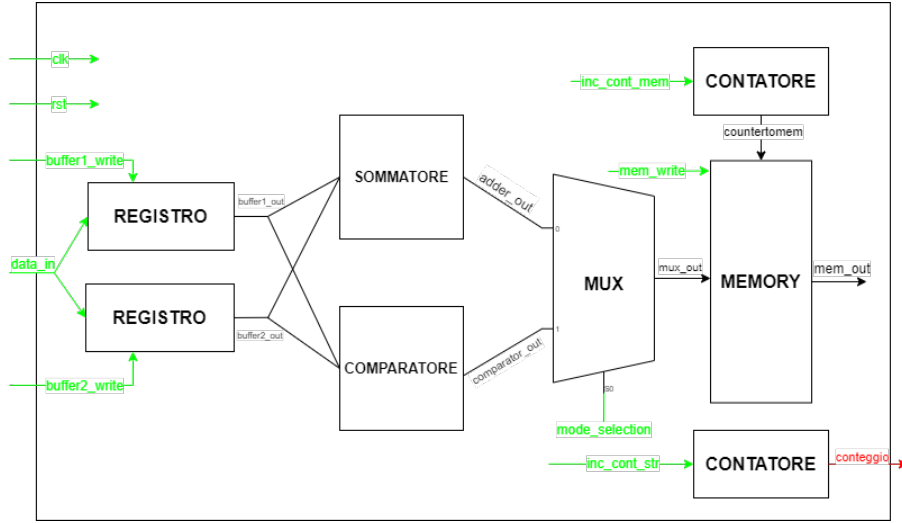


Figure 3: Unità operativa del nodo B

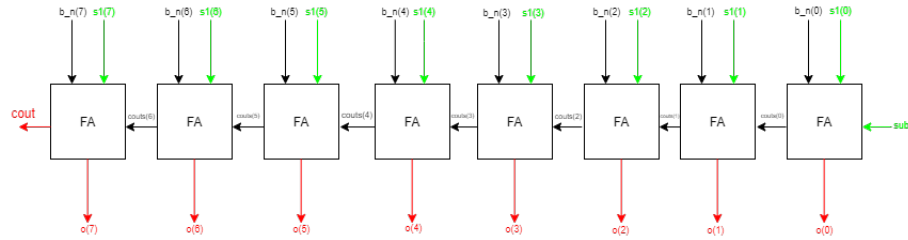


Figure 4: Sommatore dell'unità operativa del nodo B

valutazione del segno del risultato. In questo caso basta controllare se il risultato della sottrazione fosse nullo, per verificare che le due stringhe fossero uguali. Ciò viene fatto col blocco di zero check, in cui si fa la OR bit a bit di ogni elemento della stringa d'ingresso e si valuta se il risultato è 0 o 1.

L'unità di controllo di B si basa sul prelevare le due stringhe, elaborare il calcolo, salvare il risultato nella memoria di B ed infine inviare il messaggio di ACK al mittente. Da notare che per capire se si sta prelevando la prima o la seconda stringa di una determinata coppia, si analizza il bit meno significativo del vettore di conteggio. In alternativa, si può verificare se il numero rappresentato dal vettore è pari o dispari.

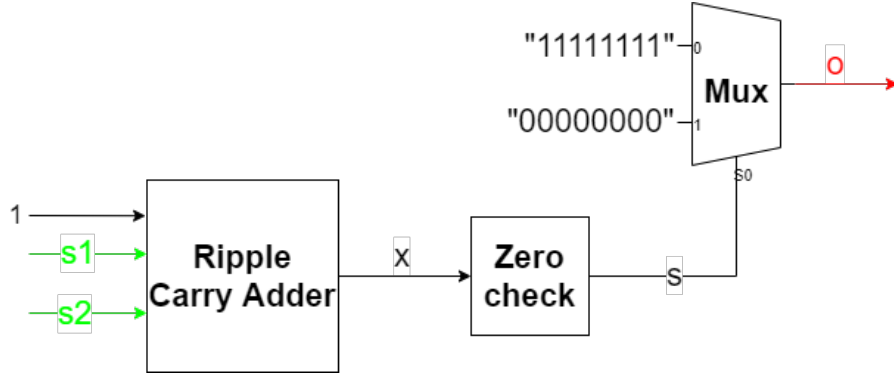


Figure 5: Comparatore dell'unità operativa del nodo B

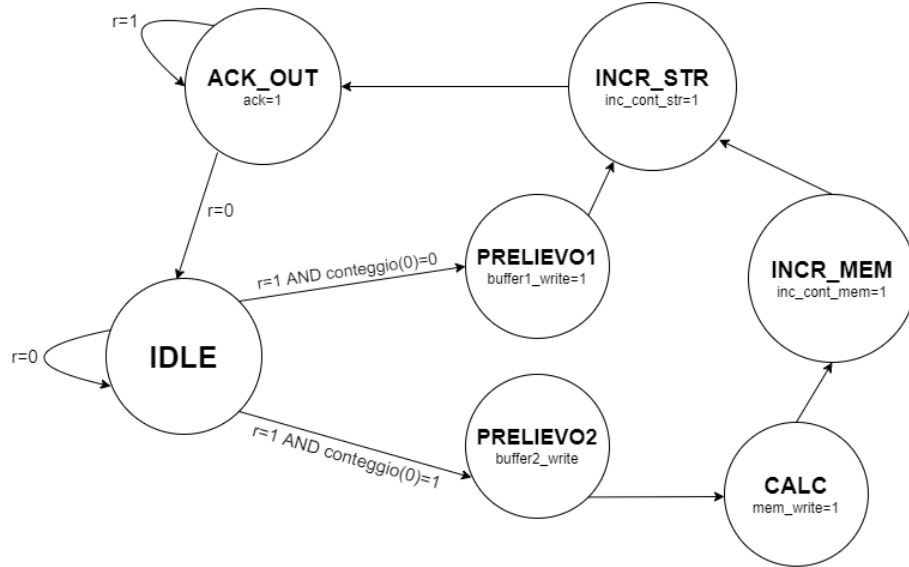


Figure 6: Automa a stati finiti del nodo B

3 Testing simulato

Il nodo A deve trasmettere la coppia di stringhe. Si può notare che, dopo aver asserito il segnale di start, il sistema inizia a fare richieste di messaggio e gli stati iniziano ad evolvere, anche grazie alla risposte di ACK del nodo B (simulate).

Il nodo B deve ricevere la coppia ed eseguire l'elaborazione in base al segnale di mode_selection. In questo caso è stata testata la comparazione.

Nel test bench del top module vengono testate sia la comparazione che la somma in un intervallo di tempo più largo.

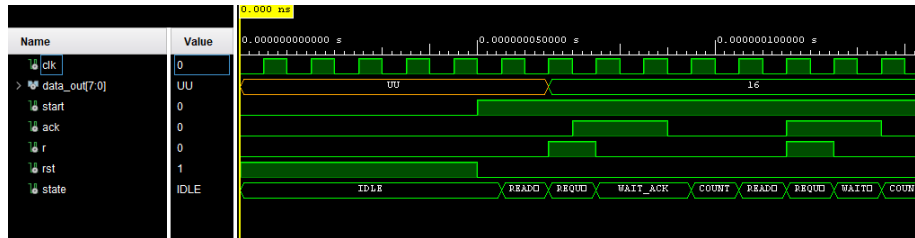


Figure 7: Test bench del nodo A

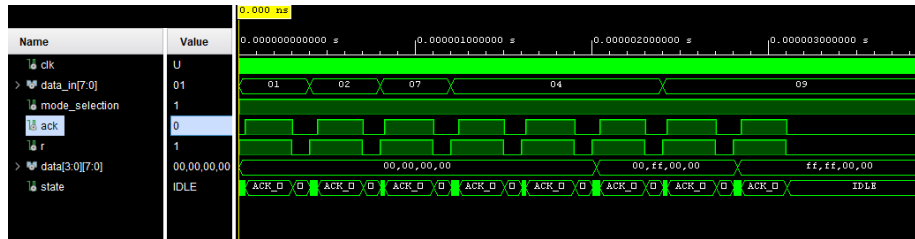


Figure 8: Test bench del nodo B

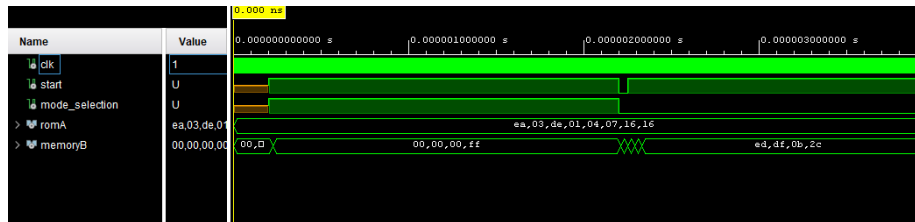


Figure 9: Test bench del sistema handshaking