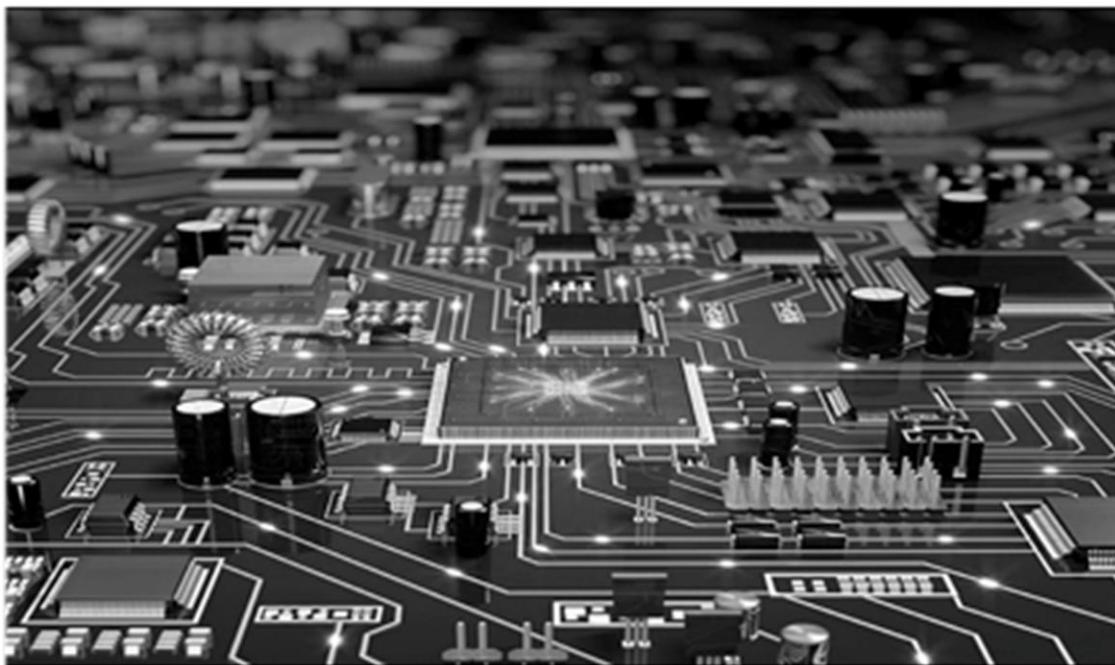




وزارة التعليم العالي
جامعة الشطرة – كلية الهندسة
قسم الحاسوب



دوائر المنطق الرقمي



عنوان التقرير: Parallel Adder

إعداد الطالب:

المرحلة: الأولى

الدراسة: الصباحية

بأشراف: أ. حيدر محمد

هـ ١٤٤٦

م ٢٠٢٥

المقدمة

تلعب دوائر الجمع الرقمية دوراً أساسياً في الأنظمة الإلكترونية الحديثة، حيث تُستخدم على نطاق واسع في المعالجات الدقيقة والأنظمة المدمجة. يُعتبر Parallel Adder (الجمع المتوازي) من أهم هذه الدوائر نظراً لكتفته العالية في جمع الأعداد الثنائية. في هذا التقرير، سنستعرض مبدأ عمل هذه الدائرة مع التركيز على تنفيذ 4-bit Parallel Adder بشكل واضح وبسيط.

1. مفهوم Parallel Adder

Parallel Adder هو دارة رقمية تقوم بجمع عددين ثنائيين بشكل متوازي، حيث يتم معالجة جميع البits في نفس الوقت باستخدام دوائر جمع كاملة (Full Adders) متراكبة.

الخصائص الرئيسية:

- السرعة العالية: يعالج جميع البits بشكل متزامن مما يجعله أسرع من Serial Adder
- الكفاءة: مناسب للتطبيقات التي تتطلب عمليات حسابية سريعة
- التعقيد: يحتاج إلى عدد أكبر من البوابات المنطقية مقارنة بالبدائل التسلسنية

2. تنفيذ 4-bit Parallel Adder

لإنشاء 4-bit Parallel Adder، نستخدم أربع دوائر Full Adder يتم توصيلها بطريقة تسلسنية لنقل الحمل بين المراحل.

مكونات الدائرة الأساسية :

1. وحدات Full Adder (FA): أربع وحدات (FA3 إلى FA0)

2. مدخلات البيانات:

A (A3 A2 A1 A0) •

B (B3 B2 B1 B0) •

3. إشارات التحكم: S

(حمل ابتدائي - عادة 0) Cin •

4. المخرجات:

S - ناتج الجمع •

- حمل نهائي Cout •

آلية العمل:

• يتم توصيل Cout من كل مرحلة إلى Cin للمرحلة التالية

• تقوم كل وحدة Full Adder بحساب:

$$\text{Sum} = A \oplus B \oplus \text{Cin} \circ$$

$$\text{Cout} = (\text{A AND B}) \text{ OR } (\text{Cin AND } (\text{A} \oplus \text{B})) \circ$$

مثال تطبيقي:

لجمع العددين:

$$\begin{array}{l} A = 1101 \text{ (13)} \\ (11) B = 1011 \end{array} \quad \bullet$$

المرحله	المدخلات	الخرجات
FA0	A0=1, B0=1, Cin=0	S0=0, Cout=1
FA1	A1=0, B1=1, Cin=1	S1=0, Cout=1
FA2	A2=1, B2=0, Cin=1	S2=0, Cout=1
FA3	A3=1, B3=1, Cin=1	S3=1, Cout=1

النتيجة النهائية:

$$\begin{array}{l} (8) S = 1000 \\ (24) 11000 \leftarrow \text{الناتج الفعلي} \quad \bullet \\ \text{Cout} = 1 \end{array} \quad \bullet$$

الخاتمة والتطبيقات:

يُعد Parallel Adder حجر أساس في التصميم الرقمي الحديث، حيث يجمع بين السرعة والكفاءة. رغم احتياجه لمكونات أكثر من Serial Adder، إلا أن مزاياه تجعله اختيار الأمثل للعديد من التطبيقات.

- وحدات الحساب والمنطق (ALU) في المعالجات.
- أنظمة معالجة الإشارات الرقمية.
- الآلات الحاسبة والأنظمة المدمجة.

المراجع:

- Mano, M. M., & Ciletti, M. D. (2018). Digital Design. Pearson.
- "Parallel Adder and Parallel Subtractor." Electronics Tutorials.