



بسمه تعالی

درس الکترونیک دیجیتال

تمرین کامپیوتری اول

پردیس دانشکده‌های فنی دانشگاه تهران

دانشکده مهندسی برق و کامپیوتر

دکتر وحدت

علی ایمانقلی

نیم‌سال اول ۱۴۰۱-۰۲

قسمت اول: بررسی مشخصه انتقالی یک وارونگر

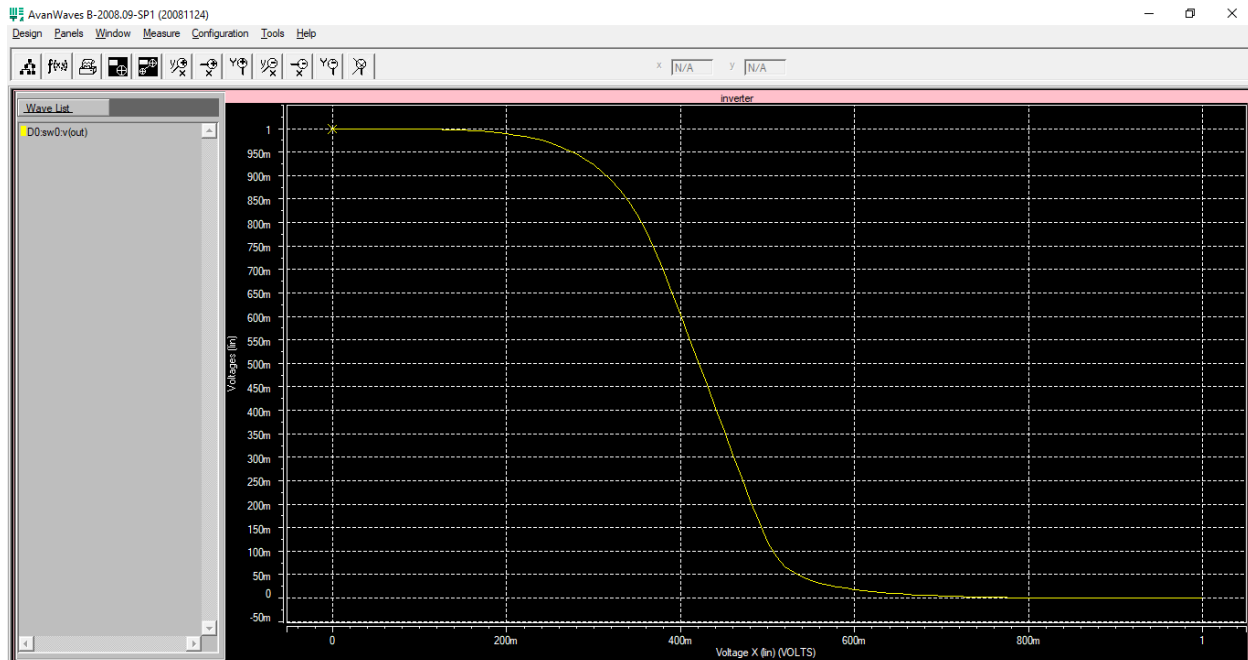
الف) مشخصه خروجی به ورودی (VCT) به ازای $\beta = 0.8$

```
inverter
.lib '45nm_PTM.txt' 45nm

***** parameters *****
.param Lmin=45nm
.param beta=0.8

***** components *****
v_in  A    0    0
v_l   vdd  0    1
M_p   out  A    vdd  vdd  pmos  L='1.0*Lmin'  W='2*Lmin*beta'
M_n   out  A    0    0    nmos  L='1.0*Lmin'  W='2*Lmin'

***** Analysis *****
.OPTION post=2 nomod
.op
.DC   v_in  0    1    0.01
.end
```



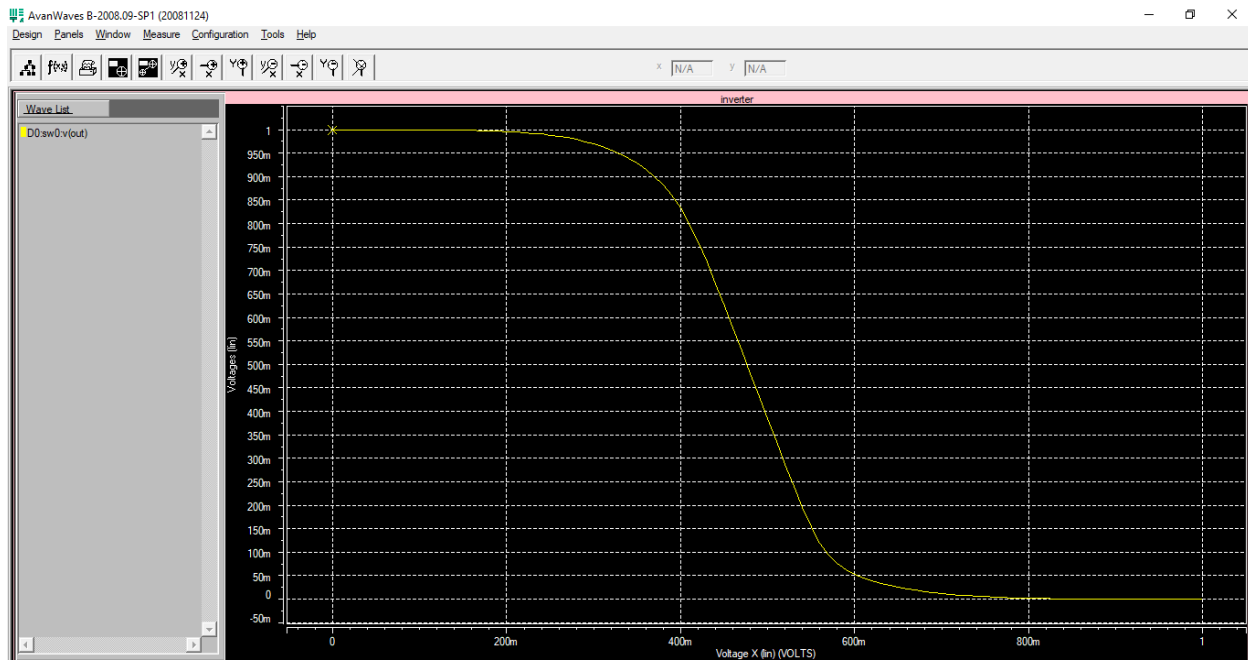
الف) مشخصه خروجی به ورودی (VCT) به ازای $\beta = 2$

```
inverter
.lib '45nm_PTM.txt' 45nm

***** parameters *****
.param Lmin=45nm
.param beta=2

***** components *****
v_in  A      0      0
v_l   vdd    0      1
M_p   out    A      vdd    vdd    pmos    L='1.0*Lmin'    W='2*Lmin*beta'
M_n   out    A      0      0      nmos    L='1.0*Lmin'    W='2*Lmin'

***** Analysis *****
.OPTION post=2 nomod
.op
.DC    v_in  0    1    0.01
.end
```



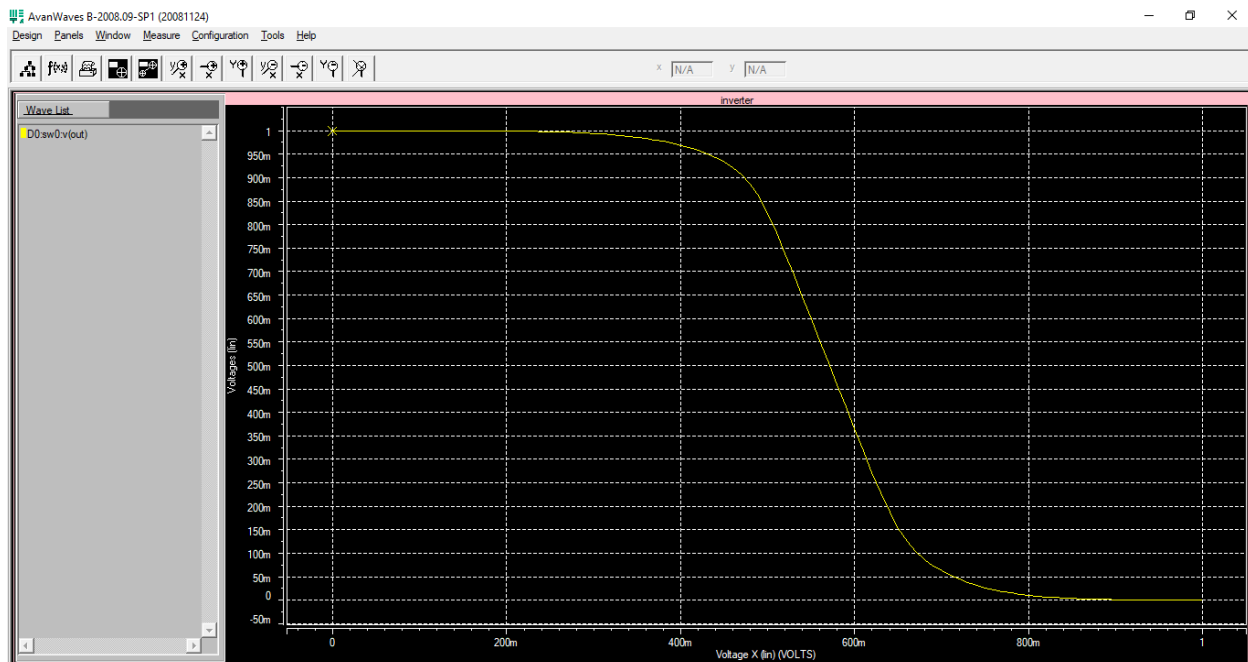
الف) مشخصه خروجی به ورودی (VCT) به ازای $\beta = 10$

```
inverter
.lib '45nm_PTM.txt' 45nm

***** parameters *****
.param Lmin=45nm
.param beta=10

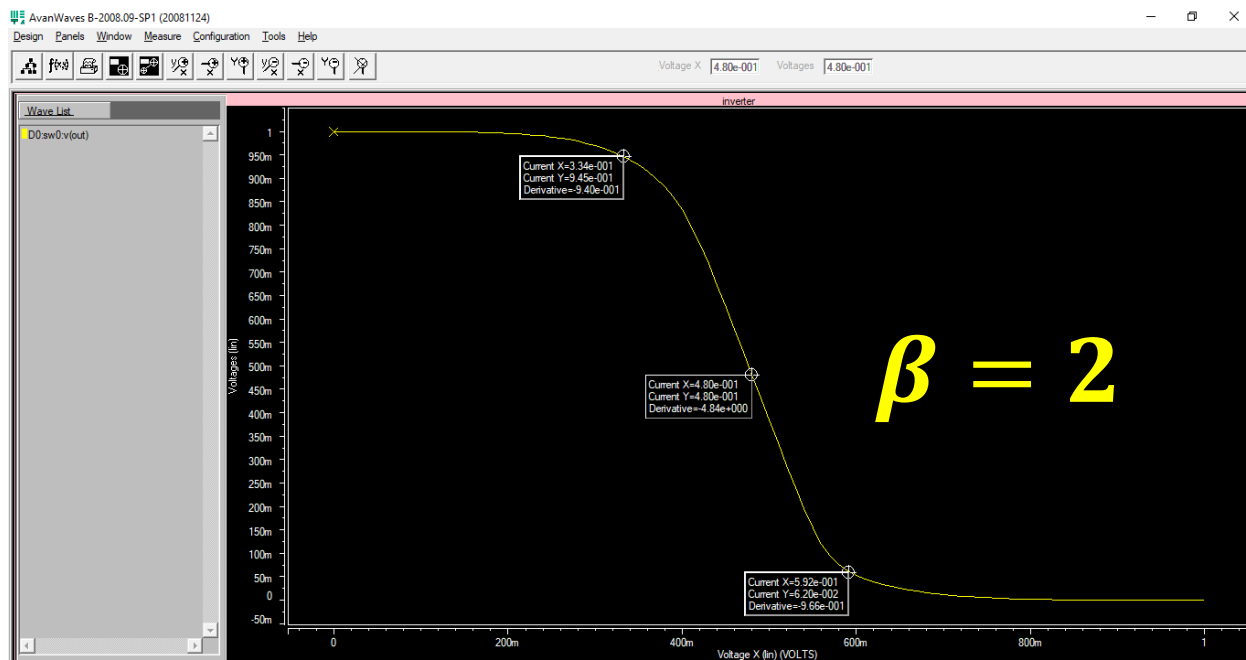
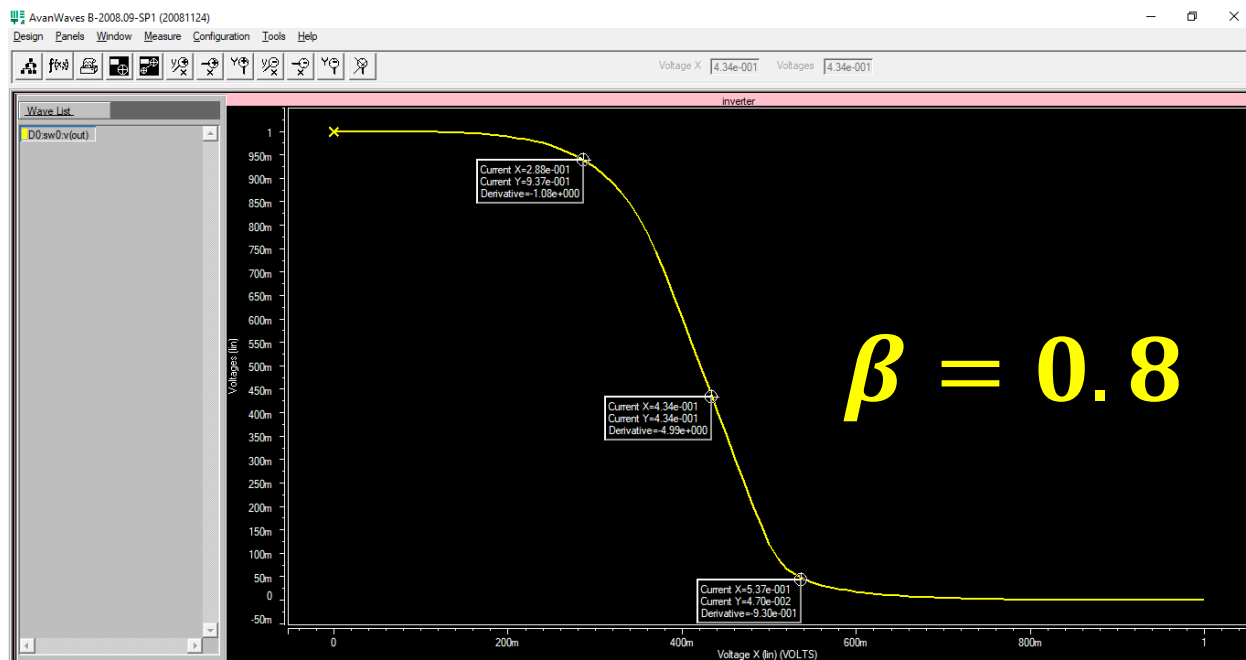
***** components *****
v_in  A      0      0
v_l   vdd    0      1
M_p   out    A      vdd    vdd    pmos    L='1.0*Lmin'    W='2*Lmin*beta'
M_n   out    A      0      0      nmos    L='1.0*Lmin'    W='2*Lmin'

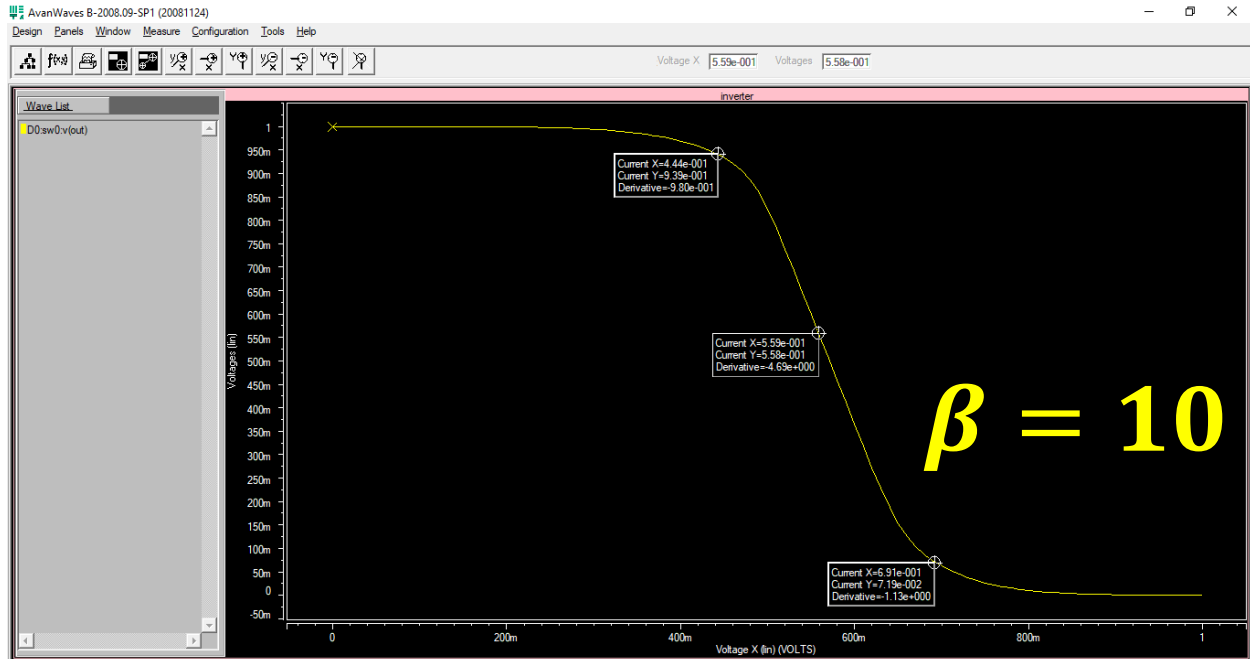
***** Analysis *****
.OPTION post=2 nomod
.op
.DC    v_in  0    1    0.01
.end
```



ب) محاسبه‌ی مقادیر ولتاژ های $V_M, V_{OH}, V_{OL}, V_{IH}, V_{IL}$

* در مقادیر ، به علت محدودیت های *cursor* نرم افزار *AvanWaves* تقریبی می باشند ولیکن تا حد امکان سعی شده است تا مقدار تقریب به حداقل برسد.





β	V_M	V_{OH}	V_{OL}	V_{IH}	V_{IL}
0.8	0.4340 V	0.9370 V	0.0470 V	0.5370 V	0.2880 V
2	0.4800 V	0.9450 V	0.0620 V	0.5920 V	0.3340 V
10	0.5590 V	0.9390 V	0.0719 V	0.6910 V	0.4440 V

ج) ورودی پالسی به وارنر، اضافه نمودن خازن به گره خروجی، محاسبه t_{fall} و t_{rise} :

ورودی وارنر، یک منبع پالسی با مشخصات زیر می باشد:

PULSE (0 1 TD TR TF PW PER)

TD = 0

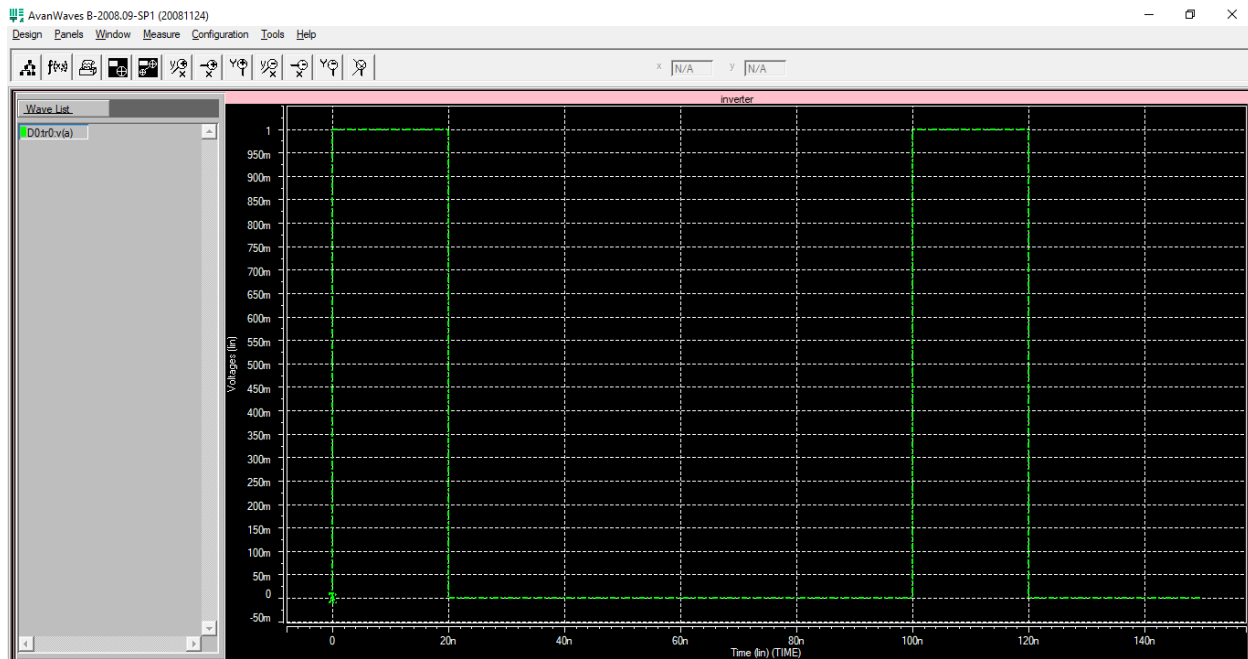
TR = 10ps

TF = 10ps

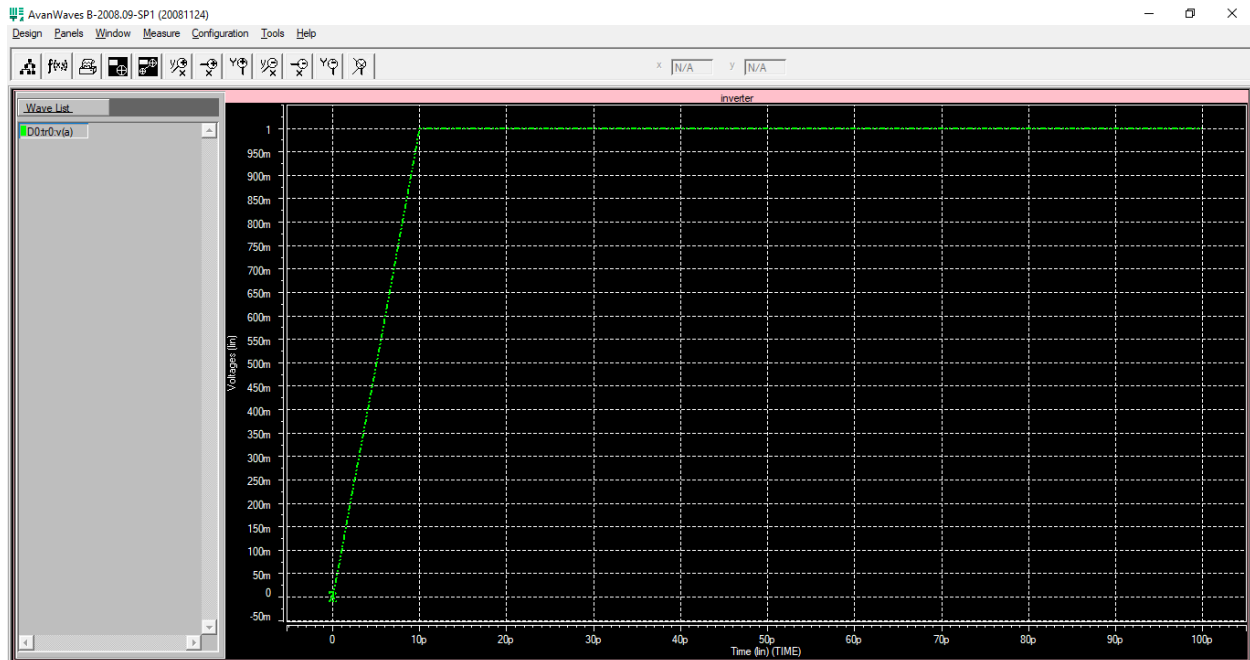
PW = 20ns

PER = 100ns

به منظور بررسی صحت ورودی، شکل موج آن را رسم می نمایم و از صحت پارامترهای موردنظر اطمینان حاصل می نمایم؛ همانطور که از شکل موج زیر مشخص است، دوره‌ی تناوب برابر با ۱۰۰ نانو ثانیه است که ۲۰ نانو ثانیه از دوره‌ی تناوب موج برابر با مقدار ۱ و در ۸۰ نانو ثانیه باقی موج مقدار ۰ را دارا می باشد.



به منظور مشخص تر شدن شکل موج ورودی و بررسی صحت پارامترهای TR و TF ، شکل موج ورودی را در scale پیکو ثانیه رسم می نماییم. همانطور که از تصویر زیر مشخص است زمان صعود و متعاقبا نزول آن برابر با ۱۰ پیکو ثانیه می باشد که مطابق با پارامترهای $TR = 10ps$ و $TF = 10ps$ می باشد.



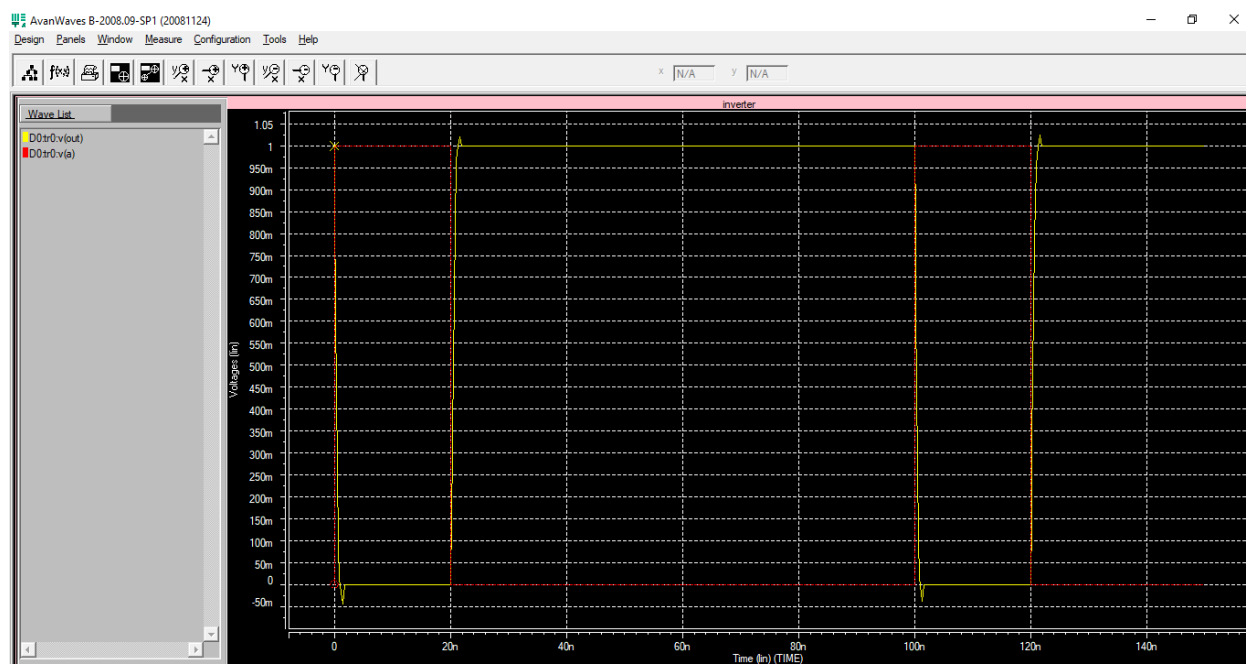
شکل موج خروجی وارنر هنگامی که گره خروجی آن به یک خازن با مقدار $50fF$ متصل گردیده است:

```
inverter
.lib '45nm_PTM.txt' 45nm

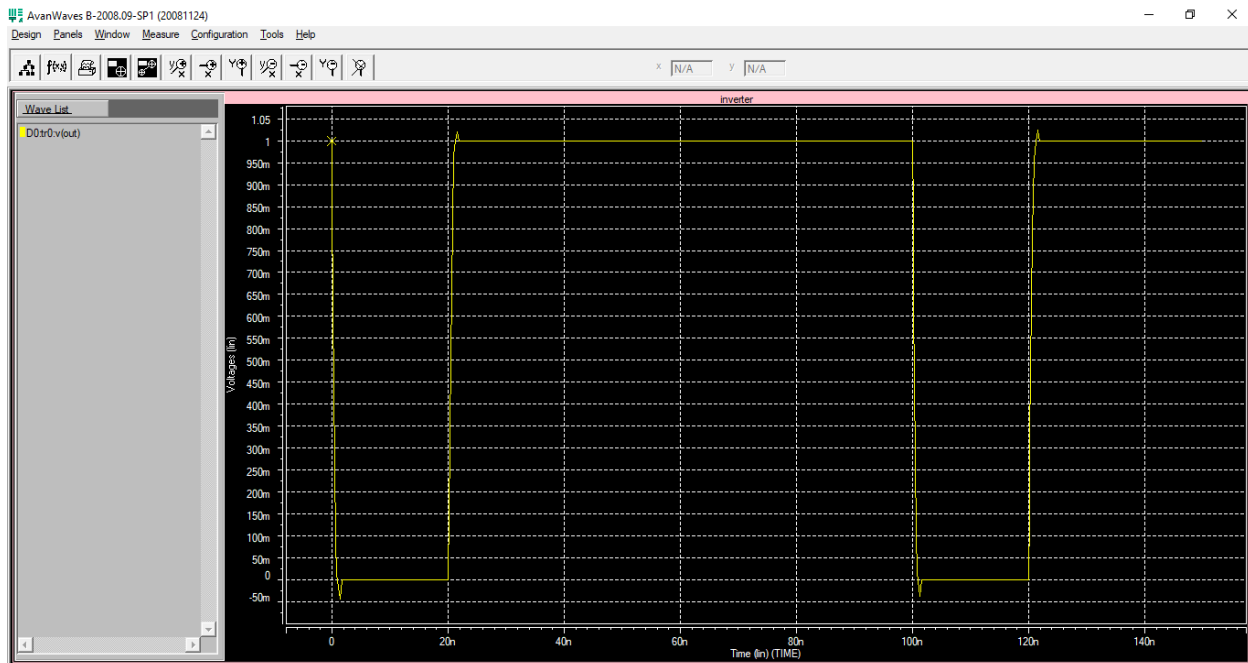
***** parameters *****
.param Lmin=45nm
.param beta=2
.param cout=50fF
.param TD=0
.param TR=10ps
.param TF=10ps
.param PW=20ns
.param PER=100ns

***** components *****
v_l vdd 0 1
v_in A 0 PULSE ( 0 1 TD TR TF PW PER )
M_p out A vdd vdd pmos L='1.0*Lmin' W='2*Lmin*beta'
M_n out A 0 0 nmos L='1.0*Lmin' W='2*Lmin'
C_out out 0 cout
***** Analysis *****
.OPTION post=2 nomod
.op
.tran lns 150ns
.end
```

شکل موج خروجی و ورودی در یک صفحه:



شکل موج خروجی:



شکل موج خروجی وارنر هنگامی که گرہ خروجی آن به یک خازن با مقدار $20fF$ متصل گردیده است:

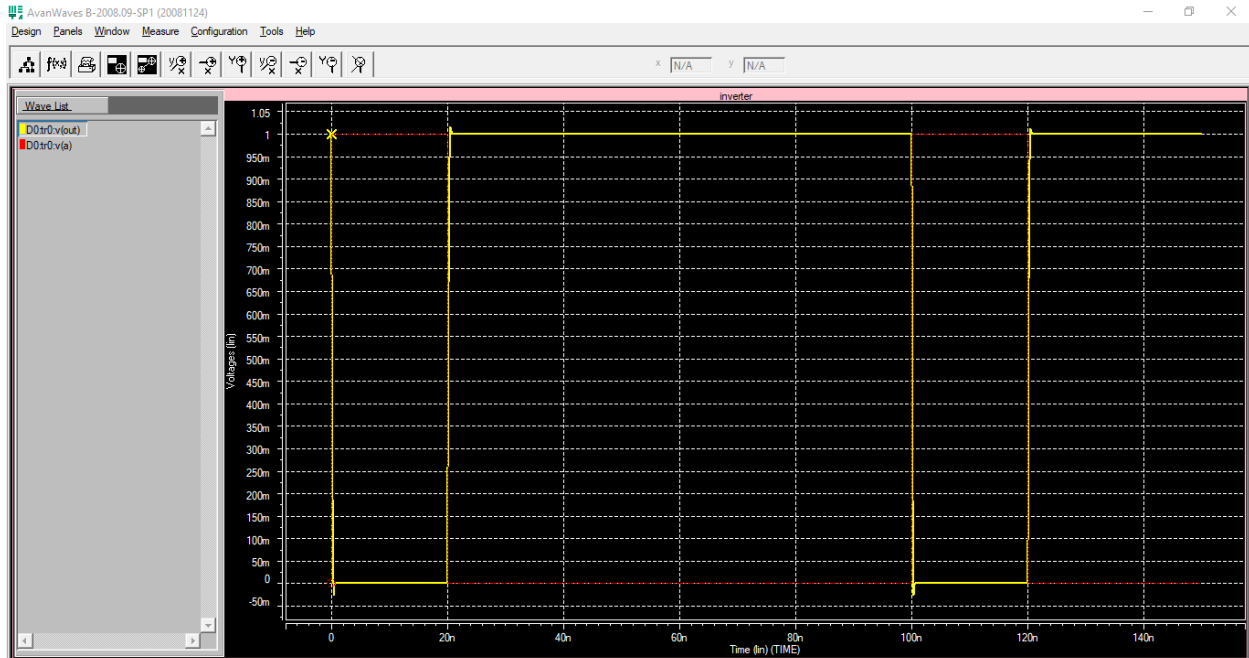
```
inverter
.lib '45nm_PTM.txt' 45nm

***** parameters *****
.param Lmin=45nm
.param beta=2
.param cout=20fF
.param TD=0
.param TR=10ps
.param TF=10ps
.param PW=20ns
.param PER=100ns

***** components *****
v_l  vdd  0  1
v_in A    0  PULSE ( 0 1 TD TR TF PW PER )
M_p  out  A  vdd  vdd  pmos  L='1.0*Lmin'  W='2*Lmin*beta'
M_n  out  A  0    0    nmos  L='1.0*Lmin'  W='2*Lmin'
C_out out  0    cout

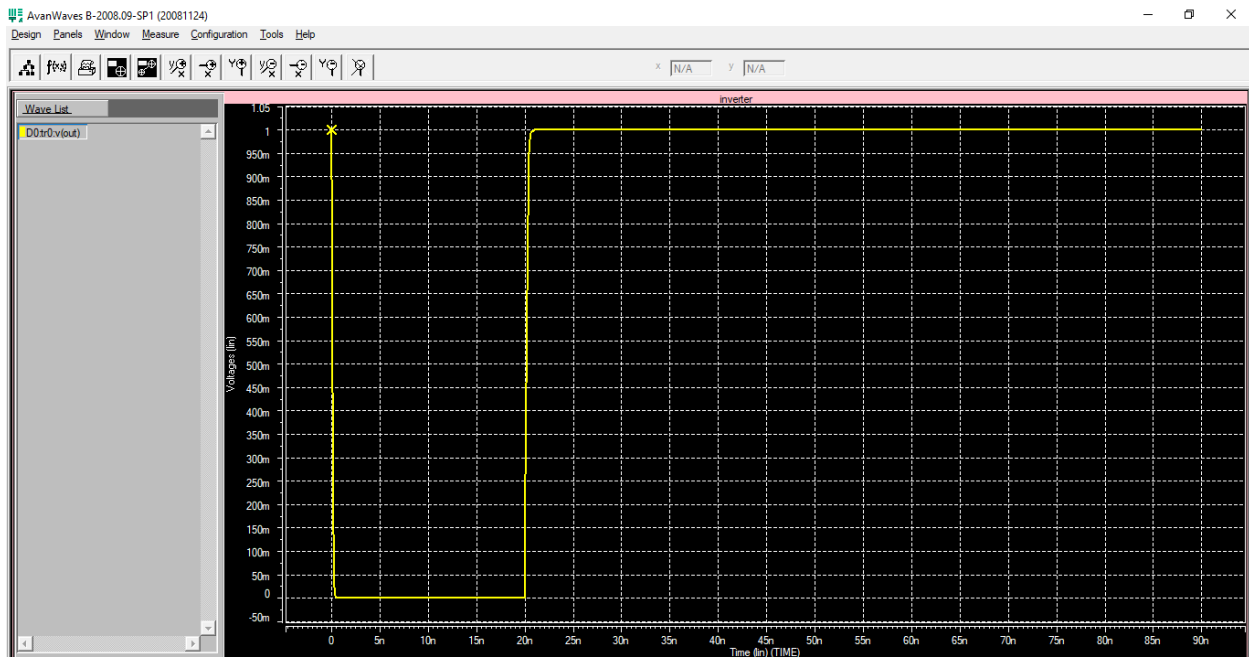
***** Analysis *****
.OPTION post=2 nomod
.op
.tran lns 150ns
.end
```

شکل موج خروجی و ورودی در یک صفحه:



شکل موج خروجی:

همانطور که از شکل موج زیر مشخص است، خروجی مدار به صورت smooth تری وارون ورودی را نمایش داده است و نسبت به حالت قبل overshoot کمتری دارد. علت این امر را می توان در کاهش اندازهی خازن خروجی مدار (نسبت به حالت قبل) یافت؛ کاهش اندازهی خازن خروجی مدار منجر شده است تا زمان شارژ و دشارژ خازن خروجی کاهش بیابد و در نتیجه خروجی با سرعت بیشتری به مقدار نهایی برسد.



محاسبه و مقایسه‌ی t_{rise} و t_{fall} :



$$t_{rise} = 0.121 \mu s - 0.120 \mu s = 0.001 \mu s \text{ (or) } 1ns$$



$$t_{fall} = 0.201 \mu s - 0.200 \mu s = 0.001 \mu s \text{ (or) } 1ns$$



$$t_{rise} = 20.35672 \text{ ns} - 20.04157 \text{ ns} = 0.3152 \text{ ns}$$



$$t_{fall} = 100.3000 \text{ ns} - 100.0020 \text{ ns} = 0.298 \text{ ns}$$

* اختلاف میان مقدار t_{rise} و t_{fall} در شکل موج های وارونگر با خازن خروجی $20fF$ ، ناشی از مقادیر تقریبی حاصل از نرم افزار *AvanWaves* می باشد.

مقایسه‌ی مقادیر t_{rise} و t_{fall} برای وارونگر هایی با خازن خروجی $50fF$ و $20fF$:

<i>inverter</i>	t_{rise}	t_{fall}
<i>inverter</i> ($C_{out} = 50fF$)	1ns	1ns
<i>inverter</i> ($C_{out} = 20fF$)	0.3152ns	0.298 ns

همانطور که از جدول بالا مشخص است با کاهش اندازه‌ی خازن خروجی واونگر، مقادیر t_{rise} و t_{fall} نیز کاهش یافته اند که علت آن را می توان در شارژ و دشارژ شدن خازن خروجی یافت. با کاهش اندازه‌ی خازن خروجی، زمان لازم برای شارژ و دشارژ شدن آن نیز کاهش یافته است و در نتیجه خروجی مدار در زمان کمتری به مقدار نهایی خود رسیده است.

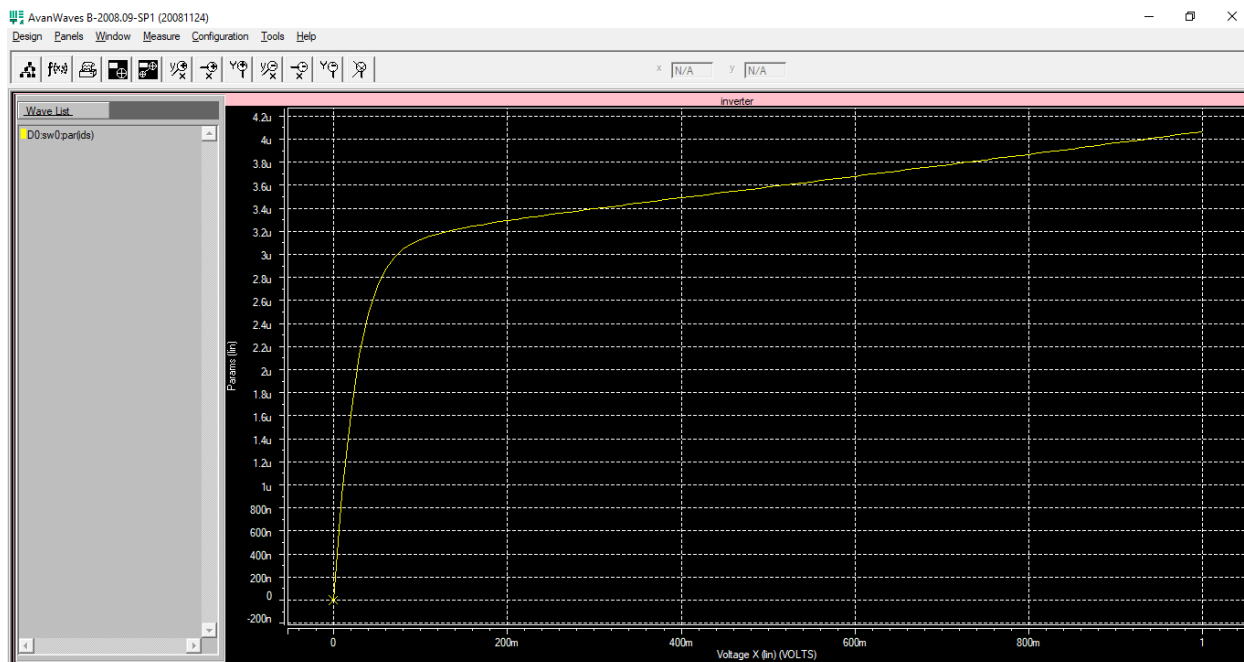
قسمت دوم: استخراج پارامترهای مدل از شبیه سازی

الف) نمودار مشخصه $I - V$ (بر حسب V_{DS}) برای $V_{GS} = 0.4 V$

```
inverter
.lib '45nm_PTM.txt' 45nm

***** components *****
Vgs    vgs    0    0.4
Vds    vds    0    0
M_n    vds    vgs    0    0  nmos  L=100nm  W=1um

***** Analysis *****
.OPTION post=2 nomod
.op
.DC    Vds    0    1    0.01
.Print DC Ids= par('abs(i(Vds))')
.end
```



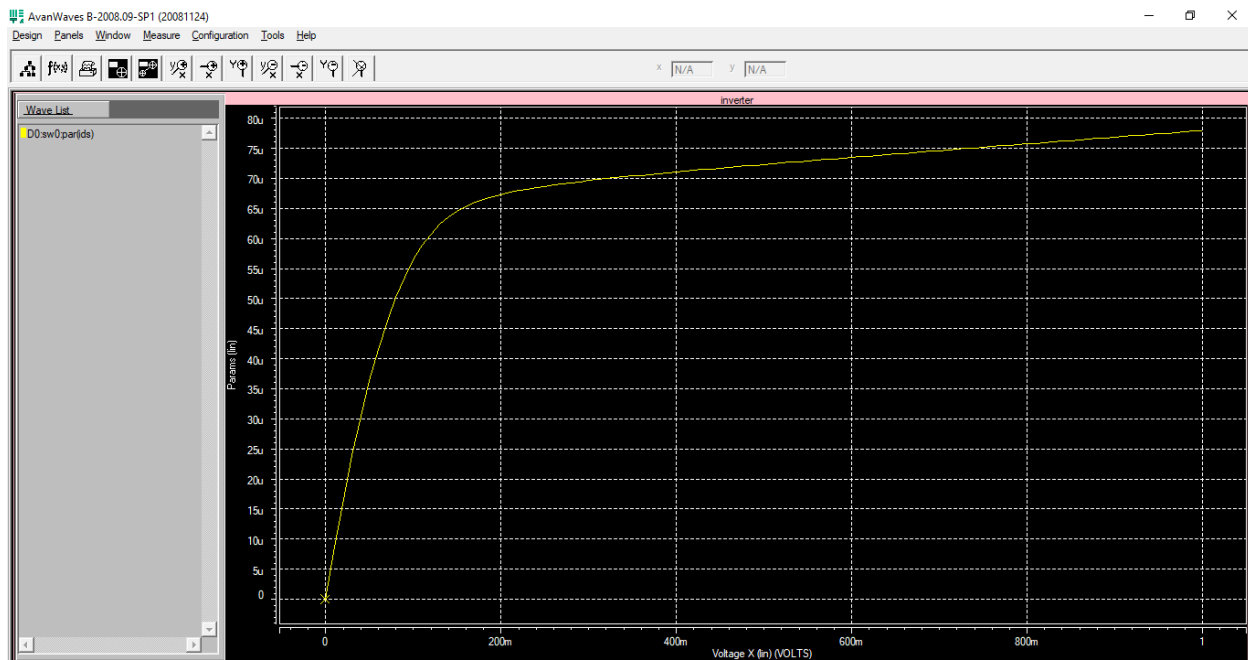
همانطور که از نمودار بالا مشخص است، ترانزیستور در ناحیه‌ی کاری $cut\ off$ قرار دارد (جریان عبوری از ترانزیستور اندک می باشد)؛ افزایش ولتاژ V_{DS} منجر به افزایش جریان نشی شده است.

الف) نمودار مشخصه $I - V$ (بر حسب V_{DS}) برای $V_{GS} = 0.6 V$

```
inverter
.lib '45nm_PTM.txt' 45nm

***** components *****
Vgs  vgs  0  0.6
Vds  vds  0  0
M_n  vds  vgs  0  0  nmos  L=100nm  W=1um

***** Analysis *****
.OPTION post=2 nomod
.op
.DC  Vds  0  1  0.01
.Print DC Ids= par('abs(i(Vds))')
.end
```

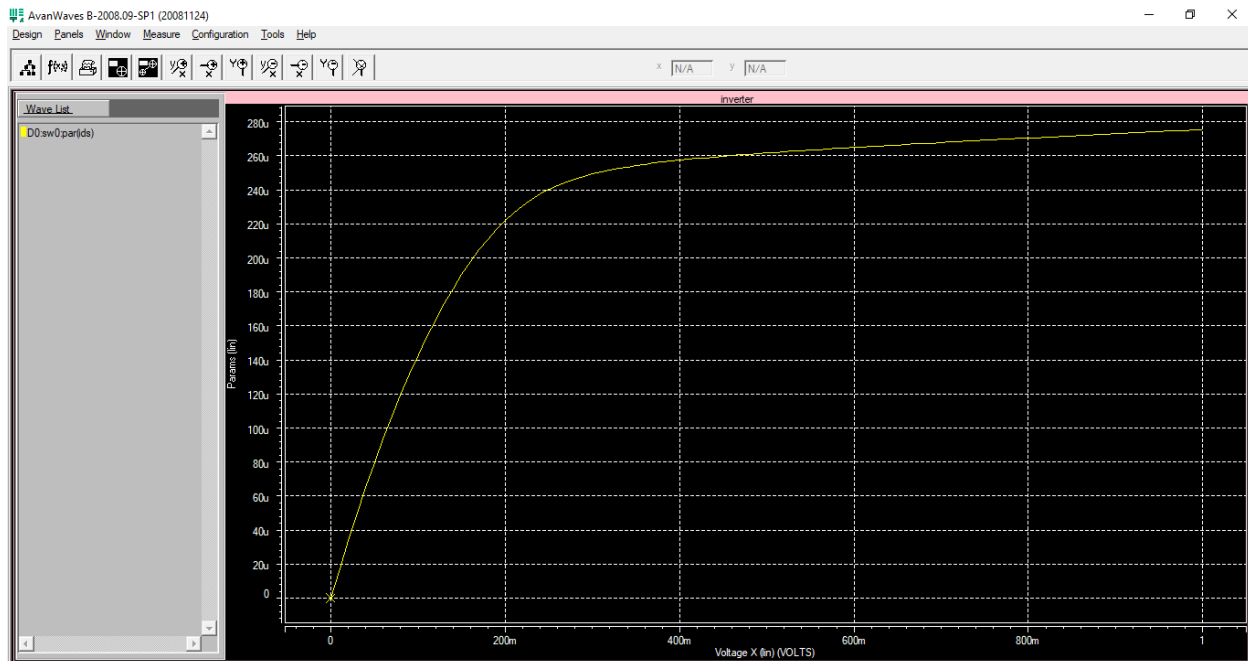


الف) نمودار مشخصه $I - V$ (بر حسب V_{DS}) برای $V_{GS} = 0.8 V$

```
inverter
.lib '45nm_PTM.txt' 45nm

***** components *****
Vgs  vgs  0  0.8
Vds  vds  0  0
M_n  vds  vgs  0  0  nmos  L=100nm  W=1um

***** Analysis *****
.OPTION post=2 nomod
.op
.DC  Vds  0  1  0.01
.Print DC Ids= par('abs(i(Vds))')
.end
```

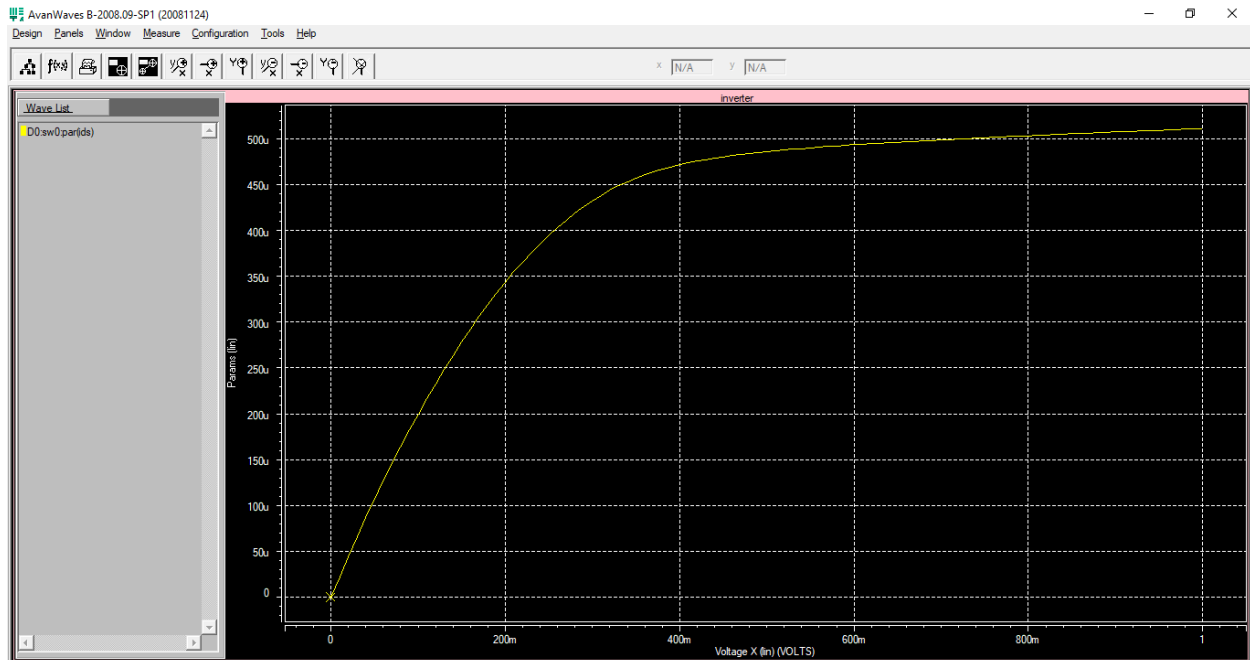


الف) نمودار مشخصه $I - V$ (I_{DS} بر حسب V_{DS}) برای $V_{GS} = 1\text{ V}$

```
inverter
.lib '45nm_PTM.txt' 45nm

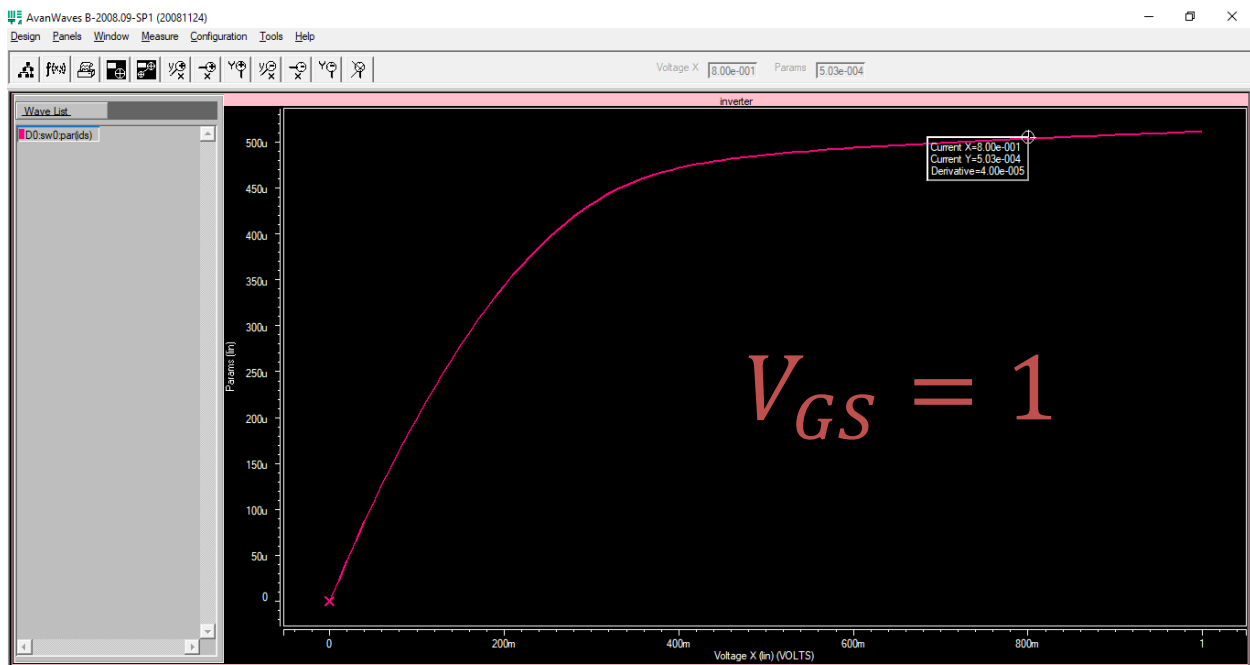
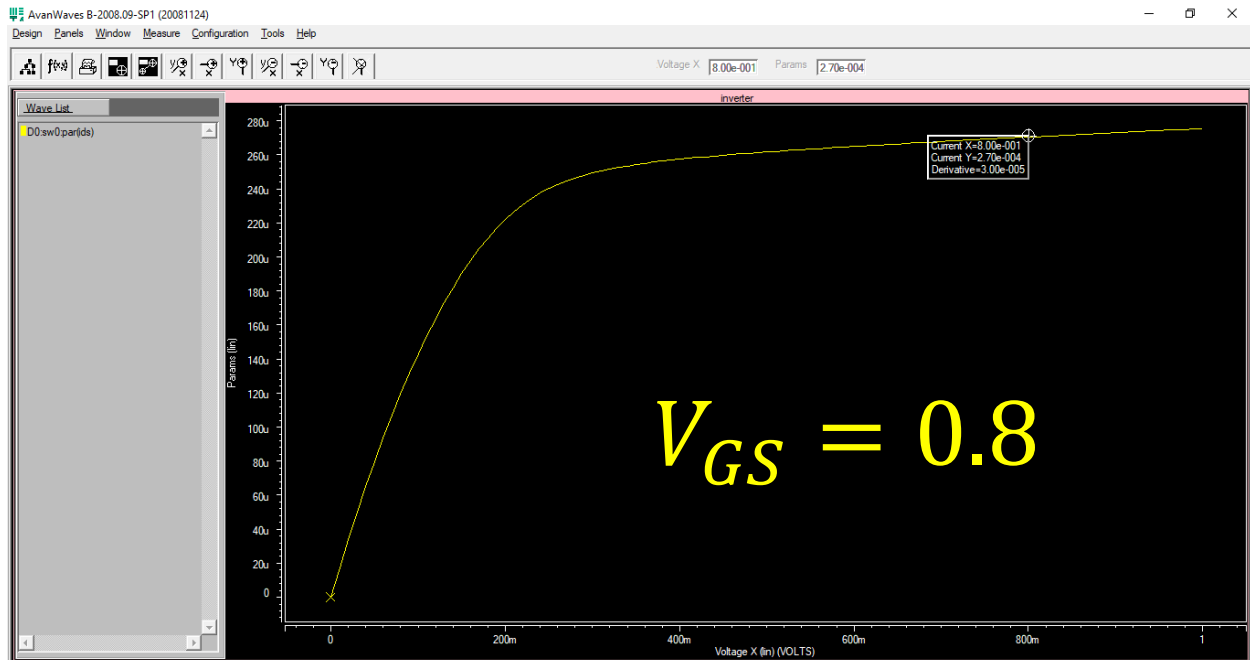
***** components *****
Vgs    vgs    0    1
Vds    vds    0    0
M_n    vds    vgs    0    0    nmos    L=100nm    W=1um

***** Analysis *****
.OPTION post=2 nomod
.op
.DC     Vds    0    1    0.01
.Print DC Ids= par('abs(i(Vds))')
.end
```



ب) محاسبه‌ی پارامترهای K_P, λ, V_{T0} :

$$V_{T0} = ?$$



۲. بعد از ناهمبندی کاری Saturation انتخاب می‌کنیم و نموداری که می‌خواهیم V_{GS} آن را مساوی V_{DS} آن می‌کنیم تا به هم برآید.

$$V_{T0} = ?$$

$$I_D = \frac{1}{2} K_P \frac{W}{L} (V_{GS} - V_{T0})^2 (1 + \lambda V_{DS})$$

$$I_{D1} = 0.2 \text{ [mA]}, V_{GS} = 0.1 \text{ [V]}$$

$$I_{D2} = 0.0012 \text{ [mA]}, V_{GS} = 1 \text{ [V]}, V_{DS1} = V_{DS2}$$

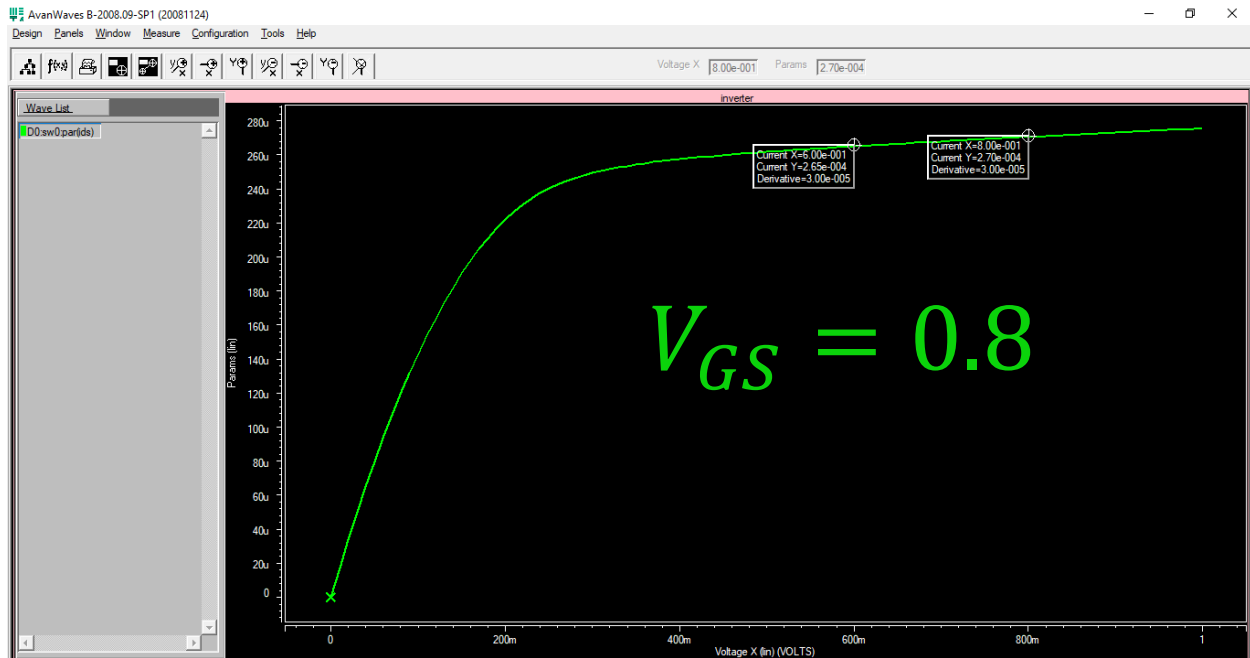
$$\frac{I_{D1}}{I_{D2}} = \frac{\frac{1}{2} K_P \frac{W}{L} (V_{GS1} - V_{T0})^2 (1 + \lambda V_{DS})}{\frac{1}{2} K_P \frac{W}{L} (V_{GS2} - V_{T0})^2 (1 + \lambda V_{DS})} \Rightarrow \frac{0.2}{0.0012} = \frac{(0.1 - V_{T0})^2}{(1 - V_{T0})^2}$$

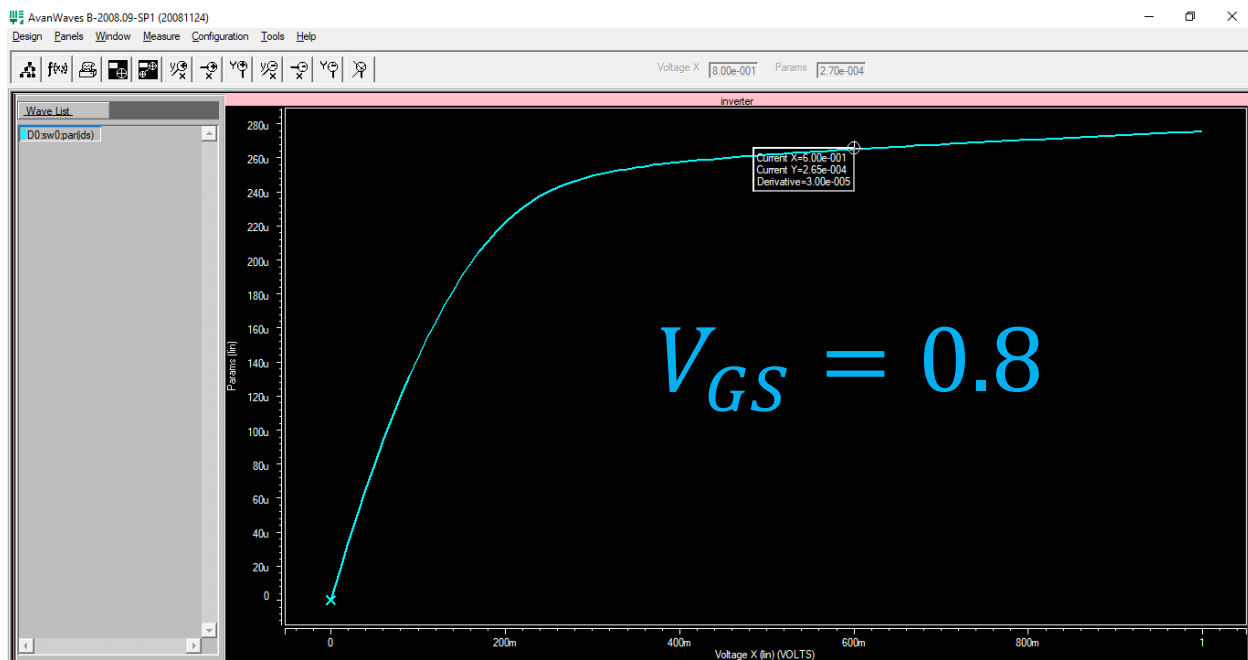
$$\Rightarrow V_{T0} = 0.18844 \text{ [V]} \quad \text{XX غلط}$$

$$\Rightarrow V_{T0} = 0.2519 \text{ [V]} \quad \text{ق}$$

در این صورت پس از
تقاطع انتخاب
نمودار می‌کنیم
در ناهمبندی
Saturation
با ۲ به هم می‌تابانیم و به هم می‌آید.

$$\lambda = ?$$





$$K_p = ?$$

در اینجا از فرمول $I_D - V_{DS}$ استفاده می‌کنیم و با استفاده از معادله پارابول می‌توانیم

$$I_D = \frac{1}{r} K_p \frac{W}{L} (V_{GS} - V_{T0})^2 (1 + \lambda V_{DS})$$

$$I_D = 0.1200 \text{ [mA]}, V_{DS} = 0.2 \text{ [V]}, \lambda = 0.0999, V_{T0} = 0.2019 \text{ [V]}, V_{GS} = 0.1 \text{ [V]}$$

$$W = 1 \text{ [}\mu\text{m]}, L = 100 \text{ [nm]}$$

$$0.1200 \text{ [mA]} = \frac{1}{r} K_p \frac{1 \mu\text{m}}{100 \text{ nm}} (0.1 - 0.2019)^2 (1 + (0.0999 \times 0.2))$$

CS

Scanned with CamScanner

$$\Rightarrow K_p = 1.4450 \times 10^{-2}$$

ج) اضافه کردن مدل ترانزیستور با پارامترهای محاسبه شده در بخش ب به بخش الف و مقایسه‌ی نمودارهای مدل ساده شده با مدل اصلی

$$:V_{GS} = 0.4 V$$

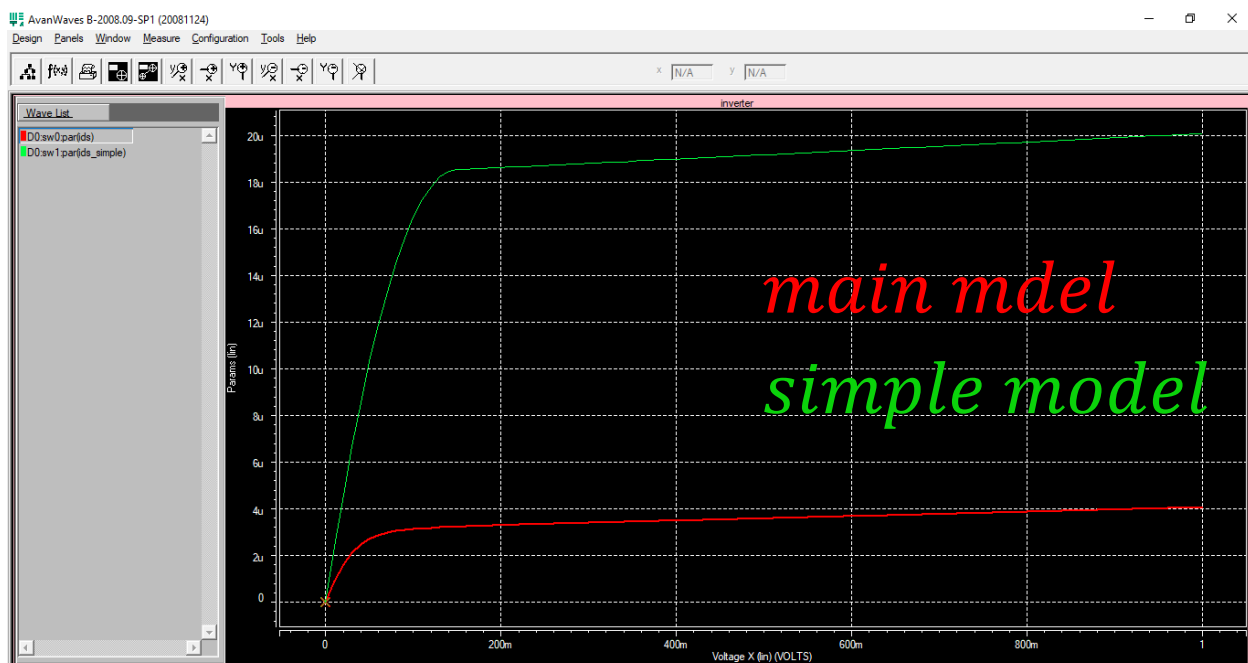
```
inverter
.lib '45nm_PTM.txt' 45nm

***** components *****
Vgs    vgs    0    0.4
Vds    vds    0    0
M_n    vds    vgs    0    0    nmos    L=100nm    W=1um

.model nmos_simple NMOS (LEVEL=1 VT0=0.2519 KP=1.6645e-4 LAMBDA=0.0999 PHI=0.3)
Vds_simple    vds_simple    0    0
M_simple vds_simple    vgs    0    0    nmos_simple    L=100nm    W=1um

***** Analysis *****
.OPTION post=2 nomod
.op
.DC    Vds    0    1    0.01
.DC    Vds_simple    0    1    0.01
.Print DC Ids= par('abs(i(Vds))')
.Print DC Ids_simple= par('abs(i(Vds_simple))')

.end
```



همانطور که از نمودار بالا مشخص است، اندازه‌ی جریان مدل ساده شده‌ی ترانزیستور (در تمام بازه‌ی ۰ تا ۱ ولتاژ V_{DS}) از اندازه‌ی جریان مدل اصلی ترانزیستور بیشتر می‌باشد، علت این تفاوت را می‌توان در تفاوت ولتاژ آستانه‌ی این دو مدل جست و جو کرد، در مدل ساده شده، ولتاژ آستانه برابر با 0.2519 V می‌باشد حال آنکه ولتاژ آستانه برای مدل اصلی در فایل خروجی مقدار 0.4708 V گزارش شده است. حال باتوجه به ولتاژ V_{GS} که برابر با 0.4 V می‌باشد، مدل اصلی ترانزیستور در ناحیه‌ی $cut\ off$ قرار دارد و جریان کمی از آن عبور می‌کند (جریان نشتی)، ولی مدل ساده شده‌ی ترانزیستور باتوجه به ولتاژ V_{DS} در یکی از نواحی کاری $Triod$ و یا $Saturation$ قرار دارد و جریان بیشتری از آن عبور می‌کند، البته باقی پارامترهای مدل اصلی که ترانزیستور را با دقت بالایی توصیف می‌نمایند نیز در تفاوت میان دو نمودار تاثیرگذار می‌باشند.

$$:V_{GS} = 0.6\text{ V}$$

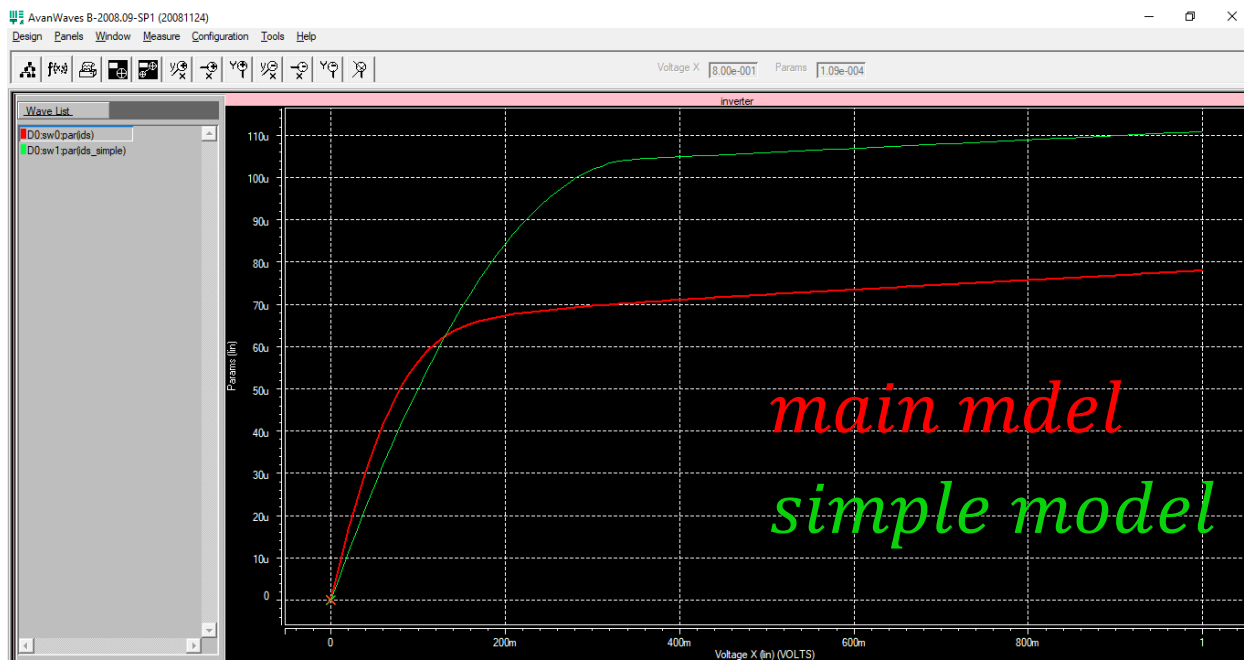
```
inverter
.lib '45nm_PTM.txt' 45nm

***** components *****
Vgs    vgs    0    0.6
Vds    vds    0    0
M_n    vds    vgs    0    0    nmos    L=100nm    W=1um

.model nmos_simple NMOS (LEVEL=1 VT0=0.2519 KP=1.6645e-4 LAMBDA=0.0999 PHI=0.3)
Vds_simple    vds_simple    0    0
M_simple vds_simple    vgs    0    0    nmos_simple    L=100nm    W=1um

***** Analysis *****
.OPTION post=2 nomod
.op
.DC    Vds    0    1    0.01
.DC    Vds_simple    0    1    0.01
.Print DC Ids= par('abs(i(Vds))')
.Print DC Ids_simple= par('abs(i(Vds_simple))')

.end
```

باتوجه به نمودار بالا، مدل اصلی ترانزیستور زودتر به ناحیهی کاری اشباع می رسد و همچنین جریان عبوری از ترانزیستور کمتری از حالت ساده شدهی ترانزیستور دارد. علت این امر را می توان در ولتاژ آستانهی این دو مدل یافت. همانطور که پیش تر نیز بیان شد، ولتاژ آستانهی مدل ساده شدهی ترانزیستور از ولتاژ آستانهی مدل اصلی کوچک تر می باشد، بنابراین عبارت $(V_{GS} - V_{th})$ برای مدل ساده شدهی ترانزیستور مقدار بیشتری نسبت به همین مقدار برای مدل اصلی ترانزیستور دارد و درنتیجه شرط ناحیهی کاری اشباع، $V_{DS} > V_{GS} - V_{th}$ ، به ازای V_{DS} بیشتری نسبت به مدل اصلی ترانزیستور، برقرار می شود؛ درنتیجه مدل ساده شدهی ترانزیستور دیرتر به ناحیهی کاری اشباع می رود.

با علتی مشابه، یعنی بیشتر بودن مقدار $(V_{GS} - V_{th})$ برای مدل ساده شدهی ترانزیستور نسبت به مدل اصلی، و درنظر گرفتن رابطهی جریان در ناحیهی کاری اشباع، $I_D = \frac{1}{2} K_p \frac{w}{l} (V_{GS} - V_{th})^2 (1 + \lambda V_{DS})$ ، واضح است که مقدار جریان مدل ساده شدهی ترانزیستور از مدل اصلی بیشتر باشد.

$$:V_{GS} = 0.8 \text{ V}$$

```

inverter
.lib '45nm_PTM.txt' 45nm

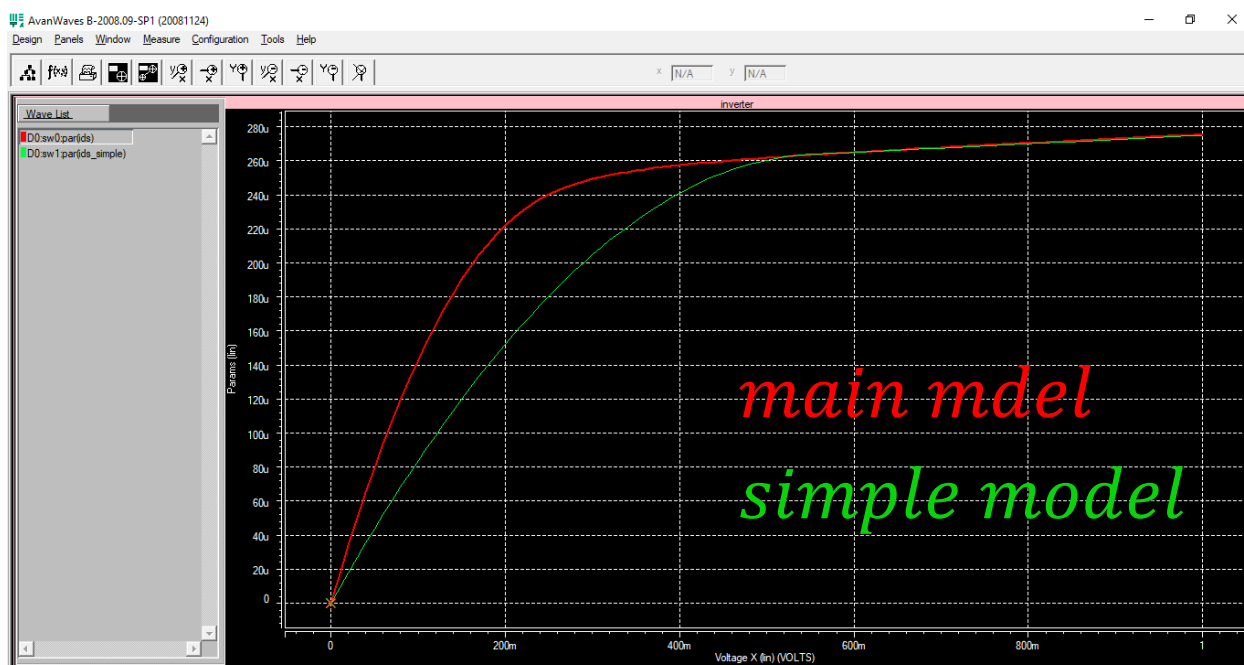
***** components *****
Vgs    vgs    0    0.8
Vds    vds    0    0
M_n    vds    vgs    0    0    nmos    L=100nm    W=1um

.model nmos_simple NMOS (LEVEL=1 VT0=0.2519 KP=1.6645e-4 LAMBDA=0.0999 PHI=0.3)
Vds_simple    vds_simple    0    0
M_simple vds_simple    vgs    0    0    nmos_simple    L=100nm    W=1um

***** Analysis *****
.OPTION post=2 nomod
.op
.DC    Vds    0    1    0.01
.DC    Vds_simple    0    1    0.01
.Print DC Ids= par('abs(i(Vds))')
.Print DC Ids_simple= par('abs(i(Vds_simple))')

.end

```



با توجه به نمودار بالا، مدل ساده شده‌ی ترانزیستور دیرتر از مدل اصلی به ناحیه‌ی کاری اشباع می‌رسد. (به ازای ولتاژ V_{DS} بالاتر) که البته علت آن برای نمودارهای پیشین ذکر شد و برای این نمودار نیز صادق است. نکته‌ی متفاوت این نمودار نسبت به حالت‌های قبل این است که جریان ناحیه‌ی اشباع هر دو مدل به مقدار یکسانی میل پیدا می‌کند.

$$:V_{GS} = 1 \text{ V}$$

```

inverter
.lib '45nm_PTM.txt' 45nm

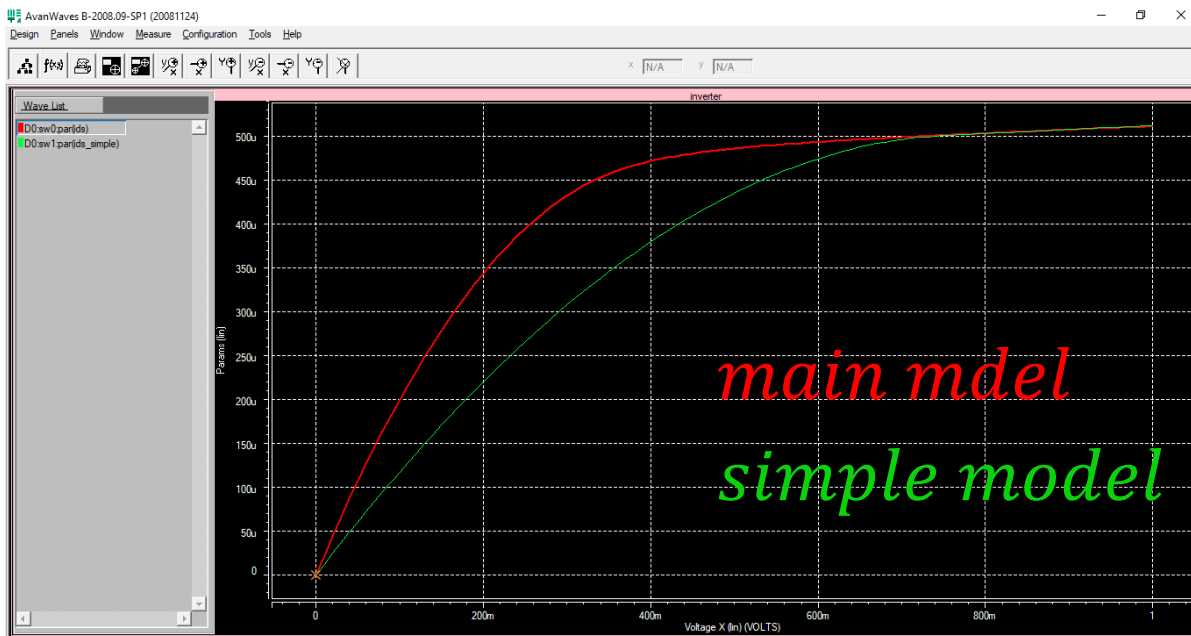
***** components *****
Vgs    vgs    0    1
Vds    vds    0    0
M_n    vds    vgs    0    0  nmos L=100nm W=lum

.model nmos_simple NMOS (LEVEL=1 VT0=0.2519 KP=1.6645e-4 LAMBDA=0.0999 PHI=0.3)
Vds_simple    vds_simple    0    0
M_simple vds_simple    vgs    0    0  nmos_simple L=100nm W=lum

***** Analysis *****
.OPTION post=2 nomod
.op
.DC    Vds    0 1 0.01
.DC    Vds_simple    0 1 0.01
.Print DC Ids= par('abs(i(Vds))')
.Print DC Ids_simple= par('abs(i(Vds_simple))')

.end

```



همانطور که از نمودار بالا مشخص است، مدل ساده شده‌ی ترانزیستور دیرتر از مدل اصلی به ناحیه‌ی کاری اشباع می‌رسد، که علت آن ذیل نمودار های پیشین عنوان شد. البته باید در نظر داشت که نسبت به نمودار های قبلی تفاوت میان نقطه‌ی اشباع مدل ساده شده و اصلی ترانزیستور کمتر شده است. به علاوه در این نمودار جریان ناحیه‌ی اشباع هر دو مدل به مقدار یکسانی میل پیدا می‌کند.

از توجه شما سپاس گزارم