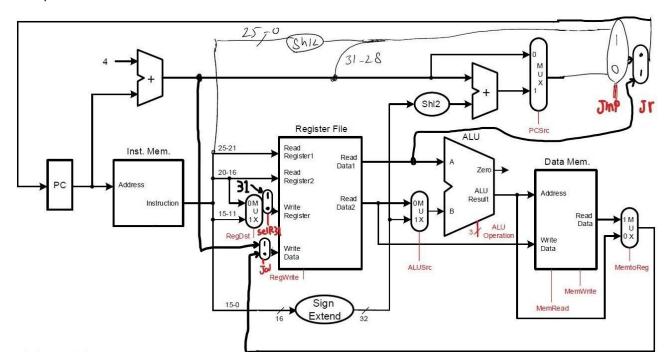
على عطااللهي 810199461

على هدائى 810199513

Data path:



Controller:

Opcode:

define R_type 6'b000000

`define Addi 6'b001000

`define Slti 6'b001010

`define Lw 6'b100011

`define Sw 6'b101011

`define J 6'b000010

`define Jal 6'b000011

`define Jr 6'b000111

`define Beq 6'b000100

Function:

`define Add 6'b100000

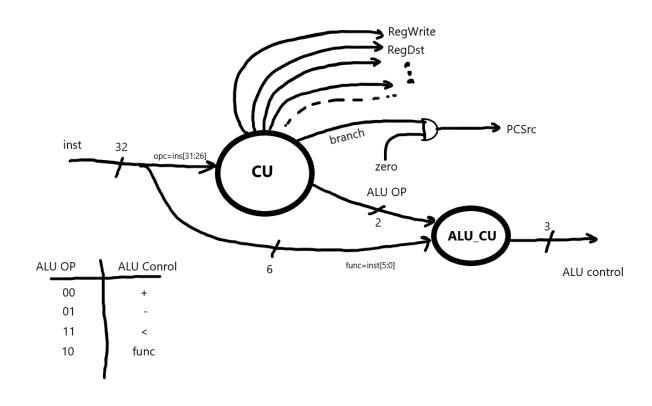
`define Sub 6'b100010

`define And 6'b100100

`define Or 6'b100101

`define Slt 6'b101010

	RegDst	RegWrite	ALUSrc	mem_read	mem_write	MemToReg	branch	Jmp	PCSrc	Jr	selR31	Jal	ALU
													ор
RT	1	1	0	0	0	0	0	0	0	0	0	0	10
Addi	0	1	1	0	0	0	0	0	0	0	0	0	00
Slti	0	1	1	0	0	0	0	0	0	0	0	0	11
Lw	0	1	1	1	0	1	0	0	0	0	0	0	00
Sw	-	0	1	0	1	-	0	0	0	0	-	-	00
J	-	0	-	0	0	-	0	1	0	0	-	-	-
Jal	-	1	-	0	0	-	0	1	0	0	1	1	-
Jr	-	0	-	0	0	-	0	-	0	1	-	-	-
Beq	-	0	0	0	0	-	1	0	Zero &	0	-	-	01
									branch				



:	31	26	25						0	
Jal		Address								
	31	26	25	21	20				0	
Jr		R				-				
	21	26	25	21	20	16	15		0	
		ddi	R:		Ro		13	data	0	

31	26	25						0
J				Α	ddre	ess		
31	26	25	21	20	16	15		0
Slti		Rs	S	Rd			data	

Assembly code for testing:

```
000000 00000 00000 00110 00000100000 // add R6,R0,R0
   000000 00000 00000 00001 00000100000 // add R1,R0,R0
   001000 00000 00010 0000001111101000 // addi R2,R0,1000
   000000 00000 00000 00011 00000100000 // add R3,R0,R0
   001010 00011 00111 0000000000010100 // Slti R7,R3,20
   000100_00000_00111__000000000000001001 // beq R7,R0,END_LOOP
   000000 00100 00001 00101 00000101010 // slt R5,R4,R1
   000100 00000 00101 0000000000000000 // beg R5,R0,IF
   000010 0000000000000000000001100 // J END IF
   000000 00000 00101 00001 00000100000 // add R1,R0,R4
   000000 00000 00011 00110 00000100000 // add R6,R0,R3
12
   101011 00000 00001 0000011111010000 // Sw R1,2000(R0)
                                                     END LOOP
   101011 00000 00110 0000011111010100 // Sw R6,2004(R0)
```

Wave forms:

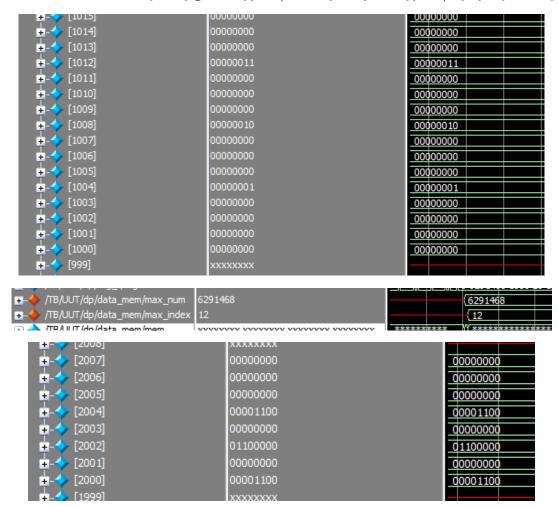
Registers:

√TB/clkk	0		ACLARACA									
/TB/rstt	0											
- ∜ /TB/instt	xxxxxxxxxxxxxxxxxxxxxxxxxxxxxx	mmm						mmm				
/TB/UUT/dp/reg_f/regs	0 6291468 1080 20 19 1 12 0 x x x x x x	בא באנאל										
±- → [0]	0	0										
	6291468	(3	4	5	(6	7	8	9	10	11	629146	8
.	1080	1016	1020	1024	1028	1032	1036	1040	1044	1048	1052	1056 106
	20	3 4	(5	(6	7	8)	(9	10	11	12	13	14 15
	19	3 (4	(5	(6	(7	(8	(9	(1	0 (1	1 (6	29 -	2 8206
	1	0									<u> </u>	1
÷> [6]	12	(3	(4	<u>) 5</u>	Ϊ,6	<u> 7</u>	Ϊ8	<u>)</u> 9	(10	(11	12	
#- 7 [7]	0	1										

همانطور که میبینیم مقادیر رجیسترها هر بار به درستی آپدیت میشوند.

Memory:

آدرس ها در مموری پردازنده میپس به صورت مضرب ۴ است. پس برای درست کردن این مسئله و همچنین دسترسی به بایت ها مموری را ۸بیت در نظر گرفتیم به طوری که هر ۴ تا ردیف با هم یک ورد ۳۲ بیتی را میسازند.



همانطور که مشاهده میشود پس از پایان دستورات، در آدرس ۲۰۰۰ و ۲۰۰۴ مموری مقادیر ماکسیمم عدد و ایندکسش به درستی ذخیره شده است. و همچنین مقادیر آرایه از خانه ۱۰۰۰ به بعد به درستی نوشته شده اند.