به نام خدا

فایل توضیحات مربوط به پروژه ی درس معماری کامپیوتر ترم دوم سال تحصیلی ۱۴۰۲-۱۴۰۱

در این پروژه ما میخواهیم یک سی پی یو طراحی کنیم.

فاز ۱

فایل های خواسته شده زیر را زیپ کرده و ارسال کنید:

- فایل وریلاگ (یا vhdl) مربوط به واحد کنترل و ALU همراه با تست بنچ
 - فایل لاجیسیم مربوط به رجیستر فایل و واحد کنترل و ALU
- فایل PDF که شامل ISA پردازنده شما و OP های تعیین شده برای هر دستور میباشد.

فاز ۲

Logisim •

در این فاز شما باید DataPath و دیگر بخش های موردنیاز برای تکمیل کردن پردازنده خود را به طور کامل پیاده سازی کنید. در نهایت فایل (های) لاجیسیم مربوط به پردازنده خود را زیپ کرده و در این قسمت آیلود کنید.

Verilog/VHDL •

تمامی فایل های وریلاگ مربوط به پروژه خود (به همراه فایل تست بنچ) را زیپ کرده و در این قسمت آیلود کنید.

Assembler •

فایل مربوط به اسمبلر خود را در این قسمت آپلود کنید.

پایان